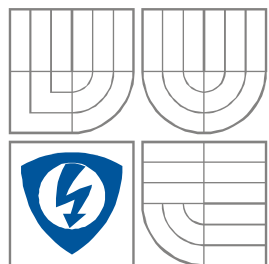


VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ
BRNO UNIVERSITY OF TECHNOLOGY



FAKULTA ELEKTROTECHNIKY A
KOMUNIKAČNÍCH
TECHNOLOGIÍ
ÚSTAV MIKROELEKTRONIKY

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION
DEPARTMENT OF MICROELECTRONICS

NÁVRH FÁZOVÉHO ZÁVĚSU

PHASE LOCKED LOOP DESIGN

DIPLOMOVÁ PRÁCE
DIPLOMA THESIS

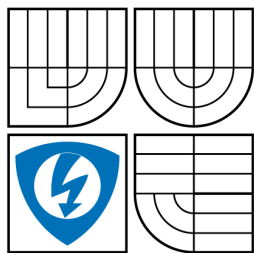
AUTOR PRÁCE
AUTHOR

Bc. Tomáš Konečný

VEDOUCÍ PRÁCE
SUPERVISOR

Ing. Jiří Háze, Ph.D.

BRNO, 2009



VYSOKÉ UČENÍ
TECHNICKÉ V BRNĚ

Fakulta elektrotechniky
a komunikačních technologií

Ústav mikroelektroniky

Diplomová práce

magisterský navazující studijní obor
Mikroelektronika

Student: Bc. Tomáš Konečný

ID: 85441

Ročník: 2

Akademický rok: 2008/2009

NÁZEV TÉMATU:

Návrh fázového závěsu

POKYNY PRO VYPRACOVÁNÍ:

Navrhněte fázový závěs pro základní kmitočet nosné band-pass sigma-delta modulátoru. Navržený fázový závěs bude použit v měřicím systému pro kapacitní tlakové senzory. Fázový závěs navrhněte v technologii AMIS CMOS 0,7 μm v návrhovém systému Cadence. Simulací ověřte funkci fázového závěsu včetně teplotních závislostí.

DOPORUČENÁ LITERATURA:

Podle pokynů vedoucího práce

Termín zadání: 9.2.2009

Termín odevzdání: 29.5.2009

Vedoucí práce: Ing. Jiří Háze, Ph.D.

prof. Ing. Vladislav Musil, CSc.

Předseda oborové rady

UPOZORNĚNÍ:

Autor diplomové práce nesmí při vytváření diplomové práce porušit autorská práva třetích osob, zejména nesmí zasahovat nedovoleným způsobem do cizích autorských práv osobnostních a musí si být plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení § 152 trestního zákona č. 140/1961 Sb.

LICENČNÍ SMLOUVA
POSKYTOVANÁ K VÝKONU PRÁVA UŽÍT ŠKOLNÍ DÍLO

uzavřená mezi smluvními stranami:

1. Pan/paní

Jméno a příjmení: **Bc. Tomáš Konečný**

Bytem: **Žebětínská 58, Kohoutovice, 623 00**

Narozen/a (datum a místo): **14.10.1984, Olomouc**

(dále jen „autor“)

a

2. Vysoké učení technické v Brně

Fakulta elektrotechniky a komunikačních technologií

se sídlem Údolní 244/53, 602 00, Brno

jejímž jménem jedná na základě písemného pověření děkanem fakulty:

Prof. Ing. Vladislav Musil, CSc.

(dále jen „nabyvatel“)

Čl. 1
Specifikace školního díla

1. Předmětem této smlouvy je vysokoškolská kvalifikační práce (VŠKP):

- ☐ disertační práce
 - ☒ diplomová práce
 - ☐ bakalářská práce
 - ☐ jiná práce, jejíž druh je specifikován jako
- (dále jen VŠKP nebo dílo)

Název VŠKP:	<u>Návrh fázového závěsu</u>
Vedoucí/ školitel VŠKP:	<u>Ing. Jiří Háze, Ph.D.</u>
Ústav:	<u>Ústav mikroelektroniky</u>
Datum obhajoby VŠKP:	_____

VŠKP odevzdal autor nabyvateli v*:

- | | | |
|--|---|------------------------|
| ☒ tištěné formě | – | počet exemplářů2 |
| ☒ elektronické formě | – | počet exemplářů2 |

* hodící se zaškrtněte

2. Autor prohlašuje, že vytvořil samostatnou vlastní tvůrčí činností dílo shora popsané a specifikované. Autor dále prohlašuje, že při zpracovávání díla se sám nedostal do rozporu s autorským zákonem a předpisy souvisejícími a že je dílo dílem původním.
3. Dílo je chráněno jako dílo dle autorského zákona v platném znění.
4. Autor potvrzuje, že listinná a elektronická verze díla je identická.

Článek 2

Udělení licenčního oprávnění

1. Autor touto smlouvou poskytuje nabyvateli oprávnění (licenci) k výkonu práva uvedené dílo nevýdělečně užít, archivovat a zpřístupnit ke studijním, výukovým a výzkumným účelům včetně pořizování výpisů, opisů a rozmnoženin.
2. Licence je poskytována celosvětově, pro celou dobu trvání autorských a majetkových práv k dílu.
3. Autor souhlasí se zveřejněním díla v databázi přístupné v mezinárodní síti
 - ☒ ihned po uzavření této smlouvy
 - ☐ 1 rok po uzavření této smlouvy
 - ☐ 3 roky po uzavření této smlouvy
 - ☐ 5 let po uzavření této smlouvy
 - ☐ 10 let po uzavření této smlouvy(z důvodu utajení v něm obsažených informací)
4. Nevýdělečné zveřejňování díla nabyvatelem v souladu s ustanovením § 47b zákona č. 111/1998 Sb., v platném znění, nevyžaduje licenci a nabyvatel je k němu povinen a oprávněn ze zákona.

Článek 3

Závěrečná ustanovení

1. Smlouva je sepsána ve třech vyhotoveních s platností originálu, přičemž po jednom vyhotovení obdrží autor a nabyvatel, další vyhotovení je vloženo do VŠKP.
2. Vztahy mezi smluvními stranami vzniklé a neupravené touto smlouvou se řídí autorským zákonem, občanským zákoníkem, vysokoškolským zákonem, zákonem o archivnictví, v platném znění a popř. dalšími právními předpisy.
3. Licenční smlouva byla uzavřena na základě svobodné a pravé vůle smluvních stran, s plným porozuměním jejímu textu i důsledkům, nikoliv v tísní a za nápadně nevýhodných podmínek.
4. Licenční smlouva nabývá platnosti a účinnosti dnem jejího podpisu oběma smluvními stranami.

V Brně dne: 22.5.2009

.....
Nabyvatel

.....
Autor

ABSTRAKT

Práce se zabývá problematikou návrhu a simulace smíšených integrovaných obvodů v technologii CMOS. Hlavním zaměřením práce je navrhnout celočíselnou násobičku kmitočtu pomocí fázového závěsu. Je představen fázový závěs s nábojovou pumpou.

KLÍČOVÁ SLOVA

1. CMOS 2. Fázový závěs 3. Nábojová pumpa 4. Frekvenční syntéza

ABSTRACT

This work deals with issues of design and simulation of mixed CMOS integrated circuit. The general aim is to design Integer-N Phase locked loop synthesizer. Phase locked loop with current pump is presented.

KEYWORDS

1. CMOS 2. Phase Locked Loop 3. Current pump 4. Frequency synthesis

KONEČNÝ, T. Návrh fázového závěsu . Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, 2009. 54 s. Vedoucí diplomové práce Ing. Jiří Háze, Ph.D.

Prohlášení

Prohlašuji, že jsem tuto vysokoškolskou kvalifikační práci vypracoval samostatně pod vedením vedoucího diplomové práce, s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny citovány v práci a uvedeny v seznamu literatury. Jako autor uvedené diplomové práce dále prohlašuji, že v souvislosti s vytvořením této diplomové práce jsem neporušil autorská práva třetích osob, zejména jsem nezasáhl nedovoleným způsobem do cizích autorských práv osobnostních a jsem si plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení § 152 trestního zákona č. 140/1961 Sb.

V Brně dne 22.5.2009

.....
podpis autora

Poděkování

Děkuji Ing. Jiřímu Házemu, Ph.D. a Ing. Lukáši Fajčíkovi, Ph.D. za účinnou metodickou pedagogickou a odbornou pomoc a další cenné rady při zpracování mé diplomové práce.

.....
podpis autora

Obsah

1 Úvod.....	9
2 Teorie fázového závěsu.....	10
2.1 Základní stavební bloky fázového závěsu	10
2.2 Dynamické vlastnosti PLL.....	11
2.3 PLL s nábojovou pumpou.....	12
2.4 Závěšování a sledování PLL s nábojovou pumpou.....	17
2.4.1 Statické sledování.....	18
2.4.2 Dynamické sledování.....	20
2.4.3 Závěšování.....	21
3 Modelování PLL v prostředí MATLAB.....	22
4 Implementace PLL.....	24
4.1 Proudová a napěťová reference.....	24
4.2 Komparátor pro definovaný vstupní harmonický signál	27
4.3 Kapacitní násobič.....	30
4.4 Schmittův klopný obvod.....	34
4.5 Napětím řízený oscilátor.....	36
4.6 Konečná podoba PLL s nábojovou pumpou.....	40
5 Simulace PLL v CADENCE.....	41
6. Závěr.....	47
7. Použitá literatura.....	48
8. Seznam použitých zkratk a symbolů.....	50
9. Seznam dodatků.....	51

1 Úvod

Cílem práce je navrhnout fázový závěs (PLL) pro frekvenční syntézu s pevně nastaveným násobícím poměrem $N = 4$ pro vstupní harmonický signál o frekvenci 15,125 kHz.

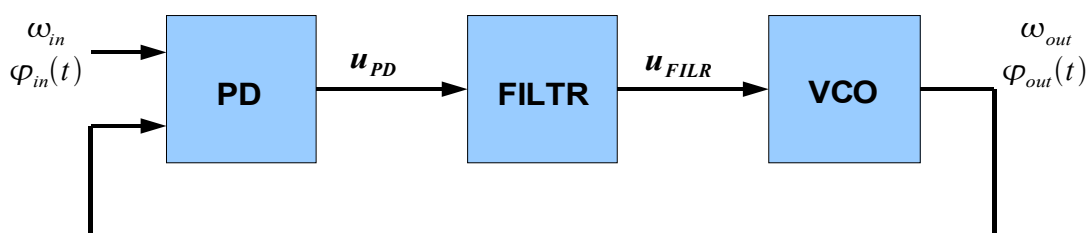
Fázový závěs je zpětnovazební systém, který generuje výstupní signál vzhledem k fázi signálu vstupního. Princip fázového závěsu je znám od 30. let minulého století, přičemž první průmyslovou aplikací byla synchronizace televizního signálu o dvacet let později. V současnosti se využívá k synchronizaci, demodulaci a frekvenční syntéze v mnoha oblastech elektrotechniky.

Přestože je fázový závěs obvod nelineární, lze v případě malé fázové chyby užít jeho lineární model, čímž se analýza značně zjednoduší. Tato podmínka je splněna například tehdy, když je PLL zavěšený.

2 Teorie fázového závěsu

2.1 Základní stavební bloky fázového závěsu

Fázový detektor PD (*Phase Detector*) porovnává fázový posuv vstupního signálu s výstupním signálem napětím řízeného oscilátoru VCO (*Voltage-Controlled Oscillator*). Výstup PD je filtrován dolní propustí a takto získaným stejnosměrným napětím je řízen kmitočet VCO. Pomocí zpětné vazby se VCO automaticky doladuje na kmitočet vstupního signálu [1].



Obr. 2.1: Blokové schéma PLL

Průměrný výstup $\overline{u_{PD}}$ fázového detektoru je úměrný fázové chybě φ_e mezi jeho vstupy. V ideálním případě je vztah mezi $\overline{u_{PD}}$ a φ_e lineární

$$\overline{u_{PD}} = K_{PD} \cdot (\varphi_{in}(t) - \varphi_{out}(t)) = K_{PD} \cdot \varphi_e, \quad (2.1)$$

kde K_{PD} [V/rad] je převodní konstanta PD. Obecně je třeba rozlišovat fázovou chybu φ_e od vzájemného fázového posuvu $\Delta\varphi$. Například u zavěšeného PLL s fázovým detektorem XOR je $\varphi_e = 0$ pro $\Delta\varphi = 90^\circ$.

Výstupní frekvence ideálního napětím řízeného oscilátoru je lineární závislost vzhledem k řídicímu napětí u_{FILTR}

$$\omega_{out} = \omega_0 + K_{VCO} \cdot u_{FILTR}, \quad (2.2)$$

kde ω_0 je opěrný úhlový kmitočet při $u_{FILTR} = 0$ (většinou je tím myšleno $UDD/2$) a K_{VCO} [rad/s/V] je převodní konstanta VCO.

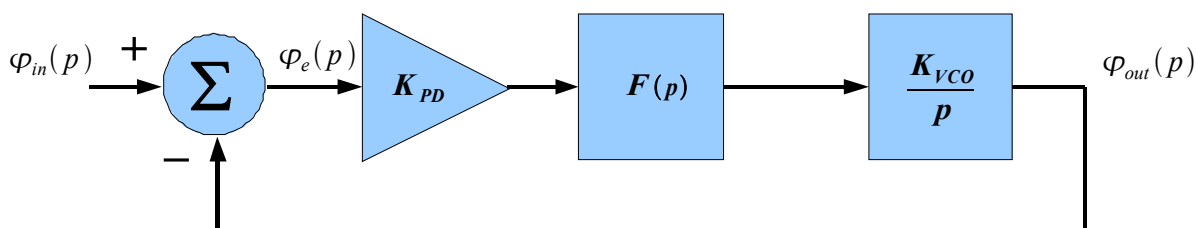
Je-li PLL zavěšen (*locked*), rozdíl mezi změnou $\varphi_{in}(t)$ a změnou $\varphi_{out}(t)$ je malý a konstantní

$$\frac{d\varphi_{out}}{dt} - \frac{d\varphi_{in}}{dt} = 0. \quad (2.3)$$

Protože $\omega = d\varphi/dt$ je $\omega_{out} = \omega_{in}$.

2.2 Dynamické vlastnosti PLL

Přenosová funkce fázového závěsu $H(p)$ udává, jak $\varphi_{out}(t)$ zpočátku zavěšeného PLL sleduje změnu $\varphi_{in}(t)$. Při sestavení linearizovaného modelu PLL se stejnosměrná složka ω_0 v rovnici 2.2 vynechá, K_{PD} a K_{VCO} jsou kmitočtově nezávislé konstanty.



Obr. 2.3: Linearizovaný model PLL

Přenosová funkce $H(p)$ systému (*closed loop*) je pro filtr typu dolní propust prvního řádu

$$H(p) = \frac{\varphi_{out}}{\varphi_{in}}(p) = \frac{\omega_{out}}{\omega_{in}}(p) = \frac{K_{PD}K_{VCO}}{\omega_{-3dB}^2 + p + K_{PD}K_{VCO}}. \quad (2.5)$$

Při pomalých změnách ω_{in} ($p \rightarrow 0$) ω_{out} přesně kopíruje ω_{in} . Rovnici 2.5 lze modifikovat na [2]

$$H(p) = \frac{\omega_n^2}{p^2 + 2\zeta\omega_n p + \omega_n^2}, \quad (2.6)$$

kde ω_n je přirozená úhlová frekvence netlumených kmitů

$$\omega_n = \sqrt{\omega_{-3dB} K_{PD} K_{VCO}} \quad (2.7)$$

a ζ je koeficient tlumení

$$\zeta = \frac{1}{2} \sqrt{\frac{\omega_{-3dB}}{K_{PD} K_{VCO}}} \quad (2.8)$$

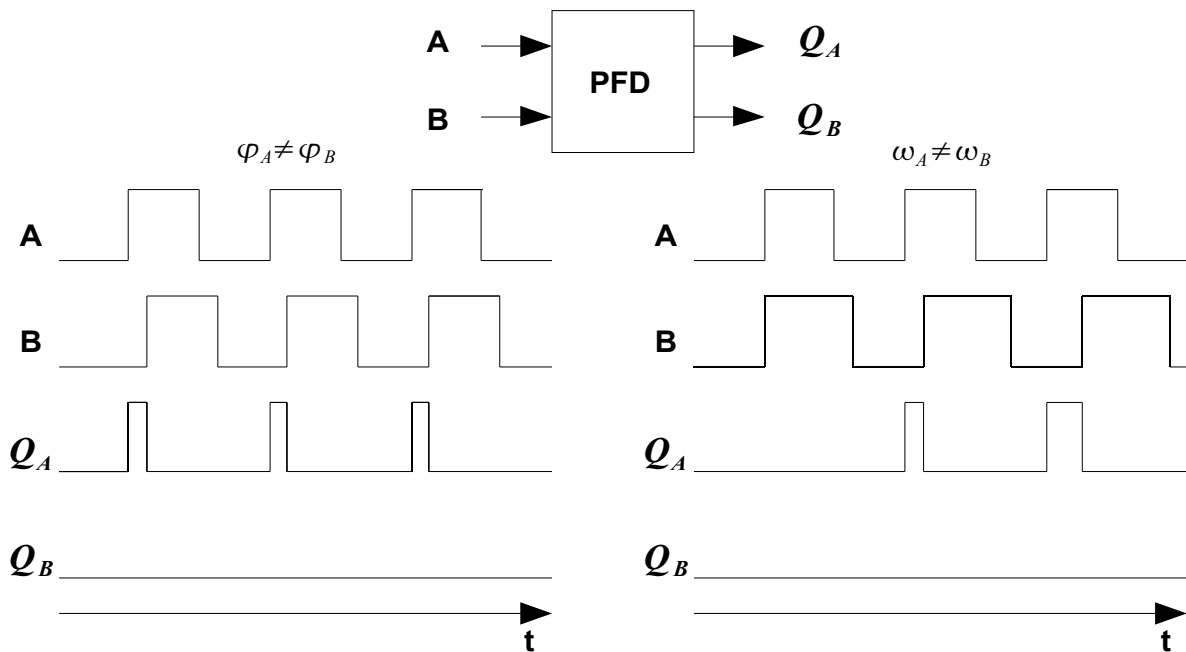
Rovnice 2.6 má dva póly

$$p_{1,2} = -\zeta \omega_n \pm \sqrt{(\zeta^2 - 1) \omega_n^2} \quad (2.9)$$

Je-li $\zeta > 1$ oba póly jsou reálné, pokud $\zeta < 1$ oba póly jsou komplexní a časová odezva na jednotkový skok obsahuje tlumené kmity.

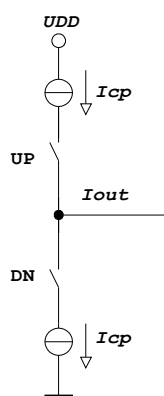
2.3 PLL s nábojovou pumpou

Zásadní nevýhodou popsaného PLL je, že rozdíl $\omega_{out} - \omega_{in}$ potřebný k zavěšení je poměrně malý [3], [4]. Možným řešením je zavést do obr. 2.1 další zpětnovazební smyčku obsahující tzv. frekvenční detektor, která nejprve zajistí dostatečně malé $\omega_{out} - \omega_{in}$. Pro periodické signály lze použít fázově/frekvenční detektor PFD (*Phase/frequency detector*), viz. obr. 2.5.



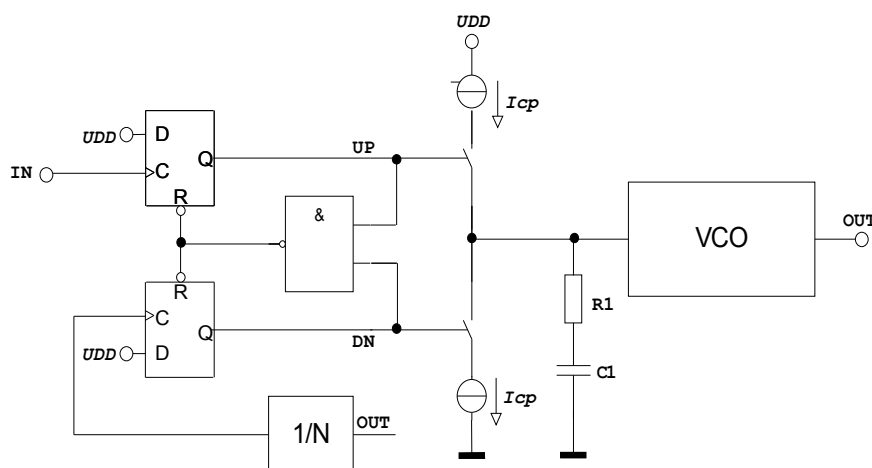
Obr. 2.5: Činnost ideálního fázově/frekvenčního detektoru

PFD je třístavový sekvenční logický obvod reagující na hranu vstupního signálu. Zpočátku je $Q_A = Q_B = 0$. Nástupná hrana A vede k $Q_A = 1$, $Q_B = 0$ a tento stav trvá až do nástupné hrany B, která Q_A vynuluje. Obdobné chování platí pro B předbíhající A. Stejnosemenná složka Q_A a Q_B tedy vypovídá o rozdílu $\Delta\varphi$ nebo $\omega_A - \omega_B$. Pro snímání tohoto rozdílu se používají tzv. nábojové pumpy CP (*Charge Pump*). CP tvoří dva spínané proudové zdroje nabíjející a vybíjející kapacitor filtru. Spínání je řízeno PFD (obr. 2.6). Výstupy Q_A a Q_B jsou označovány jako "UP", resp. "DOWN".



Obr. 2.6: Koncepční náčrtek nábojové pumpy

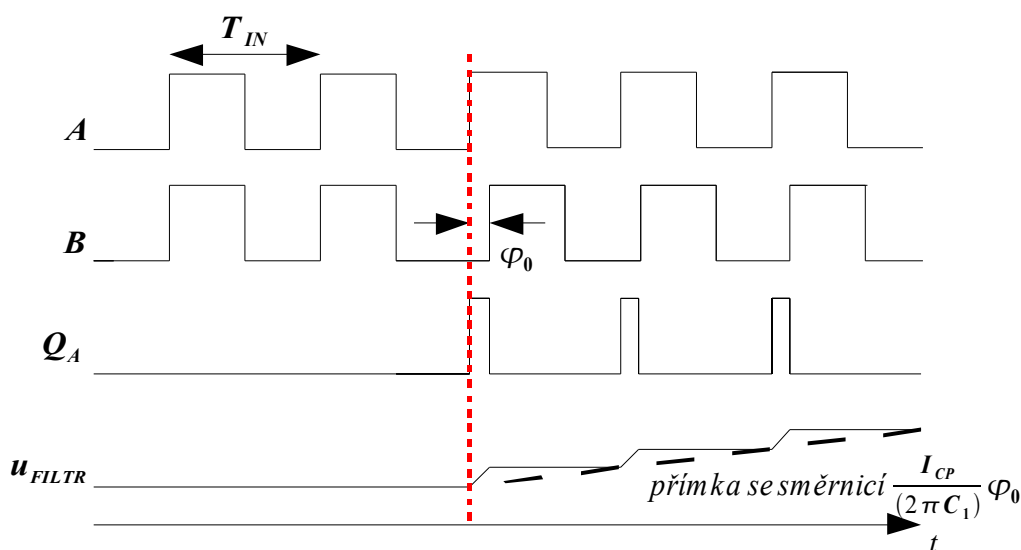
Realizace jednoduchého PLL s nábojovou pumpou je na obr. 2.7, kde PFD je tvořen dvěma klopnými obvody typu D a hradlem NAND.



Obr. 2.7: Provedení jednoduchého PLL

Označuje se jako PLL typu II, protože jeho přenosová funkce rozpojené smyčky $G(p)$ (*open loop*) má dva póly v počátku komplexní roviny [3]. Účelem R_1 je zanést do zpětnovazební přenosové funkce $H(p)$ nulu na levé straně komplexní roviny a zajistit tím stabilitu systému.

Nábojová pumpa je nelineární systém s diskretním časem, a proto se pro linearizovaný časově-spojité model aproximuje přímkou (obr. 2.8) [1].



Obr. 2.8: Odezva PPL na skokovou změnu fázového posuvu $\Delta\varphi$

Je-li $\Delta\varphi = \varphi_0 1(t)$, na Q_A nebo Q_B vznikne pulz o šířce $\varphi_0 T_{in}/2\pi$ sekund a řídicí napětí u_{FILTR} vzroste o $(I_{CP}/C_1)\varphi_0 T_{in}/2\pi$ každou periodu T_{in} . Přímka aproximující růst u_{FILTR} se směrnici $(I_{CP}/C_1)\varphi_0/2\pi$ bude

$$u_{FILTR}(t) = \frac{I_{CP}}{2\pi C_1} t \cdot \varphi_0 1(t). \quad (2.10)$$

Přenosová funkce PFD/CP/FILTR je Laplaceova transformace impulsní odezvy (zatím je stále vliv R_1 zanedbán)

$$\frac{U_{FILTR}}{\Delta\varphi}(p) = \frac{I_{CP}}{2\pi C_1} \cdot \frac{1}{p} = \frac{K_{PFD}}{C_1} \cdot \frac{1}{p}. \quad (2.11)$$

Zpětnovazební přenosová funkce $H(p)$ celého systému včetně VCO, R_1 a děličky $1/N$ je

$$H(p) = \frac{\frac{1}{N} \frac{K_{PFD} K_{VCO}}{C_1} (R_1 C_1 p + 1)}{p^2 + \frac{1}{N} K_{PFD} K_{VCO} R_1 p + \frac{1}{N} \frac{K_{PFD} K_{VCO}}{C_1}}, \quad (2.12)$$

s přirozenou úhlovou frekvencí netlumených kmitů ω_n

$$\omega_n = \sqrt{\frac{K_{PFD} K_{VCO}}{N C_1}} \quad (2.13)$$

a koeficientem tlumení ζ

$$\zeta = \frac{R_1}{2} \sqrt{\frac{C_1 K_{PFD} K_{VCO}}{N}} = \frac{\omega_n R_1 C_1}{2}. \quad (2.14)$$

Pokud $R_1 = 0$, ζ bude rovněž nulové, systém bude nestabilní (rovnice 2.9) a bude kmitat s úhlovou frekvencí ω_n . Nezbytným předpokladem použití lineárního modelu je [3]

$$\frac{K_{PFD} K_{VCO} R_1}{N} < \frac{\omega_{in}}{10}, \quad (2.15)$$

kdy se chování PLL s nábojovou pumpou podobá systému se spojitým časem.

Stabilita obvodu se popisuje častěji fázovou bezpečností φ_M než ζ . Fázová bezpečnost je doplněk fáze zesílení rozpojené smyčky $G(p)$ do -180° při tranzitní úhlové frekvenci ω_T , kdy se záporná zpětná vazba mění na kladnou [5]

$$\varphi_M = \arg(G(p)) + 180^\circ \quad \text{pro} \quad |G(p)| = 1. \quad (2.16)$$

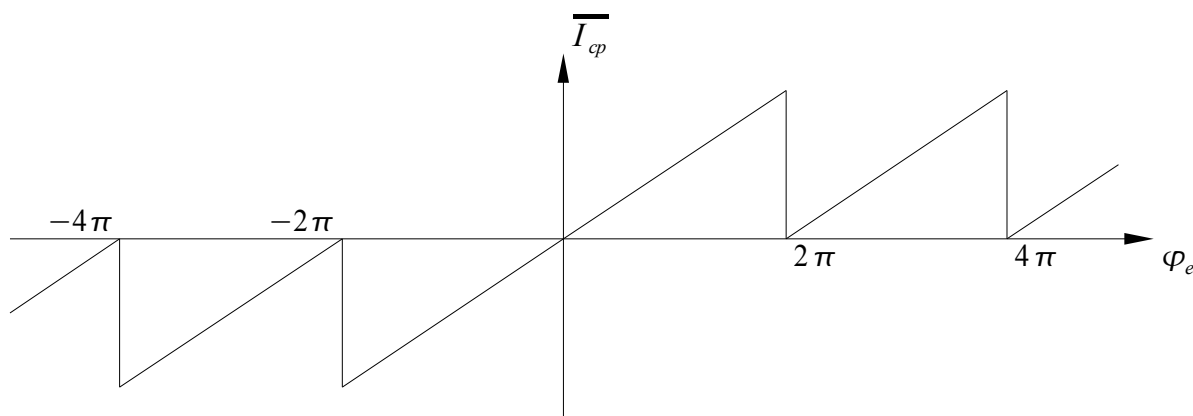
V případě PPL 2. řádu s nulou v levé polorovině a dvěma póly $p_{1,2}$ v počátku

$$\varphi_M = 180^\circ - \tan^{-1}\left(\frac{\omega_T}{\omega_{p1}}\right) - \tan^{-1}\left(\frac{\omega_T}{\omega_{p2}}\right) + \tan^{-1}\left(\frac{\omega_T}{\omega_z}\right) = \tan^{-1}\left(\frac{\omega_T}{\omega_z}\right), \quad (2.17)$$

kde ω_T lze získat položením $|G(p)| = 1$. Poloha nuly z je $-1/(R_1C_1)$, což znamená, že při nulovém ζ je nulová i fázová bezpečnost. Podle rovnice 2.17 se maximální možná φ_M asymptoticky blíží k 90° .

Vztah mezi koeficientem tlumení a fázovou bezpečností je v dodatku A.

Průměrný výstupní proud PFD s nábojovou pumpou má periodický pilovitý průběh vzhledem k φ_e s maximální hodnotou $K_{PFD} \cdot 2\pi$ (obr. 2.9). Lineární model PLL lze použít pouze tehdy když $\varphi_e < |2\pi|$, kdy je průměrný výstupní proud přímo úměrný fázové chybě.



Obr. 2.9: Převodní charakteristika PFD/CP

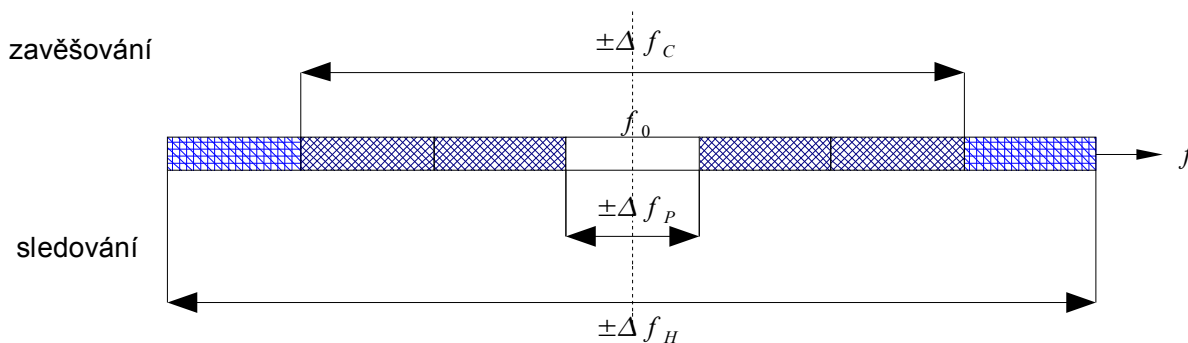
2.4 Zavěšování a sledování PLL s nábojovou pumpou

Sledování (*tracking*) je časová odezva výstupu PLL vzhledem ke změnám kmitočtu a fáze vstupního signálu ve zpočátku zavěšeném stavu. Zavěšování (*aquisition*) je proces přechodu zpočátku nezavěšeného PLL do stavu zavěšení. Vzhledem k těmto režimům lze definovat tři frekvenční rozsahy PLL [3, 4, 6]

- rozsah statického sledování (*hold-in range*) Δf_H , po jehož překročení PLL přestane být v režimu sledování,
- rozsah dynamického sledování (*pull-out range*) Δf_P udávající velikost skokové změny kmitočtu, pro kterou PLL přestane být v režimu sledování,
- rozsah zavěšování (*capture range*) Δf_C , ve kterém se PLL dokáže zavěsit.

Je třeba říci, že tato terminologie není nijak ustálená. Například místo výrazu *capture range* se v anglickojazyčné literatuře používá také *pull-in range*. Někteří autoři rozdělují zavěšování na nelineární (*pull-in*) a lineární (*lock-in*), atd.

Obecně platí mezi frekvenčními rozsahy PLL následující nerovnost (obr. 2.10)



Obr. 2.10: Frekvenční rozsahy obecného PLL

2.4.1 Statické sledování

Je-li na vstupu zavěšeného fázového závěsu signál

$$u_{in} = U_M \text{rect}(\omega_0 t + \Delta \omega t) = U_M \text{rect}(\omega_0 t + \varphi_{in}(t)) , \quad (2.18)$$

je Laplaceův obraz časově proměnného fázového posuvu $\varphi_{in}(t)$ roven

$$\varphi_{in}(p) = L[\Delta \omega t] = \frac{\Delta \omega}{p^2} . \quad (2.19)$$

Laplaceův obraz fázové chyby lze získat zavedením chybové přenosové funkce $H_e(p)$.
S pomocí obr. 2.3

$$\varphi_e(p) = \varphi_{in}(p) H_e(p) = \frac{\Delta \omega}{p^2} \frac{p}{p + K_{PD} K_{VCO} F(p)} . \quad (2.20)$$

Ustálená hodnota $\varphi_e(\infty)$ v časové oblasti je

$$\varphi_e(\infty) = \lim_{p \rightarrow 0} p \varphi_e(p) = \frac{\Delta \omega}{K_{PD} K_{VCO} F(0)} . \quad (2.21)$$

PLL přestane být v režimu sledování, jestliže fázová chyba φ_e dosáhne hodnoty $|2\pi|$

$$\Delta \omega_H = K_{PD} K_{VCO} F(0) \cdot 2\pi . \quad (2.22)$$

Protože přenosová funkce filtru je dána

$$F(p) = \frac{U_{FILT}(p)}{I_{CP}(p)} = \frac{p R_1 C_1 + 1}{p C_1} , \quad (2.23)$$

má PLL s nábojovou pumpou ideálně nulovou ustálenou fázovou chybu na skokovou změnu kmitočtu (zpětnovazebný systém typu II) a teoretický rozsah statického sledování je nekonečný (omezený ve skutečnosti přeladitelností VCO). Rozsah statického sledování lze

interpretovat jako frekvenční rozsah, ve kterém dokáže PLL sledovat signál s pozvolnou změnou kmitočtu.

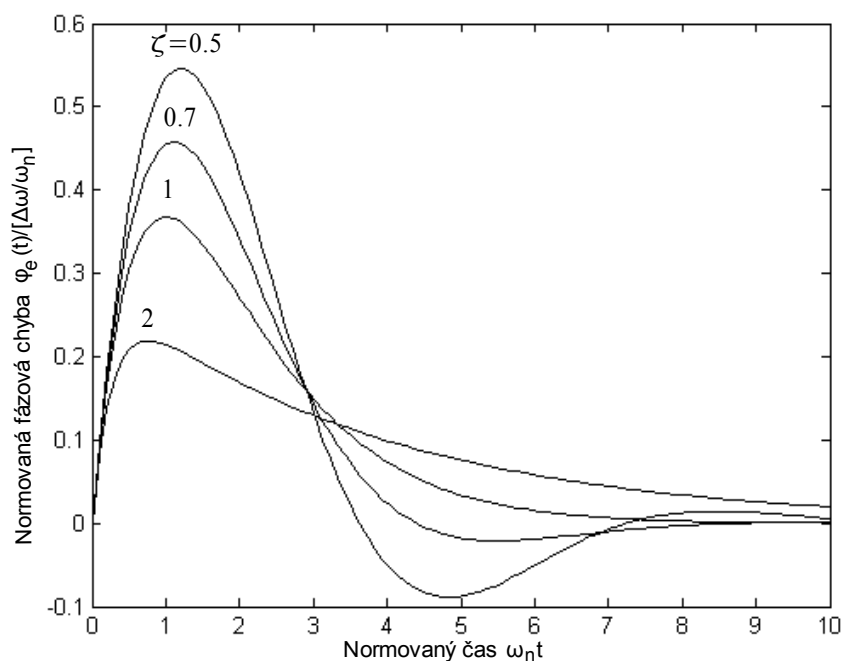
2.4.2 Dynamické sledování

U statického sledování se používala ustálená fázová chyba $\varphi_e(\infty)$, která ignorovala přechodný průběh φ_e v reakci na změnu φ_{in} , během něhož mohlo dojít k překročení mezní hodnoty $|2\pi|$ a ztrátě sledování. Velikost skokové změny kmitočtu vstupního signálu, kdy PLL přestane být v režimu sledování (Δf_p), lze získat aplikací inverzní Laplaceovy transformace na rovnici 2.20 a maximum časového průběhu $\varphi_e(t)$ položit rovno 2π [4]

$$\Delta f_p = \omega_n \exp\left(\frac{\zeta}{\sqrt{1-\zeta^2}} \tan^{-1} \frac{1-\zeta^2}{\zeta}\right) \quad \text{pro } \zeta < 1, \quad (2.24a)$$

$$\Delta f_p = \omega_n \quad \text{pro } \zeta = 1, \quad (2.24b)$$

$$\Delta f_p = \omega_n \exp\left(\frac{\zeta}{\sqrt{\zeta^2-1}} \tanh^{-1} \frac{\zeta^2-1}{\zeta}\right) \quad \text{pro } \zeta > 1. \quad (2.24c)$$



Obr. 2.11: Normovaná fázová chyba pro skokovou změnu kmitočtu zavěšeného PLL typu II

Rovnice 2.24 lze aproximovat přímkou [4, 6]

$$\Delta f_p \approx 1.8 \omega_n (\zeta + 0.5). \quad (2.25)$$

Dobu ustálení zpočátku zavěšeného PLL (*setting time*) lze získat použitím inverzní Laplaceovy transformace na normovanou přenosovou funkci $H(p)$ (rovnice 2.6) pro jednotkový skok na vstupu. Originál Laplaceova obrazu $H(p)/p$ lze nalézt například v [2]. Jde-li o kmitočtový skok Δf , pak pro $0 < \zeta < 1$

$$f_{out}(t) = f_{in} - \exp(-\zeta \omega_n t) \left[\cos(t \omega_n \sqrt{1 - \zeta^2}) + \frac{\zeta}{\sqrt{1 - \zeta^2}} \sin(t \omega_n \sqrt{1 - \zeta^2}) \right] (\Delta f). \quad (2.26)$$

Přechodná složka rovnice 2.26 je dána součinem exponenciálního poklesu se součtem harmonických průběhů. Za předpokladu, že bude exponenciální pokles dominantní, lze rovnici 2.26 zjednodušit na

$$\frac{f_{out}(t) - f_{in}}{(\Delta f)} = - \exp(-\zeta \omega_n t). \quad (2.27)$$

Bude-li doba ustálení T_s definována jako doba, za kterou rozdíl mezi $f_{out}(t)$ a f_{in} poklesne na 1 % konečné hodnoty, pak

$$T_s \approx - \frac{\ln\left(\frac{0.01 \cdot f_{in}}{\Delta f}\right)}{\zeta \omega_n}. \quad (2.28)$$

Přehled aproximací doby ustálení PLL je uveden v [7].

2.4.3 Zavěšování

Zavěšování je obecně nelineární proces, který se popisuje nelineárními diferenciálními rovnicemi. K výraznému nelineárnímu chování PLL dochází tehdy, když fázová chyba φ_e překročí hodnotu $|2\pi|$, kdy se prudce mění průměrný výstupní proud nábojové pumpy. Analytické řešení bývá složité a pro praktický návrh nepřehledné.

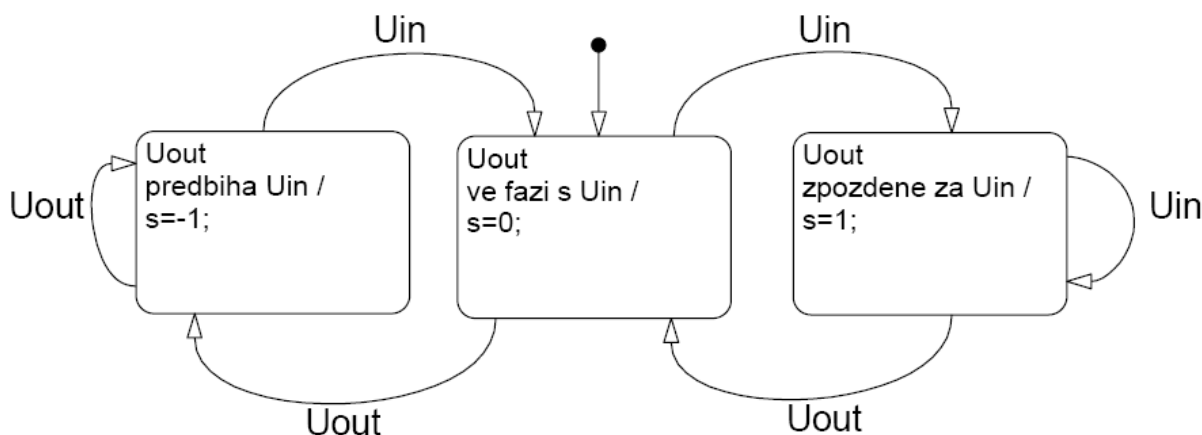
Aproximace publikovaná v [4] vychází z předpokladu, že během zavěšování je průměrná střída proudových pulzů nábojové pumpy přibližně 50 %, což se modeluje tak, že kapacitor filtru C_1 je lineárně nabíjen polovinou maximální velikosti $\overline{I_{cp}}$. Pro dobu zavěšování T_C pak přibližně platí

$$T_C \approx 2\Delta f \cdot \frac{NC_1}{K_{PD}K_{VCO}}. \quad (2.32)$$

Rozsah zavěšování Δf_C je pro PLL s nábojovou pumpou teoreticky nekonečný. Matematický důkaz je možné najít v [6].

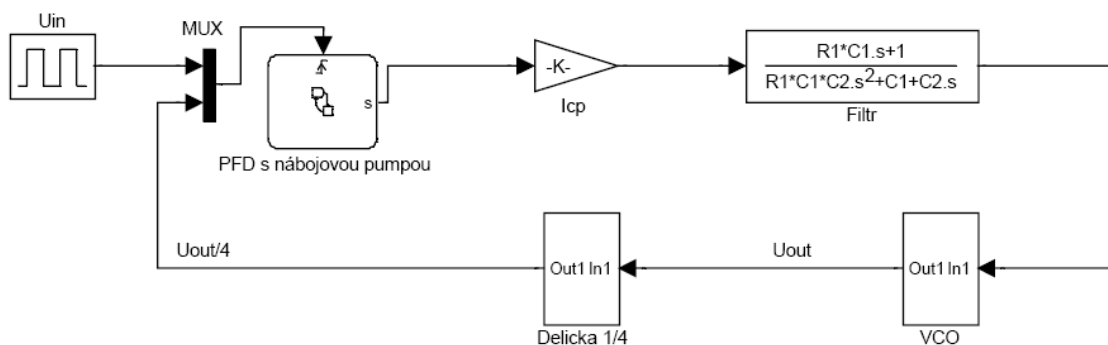
3 Modelování PLL v prostředí MATLAB

PFD s nábojovou pumpou lze modelovat pomocí stavových diagramů (obr. 3.1). Ke změně stavu dochází při nástupné hraně signálů U_{in} a U_{out} . Pokud se U_{out} zpožďuje za U_{in} , impuls UP nábojové pumpy (obr. 2.6) sepne spínač a proud I_{CP} začne téct do impedanční zátěže. V opačném případě bude ze zátěže proud I_{CP} odtékat.



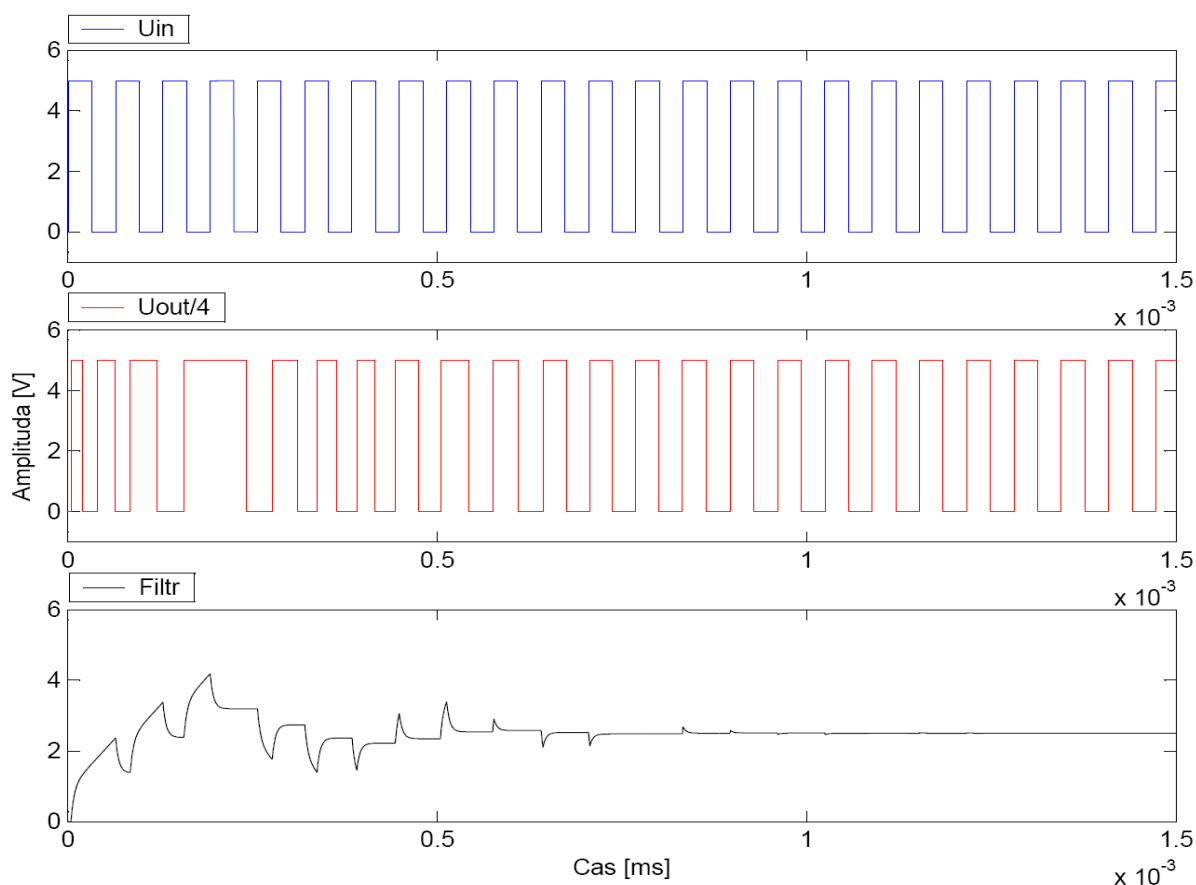
Obr. 3.1: Model PFD řídící nábojovou pumpou

Blok MUX na vstupu PFD/CP (obr. 3.2) je sběrnici pro signály U_{in} a $U_{out/4}$. Na PFD/CP navazuje zesilovací blok I_{CP} . K filtru na obr. 2.7 se paralelně připojuje další kapacitor C_2 , aby se potlačily pulzy na u_{FILTR} v anglickojazyčné literatuře označované jako *ripples*. Hodnota kapacitoru C_2 filtru bývá nastavena na desetinu C_1 , aby bylo možné využít teorii PLL 2. řádu. Parametry ω_n a ζ jsou totiž definovány pouze pro systém se dvěma póly [2].



Obr. 3.2: Model fázového závěsu s nábojovou pumpou

Výsledné průběhy PLL při zavěšování jsou na obr. 3.3. Fázový závěs je zavěšený v čase kolem 1 ms, kdy jsou stejné kmitočty referenčního a zpětnovazebního signálu, přičemž fázová chyba je malá a konstantní (rovnice 2.3). Modelovaný PLL s nábojovou pumpou je ideální, takže ustálená fázová chyba je nulová, což v případě tohoto druhu PLL znamená, že fázový posuv mezi signály je také nulový.



Obr. 3.3: Napětí ve sledovaných uzlech při zavěšování PLL

4 Implementace PLL

4.1 Proudová a napěťová reference

V integrovaných obvodech se pracovní bod nastavuje pomocí proudových referencí. Ideální referenční zdroje jsou nezávislé na napájecím napětí a na teplotě. Citlivost referenčního proudu na změnu napájecího napětí je

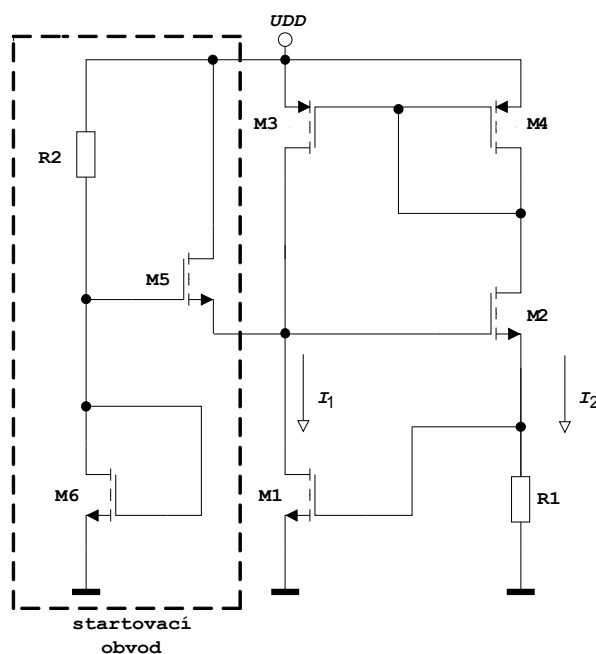
$$S = \frac{\delta I_{REF} / I_{REF}}{\delta UDD / UDD} = \frac{UDD}{I_{REF}} \left(\frac{\delta I_{REF}}{\delta UDD} \right). \quad (4.1)$$

Teplotní závislost referenčního proudu je charakterizována jeho teplotním součinitelem

$$TCI_{REF} = \frac{1}{I_{REF}} \frac{\delta I_{REF}}{\delta T}. \quad (4.2)$$

Obdobné vztahy platí pro referenční zdroj napětí.

Proudová reference s nízkou citlivostí na změny napájecího napětí je na obr. 4.1.



Obr. 4.1: Jednoduchá proudová reference

Tranzistory M3 a M4 zajišťují, že proudy I_1 a I_2 jsou přibližně stejné. Úbytek napětí na rezistoru R_1 je

$$I_2 R_1 = U_{TN} + \sqrt{\frac{2I_1}{\beta_1}}. \quad (4.3)$$

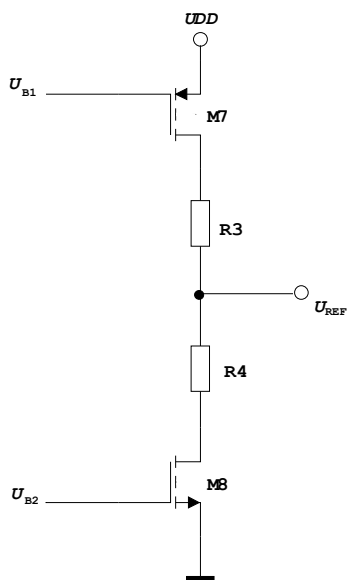
Je-li zanedbána modulace délky kanálu, proudy I_1 a I_2 jsou si rovny a rovnice 4.3 má dvě řešení představující dva stabilní pracovní body [5]

$$I_{REF} = 0, \quad (4.4a)$$

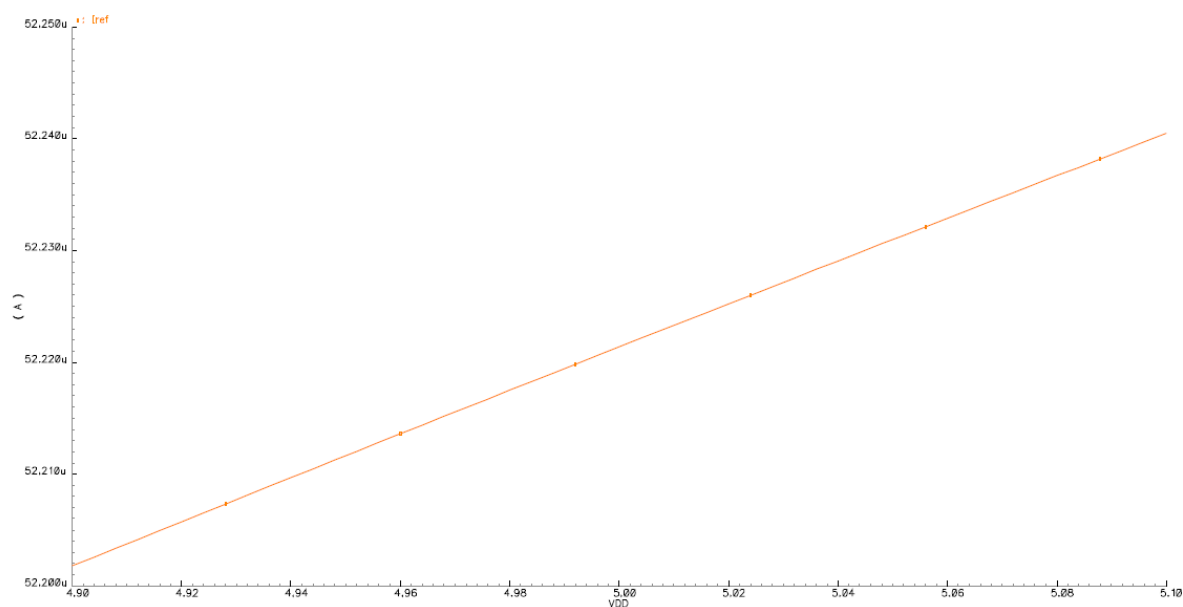
$$I_{REF} = \frac{U_{TN}}{R_1} + \frac{1}{\beta_1 R_1^2} + \frac{1}{R_1} \sqrt{\frac{2U_{TN}}{\beta_1 R} + \frac{1}{\beta_1^2 R^2}}. \quad (4.4b)$$

K nastavení požadovaného pracovního bodu slouží startovací obvod. Nenulové počáteční podmínky jsou zajištěny proudem tekoucím tranzistorem M5. S tím jak roste napětí na jeho emitoru, tranzistor se uzavírá a činnost vlastního obvodu dál neovlivňuje.

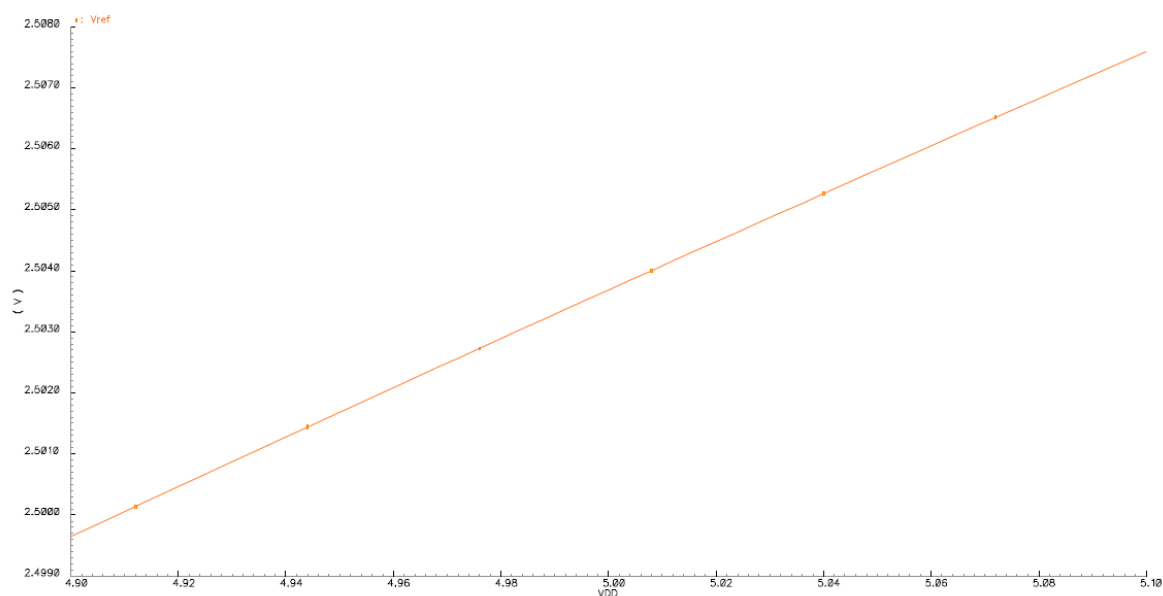
Napětová reference může být vytvořena z proudové reference zrcadlením proudu I_{REF} do rezistorové zátěže (obr. 4.2).



Obr. 4.2: Napětová reference vytvořená z proudové reference



Obr. 4.3: Závislost referenčního proudu na napájecím napětí



Obr. 4.4: Závislost referenčního napětí na napájecím napětí

Citlivost referenčního proudu na změnu U_{DD} je 0,02 (obr. 4.3), citlivost referenčního napětí na změnu U_{DD} je 0,08 (obr. 4.4). To znamená, že pro desetiprocentní změnu napájecího napětí se referenční proud změní o 0,2 % a referenční napětí o 0,8 %. Tyto hodnoty jsou pro referenci naprosto dostatečné.

Nevýhodou výše popsané reference je její výrazná teplotní závislost. Teplotní součinitel I_{REF} je 1 346 ppm/°C, teplotní součinitel U_{REF} je 792 ppm/°C (při použití Poly-Si rezistorů).

4.2 Komparátor pro definovaný vstupní harmonický signál

Komparátor je obvod porovnávající dvě vstupní napětí, jehož výstup je dvoustavová informace. Ideální komparátor má nekonečné zesílení. Pro konečné zesílení platí vztah

$$A = \frac{U_{OH} - U_{OL}}{U_{IH} - U_{IL}}, \quad (4.5)$$

kde U_{IH} a U_{IL} představují minimální vstupní rozdílová napětí potřebná k dosažení kladné, resp. záporné saturace. Jejich rozdíl se nazývá rozlišení komparátoru.

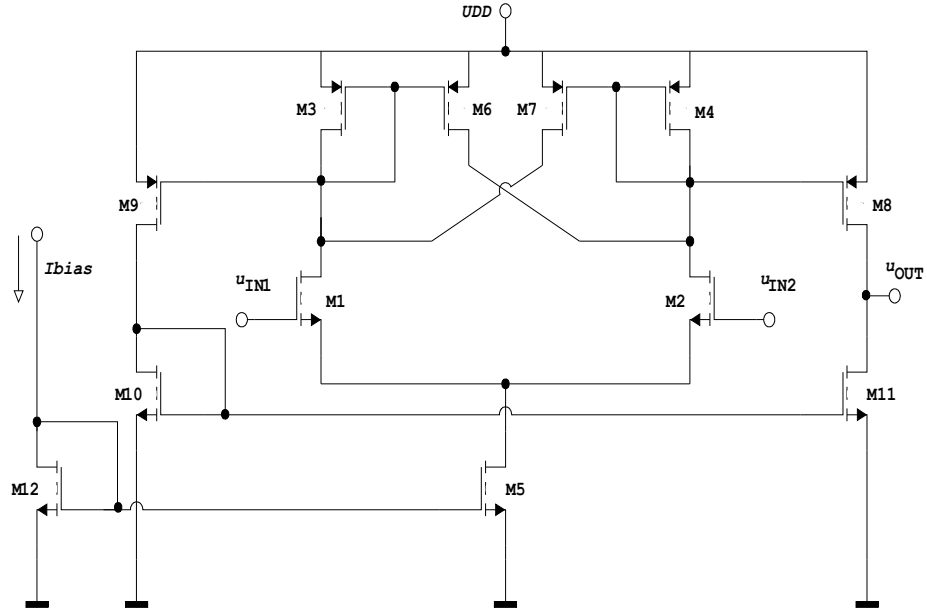
Nejdůležitější dynamickou vlastností komparátoru je jeho zpoždění, které se mění s velikostí vstupního rozdílového napětí Δu_{IN} . Pro jednopólový model komparátoru lze pro skokovou změnu napětí Δu_{IN} odvodit zpoždění [5]

$$t_D = \frac{1}{\omega_{-3dB}} \ln \left(\frac{1}{1 - \frac{U_{OH} - U_{OL}}{2 \cdot \Delta u_{IN} \cdot A(0)}} \right), \quad (4.6)$$

kde $A(0)$ je stejnosměrné zesílení.

Podle rovnice 4.6 zpoždění komparátoru klesá s rostoucí velikostí napětí Δu_{IN} . Z tohoto důvodu se u komparátorů zpracovávajících vysokofrekvenční signál používá předzesilovač s velkou šířkou pásma. Minimální možné zpoždění komparátoru je omezeno mezní rychlostí přeběhu

$$t_D = \frac{\Delta U_{out}}{SR} = \frac{U_{OH} - U_{OL}}{2 \cdot SR}. \quad (4.7)$$



Obr. 4.5: Jednoduchý komparátor s hysterezí

Na obrázku 4.5 je komparátor s hysterezí [5]. Za předpokladu, že napětí u_{IN2} je výrazně menší než u_{IN1} , tranzistor M1 je otevřený, tranzistor M2 zavřený. Protože tranzistor M2 je zavřený, veškerý proud I_{BIAS} protéká tranzistory M1 a M3. S rostoucím napětím u_{IN2} narůstá proud tekoucí tranzistorem M2 až do okamžiku, kdy je tento proud roven

$$i_2 = i_6 = \frac{(W/L)_6}{(W/L)_3} i_5, \quad (4.8)$$

kdy komparátor dosáhne horní rozhodovací úrovně

$$U_H = u_{GS2} - u_{GS1} = \sqrt{\left(\frac{2 \cdot i_2}{\beta_2}\right)} - \sqrt{\left(\frac{2 \cdot i_1}{\beta_1}\right)}, \quad (4.9a)$$

$$i_1 = i_3 = \frac{I_{BIAS}}{1 + [(W/L)_6 / (W/L)_3]}, \quad (4.9b)$$

$$i_2 = I_{BIAS} - i_1. \quad (4.9c)$$

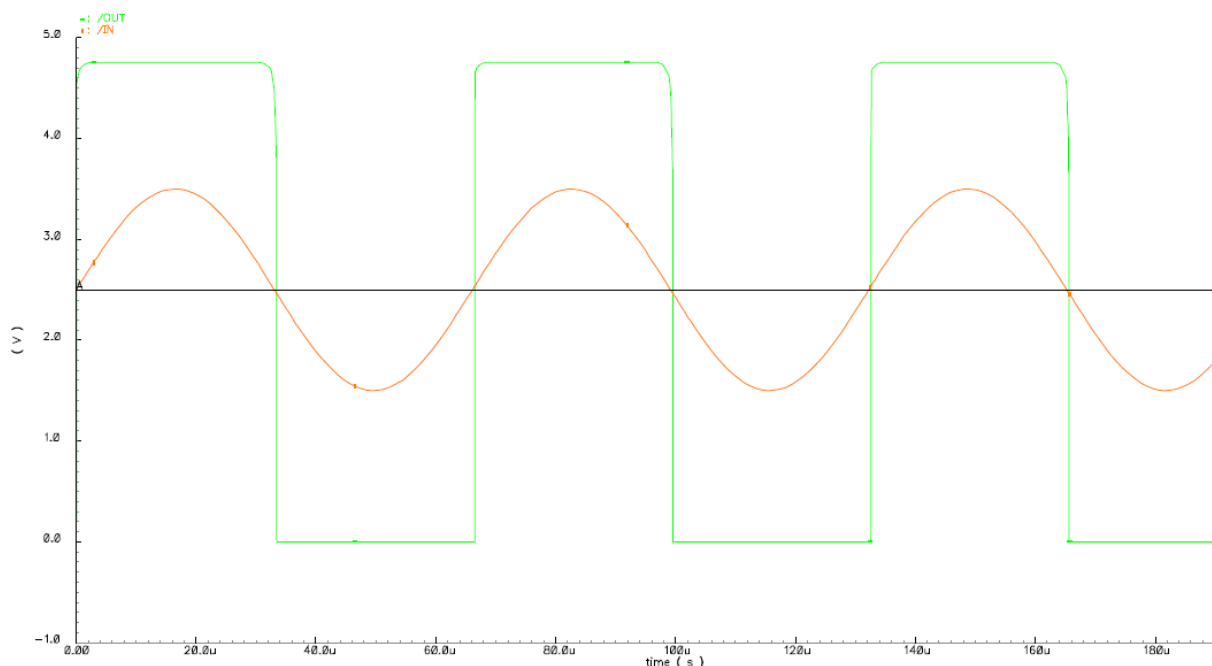
S dalším růstem u_{IN2} se otevřou tranzistory M4 a M7, čímž se zavřou tranzistory M1, M3 a M6 a celý proces se opakuje pro dolní rozhodovací úroveň U_L

$$U_L = u_{GS1} - u_{GS2} = \sqrt{\left(\frac{2 \cdot i_1}{\beta_1}\right)} - \sqrt{\left(\frac{2 \cdot i_2}{\beta_2}\right)}, \quad (4.10a)$$

$$i_2 = i_4 = \frac{I_{BLAS}}{1 + [(W/L)_7 / (W/L)_4]}, \quad (4.10b)$$

$$i_1 = I_{BLAS} - i_2. \quad (4.10c)$$

Aby měl obvod hysterezi, musí být poměr β_6/β_3 a β_7/β_4 větší než jedna, aby se uplatnila kladná zpětná vazba [5].



Obr. 4.6: Časová odezva komparátoru s hysterezí pro vstupní harmonický signál

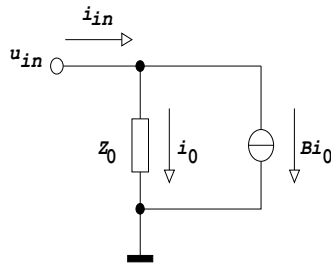
Tab. 4.1: Parametry komparátoru

hystereze	50 mV
t_1	74 ns
t_2	218 ns
SR	40 V/ μ s

Zpoždění t_1 je zpoždění při skokové změně rozdílového napětí 1 V, kdy se neuplatňuje hystereze. Zpoždění t_2 je pro definovaný harmonický signál o amplitudě 1 V. Hodnoty platí pro komparátor zatížený PFD.

4.3 Kapacitní násobič

Pro úzkopásmový vstupní signál je ke splnění aproximační podmínky PLL s nábojovou pumpou (rovnice 2.15) nutné minimalizovat K_{PD} , K_{VCO} a R_1 . V důsledku toho zbývá pro nastavení požadovaného koeficientu tlumení ζ pouze navýšení hodnoty kapacitoru C_1 . Bohužel koeficient tlumení roste s odmocninou C_1 , ale je přímo úměrný R_1 . Hodnota C_1 tak může dosahovat i stovek pF.



Obr. 4.7: Princip kapacitního násobiče

Kapacitní násobič je speciální případ impedančního měniče, pomocí něhož lze implementovat velké kapacity na čip. Podle obr. 4.7 je vstupní impedance násobiče

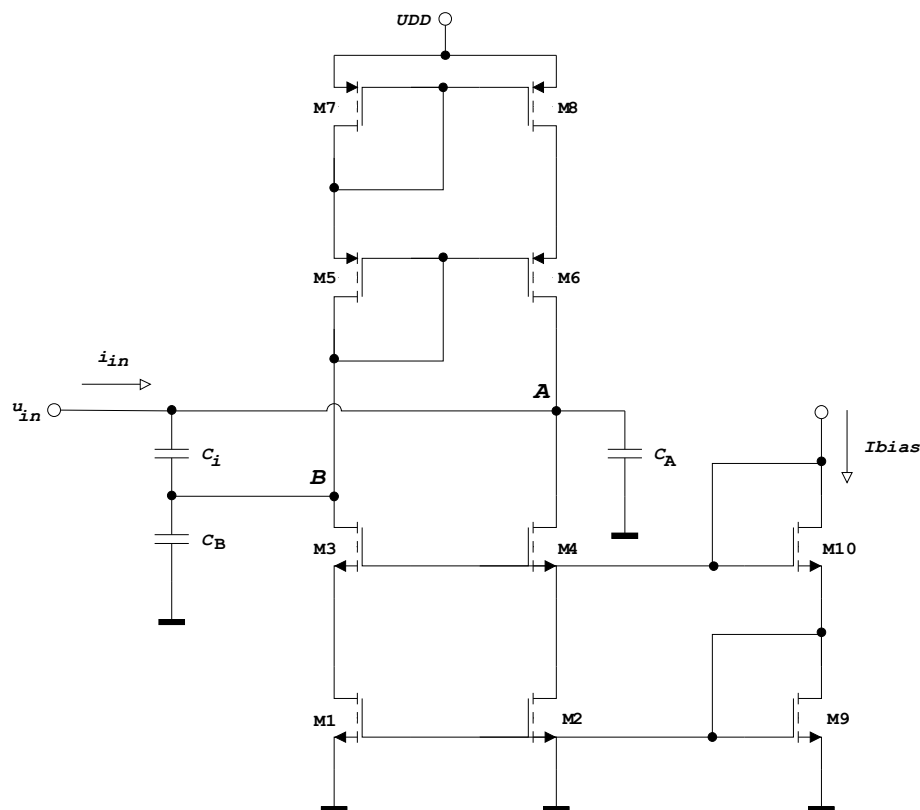
$$z_{in} = \frac{u_{in}}{i_{in}} = \frac{u_{in}}{(B+1)i_0} = \frac{z_0}{B+1} \quad (4.11)$$

Pokud bude $B > 0$, vstupní impedance je zvětšena $B + 1$ krát. Implementace kapacitního násobiče je na obr. 4.8. Malosignálová admitance na vstupním terminálu je [7]

$$y_{in} = \frac{i_{in}}{u_{in}} = g_A + p \left[C_A + (B+1)C_i \frac{1 + p \frac{C_B}{(B+1)g_m}}{1 + p \frac{C_i + C_B}{g_m}} \right], \quad (4.12)$$

kde C_A a C_B jsou parazitní kapacity v uzlech **A** a **B**, g_A je celková konduktance v uzlu **A**, g_m je rovna $g_{m5} = g_{m7}$.

Na vstupu kapacitního násobiče se předpokládá ideální proudový zdroj, aby při nulovém vstupním napětí proud tekoucí tranzistorem M6 neodtekl vstupním terminálem.



Obr. 4.8: Implementace kapacitního násobiče

Hraniční úhlové kmitočty vstupní impedance $1/y_{in}$ jsou

$$\omega_{p1} = \frac{g_A}{C_A + (B+1)C_i} \approx \frac{g_A}{C_i}, \quad (4.13)$$

$$\omega_z = \frac{g_m}{(C_i + C_B)} \approx \frac{(B+1)g_m}{C_1}, \quad (4.14)$$

$$\omega_{p2} = \frac{(B+1)g_m}{C_B}. \quad (4.15)$$

Podle hraničních kmitočtů rovnice (4.12) lze pro kmitočtovou závislost y_{in} definovat čtyři nespojitě frekvenční rozsahy [7]

- 1) na velmi nízkých úhlových kmitočtech $\omega \ll \omega_{p1}$

$$y_{in} \approx g_A, \quad (4.16)$$

- 2) na frekvenčním rozsahu $\omega_{p1} \ll \omega \ll \omega_z$ je násobič ekvivalentem kapacitoru C_1

$$y_{in} \approx p(C_A + (B+1)C_i) \approx pC_1, \quad (4.17)$$

- 3) na frekvenčním rozsahu $\omega_z \ll \omega \ll \omega_{p2}$

$$y_{in} \approx pC_A + \frac{(B+1)C_i}{C_i + C_B} g_m \approx (B+1)g_m, \quad (4.18)$$

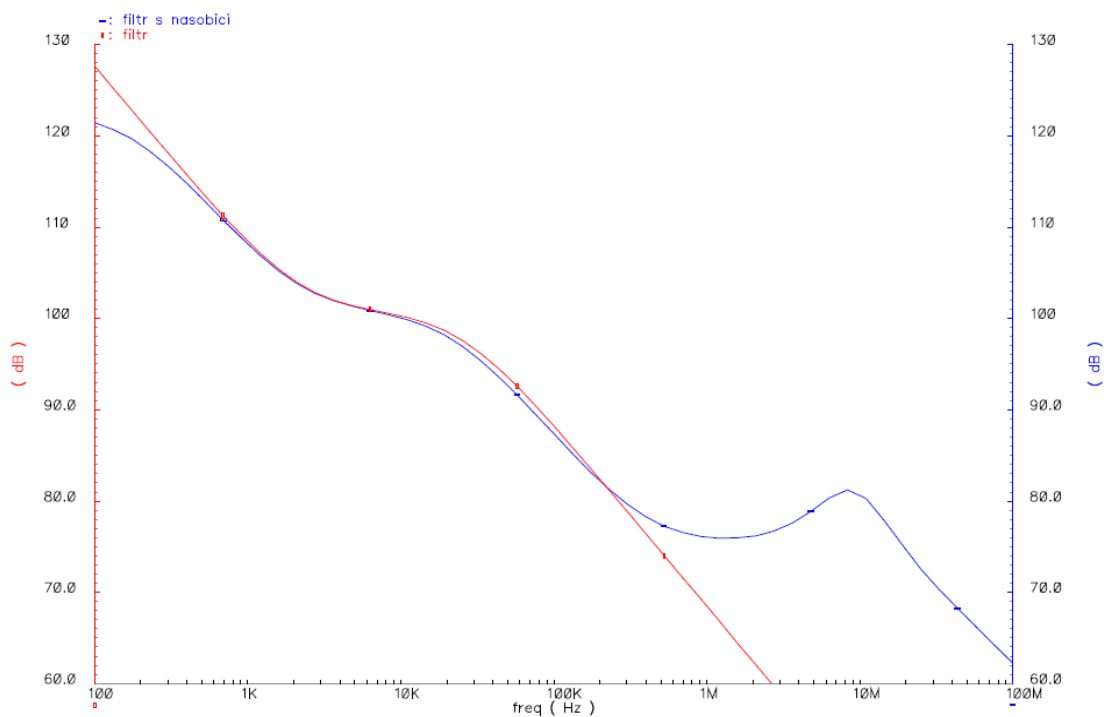
- 4) na velmi vysokých úhlových kmitočtech $\omega \gg \omega_{p2}$

$$y_{in} \approx p \left(C_A + \frac{C_i C_B}{C_i + C_B} \right) \approx pC_B. \quad (4.19)$$

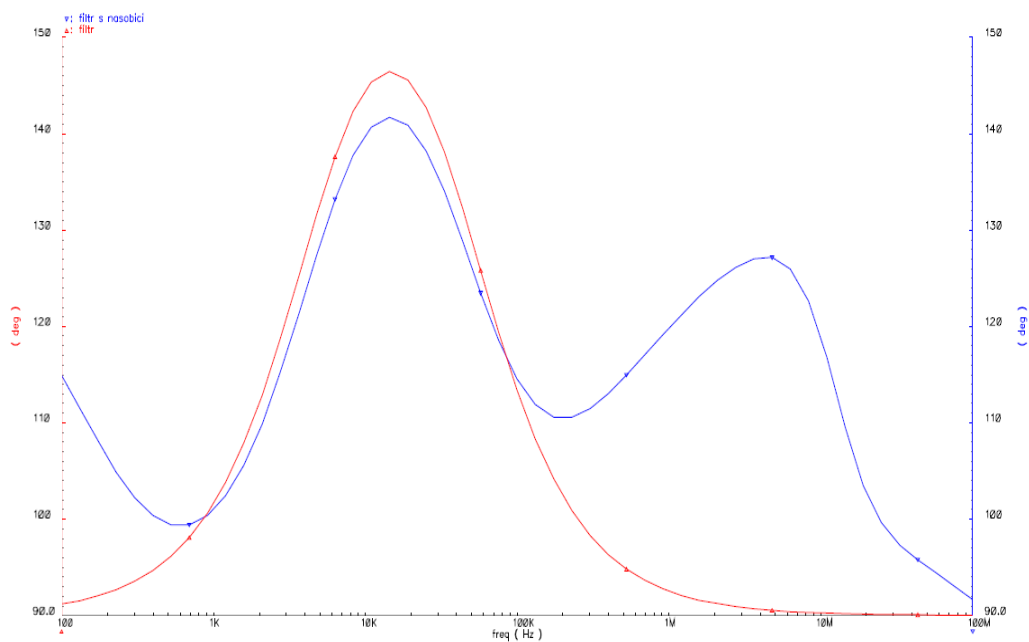
Pokud poloha nuly filtru není výrazně menší než poloha nuly ω_z kapacitního násobiče (bezpečný druhý rozsah), ale leží poblíž nuly ω_z mezi druhým a třetím frekvenčním rozsahem, nebude jednička ve jmenovateli posledního členu rovnice 4.12 dominantní ani zanedbatelná a vstupní admitance bude mít podobu

$$y_{in} \approx \frac{p(B+1)C_i}{1 + p \frac{C_i}{g_m}} = \frac{1}{\frac{1}{pC_1} + \frac{1}{(B+1)g_m}}. \quad (4.20)$$

Kapacita násobiče je potom rovna ekvivalentní kapacitě C_1 v sérii s rezistorem o hodnotě $[(B+1)g_m]^{-1}$, o kterou je třeba zmenšit velikost rezistoru R_1 filtru, aby nebyla poloha nuly filtru s kapacitním násobičem změněna.



Obr. 4.9: Amplitudová kmitočtová charakteristika filtru s kapacitními násobiči (modrá) a bez kapacitních násobičů (červená)

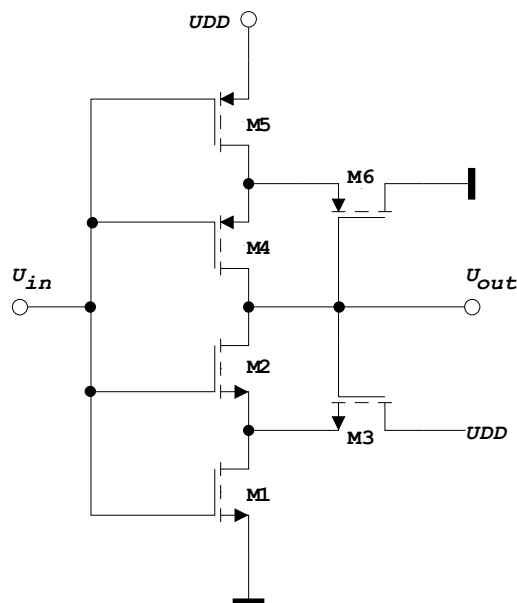


Obr. 4.10: Fázová kmitočtová charakteristika filtru s kapacitními násobiči (modrá) a bez kapacitních násobičů (červená)

Navržený filtr s kapacitními násobiči je použitelný v kmitočtovém rozsahu 1 kHz až 200 kHz.

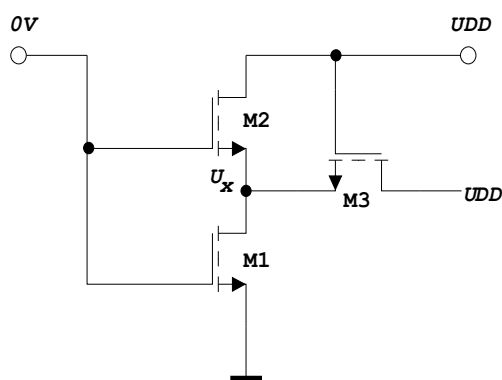
4.4 Schmittův klopný obvod

Tento obvod je součástí použitého VCO, proto je uveden v předstihu.



Obr. 4.11: Schmittův klopný obvod

Schmittův klopný obvod [8], lze rozdělit na dvě části podle toho, zda je na výstupu napěťová úroveň logická jednička (U_{DD}) nebo logická nula (0 V). Pokud je na výstupu napětí U_{DD} , na vstupu musí být nulové napětí, tranzistor M6 je zavřený a tranzistor M3 je otevřený. V analýze obvodu tak stačí uvažovat pouze tranzistory typu NMOS (obr. 4.12).



Obr. 4.12 : Část Schmittova klopného obvodu pro výpočet U_H

Nulové vstupní napětí zavře tranzistory M1 a M2, zatímco tranzistor M3 je otevřený. Napětí na emitoru tranzistoru M3 (U_x) je přibližně rovno $U_{DD} - V_{TN}$. S tím jak vstupní napětí U_{in} roste, tranzistor M1 se začíná otvírat a napětí U_x klesá.

Horní rozhodovací úroveň je dosaženo, když se tranzistor M2 otevře

$$U_H = U_{TN} + U_x, \quad (4.21)$$

kdy jsou proudy tekoucí tranzistory M1 a M3 stejné

$$\frac{\beta_1}{2}(U_H - U_{TN})^2 = \frac{\beta_3}{2}(U_{DD} - U_x - U_{TN})^2. \quad (4.22)$$

Otevření tranzistoru M2 způsobí pokles výstupního napětí, čímž se tranzistor M3 začne uzavírat. Tím poklesne napětí U_x , M2 se ještě více otevře, M3 více zavře. Tato kladná zpětná vazba zajišťuje, že je U_H přesně definováno.

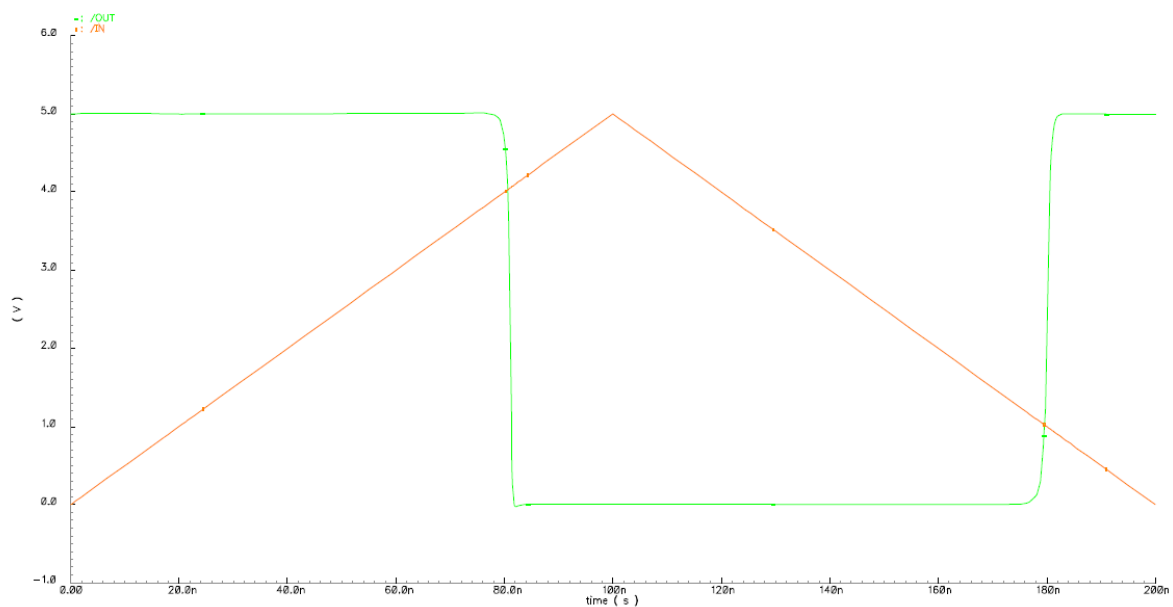
Kombinace rovnic (4.21) a (4.22) vede k

$$\frac{\beta_1}{\beta_3} = \frac{W_1 L_3}{L_1 W_3} = \left(\frac{V_{DD} - U_H}{U_H - U_{TN}} \right)^2. \quad (4.23)$$

Obdobně pro dolní rozhodovací úroveň U_L

$$\frac{\beta_5}{\beta_6} = \frac{W_5 L_6}{L_5 W_6} = \left(\frac{U_L}{U_{DD} - U_L - U_{TP}} \right)^2. \quad (4.24)$$

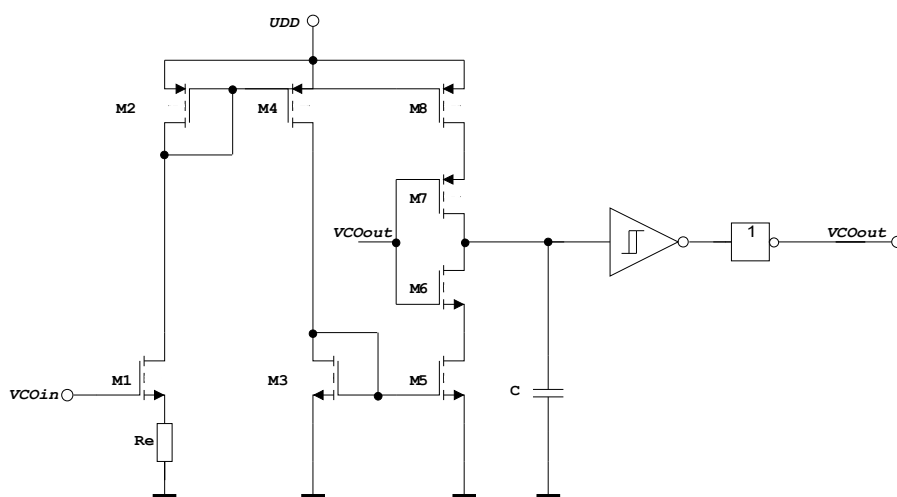
Úkolem Schmitova klopného obvodu v použitém VCO je transformovat trojúhelníkový průběh na průběh obdélníkový (obr. 4.13). Rozhodovací úrovně U_L a U_H jsou nastaveny na 1 V a 4 V.



Obr. 4.13: Časová odezva Schmittova klopného obvodu pro vstupní trojúhelníkový průběh

4.5 Napětím řízený oscilátor

Na vstupu VCO je převodník napětí - proud. Lineární převod je možný díky rezistoru na emitoru tranzistoru M1, na němž je úbytek části vstupního napětí, čímž se snižuje změna tekoucího proudu.

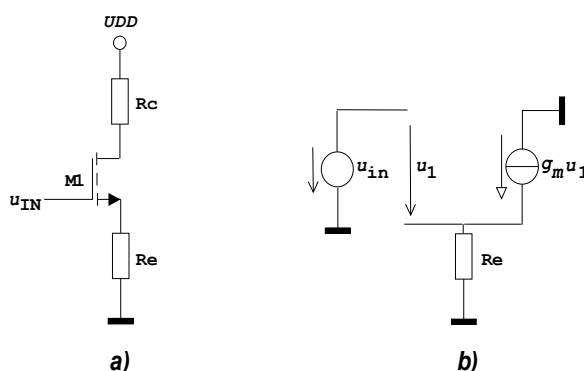


Obr. 4.14: Napětím řízený oscilátor

Transkonduktance převodníku G je na základě malosignálového modelu při zanedbání modulační délky kanálu a předpětí substrátu

$$G = \frac{di_D}{du_{IN}} = \frac{g_m}{1 + g_m R_E} \quad (4.25)$$

Je-li $R_E \gg 1/g_m$, transkonduktance G je přibližně převrácená hodnota R_E .



Obr. 4.15: Lineární převodník U/I a jeho malosignálový model

Výstupní proud převodníku lineárně nabíjí a vybíjí kapacitor C . Při překročení horní a dolní rozhodovací úrovně U_H a U_L se Schmittův klopný obvod překlápí. Na výstupu VCO je obdélníkový průběh s frekvencí

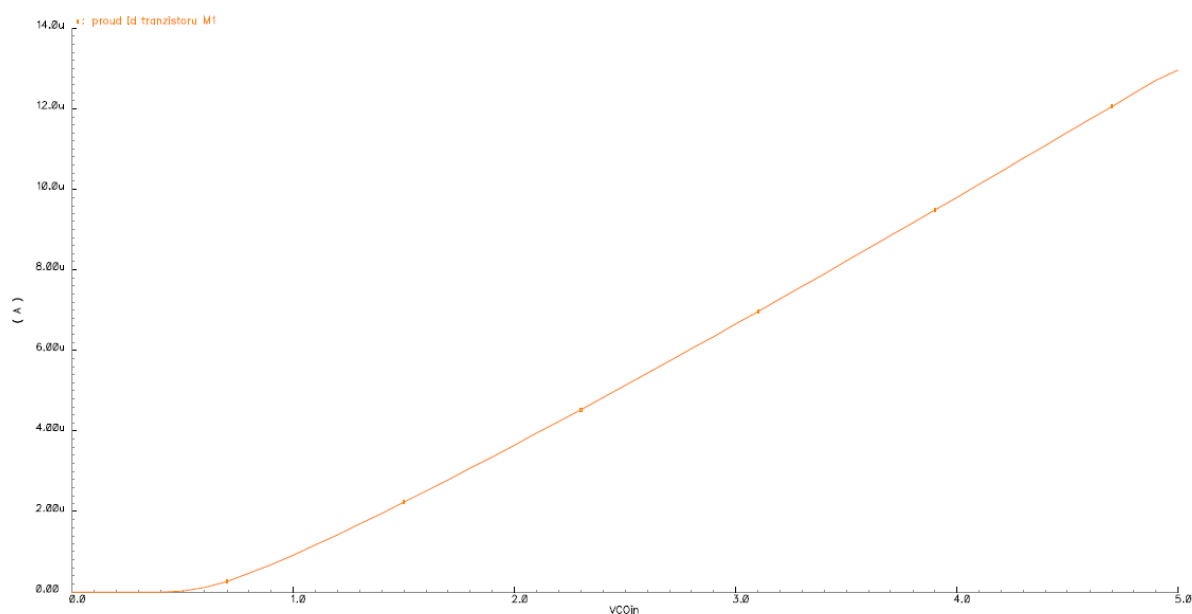
$$f = \frac{I}{C \cdot 2 \cdot (U_H - U_L)} \quad (4.26)$$

Nastaví-li se opěrný kmitočet f_0 pro vstupní napětí $VCO_{IN} = UDD/2$ a proud I_0 převodníkem U/I na vstupu, pak

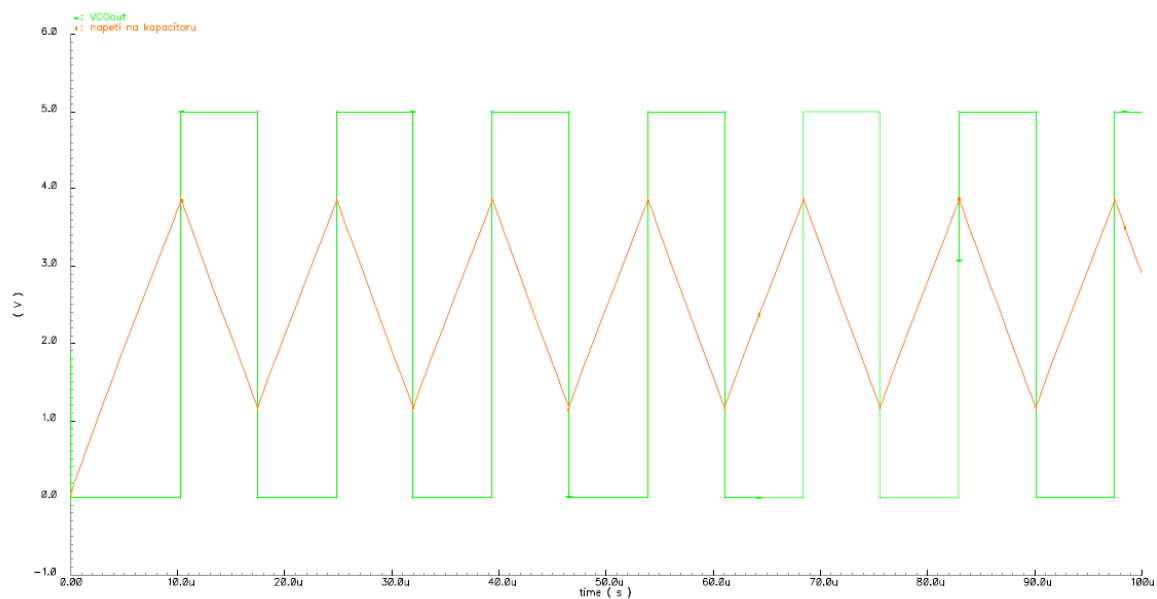
$$f = \frac{I_0}{C \cdot 2 \cdot (U_H - U_L)} + \frac{G \cdot (VDD/2 - VCO_{IN})}{C \cdot 2 \cdot (U_H - U_L)} \quad (4.27)$$

a podle rovnice 2.2

$$K_{VCO} = 2\pi \cdot \frac{G}{C \cdot 2 \cdot (U_H - U_L)} \quad (4.28)$$



Obr. 4.16: Převodní charakteristika převodníku U/I navržená pro proud $I_0 = 5 \mu\text{A}$ při $V_{COin} = 2,5 \text{ V}$



Obr. 4.17: Výstup VCO (zelená) a napětí na kapacitoru (červená) při vstupním napětí $V_{COin} = 2,5 \text{ V}$

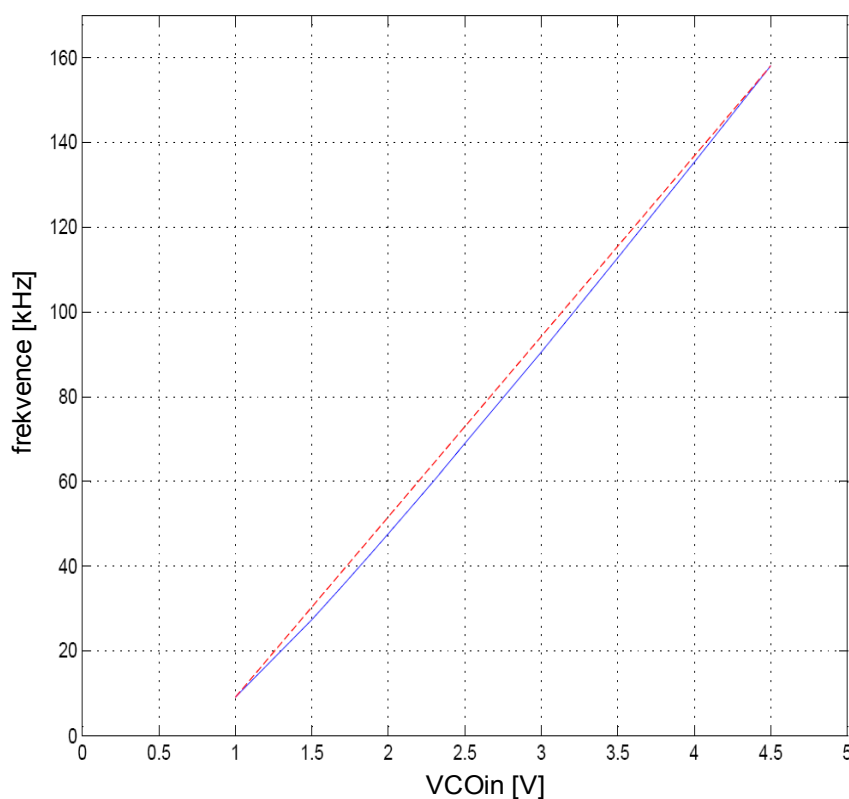
Linearita převodníku U/I (obr. 4.16) určuje celkovou linearitu VCO. Napětím řízený oscilátor s výrazně nelineární převodní charakteristikou způsobí, že PLL se není schopen zavěsit a dále sledovat vstupní signál.

Odchylka od linearity (*linearity*) VCO je vyjádřena v procentech podle vztahu [9]

$$\text{odchylka od linearity} = \frac{f_0' - f_0}{f_0'} \cdot 100, \quad (4.29)$$

kde f_0 je skutečný opěrný kmitočet a f_0' je opěrný kmitočet VCO s ideální převodní charakteristikou definovaný jako polovina součtu hraničních kmitočtů VCO pro řídicí napětí ve stanoveném rozsahu (obvykle ± 1 V od $U_{DD}/2$).

Převodní charakteristika navrženého VCO je na obr. 4.18. K zakřivení charakteristiky dochází pro nízké hodnoty řídicího napětí obdobně jako u převodníku U/I, protože v této oblasti je tranzistor M1 na prahu saturace.



Obr. 4.18: Skutečná závislost frekvence VCO na vstupním napětí (modrá) a lineární závislost (červená)

Tab. 4.2: Parametry VCO

přeladitelnost [kHz]	9 - 160
K_{vco} [rad/s/V]	269 000
odchylka od linearity [%]	1,6

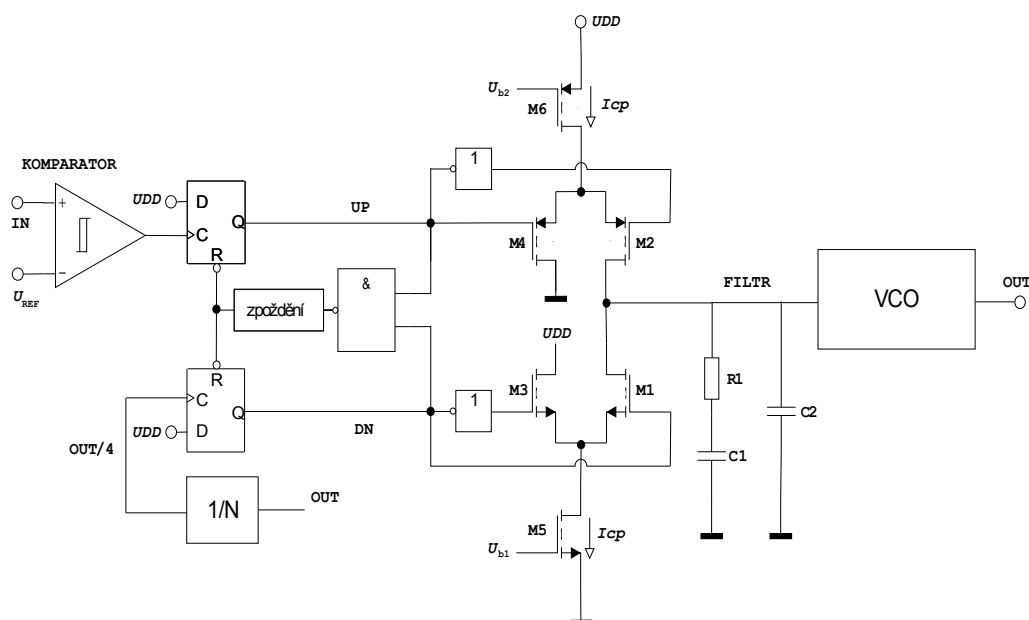
Poslední dva parametry platí pro řídicí napětí v rozsahu ± 1 V od $U_{DD}/2$. Hlavními přednostmi zvoleného VCO jsou malá citlivost a malá odchylka od linearity. Za výbornou se považuje odchylka od linearity menší než dvě procenta.

4.6 Konečná podoba PLL s nábojovou pumpou

Na závěr této kapitoly je uvedeno celkové schéma PLL s praktickou realizací nábojové pumpy [8]. Jsou-li výstupy UP a DN ve stavu logická nula, tranzistory $M3$ a $M4$ vedou proud I_{CP} , což zajistí, že tranzistory $M5$ a $M6$ zůstanou v saturaci. To umožňuje nábojové pumpě okamžitě zareagovat na změnu UP , resp. DN .

Nezbytným prvkem PFD je zpoždění za hradlem NAND, které zabraňuje hazardu v okamžiku, kdy jsou výstupy UP a DN aktivovány současně [3].

Kapacitory C_1 a C_2 jsou nahrazeny kapacitními násobiči.



Obr. 4.19: PLL s nábojovou pumpou

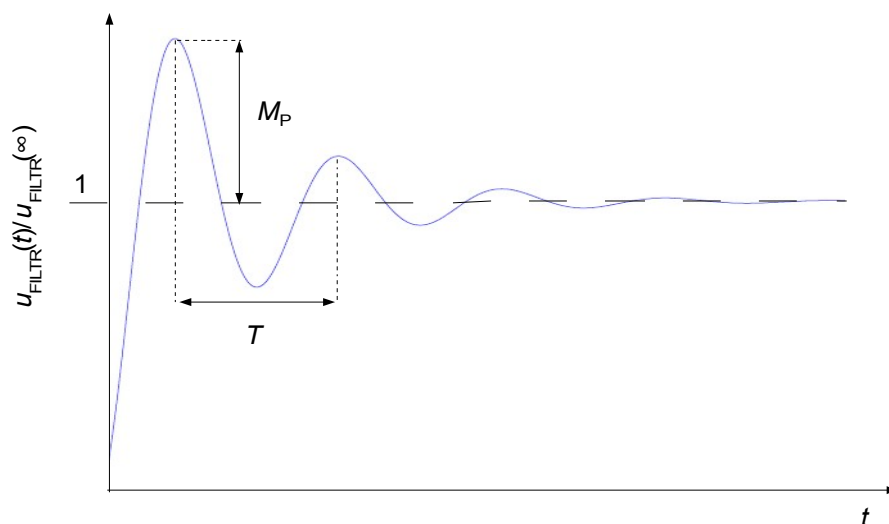
5 Simulace PLL v CADENCE

Při ověřování správnosti návrhu jsou užitečné rovnice [2]

$$\omega_n = \frac{2\pi}{T\sqrt{1-\zeta^2}} \quad \text{pro } 0 \leq \zeta < 1, \quad (5.1)$$

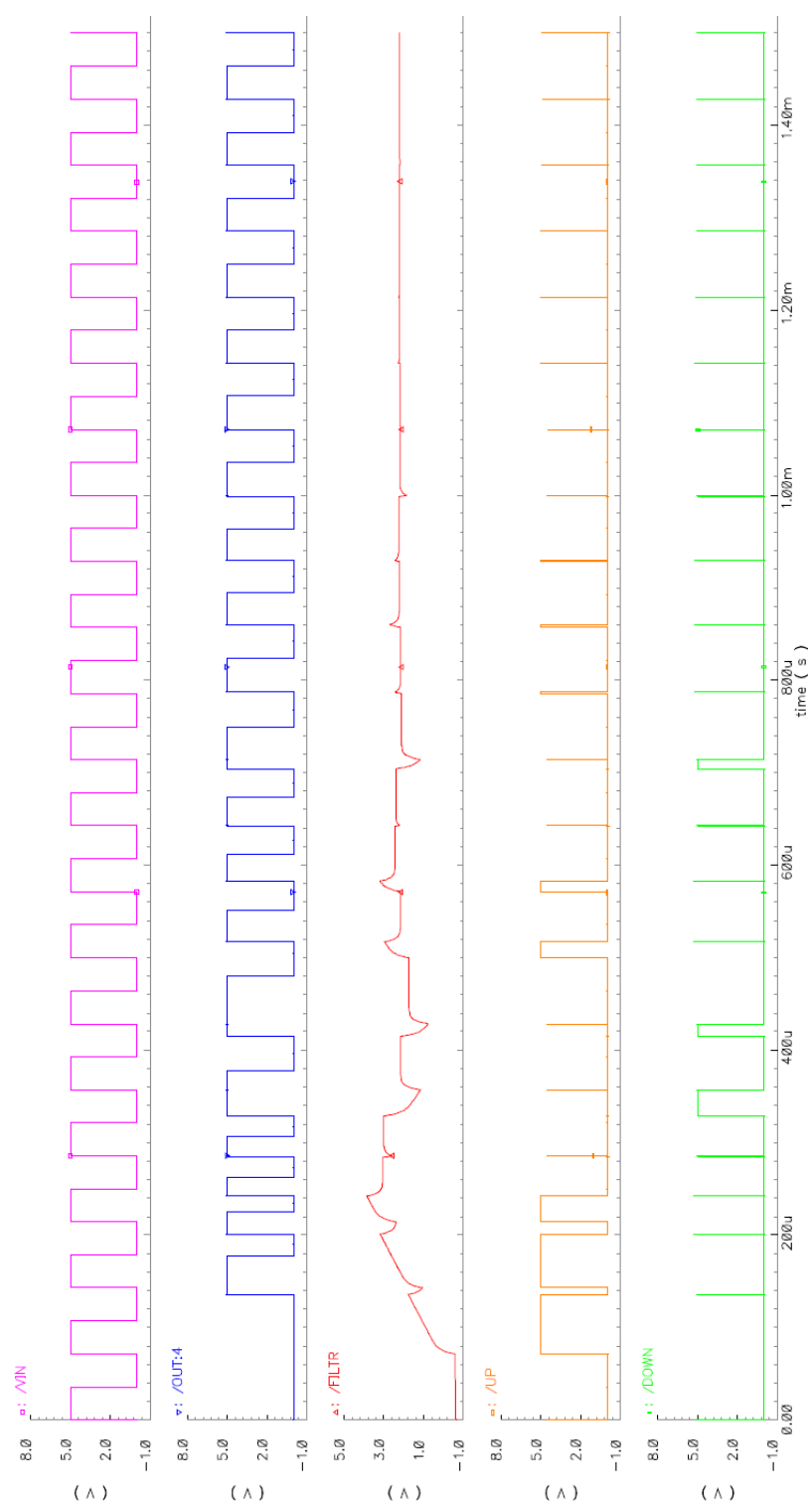
$$M_p = \exp(-\pi\zeta / \sqrt{1-\zeta^2}) \quad \text{pro } 0 \leq \zeta < 1, \quad (5.2)$$

kde T je perioda tlumených kmitů a M_p je poměrný překmit (*overshoot*) definovaný jako poměrná velikost prvního překmitu odezvy systému na jednotkový skok nad ustálenou úrovní.

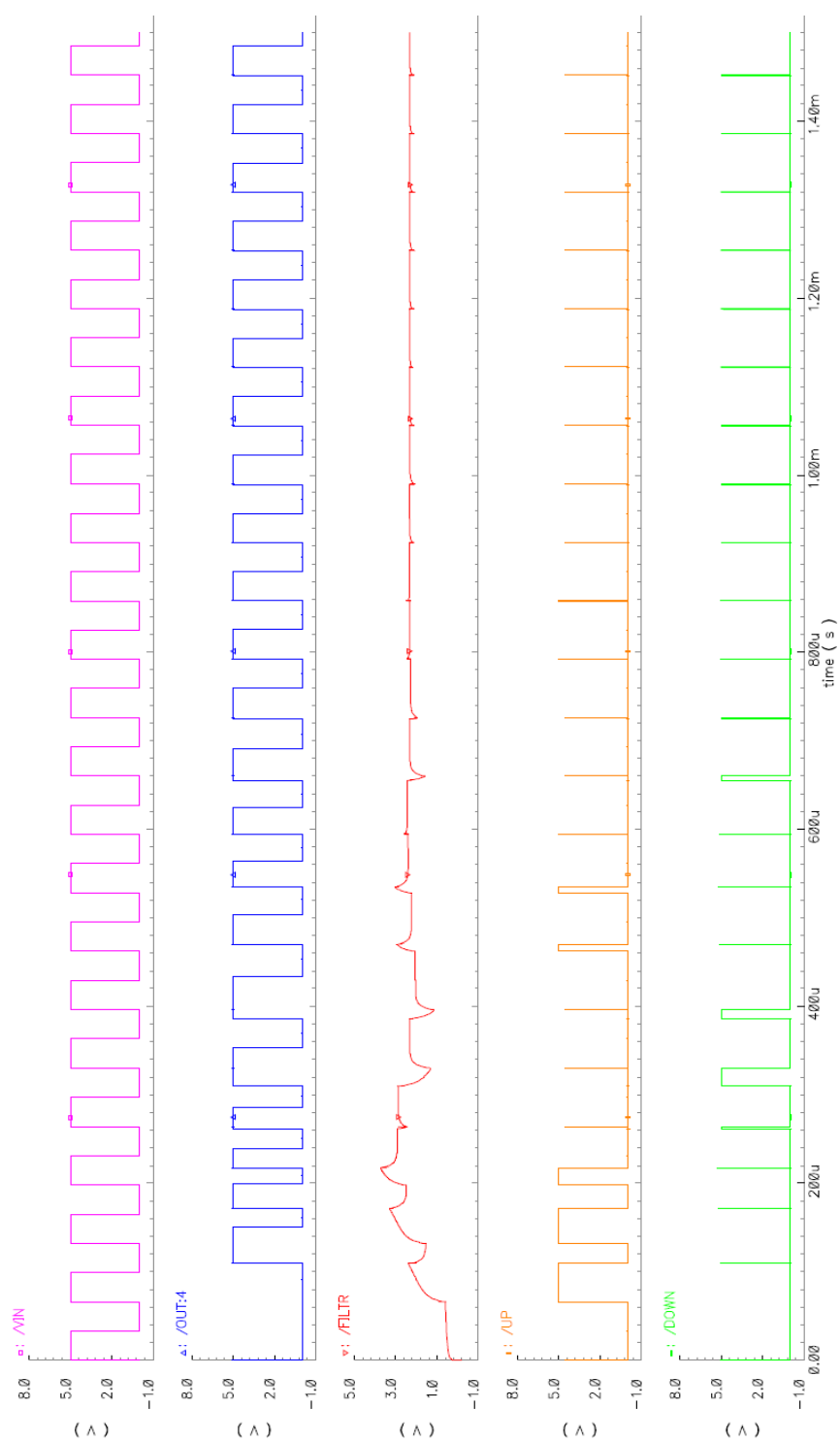


Obr. 5.1: Výpočet ω_n a ζ z napětí na filtru zpočátku zavěšeného PLL

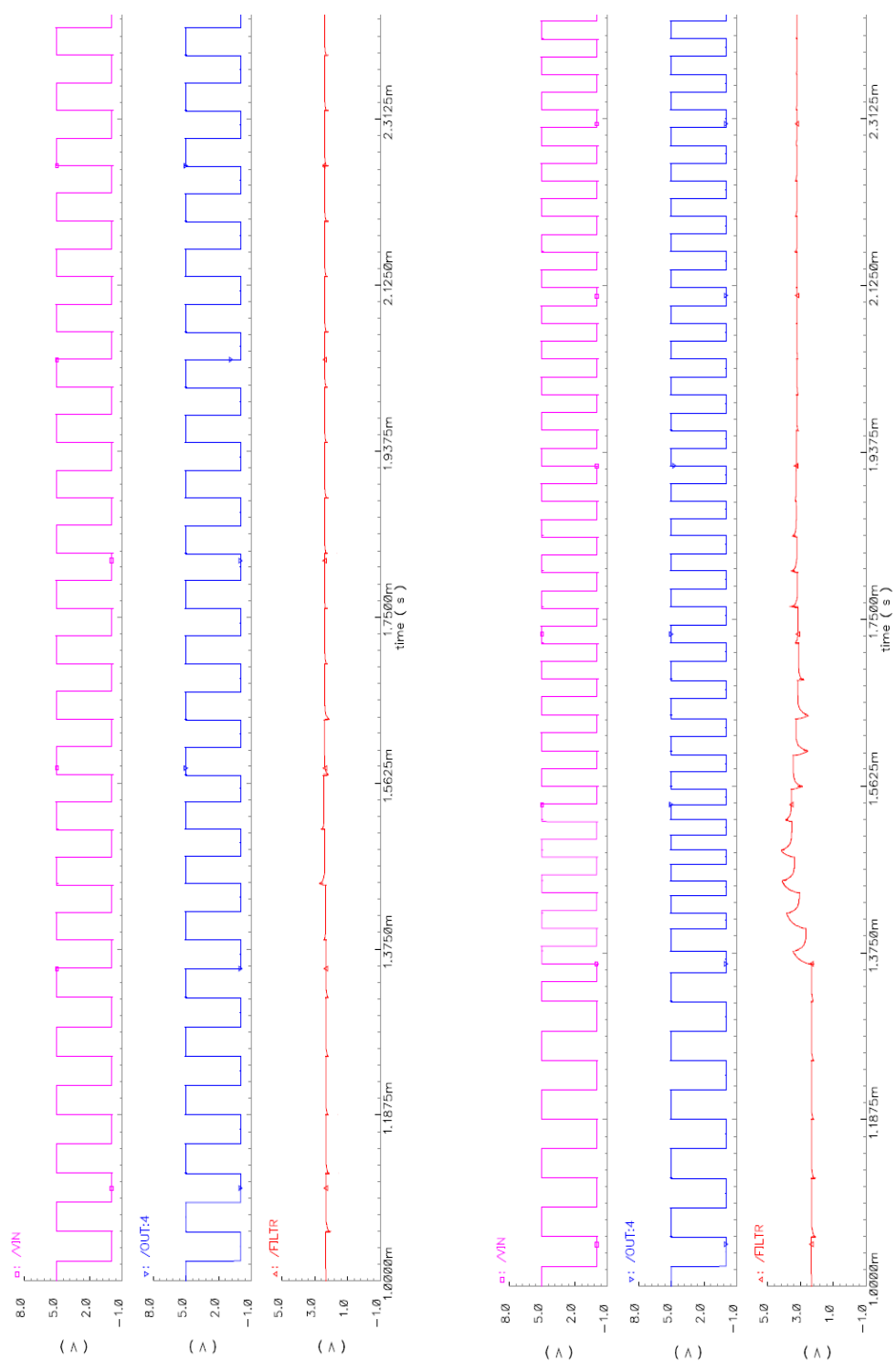
Vztah 5.1 dává do souvislosti úhlový kmitočet tlumených a netlumených kmitů a je v podstatě definicí ω_n . Vztah 5.2 byl odvozen přímo z originálu Laplaceova obrazu normované přenosové funkce pro odezvu na jednotkový skok bez jakéhokoliv zjednodušení. Převodní graf mezi koeficientem tlumení a poměrným překmitem je v dodatku A. S pomocí obou rovnic, resp. grafu A2, lze skutečné parametry systému ω_n a ζ získat z obr. 5.4.



Obr. 5.2: Napětí ve sledovaných uzlech při zavěšování PLL



Obr. 5.3: Napětí ve sledovaných uzlech při zavěšování PLL s filtrem s kapacitními násobiči



Obr. 5.4: PLL v režimu sledování skokové změny kmitočtu vstupního napětí $\Delta f = 1 \text{ kHz}$ (vlevo) a $\Delta f = 10 \text{ kHz}$ (vpravo)

Předchozí časové průběhy demonstrují chování navrženého fázového závěsu během zavěšování pro referenční harmonický signál u_{IN} o frekvenci 15,125 kHz (obr. 5.2 a 5.3) a jeho sledování při skokové změně kmitočtu (obr. 5.4). Parametry navrženého PLL jsou: $I_{CP} = 10 \mu A$, $K_{VCO} = 269 \text{ krad/s/V}$, $R_1 = 100 \text{ k}\Omega$, $C_{i1} = 20 \text{ pF}$ při násobícím poměru $B_1 = 15$ a $C_{i2} = 3 \text{ pF}$ při násobícím poměru $B_2 = 10$.

Průběhy zavěšování PLL získané simulací jsou prakticky shodné s průběhem získaným v prostředí MATLAB. Zásadní odlišností je velikost ustálené fázové chyby (tab. 5.1). Relativně velká ustálená fázová chyba je u PLL s filtrem s kapacitními násobiči. Je to způsobeno tím, že v okamžiku, kdy jsou výstupy UP a DN na úrovni logická nula, je násobená kapacita C_i nabíjena rozdílem proudů I_{M4} a I_{M6} kapacitního násobiče (obr. 4.8). Tato skutečnost představuje hlavní omezení pro velikost C_i a násobícího poměru B kapacitního násobiče.

Tab. 5.1: Zavěšování PLL

	PLL s kapacitními násobiči	PLL bez kapacitních násobičů
ustálená φ_e [°]	1,28	0,09
doba zavěšování [ms]	1,2	1,2

Při testování reakce zpočátku zavěšeného PLL na skokovou změnu kmitočtu u_{IN} byl použit PLL s kapacitními násobiči (obr. 5.4), přičemž ke změně kmitočtu u_{IN} došlo v obou případech v čase 1,32 ms (dvacetinásobek periody referenčního napětí). Z průběhů je patrné, že fázový závěs dokáže velmi dobře absorbovat změnu Δf kolem 1 kHz, takže pro ověření ω_n a ζ je vhodnější změna $\Delta f = 10 \text{ kHz}$ (tab. 5.2). Průběh napětí na filtru by měl být v ideálním případě obdobný jako průběh na obr. 5.1. Příčinou odlišnosti je to, že nábojová pumpa je nelineární systém s diskretním časem. S čím větší rezervou bude splněna aproximační podmínka (rovnice 2.15), tím více se bude průběh podobat odezvě lineárního systému se spojeným časem na jednotkový skok na vstupu. Navržený PLL aproximační podmínku ještě splňuje.

Tab. 5.2: Ověření ω_n a ζ

	návrh	simulace
ω_n [rad/s]	18 620	19 199
ζ [-]	0,34	0,34

Doba ustálení zpočátku zavěšeného PLL na skokovou změnu kmitočtu je důležitý parametr především u fázových závěsů s programovatelným násobícím poměrem N . Změna N je ekvivalentní skokové změně kmitočtu vstupního signálu. Odhad doby ustálení byl získán pomocí rovnice 2.28.

Tab. 5.3: Doba ustálení T_s

	výpočet [μ s]	simulace [μ s]
$\Delta f = 1$ kHz	329	431
$\Delta f = 10$ kHz	562	680

Frekvenční rozsahy navrženého PLL (tab. 5.4) se od teoretických předpovědí liší v důsledku omezené přeladitelnosti VCO. Hodnoty jsou uvedeny vzhledem k frekvenci referenčního signálu 15,125 kHz.

Tab. 5.4: Frekvenční rozsahy PLL

	teoretické hodnoty	simulace
Δf_C [kHz]	nekonečné	-12/+25
Δf_P [kHz]	± 28	-9/+15
Δf_H [kHz]	nekonečné	-12/+25

6. Závěr

Cílem práce bylo navrhnout fázový závěs pro frekvenční syntézu. Byl zvolen fázový závěs s fázově – frekvenčním detektorem a nábojovou pumpou. Pro modelování PLL bylo použito prostředí MATLAB. V návrhovém systému CADENCE v technologii CMOS 0,7 μm byly následně vytvořeny na základě modelu jednotlivé bloky fázového závěsu na tranzistorové úrovni. Simulací byla ověřena jeho funkčnost.

Hlavními požadavky na fázový závěs použitý jako násobička kmitočtu s pevně nastaveným násobícím poměrem jsou schopnost zavěsit se na referenční signál a malá fázová chyba. Díky tomu může být zvolená hodnota koeficientu tlumení ζ fázového závěsu malá (ζ je 0,34). Jediným omezením minimální velikosti ζ jsou rozptyly parametrů PLL v důsledku technologických nepřesností a teplotních závislostí.

Protože zadaný referenční signál má harmonický průběh a fázově – frekvenční detektor je obvod řízený hranou vstupního signálu, musí být referenční signál předzpracován vstupním komparátorem. K tomu byl použit komparátor s hysterezí 50 mV jako kompromisní řešení mezi šumovou odolností PLL a vzniklým zpožděním mezi referenčním a zpětnovazebním signálem v důsledku hystereze.

Aby byl PLL stabilní a byl schopen se zavěsit, bylo nutné zvolit napětím řízený oscilátor s velmi nízkou citlivostí K_{VCO} .

Navržený PLL je jednoúčelový obvod s filtrem plně integrovaným na čip, přičemž k redukci velkých kapacit byl použit kapacitní násobič. Hlavní problém s integrací filtru touto metodou je fázová chyba způsobená kapacitním násobičem. Je-li započítáno i zpoždění komparátoru s hysterezí, je výsledný fázový posuv mezi vstupním harmonickým a zpětnovazebním signálem přibližně 2° .

Hlavním přínosem práce je vytvoření modelu PLL s nábojovou pumpou v programu MATLAB v grafickém prostředí SIMULINK, jenž umožňuje okamžité ověření parametrů PLL na blokové úrovni. Doba zavěšování a velikost překmitů jsou na obr. 3.3, 5.2 a 5.3 přibližně stejné. Model PLL je spolu se skriptem pro zpracování vypočtených dat přiložen na CD.

7. Použitá literatura

- [1] B. Razavi. *Design of Analog CMOS Integrated Circuit*, McGraw-Hill, 2001. 684 stran. ISBN 80-01-03112-8.
- [2] G. F. Franklin, J. D. Powell. A. Emami-Naeni. *Feedback Control of Dynamic systems*. Pearson Prentice Hall, 2006. 910 stran. ISBN 0-13-149930-0.
- [3] Floyd M. Garder. *Phase-locked Techniques*. Wiley, 2005. 425 stran. ISBN 0-471-43063-3.
- [4] Roland E. Best. *Phase-Locked Loops*. McGraw-Hill, 2007. 482 stran. ISBN 0-07-149926-1.
- [5] P. E. Allen, D. R. Holberg. *CMOS Analog Circuit Design*. Oxford University Press, 2002. 784 stran. ISBN 0-19-511644-5.
- [6] F. V. Kroupa. *Phase Locked Loops and Frequency synthesis*. Wiley, 2003. 329 stran. ISBN 0-470-84866-9.
- [7] K. Shu, E. S. Sinencio. *CMOS PLL synthesizers*. Springer, 2005. 215 stran. ISBN 0-387-23668-6.
- [8] R. Jacob Baker. *CMOS Circuits design, Layout and Simulations*. IEEE Press, 2008. 1038 stran. ISBN 978-0-470-22941-5.
- [9] *HC4046A*, katalogový list. Texas Instruments.
- [10] Edwin Pasterkamp. *Phase Locked Loop Tutorial*, [cit.2008-03-10], dostupné na WWW: www.mathworks.com/matlabcentral/fileexchange/loadFile.do?objectId=14868
- [11] *Electrical parameters CMOS 0.7um*, technologický manuál. AMI Semiconductor.

8. Seznam použitých zkratk a symbolů

CP	nábojová pumpa
PLL	fázový závěs
PD	fázový detektor
PFD	fázově – frekvenční detektor
VCO	napětím řízený oscilátor
$1(t)$	jednotkový skok
B	násobící poměr kapacitního násobiče
C_i	násobená kapacita
f	kmitočet
$G(p)$	přenosová funkce systému s rozpojenou smyčkou zpětné vazby
$H(p)$	přenosová funkce systému s uzavřenou smyčkou zpětné vazby
I_{CP}	proud nábojové pumpy
I_0	proud VCO při opěrném kmitočtu
K	transkonduktanční parametr MOSFET tranzistoru
K_{PFD}	citlivost PFD
K_{VCO}	citlivost VCO
L	délka kanálu MOSFET tranzistoru
M_p	poměrný překmit
N	násobící poměr PLL
p	Laplaceův operátor
p_n	pól přenosové funkce
SR	mezní rychlost přeběhu
T_C	doba zavěšování
T_S	doba ustálení
U_{DD}	napájecí napětí
U_H	horní rozhodovací úroveň
U_D	dolní rozhodovací úroveň
U_T	prahové napětí tranzistoru MOSFET
W	šířka kanálu MOSFET tranzistoru
z	nula přenosové funkce

β	součin poměru W/L s K
Δf_C	frekvenční rozsah zavěšování
Δf_H	frekvenční rozsah statického sledování
Δf_P	frekvenční rozsah dynamického sledování
ζ	koeficient tlumení
φ	fázový posuv
φ_e	fázová chyba
φ_M	fázová bezpečnost
ω	úhlový kmitočet
ω_0	opěrný úhlový kmitočet
ω_n	přirozená úhlová frekvence netlumených kmitů
ω_p	úhlový kmitočet pólu
ω_T	tranzitní úhlový kmitočet
ω_z	úhlový kmitočet nuly

9. Seznam dodatků

Dodatek A: převodní grafy

Dodatek B: závislost PLL na technologickém rozptylu a na teplotě

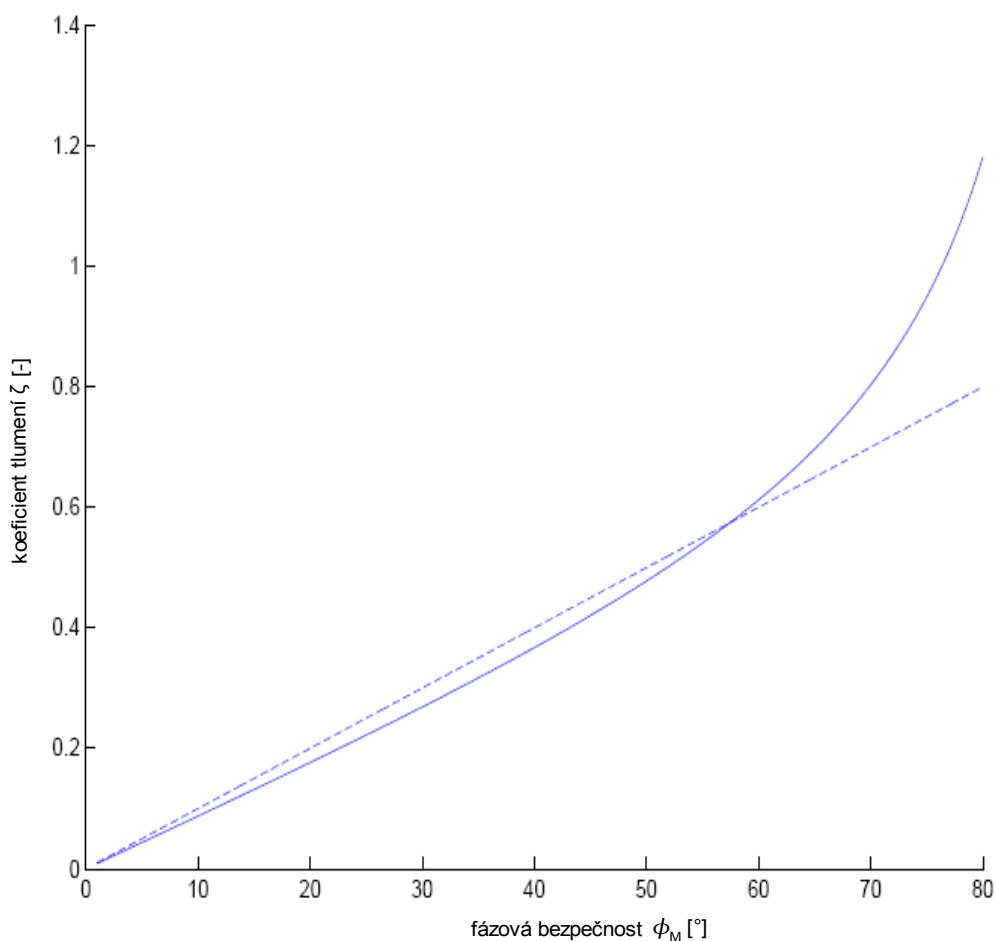
Dodatek A

Vztah mezi fázovou bezpečností a koeficientem tlumení je dán rovnicí

$$\zeta = \frac{1}{2} \sin(\varphi_M) / \sqrt{\cos(\varphi_M)}. \quad (\text{A1})$$

Z obrázku A1 je patrné, že přibližně do $\varphi_M = 60^\circ$ lze rovnici A1 zjednodušit na

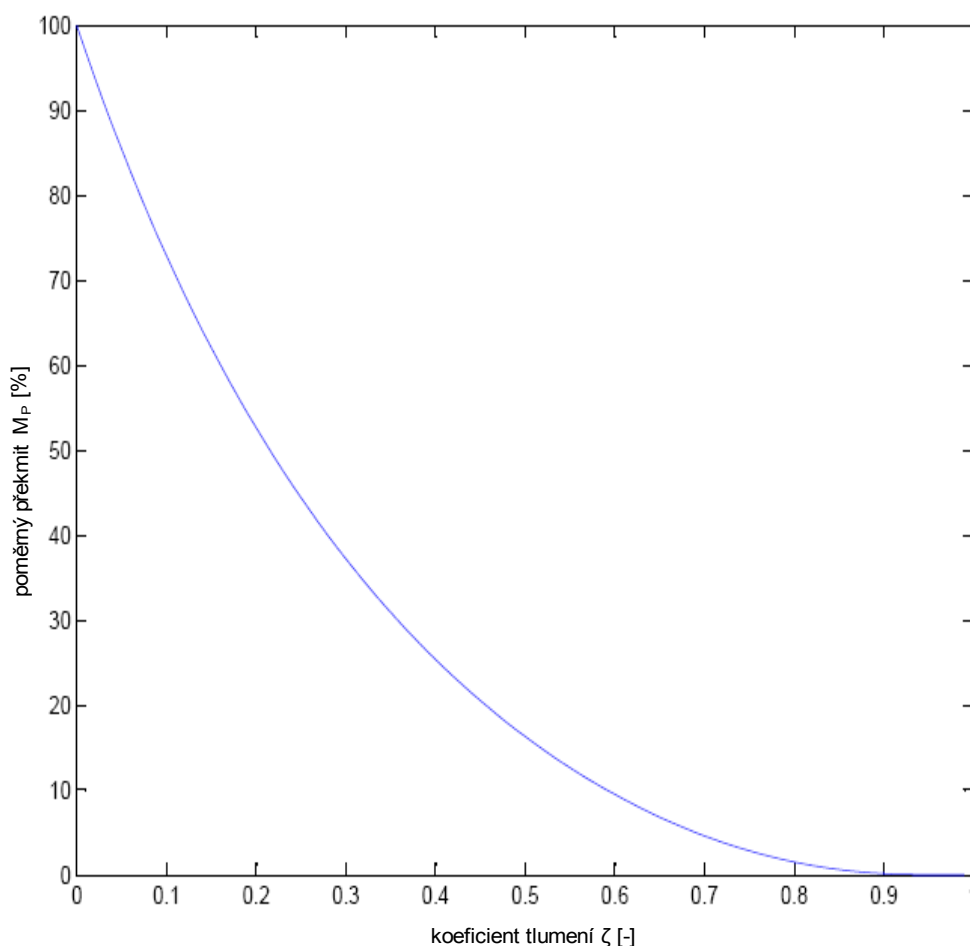
$$\zeta = \varphi_M / 100. \quad (\text{A2})$$



Obr. A1: Závislost koeficientu tlumení na fázové bezpečnosti

Koeficient tlumení systému lze určit ze skokové odezvy podle poměrného překmitu

$$\zeta = - \frac{\ln M_p}{\sqrt{(\ln M_p)^2 + \pi^2}} . \quad (\text{A3})$$



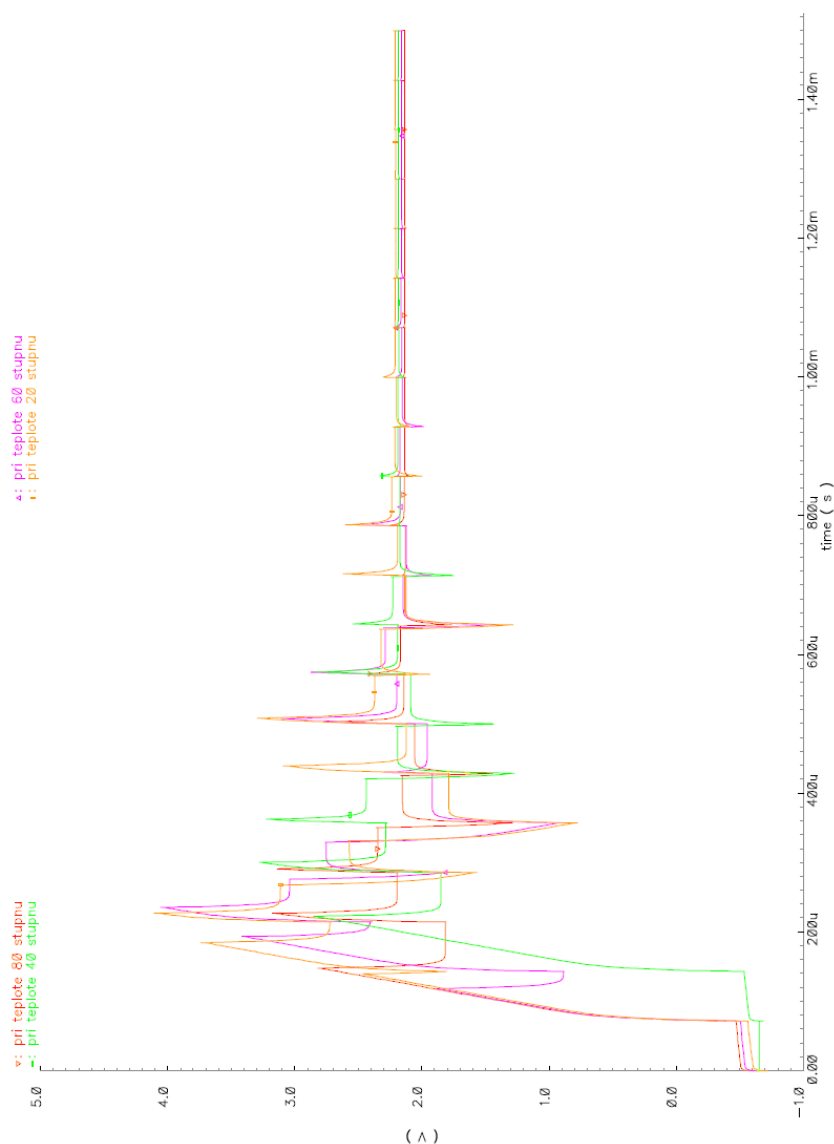
Obr. A2: Závislost poměrného překmitu na koeficientu tlumení

Rovnice A3 platí přesně pouze pro systém se dvěma póly. Nula v levé polorovině může velikost překmitu dále zvětšit. Skutečný koeficient tlumení je v takovém případě větší, než koeficient tlumení odečtený podle obr. A2 [2].

Dodatek B

Nejmenší zjištěná hodnota koeficientu tlumení pro technologický rozptyl hodnot rezistorů a kapacitorů je 0,23.

Navržený PLL je v simulovaném teplotním rozsahu $20^{\circ} - 80^{\circ} \text{ C}$ schopen zavěšení (při použití Poly-Si rezistorů a Poly-Poly kapacitorů).



Obr. B1: Zavěšování PLL při různých teplotách