

VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ BRNO UNIVERSITY OF TECHNOLOGY



FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH TECHNOLOGIÍ ÚSTAV AUTOMATIZACE A MĚŘICÍ TECHNIKY FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION

DEPARTMENT OF CONTROL AND INSTRUMENTATION

DIGITÁLNÍ PAMĚŤOVÝ OSCILOSKOP DIGITAL STORAGE OSCILLOSCOPE

BAKALÁŘSKÁ PRÁCE BACHELOR'S THESIS

AUTOR PRÁCE AUTHOR DANIEL PIŠI

VEDOUCÍ PRÁCE SUPERVISOR

ING. ZDENĚK HAVRÁNEK

BRNO 2008

ABSTRAKT

Tato bakalářská práce se zabývá návrhem a realizací digitálního paměťového osciloskopu připojitelného k PC přes sběrnici USB. Prezentovaný měřicí přístroj si klade za cíl vyplnit mezeru mezi amatérskými konstrukcemi a drahými profesionálními osciloskopy. Kromě dobrých parametrů a přijatelné ceny se snaží zaujmout svou svobodnou licencí a originalitou řešení. Koncepce celé konstrukce ukazuje měřicí přístroj jako systém navzájem nezávislých modulů přinášejících široké možnosti rozšíření funkčnosti.

KLÍČOVÁ SLOVA

digitální paměťový osciloskop, sběr dat, A/Č převodník, hradlové pole

ABSTRACT

This bachelor project deals with design and implementation of PC based USB digital storage oscilloscope. The aim of presented measurement instrument is to fill the space between amateur constructions and expensive proffesional oscilloscopes. In addition to good measurement parameters and affordable price wants to engage by free licence and originality solution. The concept of whole construction shows measurement instrument as a system of independent modules bringing new possibilities of extending functionality.

KEYWORDS

digital storage oscilloscope, data acquisition, A/D converter, FPGA

PIŠI, D. *Digitální paměťový osciloskop*. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, 2008. 99 s. Vedoucí semestrální práce Ing. Zdeněk Havránek.

PROHLÁŠENÍ

Prohlašuji, že svou bakalářskou práci na téma Digitální paměťový osciloskop jsem vypracoval samostatně pod vedením vedoucího bakalářské práce a s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny citovány v práci a uvedeny v seznamu literatury na konci práce.

Jako autor uvedené bakalářské práce dále prohlašuji, že v souvislosti s vytvořením této bakalářské práce jsem neporušil autorská práva třetích osob, zejména jsem nezasáhl nedovoleným způsobem do cizích autorských práv osobnostních a jsem si plně vědom následků porušení ustanovení §11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení §152 trestního zákona č. 140/1961 Sb.

V Brně dne

······

(podpis autora)

Na tomto místě bych rád poděkoval všem, kteří mě při vzniku této práce podporovali. Především panu Ing. Zdeňkovi Havránkovi, vedoucímu mé bakalářské práce, za zájem, cenné rady a čas, který mé práci věnoval. Rovněž bych chtěl poděkovat všem blízkým za jejich významnou podporu.

OBSAH

Ú	vod			12
1	Teo	retický	ý úvod	13
	1.1	Digitál	lní osciloskopy	13
	1.2	Dostu	pná řešení	14
		1.2.1	Komerčně vyráběné přístroje	14
		1.2.2	Amatérské konstrukce	15
2	Har	dwarov	vé řešení	16
	2.1	Konce	pce přístroje	16
		2.1.1	Základní deska	16
		2.1.2	Měřicí moduly	19
		2.1.3	Komunikační moduly	20
		2.1.4	Pomocný modul	20
	2.2	Modul	dvoukanálového osciloskopu	21
		2.2.1	Parametry přístroje	21
		2.2.2	Funkce hradlového pole	21
		2.2.3	Deska dvoukanálového osciloskopu	22
	2.3	Analog	gové submoduly	22
		2.3.1	Vstupní část	23
		2.3.2	Zesilovač s volitelným zesílením	24
		2.3.3	Vysokofrekvenční filtr	25
		2.3.4	Vertikální posun	25
		2.3.5	Korekce offsetu	26
		2.3.6	Diferenční budič A/D převodníku	27
		2.3.7	Kalibrace měřicích rozsahů	28
		2.3.8	A/D převodník	29
		2.3.9	Zdroj hodinového signálu	31
		2.3.10	Šum operačních zesilovačů	31
		2.3.11	Drift operačních zesilovačů	33

		2.3.12	Vypočtené hodnoty šumu a driftu OZ	35
	2.4	USB n	nodul	36
		2.4.1	Galvanické oddělení	36
	2.5	Naleze	ené nedostatky	37
		2.5.1	Analogový submodul	37
		2.5.2	Deska dvoukanálového osciloskopu	38
		2.5.3	USB modul	38
3	Soft	warov	é vybavení	39
	3.1	Obsluž	žný software pro PC	39
		3.1.1	Vývojové nástroje	41
		3.1.2	Komunikace	41
		3.1.3	Zobrazení naměřených dat	42
		3.1.4	Ovládání osciloskopu	42
		3.1.5	Konfigurace FPGA	43
	3.2	USB p	řevodník	43
		3.2.1	Architektura mikrokontroléru	43
		3.2.2	Vývojové nástroje	44
		3.2.3	Implementace	44
	3.3	Mikrol	kontrolér na základní desce	44
		3.3.1	Architektura mikrokontroléru	45
		3.3.2	Vývojové nástroje	45
		3.3.3	Implementace	45
	3.4	Mikrol	kontrolér na desce dvoukanálového osciloskopu	46
		3.4.1	Architektura mikrokontroléru	46
		3.4.2	Vývojové nástroje	46
		3.4.3	Implementace	46
	3.5	Hradlo	ové pole na základní desce	47
		3.5.1	Vývojové nástroje	47
		3.5.2	Implementace	47

4	Ově	eření pa	arametrů přístroje	49
	4.1	Frekve	enční charakteristiky	49
		4.1.1	Schéma zapojení	49
		4.1.2	Postup měření	49
		4.1.3	Naměřené hodnoty	50
		4.1.4	Zhodnocení	53
	4.2	Linear	ita zesilovače s volitelným zesílením	54
		4.2.1	Schéma zapojení	54
		4.2.2	Postup měření	54
		4.2.3	Naměřené hodnoty	55
		4.2.4	Příklad výpočtu	59
		4.2.5	Zhodnocení	59
	4.3	Šum		60
		4.3.1	Postup měření	60
		4.3.2	Naměřené hodnoty	60
		4.3.3	Příklad výpočtu	60
		4.3.4	Zhodnocení	61
	4.4	Refere	nční napětí	63
		4.4.1	Postup měření	63
		4.4.2	Naměřené hodnoty	63
		4.4.3	Zhodnocení	64
				0 -
5	Záv	ěr		65
R	oforo	nco		67
10		lice		01
Se	znan	n přílo	h	74
\mathbf{A}	\mathbf{Sch}	émata	zapojení	76
	A.1	Základ	lní deska	76
	A.2	Deska	dvoukanálového osciloskopu	77
	A.3	Analog	gový submodul	78
	A.4	USB n	nodul	79

В	Osa	zovací plánky	80
	B.1	Základní deska	80
		B.1.1 Strana součástek	80
		B.1.2 Strana spojů	81
	B.2	Deska dvoukanálového osciloskopu	82
		B.2.1 Strana součástek	82
		B.2.2 Strana spojů	83
	B.3	Analogový submodul	84
		B.3.1 Strana součástek	84
		B.3.2 Strana spojů	85
	B.4	USB modul	86
		B.4.1 Strana součástek	86
		B.4.2 Strana spojů	87
С	Výk	resv plošných spoiů	88
U	C 1	Základní doska	88
	0.1	C 1 1 Strana součástek	88
		C12 Strana spojů	80
	C_{2}	Deska dvoukanálového osciloskopu	90
	0.2	C 2 1 Strana součástek	90
		C = 2 Strang spoi	01
	C_3	Analogový submodul	01
	0.5	C 3.1. Strana součástek	91 01
		C = 2 Strang spoi	02
	C_{A}	USB modul	92
	0.4	C 4 1 Strang součástok	92 02
		C.4.1 Strana soucaster	92
		0.4.2 Strana spoju	92
D	Sezi	namy součástek	93
	D.1	Základní deska	93
	D.2	Analogový submodul	95
	D.3	Deska dvoukanálového osciloskopu	97

D.4	USB modul			•		•			•					•								•		•				•	•				99)
-----	-----------	--	--	---	--	---	--	--	---	--	--	--	--	---	--	--	--	--	--	--	--	---	--	---	--	--	--	---	---	--	--	--	----	---

SEZNAM OBRÁZKŮ

2.1	Blokové schéma přístroje	16
2.2	Snižující DC/DC měniče napájecích napětí 3,3 V a 1,2 V $\ .$	18
2.3	Blokové analogového submodulu	23
2.4	Zapojení vstupní části osciloskopu	23
2.5	Schéma zesilovače s volitelným zesílením	24
2.6	Dolnofrekvenční propust druhého řádu	25
2.7	Obvod pro realizaci vertikálního posunu	26
2.8	Zapojení diferenčního budiče A/D převodníku $\ .\ .\ .\ .\ .$.	27
2.9	Schéma zdroje referenčních napětí	28
2.10	Korekce referenčního napětí A/D převodníku	29
2.11	Blokové schéma použitého A/D převodníku	29
2.12	Zdroj hodinového signálu	31
3.1	Snímek obrazovky obslužného software pro PC	39
4.1	Zapojení pracoviště pro měření frekvenčních charakteristik $\ .\ .\ .$	49
4.2	Zapojení pracoviště pro měření linearity zesilovače	54



ÚVOD

Měřicí technika se stala nepostradatelným pomocníkem při oživování, servisu i studiu elektroniky. Jedním z významných měřicích přístrojů ve slaboproudé elektronice je osciloskop, přístroj umožňující zobrazení a analýzu rychle se měnících napěťových signálů. Stejně tak jako množství ostatních návrhářů elektronických zařízení, jsem si i já, po hodinách strávených hledáním triviálních chyb, uvědomil nemalý význam tohoto přístroje.

Otázka zní, proč vymýšlet vymyšlené, trávit drahocenný čas návrhem složitého digitálního osciloskopu a riskovat neúspěch. Digitální osciloskop je měřicí přístroj pracující na vysokých kmitočtech, s nízkými úrovněmi napětí, kombinující analogovou a digitální techniku. Je to ale také důvod, proč se pro mě návrh digitálního osciloskopu stal velkou výzvou. Je to šance k získání mnoha nových zkušeností.

Rozhodl jsem se navrhnout přístroj, který bude reálně použitelný. Prorazit na trh s vlastní konstrukcí osciloskopu je ovšem v dnešní době více než obtížné. Byla proto zvolena jiná taktika, a to zveřejnění konstrukce prostřednictvím internetu pod svobodnou licencí, konkrétně GNU GPL verze 3. Tento na první pohled iracionální krok přináší konstrukci nové možnosti. Díky tomu, že nebrání dílo studovat, sestavit nebo modifikovat a šířit dále pod stejnou licencí, může mnohé oslovit a být zdrojem inspirace. Ve spojení s originální modulární koncepcí přístroje tak dává možnost vzniku zajímavého projektu.



1 TEORETICKÝ ÚVOD

1.1 Digitální osciloskopy

Spolu se zvyšující se komplexností a rychlostí elektronických zařízení rostou i požadavky kladené na měřicí přístroje. Trend dnešní doby, kterým je digitalizace, se nevyhnul ani této oblasti. Ukazuje se, že digitální zpracování signálu přináší do měřicí techniky řadu dříve netušených možností.

Digitální paměti řeší zásadní nedostatek analogových osciloskopů, kterým je problematické uchování naměřených dat. Rozšiřují tak možnosti osciloskopů o snadné měření neperiodických dějů, sledování velmi pomalých průběhů a pokročilé funkce, jakými jsou např. pre-trigger a post-trigger. Příjemná je i možnost posunu a zvětšování naměřených průběhů.

Významnou výhodou digitálního zpracování je možnost komplexní analýzy získaných dat. Většina digitálních osciloskopů nabízí pohotové vyhodnocení základních parametrů měřeného signálu, jakými jsou např. amplituda, střední a efektivní hodnota, frekvence, perioda, délka náběžné hrany a další. Výkonné osciloskopy zvládají vykreslení frekvenčního spektra měřeného signálu, tvorbu histogramů a statistik, demodulaci signálu a další pokročilé operace.

Digitální osciloskopy mají i svá omezení a nedostatky. Výkon digitálních osciloskopů je limitován především šířkou pásma vstupních analogových obvodů a vzorkovací rychlostí A/D převodníku. Dle Shannon-Kotělnikovova teorému je zapotřebí volit vzorkovací kmitočet vyšší dvojnásobku nejvyšší harmonické složky měřeného signálu. V praxi se často pro zvýšení přesnosti měření volí rychlost vzorkování i řádově vyšší. V případě nedodržení teorému dochází k aliasing efektu, promítnutí vysokých kmitočtů do nízkých, což vede ke zkreslení až znehodnocení naměřených dat.

Omezená obnovovací rychlost displeje digitálních osciloskopů zvyšuje riziko přehlédnutí nepravidelně se vyskytujících překmitů či jiných artefaktů. Tento nedostatek řeší digitální osciloskopy typu "Digital phosphor oscilloscopes". Ty



ukládají data do paměti organizované do dvojrozměrného pole. Výsledný obraz vykreslují s proměnnou intenzitou, způsobem napodobujícím chování luminoforu obrazovek analogových osciloskopů. Odtud také vychází jejich název.

1.2 Dostupná řešení

1.2.1 Komerčně vyráběné přístroje

Stejně tak, jak rozmanité jsou požadavky elektrotechniků, je rozmanitá i nabídka digitálních osciloskopů. Pořídit lze malé univerzální přístroje, výkonné přenosné osciloskopy, zařízení a karty pro osobní počítače i profesionální měřicí stanice. V následujícím textu provedeme zhodnocení osciloskopů v cenové kategorii popisované konstrukce. Pořizovací cena by neměla výrazně převýšit částku 10 tisíc Kč. V kategorii levných digitálních osciloskopů lze nalézt především malé příruční osciloskopy a osciloskopy určené pro připojení k osobnímu počítači.

Malé příruční osciloskopy bývají často kombinovány s multimetry. Svými parametry nevynikají, zpravidla nabízí rozlišení 8 bitů a rychlost vzorkování do 20 MS/s. Ve většině případů jsou vybaveny malým černobílým displejem, který nenabízí příliš komfortní zobrazení. Nutno ovšem podotknout, že přesnost a komplexní analýza měřeného signálu nejsou cílem těchto přístrojů. Rozhodující jsou rozměry a univerzálnost přístroje. Díky nim se stávají dobrými pomocníky při měření v terénu i laboratoři.

Osciloskopy pro osobní počítače využívají tento k ovládání, prezentaci naměřených dat a ve většině případů i jejich analýze. Díky tomu nabízí dobrý poměr ceny k výkonu. Setkat se lze s interními kartami do PCI a PCI-express slotů i externími zařízeními, typicky připojitelnými ke sběrnici USB. Oproti malým příručním osciloskopům nabízí vyšší rychlost vzorkování měřeného signálu. V kategorii levných USB osciloskopů lze nalézt dvoukanálové přístroje dosahující rychlosti vzorkování 100 MS/s při rozlišení 8 bitů.

Většina výrobců digitálních osciloskopů nezveřejňuje kompletní dokumentaci



hardware a zdrojové kódy obslužného software. Jistou výjimkou je projekt BitScope. Mezi konstruktéry se stal oblíbeným právě pro svou otevřenost a přijatelnou cenu. Nabízí 4 analogové multiplexované vstupy, rychlost vzorkování 50 MS/s a rozlišení 8 bitů. Kromě analogových vstupů obsahuje 16 logických. Pro uložení naměřených dat nabízí paměť 2 x 16 KB.

1.2.2 Amatérské konstrukce

Vysoké ceny digitálních paměťových osciloskopů a radost z vlastní konstrukce vedou množství elektrotechniků k návrhu vlastních řešení. Svými parametry a komfortem uživatelského rozhraní tyto přístroje za komerčními výrobky často značně zaostávají, ale i tak dokážou být v domácích podmínkách neocenitelnými pomocníky.

Nepříjemnou skutečností je, že často postrádají kvalitní obslužný software a kompletní dokumentaci. V mnoha případech, po splnění požadavků konstruktéra, zůstávají neudržovány. Mnoho konstrukcí však zůstává dobrým zdrojem inspirace, samozřejmě i k mému digitálnímu paměťovému osciloskopu. Internetové odkazy na zajímavé projekty jsou uvedeny v části Reference – Konstrukce. Tímto bych chtěl všem kolegům konstruktérům poděkovat za ochotu podělit se o své zkušenosti.



2.1 Koncepce přístroje



Obrázek 2.1: Blokové schéma přístroje

Navržená koncepce přístroje nabízí široké možnosti rozšíření funkčnosti. Spíše než jako jednoúčelový přístroj ho lze chápat jako osciloskop navržený nad modulárním systémem pro realizaci rychlých měřicích přístrojů.

Je žádoucí, aby jednotlivé moduly na sobě nebyly závislé a bylo možno je neomezeně kombinovat. Konstrukci digitálního osciloskopu pak lze rozdělit na 3 nezávislé části – základní desku přístroje, modul osciloskopu (měřicí modul) a modul pro připojení ke sběrnici USB (komunikační modul).

V této kapitole je popsán samotný modulární systém pro realizaci rychlých měřicích přístrojů.

2.1.1 Základní deska

Základní deska přístroje definuje počet, hardwarové rozhraní jednotlivých modulů a komunikační protokoly. Slouží ke sběru a zpracování naměřených



dat a zprostředkuje komunikaci mezi jednotlivými moduly. Umožňuje připojení až 3 měřicích a 3 komunikačních modulů. Prostřednictvím zvláštního konektoru lze připojit modul pomocný.

Použité FPGA Xilinx řady Spartan 3 je určeno ke zpracování dat v reálném čase. Osazený obvod XC3S200 s 200 tisíci ekvivalentních hradel nabízí dostatečnou kapacitu a rychlost pro implementaci i náročnějších algoritmů analýzy dat.

Synchronní statická paměť Cypress CY7C1351G nabízí pro uložení dat kapacitu 4 Mbit. Díky rychlosti hodinového taktu až 133 MHz nabízí při využití všech 36-bitů datové sběrnice propustnost blížící se 4,8 Gb/s. Příznivý dopad na rychlost paměti má i technologie NoBL, která umožňuje přechod mezi režimy čtení a zápisu bez čekacích cyklů.

Jednočipový mikrokontrolér Atmel AT91SAM7X256 postavený na 32-bitovém jádře ARM7TDMI se stará o řízení celého systému. Jeho hlavním úkolem je přinést do systému určitou inteligenci, definovat komunikační protokoly mezi jednotlivými moduly a data zpracovaná hradlovým polem odesílat prostřednictvím komunikačních modulů nadřazeným systémům. Mikrokontrolér má na čipu integrováno 256 KB paměti Flash pro program a 64 KB paměti RAM pro data. Tyto parametry umožňují nasazení jednoduchého operačního systému reálného času.

Zapojení je navrženo na oboustranné prokovené desce plošných spojů o rozměrech 16 cm x 8 cm. Podél kratších stran desky je ponecháno neobsazené místo v šířce 5 mm. To umožňuje desku zasunout do vodicích lišt v krabičce, případně ji upevnit na distanční sloupky.

Napájecí část

Základní desku lze napájet stejnosměrným zdrojem napětí v rozsahu 5 V až 15 V. Navržené měniče zajišťují stabilizaci napájecích napětí 3,3 V a 1,2 V do výstupního proudu 2 A. Výstup 3,3 V je zapotřebí pro napájení všech digitálních obvodů základní desky a jako pomocné napájení komunikačních modulů. Výstup



Obrázek 2.2: Snižující DC/DC měniče napájecích napětí 3,3 V a 1,2 V

1,2 V je určen pro jádro hradlového pole Xilinx XC3S200. Pomocné napětí 2,5 V pro hradlové pole je stabilizováno nízkoúbytkovým stabilizátorem TPS77625.

Minimalizace rozměrů DC/DC měničů je dosaženo použitím řídicích obvodů Texas Instruments řady TPS5435 pracujících na kmitočtu 500 kHz. Zapojení měničů bylo převzato z katalogového listu výrobce. Výhodou zvolené konfigurace je synchronizace činnosti obvodů. Ty pracují v protifázi, což minimalizuje kolísání vstupního proudu.

Pro omezení proudové špičky po zapnutí přístroje měniče integrují obvod pomalého startu. Mimo to startují sekvenčně, měnič stabilizující 1,2 V začíná pracovat až po ustálení výstupního napětí měniče 3,3 V.

Namísto klasických rekuperačních diod jsou použity řízené unipolární tranzistory. Především díky nízkému úbytku napětí v sepnutém stavu, ale i rychlé zotavovací době, zvyšují účinnost měničů.

Napájecí napětí na vstupu i výstupu měniče je zapotřebí blokovat způsobem odpovídajícím vysokému pracovnímu kmitočtu a výkonu měničů. Keramické kondenzátory kapacity 22 μ F na vstupu měniče pokrývají rychlé změny ve velikosti



odebíraného proudu. Na výstupu měniče jsou elektrolytické kondenzátory typu Polymer Al vyznačující se velmi nízkým ekvivalentním odporem.

Všechny součástky byly vybrány za pomoci programu Swift Designer 3.51. Ten kromě doporučení jejich parametrů umožňuje i ruční modifikaci při sledování dopadu na výsledné parametry měniče.

2.1.2 Měřicí moduly

Měřicí moduly jsou určeny k interakci přístroje s měřeným objektem. Slouží pro převod měřené fyzikální veličiny do digitální reprezentace vhodné pro další zpracování základní deskou přístroje. Na místě měřicího modulu si lze představit A/D převodník, spektrální analyzátor, logický analyzátor apod. Není však nutné se omezovat pouze na měření. Teoreticky nic nebrání v návrhu modulu funkčního generátoru, generátoru logických funkcí nebo systému pro automatické testování elektronických zapojení.

Měřicí moduly mají možnost komunikovat s hradlovým polem i řídicím jednočipovým mikrokontrolérem na základní desce. S hradlovým polem je každý z modulů spojen 16 bitovou paralelní sběrnicí, hodinovým signálem a 3 pomocnými vodiči pro obecné užití. S řídicím mikrokontrolérem mají moduly možnost komunikovat po plně duplexní asynchronní sériové sběrnici. Každý z modulů je zvlášť připojen k řídicímu mikrokontroléru dvojicí vodičů určených pro řízení přístupu ke sběrnici.

Napájecí napětí i datové signály jsou k měřicím modulům přivedeny ze základní desky prostřednictvím přímých dvouřadých 34 pinových konektorů. Deska měřicího modulu leží rovnoběžně s deskou základní, čímž tvoří druhé patro přístroje. Šířka modulu je omezena rozestupem konektorů na základní desce, a to na 5 cm. Na straně protilehlé konektoru lze měřicí moduly upevnit pomocí distančních sloupků. Délka modulu není základní deskou omezena.



2.1.3 Komunikační moduly

Tyto moduly zprostředkují komunikaci přístroje s okolím. Ve většině případů s nadřazeným systémem v podobě osobního počítače. Mohou být použity pro připojení přístroje ke sběrnici USB, rozhraní RS232, ethernetu, průmyslovým sběrnicím nebo např. k tiskárně. Využít je lze také k indikaci činnosti přístroje nebo realizaci inteligentního řadiče displeje pro uživatelské rozhraní.

Komunikační moduly mohou s řídicím mikrokontrolérem komunikovat po čtyřvodičové sériové sběrnici SPI. Na této pracují v režimu slave, komunikaci na sběrnici řídí mikrokontrolér na základní desce. Mimo sériové sběrnice je každý z modulů s řídicím mikrokontrolérem propojen trojicí vodičů. Jeden z vodičů je vyhrazen k indikaci nové události, např. dokončení přenosu dat nebo příjem nového požadavku. Zbývající dvojice je pro všeobecné užití.

Komunikační moduly se k základní desce připojují prostřednictvím dvouřadých úhlových 16 pinových konektorů. Zůstávají tak v úrovni základní desky, ve spodním patře. Stejně jako u měřicích modulů je jejich šířka omezena základní deskou na 5 cm. K upevnění modulu na straně protilehlé konektoru lze, stejně jako v případě měřicích modulů, použít distanční sloupky.

2.1.4 Pomocný modul

Funkce tohoto modulu není nijak zvlášť definována. Lze ho použít k indikaci činnosti přístroje, měření a regulaci teploty nebo může pomoci při ladění firmware.

Napájecí napětí i datové signály jsou k modulu přivedeny prostřednictvím jednořadého 10-pinového konektoru Molex s roztečí vývodů 1,25 mm. S řídicím mikrokontrolérem je modul propojen 5 linkami USARTu (RXD, TXD, CTS, RTS a CLK). Rozměry ani umístění modulu nejsou základní deskou omezeny.



2.2 Modul dvoukanálového osciloskopu

2.2.1 Parametry přístroje

Digitální paměťový osciloskop je navržen s cílem dosáhnout následujících parametrů:

- 2 analogové kanály
- Vstupní impedance 1 M
Ω || cca. 20 pF
- Měřicí rozsah ±100 mV až ±10 V v krocích 1-2-5
- Frekvenční pásmo (pro -3 dB) 0 Hz až 30 MHz
- Rychlost vzorkování 80 MS/s
- Rozlišení 12-bitů
- Velikost paměti 4 Mbit
- Automatická korekce offsetu
- Automatická kalibrace měřicích rozsahů
- Obsazení dvou slotů základní desky (rozměry 14 cm x 10 cm)

2.2.2 Funkce hradlového pole

K nastavení rychlosti časové základny, respektive měřítka času, bude využito hradlové pole na základní desce. To umožní ponechat vzorkovací frekvenci A/D převodníků konstantní. Tento přístup přinese především možnost širokého nastavení časové základny a umožní zařazení digitálního filtru plovoucího průměru pro získání přesnějších výsledků.

V hradlovém poli budou rovněž implementovány funkce triggeru. Mimo zjednodušení hardware toto řešení přinese možnost implementace pre-triggeru, post-triggeru i dalších pokročilých technik spouštění měření. Vyhodnocení spouštěcí podmínky hradlovým polem přináší možnost aktivace triggeru na základě výstupu jiných modulů, nabízí se např. spolupráce s modulem logického analyzátoru.



2.2.3 Deska dvoukanálového osciloskopu

Tato deska zajišťuje napájení a ovládání dvou analogových submodulů. Ponechává zdroje potenciálního rušení, jakými jsou DC/DC měnič záporného napájecího napětí, paralelní datová sběrnice a pomocný jednočipový mikrokontrolér, mimo stíněný kryt analogových submodulů. Přínosem této desky je pak i rozvod digitálních signálů přímo na určená místa analogových submodulů. To snižuje riziko pronikání rušení z digitální do analogové části.

Každý z analogových submodulů vyžaduje napájecí napětí ± 5 V a 3,3 V. Kladná napětí jsou stabilizována třísvorkovými lineárními stabilizátory. Záporné napětí je generováno DC/DC měničem Linear Technology LT1373 zapojeném v topologii Cuk. Tato se vyznačuje použitím indukčnosti na vstupu i výstupu měniče s jejich vzájemnou vazbou. Dosahuje tak velmi nízkého zvlnění výstupního napětí a minimalizace kolísání vstupního proudu. Pro další snížení zvlnění a dosažení rychlé odezvy napájecího zdroje je výstup měniče nastaven na napětí blížící se -7,5 V, filtrován LC článkem a na přesnou hodnotu -5 V stabilizován lineárním stabilizátorem.

O komunikaci s řídicím mikrokontrolérem na základní desce a ovládání obou analogových submodulů se stará 8-mi bitový jednočipový mikrokontrolér Atmel ATmega16L. Jeho úkolem je nabídnout definovanou sadu funkcí pro volbu zesílení měřeného signálu, velikost vertikálního posunu, vazby vstupu, automatickou kalibraci a měření teploty.

Zapojení je navrženo na oboustranné prokovené desce plošných spojů o rozměrech 14 cm x 10 cm. Na základní desce obsazuje místo dvou měřicích modulů.

2.3 Analogové submoduly

Analogové submoduly jsou klíčovou částí celého návrhu. Submodul obsahuje veškeré analogové obvody jednoho kanálu osciloskopu. Zapojení je realizováno



Obrázek 2.3: Blokové analogového submodulu

na oboustranné desce plošných spojů o rozměrech 73 mm x 43 mm. Pro potlačení rušivých elektrostatických polí bude tato stíněna kovovou krabičkou.

2.3.1 Vstupní část



Obrázek 2.4: Zapojení vstupní části osciloskopu

Vstupní část umožňuje nastavit měřicí rozsah, způsob vazby vstupního signálu a zajistit přivedení referenčního napětí pro korekci offsetu a kalibraci měřicích rozsahů. Pro minimalizaci svodových proudů a parazitních kapacit jsou k přepínání signálu použita vysokofrekvenční relé.



Za pomoci relé K1 lze volit mezi stejnosměrnou a střídavou vazbou vstupního signálu. Odstranění stejnosměrné složky signálu je realizováno kondenzátorem C1. Rezistor R1 slouží k omezení zkratového proudu kondenzátoru po sepnutí relé K1.

Přepnutím relé K2 lze namísto měřeného signálu připojit jedno z referenčních napětí. To připravuje analogovou část k automatické kalibraci.

Relé R3 přepíná mezi odbočkami vstupního frekvenčně kompenzovaného děliče. Volí mezi přímým a 10 krát zeslabeným signálem.

Pro další zpracování měřeného signálu je tento výkonově zesílen. Pro nízké zatížení vstupního děliče je použit vysokofrekvenční operační zesilovač s unipolárními tranzistory na vstupu. Před přivedením vysokého napětí na jeho neinvertující vstup je tento chráněn dvojitou nízkokapacitní diodou D1.

Na výstupu zesilovače je zapojen první vysokofrekvenční filtr, RC článek s mezním kmitočtem $f_m=39~{\rm MHz}.$

2.3.2 Zesilovač s volitelným zesílením



Obrázek 2.5: Schéma zesilovače s volitelným zesílením

Zesilovač umožňuje nastavit zesílení vstupního signálu v krocích 1x, 2x, 5x a 10x. Skládá se ze dvou stupňů tvořených vysokofrekvenčními operačními zesilovači v neinvertujícím zapojení. První stupeň nabízí pětinásobné zesílení, druhý dvojnásobné. Analogové přepínače ADG619 umožňují jednotlivé stupně nezávisle



na sobě vyřadit, resp. umožňují signálu zesilovače obejít a tak nastavit výsledné zesílení. Výstup druhého analogového přepínače je před vysokofrekvenčním filtrem výkonově posílen operačním zesilovačem OZ4A.

2.3.3 Vysokofrekvenční filtr



Obrázek 2.6: Dolnofrekvenční propust druhého řádu

Pro potlačení šumu vysokých kmitočtů a omezení aliasing efektu je zapotřebí z měřeného signálu odstranit kmitočty vyšší poloviny vzorkovací frekvence A/D převodníku. Na výstupu zesilovače s volitelným zesílením je zapojena aktivní dolnofrekvenční propust druhého řádu s mezním kmitočtem f = 33 MHz. Použitá topologie Sallen-Key přináší i přes svou relativní jednoduchost možnost přizpůsobit chování filtru. Umožňuje volbou hodnot součástek nastavit polohu pólů frekvenčního přenosu a zvolit tak dobrý kompromis mezi tvarem frekvenční a fázové charakteristiky.

2.3.4 Vertikální posun

Hardwarové řešení vertikálního posunu, tedy přičtení či odečtení volitelné hodnoty stejnosměrného napětí, přináší možnost přesnějšího měření překmitů signálu a zvlnění napájecích napětí. Nejvyšší možná amplituda zesíleného signálu je s ohledem na rozsah A/D převodníku ± 1 V. Operační zesilovače napájené ± 5 V nabízí značnou rezervu pro posun pracovního bodu, umožňují realizovat vertikální posun velikosti až ± 3 V. Přičtení stejnosměrné složky k měřenému signálu je realizováno operačním zesilovačem AD8057 v invertujícím zapojení.



ÚSTAV AUTOMATIZACE A MĚŘICÍ TECHNIKY Fakulta elektrotechniky a komunikačních technologií Vysoké učení technické v Brně



Obrázek 2.7: Obvod pro realizaci vertikálního posunu

Velikost vertikálního posunu je řízena výstupem prvního kanálu D/A převodníku AD5627. Výstupní napětí D/A převodníku se může pohybovat od 0 V do referenčního napětí, kterým jsou v našem případě 3 V. Rozšíření výstupu do záporných hodnot je realizováno operačním zesilovačem OZ8B.

2.3.5 Korekce offsetu

Vstupní napěťový offset operačních zesilovačů vnáší do měřeného signálu nežádoucí posun jeho stejnosměrné složky. Tento lze potlačit přičtením stejnosměrné složky opačného znaménka, čímž se stejnosměrné posuny vykompenzují. To lze realizovat stejným způsobem, jakým provádíme vertikální posun, avšak pouze v krocích 1,46 mV. Přesnější korekci je možno provést po digitalizaci signálu v hradlovém poli - přičtením konstanty ke všem vzorkům.

Pro změření stejnosměrné složky, zanesené do měřeného signálu offsetem operačních zesilovačů, je zapotřebí na vstup osciloskopu přivést nulové napětí. Na tuto operaci je připraveno relé K2 a analogový multiplexor IC3. Po jejich nastavení nic nebrání v započetí automatické korekce offsetu. Cílem korekce je, za použití analogového a následně digitálního posunu stejnosměrné složky, dosáhnout nulové střední hodnoty digitalizovaného signálu.

Velikosti napěťového offsetu operačních zesilovačů je bohužel závislá na teplotě. Předpokladem dobré teplotní stability analogové části je použití součástek s nízkým teplotním driftem. Nicméně ani pečlivý výběr součástek

26



není konečným řešením problému.

Protože osciloskop nabízí možnost rychlé korekce offsetu, bylo zvoleno jednoduché řešení. Tím je umístění teplotního čidla do prostoru stíněné analogové části. To umožní, v případě větší změny teploty, uživatele ihned varovat a nabídnout opětovnou korekci offsetu. Zajímavou možností, která se tímto otevírá, je implementace automatické korekce teplotního driftu na základě experimentálně získané korekční křivky.

2.3.6 Diferenční budič A/D převodníku



Obrázek 2.8: Zapojení diferenčního budiče A/D převodníku

Diferenční buzení A/D převodníku není v tomto případě ani tak významné pro potlačení případných rušení jako pro zachování dobrých dynamických vlastností převodníku. Diferenční operační zesilovač AD8139 je přímo navržen k buzení A/D převodníků. Souhlasná stejnosměrná složka výstupního signálu je nastavena na střed napájecího napětí převodníku. Zesílení budiče je sníženo na 475/499 \doteq 0,952 z důvodu vytvoření rezervy pro korekci měřicího rozsahu.

Na výstupu budiče je umístěn dolnofrekvenční filtr prvního řádu, RC článek s mezním kmitočtem f = 33 MHz. Ten lomí frekvenční charakteristiku o -20 dB/dek a tím zvyšuje celkovou strmost útlumu vysokých kmitočtů na -80 dB/dek.



Zapojením invertovaného výstupu na neinvertující vstup převodníku dochází k obrácení polarity měřeného signálu. Tím kompenzujeme převrácení polarity způsobené invertujícím zesilovačem realizujícím vertikální posun měřeného signálu.

2.3.7 Kalibrace měřicích rozsahů

Analogové submoduly jsou připraveny pro automatickou kalibraci všech měřicích rozsahů. Korekce měřicího rozsahu funguje na principu srovnání střední hodnoty měřeného digitalizovaného signálu se známou hodnotou napětí na vstupu osciloskopu.



Obrázek 2.9: Schéma zdroje referenčních napětí

Podmínkou dobré kalibrace je přesný zdroj referenčního napětí. Pro možnost korekce všech měřicích rozsahů je výstup 3 V napěťové reference IC4 rozšířen o výstupní napětí 733, $\overline{3}$ mV mV a 66, $\overline{6}$ mV. Sledovače OZ5A a OZ5B slouží k výkonovému posílení napětí na odbočkách děliče.

K výběru mezi referenčními napěťovými úrovněmi 0 V, 66, $\overline{6}$ mV, 733, $\overline{3}$ mV a 3 V slouží analogový multiplexor IC3. Pro přivedení referenčního napětí na vstup osciloskopu je určeno relé K2.

Korekce měřicích rozsahů je realizována jemnou změnou referenčního napětí A/D převodníku tak, aby střední hodnota měřeného signálu odpovídala hodnotě napětí přivedené na vstup osciloskopu. Referenční napětí A/D převodníku je získáno z odbočky děliče R40, R43, výkonově posíleno a filtrováno RC článkem



ÚSTAV AUTOMATIZACE A MĚŘICÍ TECHNIKY Fakulta elektrotechniky a komunikačních technologií Vysoké učení technické v Brně



Obrázek 2.10: Korekce referenčního napětí A/D převodníku

R42, C41. Rezistory R40, R41 a R43 jsou voleny právě tak, aby napětí na středu děliče R40, R43 odpovídalo zeslabení diferenčního budiče, tedy 0,952 V a přitom změnou výstupního napětí druhého kanálu D/A převodníku bylo možno docílit změny měřicího rozsahu ± 5 %.

2.3.8 A/D převodník



Obrázek 2.11: Blokové schéma použitého A/D převodníku

Použitý A/D převodník AD9236 nabízí rychlost vzorkování 80 MS/s při ro-



zlišení 12 bitů. K dosažení těchto parametrů využívá vícestupňové diferenční architektury s korekcí chyb. Vstupní obvod převodníku je vybaven širokopásmovým diferenčním sample-and-hold obvodem umožňujícím volbu vstupního rozsahu a souhlasné stejnosměrné složky signálu. Pro zachování dobrých parametrů převodu nezávisle na střídě řídicího hodinového signálu je převodník vybaven obvodem pro stabilizaci střídy. Tvar výstupních dat lze volit mezi přímým binárním kódem a druhým doplňkem. Překročení vstupního rozsahu je indikována zvláštním vývodem (OTR). Dostupné jsou pinově kompatibilní převodníky s frekvencí vzorkování 20 MS/s až 80 MS/s s rozlišením 10 až 14 bitů. Napájecí napětí převodníku lze volit z rozsahu 2,7 až 3,6 V, samostatné napájení výstupních číslicových budičů umožňuje přizpůsobení výstupních logických úrovní 2,5 V až 3,3 V logice. Při plné rychlosti a napájecím napětí 3 V má spotřebu 366 mW.

Architektura AD9236 sestává ze vstupního sample-and-hold obvodu následovaného několikastupňovým A/D převodníkem. Samotný převod signálu je realizován několika stupni, a sice vstupním 4-bitovým paralelním převodníkem následovaným osmi 1,5 bitovými stupni, které jsou zakončeny 3 bitovým paralelním převodníkem. Každý z 1,5 bitových stupňů poskytuje dostatečné překrytí umožňující opravu chyb předchozího stupně. Výstup všech stupňů je logickým obvodem zkombinován ve výsledné 12-bitové číslo. Vícestupňová architektura dovoluje prvnímu stupni pracovat na převodu nového vzorku, zatímco zbývajícím stupňům na vzorcích předešlých. Vzorkování vstupního signálu je prováděno s náběžnou hranou hodinového signálu.

Každý ze stupňů převodníku, mimo posledního, sestává z paralelního A/D převodníku, D/A převodníku a rozdílového zesilovače. Ten zesiluje rozdíl mezi vstupním napětím paralelního A/D převodníku a jím řízeného D/A převodníku. Výstup rozdílového zesilovače je vstupem dalšího stupně převodníku. Paralelní A/D převodník každého stupně obsahuje jeden redundantní bit použitelný k digitální korekci chyb převodníku. Poslední stupeň A/D převodníku je již klasickým paralelním převodníkem.



2.3.9 Zdroj hodinového signálu



Obrázek 2.12: Zdroj hodinového signálu

Oba analogové submoduly mohou být taktovány nezávisle nebo být navzájem synchronizovány. Mód činnosti je možno nastavit za pomoci přepínače SJ1. Pro minimalizaci parazitní indukčnosti a svodových proudů je tento realizován přímo na plošném spoji. Zkratování jednotlivých plošek lze provést při výrobě páječkou.

Propojením prostřední plošky s ploškou číslo 3 se zdrojem hodinového signálu A/D převodníku stává krystalový oscilátor Q1. Při zkratování prostřední plošky s ploškou číslo 1 je možno submodul taktovat hodinovým signálem druhého submodulu. U řídicího submodulu pak zkratujeme všechny 3 plošky navzájem.

2.3.10 Šum operačních zesilovačů

Limitujícím faktorem citlivosti měřicích přístrojů jsou rušivé vlivy. U rychlých měřicích přístrojů se významným zdrojem rušení stává šum aktivních prvků.

Návrh analogové části se snaží rušivé vlivy minimalizovat výběrem kvalitních součástek, stíněním, použitím dobré topologie napájecích zdrojů a důkladným blokováním napájecích napětí.

Pro získání představy o dosažitelných parametrech přístroje provedeme orientační výpočet očekávaných špičkových napětí šumu v navrženém obvodu. Získané hodnoty mohou poukázat na slabá místa návrhu a pomoci s volbou vhodných součástek.

V tabulce číslo 1 jsou patrny příspěvky jednotlivých operačních zesilovačů k výsledné hodnotě šumu na vstupu A/D převodníku. Při měřicím rozsahu



 $\pm 100 \text{ mV}$ lze očekávat šum špička–špička 2,65 LSB, což naznačuje, že nebude možno využít plného rozlišení převodníku. U rozsahu ± 1 V je situace znatelně příznivější, očekávaná velikost šumu je 0,62 LSB špička–špička.

Šum operačních zesilovačů není jediným zdrojem rušivých vlivů v obvodu. Jistým dílem k celkovému šumu přispějí i rezistory a analogové přepínače. Lze očekávat i pronikání rušivých vlivů kapacitní vazbou z jiných částí obvodu, z napájecího napětí nebo indukcí z okolí.

Pro potlačení šumu lze využít předpokladu, že se jeho střední hodnota blíží nule. Při měření signálů nižších frekvencí pak bude možno přesnost měření zvýšit zařazením digitálního filtru plovoucího průměru.

Příklad výpočtu

Příklad výpočtu provedeme pro operační zesilovač OZ2 a vstupní rozsah 100 mV, kdy jsou zařazeny oba stupně zesilovače.

Vstupní napěťový šum použitého operačního zesilovače AD8021 je $e_n = 2,1 \text{ nV}/\sqrt{\text{Hz}}$. Je zapojen v neinvertujícím zapojení se zesílením A = 5. Frekvenční rozsah analogové části je omezen zařazenými vysokofrekvenčními filtry na $f_m = 30 \text{ MHz}$.

Šum na výstupu OZ:

$$e_{n2pp} = A \cdot e_n \cdot \sqrt{f_m}$$
$$e_{n2pp} = 5 \cdot 2, 1 \cdot 10^{-9} \cdot \sqrt{30 \cdot 10^6}$$
$$e_{n2pp} = 57, 5 \ \mu \text{V}$$

Výstupní signál OZ2 je stupni následujícími zesílen $A_2 = 3,68$ krát. Příspěvek zesilovače OZ2 k šumu na vstupu A/D převodníku označíme e_{ADCpp} .

$$e_{ADCpp} = e_{n2pp} \cdot A_2$$
$$e_{ADCpp} = 57, 5 \cdot 10^{-6} \cdot 3, 68$$



$$e_{ADCpp} = 212 \ \mu V$$

Hodnotu vyjádříme v počtu nejnižších bitů A/D převodníku. Jeho rozlišení 12 bitů odpovídá $2^{12} = 4096$ krokům. Při vstupním rozsahu 1.84 V (± 0.92 V) je velikost jednoho kroku $U_s = 45 \ \mu$.

$$LSB = \frac{e_{ADCpp}}{\Delta U_{LSB}}$$
$$LSB = \frac{212 \cdot 10^{-6}}{45 \cdot 10^{-6}} = 0,47$$

2.3.11 Drift operačních zesilovačů

Teplotní závislost offsetu operačních zesilovačů vede především ke vzniku chyb stejnosměrné složky měřeného napětí. Změna teploty má však nepříznivý vliv i na přesnost amplitudy měřeného signálu.

Analogové submoduly jsou proto připraveny pro automatickou korekci offsetu i kalibraci měřicího rozsahu. Mimo to je možno osadit teplotní čidlo DS18B20 a při výraznější změně teploty nabídnout automatickou rekalibraci či provést digitální korekci naměřených dat.

Příklad výpočtu

Stejně jako v předchozím příkladu, tento provedeme pro operační zesilovač OZ2 se zesílením A = 5 a měřicí rozsah 100 mV.

Typický drift operačního zesilovače AD8021 je $\Delta U_{OS}/\Delta T = 0,5 \ \mu V/^{\circ}C$. Na výstupu bude zesílen 5 krát.

$$\Delta U_2 / \Delta T = A \cdot \Delta U_{OS} / \Delta T$$
$$\Delta U_2 / \Delta T = 5 \cdot 0, 5 \cdot 10^{-6}$$
$$\Delta U_2 / \Delta T = 2, 5 \ \mu \text{V/}^{\circ}\text{C}$$

Na vstupu A/D převodníku se tento objeví po zesílení $A_2=3,68$ následujících stupňů.



$$\Delta U_{ADC} / \Delta T = A_2 \cdot \Delta U_2 / \Delta T$$
$$\Delta U_{ADC} / \Delta T = 3,68 \cdot 2,5$$
$$\Delta U_{ADC} / \Delta T = 9,2 \ \mu \text{V}/^{\circ}\text{C}$$

Vyjádřeno v počtu nejnižších bitů A/D převodníku.

$$LSB/\Delta T = \frac{\Delta U_{ADC}/\Delta T}{\Delta U_{LSB}}$$
$$LSB/\Delta T = \frac{9, 2 \cdot 10^{-6}}{45 \cdot 10^{-6}} = 0,02 \ ^{\circ}C^{-1}$$



ÚSTAV AUTOMATIZACE A MĚŘICÍ TECHNIKY Fakulta elektrotechniky a komunikačních technologií Vysoké učení technické v Brně

Vypočtené hodnoty šumu a driftu OZ 2.3.12

Napěťový šum operačni	ích zesilov	ačů								
Funkce			FET sled.	Zesil. 5x	Zesil. 2x	Sledovač	Filtr	Vert.pos.	Diff.budič	
Označení			0Z1	OZ2	0Z3	OZ4A	OZ4B	0Z6	0Z7	Součet
Typ OZ			AD8065	AD8021	AD8057	AD8058	AD8058	AD8057	AD8139	
Zesílení OZ	A	Ξ	~	5	2	-	~	Ļ	1,84	
Vstupní šum OZ	۹ _۲	[nV/rtHz]	7	2,1	7	7	7	7	2,25	
Šum na výstupu OZ	e _{n2_pp}	[nV]	38,3	57,5	76,7	38,3	38,3	38,3	22,7	
			Vstul	oní rozsah	200 mV					
Zesílení signálu k ADC	$A_{^{100}}$	Ξ	18,40	3,68	1,84	1,84	1,84	1,84	1,00	
Šum na vstupu ADC	e _{ADC_pp}	[vv]	705	212	141	71	71	71	23	1293
Počet nejnižších bitů	LSB	Ξ	1,57	0,47	0,31	0,16	0,16	0,16	0,05	2,87
			NSI	tupní rozs	ah 2 V					
Zesílení signálu k ADC	A_{1000}	Ξ	1,84		'	1,84	1,84	1,84	1,00	
Šum na vstupu ADC	e ADC_pp	[vv]	71	ı	'	71	71	71	23	305
Počet nejnižších bitů	LSB	[-]	0,16	I	'	0,16	0,16	0,16	0,05	0,68

poq
typické
offsetu –
napěť'ového
drift
eplotní

Teplotní drift napěťového of	ffsetu – t _j	ypické hodno	ty							
Funkce			FET sled.	Zesil. 5x	Zesil. 2x	Sledovač	Filtr	Vert.pos.	Diff.budič	
Označení ve schematu			1Z0	OZ2	0Z3	OZ4A	OZ4B	9Z0	0Z7	Součet
Typ OZ			AD8065	AD8021	AD8057	AD8058	AD8058	AD8057	AD8139	
Zesílení OZ A		E	-	5	2	-	-	-	1,84	
Drift napěťového offsetu ∆L	J _{os} / ΔT	[nV/°C]	~	0,5	с	с	с	с	1,25	
Drift na výstupu ∆L	$J_2 / \Delta T$	[nV/°C]	-	2,5	9	3	3	3	2,3	
			Vstu	oní rozsah	200 mV					
Zesílení výstupu k ADC A		Ξ	18,40	3,68	1,84	1,84	1,84	1,84	1,00	
Drift na vstupu ADC ΔL	J _{ADC} / ΔT	[uV]	18,4	9,2	11,0	5,5	5,5	5,5	2,3	57,5
Drift na vstupu ADC LS	3B / ΔT	[°C-1]	0,041	0,020	0,025	0,012	0,012	0,012	0,005	0,128
			Ns	tupní rozsi	ah 2 V					
Zesílení signálu k ADC A		Ξ	1,84	'	·	1,84	1,84	1,84	1,00	
Drift na vstupu ADC DL	J _{ADC} / ΔT	[nV]	2	'	ı	9	9	9	2	20,7
Počet nejnižších bitů LS	3B / AT	[°C-1]	0,004			0,012	0,012	0,012	0,005	0,046



2.4 USB modul

Modul slouží ke komunikaci s osobním počítačem přes sběrnici USB, přičemž zajišťuje galvanické oddělení počítače od měřicího přístroje. Stejně tak jako ostatní komunikační moduly, i tento komunikuje s řídicím mikrokontrolérem na základní desce po sériové sběrnici SPI. Modul se tedy musí postarat o převod mezi sériovými sběrnicemi USB a SPI.

Ke konverzi sběrnice SPI na USB lze přistoupit dvěma způsoby. Prvním je použití specializovaného obvodu. Nutno poznamenat, že nabídka těchto obvodů je znatelně užší než obvodů pro převod USB na klasickou asynchronní sériovou linku. Jediným obvodem splňujícím všechny požadavky, který se podařilo nalézt, je MAX3420E.

Druhým přístupem je nasazení levného jednočipového mikrokontroléru s integrovanými řadiči USB a SPI. Tento přístup proti specializovaným obvodům nabízí značnou programovatelnost. Mimo převodu mezi sběrnicemi se tak v případě potřeby nabízí možnost modul rozšířit např. o funkce zajišťující zpětnou kompatibilitu nebo kompatibilitu s jinými přístroji.

Pro převod mezi SPI a USB sběrnicemi byl zvolen jednočipový mikrokontrolér Atmel AT91SAM7S64 postavený na 32-bitovém jádře ARM7. Jeho výhodou je, mimo shodné architektury s řídicím mikrokontrolérem na základní desce, nízká cena a dobrá dostupnost. Mikrokontrolér obsahuje řadič sběrnice USB 2.0 ve variantě high-speed, nabízí dostatečný výkon i velikost RAM použitelnou jako vyrovnávací paměť.

2.4.1 Galvanické oddělení

Ke galvanickému oddělení měřicího přístroje od osobního počítače jsou použity obvody postavené na technologii iCoupler společnosti Analog Devices. Kombinací rychlých CMOS obvodů a miniaturních transformátorů se vzduchovým jádrem dosahují, v porovnání s alternativními řešeními, velmi dobrých parametrů.


Obvody využívající technologie iCoupler řeší různé nevýhody spojené s užitím klasických optočlenů. S obvody iCoupler odpadají problémy s velkými vstupními proudy, velkou tolerancí poměru výstupního ke vstupnímu proudu (CTR) a teplotní závislostí. Spotřeba obvodů iCoupler typicky představuje desetinu až šestinu spotřeby optočlenů srovnatelných rychlostí.

Každý z použitých obvodů ADuM1400 nabízí 4 nezávislé kanály. Obě strany digitálních izolátorů lze napájet napájecím napětím v rozsahu 2,7 V až 5,5 V, což přináší možnost konverze logických úrovní. Izolační pevnost těchto obvodů je 2,5 kV, přičemž se vyrábí i ve variantě se zvýšenou pevností 5 kV.

Obvody AduM1400 se vyrábí ve 3 variantách. Nejvyšší varianta nabízí přenosovou rychlost 90 Mb/s, maximální zpoždění procházejícího signálu 32 ns a nejvyšší zkreslení délky pulzu 2 ns.

2.5 Nalezené nedostatky

Tato kapitola shrnuje nedostatky v návrhu hardware, které byly nalezeny během oživování navrženého digitálního paměťového osciloskopu. Uvedena jsou i jejich provizorní řešení.

2.5.1 Analogový submodul

• Parazitní kapacita analogových přepínačů

Při návrhu nebyla uvažována parazitní kapacita analogových přepínačů, což mělo za následek značné omezení šířky pásma analogové části.

Řešením je snížení odporu rezistoru R4 na 33 Ω a odstranění kondenzátoru C4.

• Nízká kapacita trimru C3

Provizorním řešením bylo přidání kondenzátoru kapacity 22 pF paralelně k trimru C3.



• Zrcadlové převrácení oscilátoru

Řešením je zapájet samotný oscilátor zrcadlově. Vývody oscilátoru je zapotřebí s pájecími ploškami propojit krátkými vodiči tak, aby vrchní strana oscilátoru nezpůsobila jejich zkratování.

• Zrcadlové převrácení relé

Použitá relé jsou citlivá na polaritu budicího napětí, vývody budicích cívek je proto zapotřebí prohodit. Motiv plošného spoje je třeba na několika místech přerušit a na vhodná místa umístit nulové rezistory nebo drátové propojky.

2.5.2 Deska dvoukanálového osciloskopu

 Rozteč dvouřadých 34-pinových konektorů na desce dvoukanálového osciloskopu je o 0,75 mm menší než rozteč konektorů na základní desce přístroje.

Řešením je použití delších pinových lišt umožňujících mírnou deformací jednotlivých pinů kompenzovat nepřesnost návrhu.

2.5.3 USB modul

 Vstupní signál CS digitálního izolátoru IC4 je invertovaný, což má za následek deaktivaci výstupu v době, kdy má být aktivní a naopak.

Nejjednodušším řešením je provést přerušení zmiňovaného signálu CS a tím výstup integrovaného obvodu trvale aktivovat.

 Při návrhu bylo počítáno s propojením modulu se základní deskou dvouřadým úhlovým konektorem. Byla však opomenuta nutnost prohodit vnější a vnitřní řadu signálů.

Řešením je použití přímého dvouřadého konektoru.



3.1 Obslužný software pro PC



Obrázek 3.1: Snímek obrazovky obslužného software pro PC

Program pro osobní počítač slouží k zobrazení naměřených dat a ovládání digitálního paměťového osciloskopu.

Pro zobrazení naměřených průběhů napětí je vyhrazena hlavní část okna. Rychlé orientační určení parametrů měřeného signálu umožňuje mřížka dělící pole na 8 dílů v obou osách. Pro přesné určení maximální, minimální, špičkové a střední hodnoty napětí měřeného signálu jsou tyto zobrazeny ve spodní části okna programu.

V pravé části okna programu se nachází karty umožňující ovládání osciloskopu. Karta "Zobrazení" umožňuje volit vstupní vazbu osciloskopu, vstupní napěťový rozsah, rychlost časové základny a napěťovou úroveň triggeru.



Vstupní napěťový rozsah lze volit v krocích 1-2-5 v rozmezí 25 mV až 2,5 V na dílek, což odpovídá měřicím rozsahům ± 100 mV až ± 10 V.

Časová základna, resp. rozlišení v časové ose, lze volit v krocích 1-2-5 v rozmezí od 250 ns na dílek do 5 ms na dílek. Při výchozí volbě 1 μ s na dílek jsou zobrazovány posloupnosti 667 měřených hodnot. Při volbě vyšší rychlosti časové základny je počet vzorků na obrazovku snižován, při volbě nižší rychlosti časové základny jsou naopak naměřené vzorky vynechávány.

Dále je osciloskop vybaven funkcí triggeru citlivého na sestupnou hranu měřeného signálu. Úroveň triggeru, nastavitelná posuvníkem ve spodní části karty "Zobrazení", je v oblasti zobrazující měřený průběh napětí znázorněna krátkou vodorovnou modrou čarou.

Karta "Kurzory" umožňuje do zobrazovače měřeného signálu umístit dvojici kurzorů napětí. Na kartě je možno za pomoci posuvníků měnit jejich polohu. Polohu a rozdíl obou kurzorů lze odečítat dle nastaveného měřicího rozsahu ve voltech nebo milivoltech.

Za pomoci karty "Kalibrace" lze provádět vertikální posun a korekci amplitudy měřeného signálu. Vertikální posun je možný v rozsahu ± 3 V s krokem 1,465 mV. Korekci amplitudy lze provádět změnou referenčního napětí A/D převodníku v rozsahu od 906,2 do 997,8 s krokem 22,4 μ V. Zvolený rozsah odpovídá 95,2 % až 104,8 % ideální hodnoty, dané poměrem rezistorů ve zpětné vazbě diferenciálního budiče A/D převodníku, $U_{ref} = 475$ / 499 = 951,9 mV. Za pomoci přepínačů v dolní části karty lze na vstup připojit referenční napětí 0 V, 66, 6 mV, 733, 3 mV nebo 3 V.

Karta "Příkazová řádka" je určena k ladění programového vybavení digitálního paměťového osciloskopu. Umožňuje sledovat odesílané příkazy a v případě potřeby odeslat libovolný řídicí povel.



3.1.1 Vývojové nástroje

Program je vytvořen a odladěn na osobním počítači kompatibilním se standardem i386 pod operačním systémem GNU/Linux distribuce Kubuntu 7.10. Je vytvořen v programovacím jazyce C++, přičemž staví na knihovně Qt 4.3 společnosti Trolltech. Ke kompilaci byl použit překladač g++ z kolekce GNU GCC verze 4.1.3.

3.1.2 Komunikace

Digitální paměťový osciloskop je k osobnímu počítači připojen prostřednictvím sběrnice USB 2.0. Komunikace je postavena na třídě Communication Device Class (CDC). To znamená, že ze strany hostitelského PC se k zařízení přistupuje jako k sériovému portu. Vytvoření virtuálního sériového portu zajišťuje ovladač zařízení, v prostředí GNU/Linux modul usbserial. Tento je zapotřebí zavést příkazem modprobe usbserial vendor=0x03EB product=0x6119.

Data jsou přenášena pomocí paketů sestávajících z následujících položek

hlavička	značka začátku paketu, vždy 0xCA
verze	verze datagramu, nyní 0x01
typ	typ datagramu, pro CommandStream 0x01
příznaky	potvrzení příjmu 0x5E, jinak 0x00
index	pořadové číslo paketu
zdroj. port	rozlišení odesilatele / komponenty obslužného programu
cíl. port	rozlišení příjemce / komponenty programu
typ cíle	identifikační číslo příjemce, zatím nevyužito
délka dat	velikost datového segmentu v bytech
data	vlastní data
součet	kontrolní součet - nonekvivalence všech bytů paketu
stop byte	vždy 0x00

Implementace komunikační části je rozdělena do 3 vrstev. Přístup k virtuálnímu sériovému portu implementuje třída UsbPhy postavená na kni-



hovně QextSerial 1.1. Nad třídou UsbPhy stojí třída DsoStack. Ta slouží k zapouzdření odchozích datových paketů a směrování paketů příchozích. Jednotlivé komponenty programu pak komunikují s třídou DsoStack za pomoci objektů třídy CommandStream. Třída CommandStream vytváří virtuální datový proud a implementuje zásobníky příchozích a odchozích dat.

3.1.3 Zobrazení naměřených dat

Zobrazení naměřených dat realizuje třída ScopeView dědící z třídy QGraphicsView (součást Qt toolkitu). Obsahuje funkce pro vykreslení mřížky, kurzorů, triggeru a libovolné křivky udané seznamem naměřených hodnot napětí.

Naměřené průběhy napětí přijímá třída ScopeForm prostřednictvím objektu dataStream naslouchajícím na portu 2. Vyhodnocuje maximální, minimální, špičkovou a střední hodnotu napětí a získaná data předává objektu scopeView k vykreslení. Po vykreslení dat odesílá potvrzení o zpracování a připravenosti na nová data.

3.1.4 Ovládání osciloskopu

Řídicí povely pro digitální paměťový osciloskop jsou v čitelném textovém tvaru, sestávají z posloupnosti znaků ASCII. Každý povel je složen z názvu příkazu a parametrů navzájem oddělených mezerami. Příkazy není třeba ukončovat speciálním znakem. Platí pravidlo, že jeden datový paket odpovídá jednomu řídicímu povelu.

Odesílání řídicích povelů a jejich výpis do karty "Příkazový řádek" zajišťuje třída CmdWidget. Jednotlivé příkazy odesílá za pomoci objektu cmdStream třídy CommandStream na port číslo 1 digitálního osciloskopu.

Chování a funkci jednotlivých ovládacích prvků obslužného software osciloskopu definuje třída ScopeForm.



3.1.5 Konfigurace FPGA

Po spuštění digitálního paměťového osciloskopu je zapotřebí provést konfiguraci osazeného hradlového pole Xilinx řady Spartan 3. Po inicializaci hradlového pole přístroj odesílá obslužnému software pro PC požadavek na konfigurační soubor hradlového pole. Na portu 3, kam je požadavek směřován, naslouchá objekt fpgaStream. Ten příjem požadavku hlásí objektu třídy ScopeForm, který prostřednictvím objektu fpgaStream odesílá na port 0 digitálního osciloskopu vyžádaná data. První paket obsahuje číslo, velikost konfiguračního souboru v bytech. Následují vlastní binární data – konfigurační soubor vytvořený ve vývojovém prostředí ISE Webpack 9.2i.

3.2 USB převodník

Převodník zprostředkovává styk mezi jednočipovým mikrokontrolérem na základní desce digitálního osciloskopu, k USB převodníku připojeným prostřednictvím galvanicky oddělené sběrnice SPI a řadičem USB osobního počítače. Firmware jednočipového mikrokontroléru AT91SAM7S64 implementuje komunikační třídu USB Communication Device Class, zajišťuje obsluhu sběrnice SPI a pro zvýšení datové propustnosti nabízí vyrovnávací paměť.

3.2.1 Architektura mikrokontroléru

Firmware byl vyvinut pro jednočipový mikrokontrolér Atmel AT91SAM7S64. Jedná se o mikrokontrolér von Neumannovy architektury obsahující 32-bitové RISC jádro ARM7TDMI, 64 kB flash paměti programu, 16 kB RAM a množství periferií, z nichž pro náš účel jsou významné především integrované řadiče sběrnic USB a SPI.



Firmware je vytvořen v programovacím jazyce C s využitím vývojových nástrojů CodeSourcery G++ Lite Edition verze 2007q3. K zápisu firmware do flash paměti mikrokontroléru byl použit program openocd 1.0 a programovací adaptér USBprog 3.0.

3.2.3 Implementace

Implementace komunikačního rozhraní USB staví na AT91 USB frameworku poskytnutého společností Atmel. Firmware splňuje požadavky dané komunikační třídou Communication Device Class (CDC), to umožňuje na straně hostitelského PC využít standadních ovladačů a k zařízení přistupovat stejným způsobem jako k sériovému portu.

Řadič sběrnice SPI využívá DMA kanálů. Přerušení od řadiče SPI má nastavenu vysokou prioritu, což zabraňuje podtečení zásobníku přijímaných dat. Tento přístup dovoluje mikrokontroléru na základní desce digitálního osciloskopu zahájit vysílání v jakémkoli okamžiku, bez ověřování připravenosti SPI/USB převodníku.

Příchozí datové pakety jsou řazeny do datových zásobníků. Pro každou z komunikujících stran je vyhrazen jeden zásobník kapacity 50 paketů, přičemž velikost jednoho paketu je, s ohledem na velikost datových bloků přenášených po sběrnici USB, omezena na 64 bytů. Použití datových zásobníků umožňuje odeslání většího množství paketů bez čekání na okamžité potvrzení příjmu každého z paketů protistranou, čímž zvyšuje datovou propust.

3.3 Mikrokontrolér na základní desce

Mikrokontrolér AT91SAM7X256 na základní desce přístroje zajišťuje komunikaci a zprostředkuje funkce poskytované hradlovým polem XC3S200 a mikrokontrolérem ATmega16 na desce dvoukanálového osciloskopu.



3.3.1 Architektura mikrokontroléru

Firmware je určen pro jednočipový mikrokontrolér Atmel AT91SAM7X256. Tento 32-bitový mikrokontroler von Neumannovy architektury s jádrem ARM7TDMI nabízí 256 kB flash paměti programu a 64 kB RAM. Z množství integrovaných periferií jsou pro náš účel významné řadiče sběrnic SPI, SSC a USART.

3.3.2 Vývojové nástroje

K vývoji firmware byly použity vývojové nástroje CodeSourcery G++ Lite Edition verze 2007q3, openocd 1.0 a programovací adaptér USBprog 3.0.

3.3.3 Implementace

Prvním úkolem mikrokontroléru, po zapnutí digitálního paměťového osciloskopu a vlastní inicializaci, je provést inicializaci hradlového pole. Jakmile je hradlové pole připraveno, odesílá připojenému osobnímu počítači požadavek na konfigurační soubor FPGA. Konfigurace FPGA je prováděna po sériové sběrnici řízené řadičem SSC, přičemž mikrokontrolér zde vystupuje jako master.

Hradlové pole informuje mikrokontrolér o dostupnosti nových dat vystavením logické 1 na linku RF. Jakmile je mikrokontrolér připraven, zahajuje čtení zvednutím linky TF. Naměřená data jsou přenášena po sériové sběrnici řízené řadičem SSC, mikrokontroler je masterem. Řadič SSC podporuje plně duplexní přenos dat, čehož je využito k přenosu nastavení časové základny a triggeru do registrů hradlového pole.

Řídicí povely týkající se nastavení vstupního analogového modulu jsou předávány mikrokontroléru ATmega16L na desce dvoukanálového osciloskopu po asynchronní sériové sběrnici.



3.4 Mikrokontrolér na desce dvoukanálového osciloskopu

Mikrokontrolér ATmega16L na desce dvoukanálového osciloskopu má za úkol zajistit žádané nastavení vstupního analogového modulu. Za pomoci relé, osazených na analogovém vstupním modulu, umožňuje nastavit vstupní signálu, na vstup osciloskopu připojit referenční napětí nebo volitelně měřený signál 10 krát zeslabit. Nastavením analogových přepínačů umožňuje měnit zesílení měřeného signálu. Dále umožňuje nastavením D/A převodníku po I2C sběrnici realizovat vertikální posun měřeného signálu a korekci amplitudy.

3.4.1 Architektura mikrokontroléru

Osazený jednočipový mikrokontrolér ATmega16L Harvardské architektury obsahuje 8-mi bitové RISC jádro AVR, 16 kB paměti programu a 1 kB paměti RAM. Z periferií je pro nás důležitý USART, řadič sběrnice TWI (I2C) a integrovaný RC oscilátor poskytující taktovací frekvenci 1 MHz.

3.4.2 Vývojové nástroje

K vývoji byly použity vývojové nástroje GNU AVR-GCC 4.2.1 a knihovny AVR Libc 1.4.5. K zápisu firmware do flash paměti mikrokontroléru byl použit program avrdude 5.4 a programovací adaptér USB
prog $3.0~{\rm s}$ konvertorem logických úrovní 5 V / 3,3 V.

3.4.3 Implementace

Data přijímaná po asynchronní sériové sběrnici jsou v přerušení USARTu ukládána do kruhového bufferu. V hlavní smyčce programu jsou přijaté znaky skládány do datového zásobníku dokud není načten znak zalomení řádku, ten značí konec příkazu. Přijatý řetězec je předán funkci callCmd, která volá



odpovídající funkci a předává ji přijaté parametry. Volaná funkce realizuje řídicí pokyn změnou stavu výstupů mikrokontroléru, případně aktualizací nastavení D/A převodníku.

3.5 Hradlové pole na základní desce

Hlavním úkolem hradlového pole je sběr dat z A/D převodníku, jejich zápis do připojené RAM a následné odesílání mikrokontroléru na základní desce přístroje. Dále zajišťuje změnu měřítka času a funkci triggeru.

3.5.1 Vývojové nástroje

Návrh je proveden ve vývojovém prostředí ISE WebPack 9.2i, v programovacím jazyce VHDL. Konfigurace hradlového pole je prováděna za pomoci řídicího mikrokontroléru na základní desce digitálního paměťového osciloskopu.

3.5.2 Implementace

Pracovní cyklus hradlového pole je rozdělen do 2 fází – sběr dat z A/D převodníku a komunikace s řídicím mikrokontrolérem. Pracovní fázi řídí mikrokontrolér na základní desce přístroje za pomoci signálu TF.

Ve fázi sběru dat, kdy je signál TF v logické 0, jsou naměřená data ukládána do připojené synchronní RAM.

Za pomoci registru timebase je možno volit rychlost časové základny, resp. frekvenci ukládání vzorků. V případě nastavení timebase = 0 jsou ukládány všechny naměřené vzorky. V případě opačném je ukládán pouze každý x-tý vzorek, kde x = timebase + 1.

Hradlové pole implementuje funkci triggeru citlivého na sestupnou hranu měřeného signálu. Úroveň, na kterou je trigger citlivý, lze volit nastavením registru trig_lvl. V případě, že je detekována sestupná hrana měřeného signálu,



je vynulován čítač adresy RAM a nastaven příznak triggered, který brání vícenásobnému nulování čítače.

Po uložení 667 vzorků oznamuje hradlové pole zvednutím linky RF připravenost na přechod do druhé fáze.

V druhé fázi (TF = 1) jsou data uložená v RAM odesílána po sériové sběrnici řídicímu mikrokontroléru na základní desce. Hradlové pole zajišťuje čtení dat z RAM a jejich serializaci. Zároveň čte data odesílaná mikrokontrolérem. S přenosem prvního vzorku je přijímána hodnota registru timebase, s přenosem druhého vzorku hodnota registru trig_lvl.



4 OVĚŘENÍ PARAMETRŮ PŘÍSTROJE

4.1 Frekvenční charakteristiky

Cílem této části měření bylo ověřit frekvenční charakteristiky všech měřicích rozsahů zkonstruovaného digitálního paměťového osciloskopu.

4.1.1 Schéma zapojení



Obrázek 4.1: Zapojení pracoviště pro měření frekvenčních charakteristik

4.1.2 Postup měření

Jak je patrno ze schématu zapojení měřicího pracoviště, měřený signál žádané frekvence a amplitudy U_{0pp} je vytvářen generátorem funkcí HP 33120A. Výstupní napětí generátoru je měřeno současně navrženým digitálním osciloskopem (U_{2pp}) a digitálním osciloskopem HP 54600A (U_{refpp}) . Vyhodnocován je poměr naměřených hodnot napětí špička-špička obou osciloskopů, přičemž hodnoty naměřené digitálním osciloskopem HP 54600A považujeme za správné.

Měření bylo provedeno s vertikálním posunem nastaveným za pomoci obslužného programu pro PC na hodnotu 2040 a s kalibrací amplitudy 1220.



4.1.3 Naměřené hodnoty

f	U_{refpp}	U _{2pp}	U _{2pp} /U _{refpp}
[kHz]	[mV]	[mV]	[-]
1,0	110,9	104,2	0,94
3,3	110,9	104,4	0,94
10,0	109,4	104,4	0,95
33,0	109,4	104,3	0,95
100,0	109,4	104,0	0,95
330,0	106,3	102,3	0,96
1000,0	103,1	101,7	0,99
1500,0	103,1	101,4	0,98
2200,0	103,1	98,4	0,95
3300,0	98,4	93,1	0,95
4700,0	92,2	86,3	0,94
6800,0	78,1	75,0	0,96
10000,0	68,8	61,5	0,89
15000,0	40,3	46,2	-

Měřicí rozsah ± 100 mV, $U_{_{0pp}}$ = 100 mV

Měřicí rozsah \pm 200 mV, U_{opp} = 300 mV

f	U_{refpp}	U _{2pp}	U_{2pp}/U_{refpp}
[kHz]	[mV]	[mV]	[-]
1,0	306,3	304,4	0,99
3,3	303,1	304,2	1,00
10,0	304,7	304,5	1,00
33,0	309,4	304,8	0,99
100,0	307,8	304,5	0,99
330,0	307,6	303,2	0,99
1000,0	304,7	301,2	0,99
1500,0	298,4	297,8	1,00
2200,0	293,6	289,6	0,99
3300,0	284,4	275,7	0,97
4700,0	270,3	254,2	0,94
6800,0	242,2	224,2	0,93
10000,0	204,7	183,0	0,89
15000,0	153,1	134,0	0,88

Měřicí rozsah ± 500 mV, $U_{_{0pp}}$ = 600 mV

Měřicí rozsah \pm 1 V, U_{opp} = 1,5 V

f	U_{refpp}	$U_{_{2pp}}$	$U_{_{2pp}}/U_{_{refpp}}$
[kHz]	[mV]	[mV]	[-]
1,0	600,0	604,5	1,01
3,3	600,0	604,2	1,01
10,0	600,0	605,0	1,01
33,0	596,9	604,7	1,01
100,0	603,1	604,5	1,00
330,0	600,0	603,3	1,01
1000,0	593,7	598,1	1,01
1500,0	593,7	592,3	1,00
2200,0	584,4	576,7	0,99
3300,0	571,9	549,3	0,96
4700,0	546,9	511,5	0,94
6800,0	496,9	453,5	0,91
10000,0	431,0	372,6	0,86
15000,0	334,4	278,4	0,83

f	$U_{_{refpp}}$	$U_{_{2pp}}$	${\sf U}_{\sf 2pp}/{\sf U}_{\sf refpp}$
[kHz]	[V]	[V]	[-]
1,0	1,513	1,510	1,00
3,3	1,513	1,511	1,00
10,0	1,513	1,510	1,00
33,0	1,513	1,509	1,00
100,0	1,525	1,509	0,99
330,0	1,544	1,507	0,98
1000,0	1,538	1,495	0,97
1500,0	1,525	1,475	0,97
2200,0	1,506	1,435	0,95
3300,0	1,456	1,359	0,93
4700,0	1,394	1,257	0,90
6800,0	1,263	1,117	0,88
10000,0	1,087	0,934	0,86
15000,0	0,869	0,730	0,84



Měřicí rozsah \pm 2 V, U _{0pp} = 3 V			
f	U_{refpp}	U _{2pp}	U_{2pp}/U_{refpp}
[kHz]	[mV]	[mV]	[-]
1,0	3,016	3,022	1,00
3,3	3,016	3,025	1,00
10,0	3,000	3,054	1,02
33,0	3,016	3,067	1,02
100,0	3,047	3,070	1,01
330,0	3,063	3,071	1,00
1000,0	3,063	3,046	0,99
1500,0	3,016	3,009	1,00
2200,0	2,988	2,948	0,99
3300,0	2,910	2,809	0,97
4700,0	2,778	2,605	0,94
6800,0	2,541	2,290	0,90
10000,0	2,188	1,850	0,85
15000,0	1,734	1,311	0,76

Měřicí rozsah ± 5	V, U ₀₀₀	= 6 V
-------------------	---------------------	-------

f	U _{refpp}	$U_{_{2pp}}$	U_{2pp}/U_{refpp}
[kHz]	[mV]	[mV]	[-]
1,0	6,000	6,033	1,01
3,3	6,031	6,055	1,00
10,0	6,000	6,106	1,02
33,0	6,000	6,133	1,02
100,0	6,062	6,135	1,01
330,0	6,125	6,130	1,00
1000,0	6,094	6,091	1,00
1500,0	6,062	6,035	1,00
2200,0	6,000	5,903	0,98
3300,0	5,812	5,630	0,97
4700,0	5,562	5,239	0,94
6800,0	5,125	4,658	0,91
10000,0	4,375	3,823	0,87
15000,0	3,406	2,793	0,82

Měřicí rozsah \pm 10 V, U_{0pp} = 12 V

f	U _{refpp}	U _{2pp}	U_{2pp}/U_{refpp}
[kHz]	[mV]	[mV]	[-]
1,0	12,00	12,07	1,01
3,3	12,00	12,12	1,01
10,0	12,00	12,21	1,02
33,0	12,00	12,27	1,02
100,0	12,19	12,28	1,01
330,0	12,25	12,26	1,00
1000,0	12,25	12,18	0,99
1500,0	12,19	12,06	0,99
2200,0	12,00	11,78	0,98
3300,0	11,69	11,24	0,96
4700,0	11,25	10,47	0,93
6800,0	10,31	9,39	0,91
10000,0	8,81	7,75	0,88
15000,0	6,69	5,68	0,85





4.1.4 Zhodnocení

Po vynesení všech naměřených frekvenčních charakteristik do grafu vidíme, že jednotlivé charakteristiky jsou si navzájem velmi podobné. Z řady vybočuje pouze charakteristika pro nejmenší vstupní rozsah \pm 100 mV.

Útlum měřeného signálu zůstává minimální do frekvence 1 MHz. Pro rozsahy vyšší \pm 100 mV se relativní chyba měřeného napětí pohybuje do $\delta_U = 3$ %. V případě vertikálně posunuté frekvenční charakteristiky rozsahu \pm 100 mV pak $\delta_U = 7$ %.

Zlom frekvenčních charakteristik lze pozorovat v okolí kmitočtu 3 MHz. Pokles na 90 % správné hodnoty měřeného napětí nastává, v závislosti na měřicím rozsahu, v rozmezí od 4,7 MHz do 10 MHz.

Maximální kmitočet výstupního napětí použitého generátoru byl 15 MHz. Z tohoto důvodu se bohužel nepodařilo zachytit pokles měřeného signálu o 3 dB a útlum kmitočtů vyšších poloviny vzorkovací frekvence A/D převodníku.



4.2 Linearita zesilovače s volitelným zesílením

Cílem tohoto měření je ověřit linearitu zesilovače s volitelným zesílením.

4.2.1 Schéma zapojení



Obrázek 4.2: Zapojení pracoviště pro měření linearity zesilovače

$$\begin{split} \mathbf{R} &= 10~\Omega \pm 0,1\% \text{ pro měřicí rozsahy} \pm 100 \text{ mV až} \pm 500 \text{ mV} \\ \mathbf{R} &= 100~\Omega \pm 0,1\% \text{ pro měřicí rozsahy} \pm 1 \text{ V až} \pm 10 \text{ V} \end{split}$$

4.2.2 Postup měření

Před měřením každého z rozsahů byla provedena ruční kalibrace napěťového offsetu a zesílení zkonstruovaného digitálního paměťového osciloskopu. Výstupní napětí laboratorního zdroje bylo kalibrováno dle testovaného osciloskopu, a to z důvodu potlačení vlivu nepřesnosti referenčních napětí. Přesnost referenčních napětí bude předmětem dalšího měření.

Střední hodnota měřeného signálu byla pozorována za pomoci obslužného programu pro osobní počítač. Tento zobrazuje aritmetický průměr 3335 naměřených vzorků. V případě kolísání zobrazované hodnoty byla zapsána hodnota zobrazovaná nejčastěji.



4.2.3 Naměřené hodnoty

Měřicí rozsah ± 100 mV (vstupní signál 10x zesílen)

Kalibrace offsetu: 2042

Kalibrace amplitudy: 1576

Us	U _N	К	δ _υ
[mV]	[mV]	[mV]	[%]
-100,0	-99,9	-0,1	0,05
-80,0	-80,0	0,0	0,00
-60,0	-60,3	0,3	-0,15
-40,0	-39,9	-0,1	0,05
-20,0	-20,1	0,1	-0,05
0,0	-0,1	0,1	-0,05
20,0	19,8	0,2	-0,10
40,0	39,9	0,1	-0,05
60,0	60,1	-0,1	0,05
80,0	80,2	-0,2	0,10
100,0	99,9	0,1	-0,05
$ \sigma U_{nmax} $	[%]		0,15



Měřicí rozsah ± 200 mV (vstupní signál 5x zesílen)

Kalibrace offsetu: 2040 Kalibrace amplitudy: 1339

Us	U _N	К	δ _υ
[mV]	[mV]	[mV]	[%]
-200,0	-199,9	-0,1	0,03
-160,0	-160,5	0,5	-0,13
-120,0	-120,4	0,4	-0,10
-80,0	-80,4	0,4	-0,10
-40,0	-40,2	0,2	-0,05
0,0	-0,2	0,2	-0,05
40,0	39,7	0,3	-0,08
80,0	79,9	0,1	-0,03
120,0	119,9	0,1	-0,03
160,0	160,2	-0,2	0,05
200,0	199,9	0,1	-0,03
σU _{nmax} [%] 0,13			

Korekční křivka pro měřicí rozsah ±200 mV





Měřicí rozsah ± 500 mV (vstupní signál 2x zesílen)

Kalibrace offsetu: 2040

Kalibrace amplitudy: 1266

Us	U _N	К	δ _υ
[mV]	[mV]	[mV]	[%]
-500,0	-499,8	-0,2	0,02
-400,0	-400,9	0,9	-0,09
-300,0	-300,8	0,8	-0,08
-200,0	-200,4	0,4	-0,04
-100,0	-100,3	0,3	-0,03
0,0	-0,2	0,2	-0,02
100,0	99,6	0,4	-0,04
200,0	199,7	0,3	-0,03
300,0	300,0	0,0	0,00
400,0	400,4	-0,4	0,04
500,0	499,8	0,2	-0,02
σU _{nmax} [%] 0,09			





Měřicí rozsah ± 1 V

Kalibrace offsetu: 2038 Kalibrace amplitudy: 1433

Us	U _N	К	δ _υ	
[mV]	[mV]	[mV]	[%]	
-1000,0	-999,5	-0,5	0,03	
-800,0	-797,4	-2,6	0,13	
-600,0	-597,2	-2,8	0,14	
-400,0	-397,9	-2,1	0,11	
-200,0	-197,8	-2,2 -0,5 -0,7	0,11 0,03	
0,0	0,5			
200,0	200,7		0,04	
400,0	400,4	-0,4	0,02	
600,0	600,6	-0,6	0,03	
800,0	799,8	0,2	-0,01	
1000,0	999,5	0,5	-0,03	
	[%]		0,14	



Us [mV]

-1000 -800 -600 -400 -200 0 200 400 600 800 1000



57

Měřicí rozsah ± 2 V

(vstupní signál 10x zeslaben a 5x zesílen)

Kalibrace offsetu: 2040 Kalibrace amplitudy: 1267

Us	U _N	К	δ _υ
[V]	[V]	[V]	[%]
-2,000	-1,999	-0,001	0,03
-1,600	-1,603	0,003	-0,08
-1,200	-1,203	0,003	-0,08
-0,800	-0,802	0,002	-0,05
-0,400	-0,401	0,001	-0,03
0,000	-0,002	0,002	-0,05
0,400	0,398	0,002	-0,05
0,800	0,800	0,000	0,00
1,200	1,200	0,000	0,00
1,600	1,601	-0,001	0,03
2,000	1,999	0,001	-0,03
σU_{nmax}	[%]		0,08



Měřicí rozsah ± 5 V

(vstupní signál 10x zeslaben a 2x zesílen)

Kalibrace offsetu: 2040 Kalibrace amplitudy: 1292

Us	U _N	К	δ _υ
[V]	[V]	[V]	[%]
-5,000	-4,995	-0,005	0,05
-4,000	-4,004	0,004	-0,04
-3,000	-3,003	0,003	-0,03
-2,000	-2,002	0,002	-0,02
-1,000	-1,001	0,001	-0,01
0,000	-0,002	0,002	-0,02
1,000	0,999	0,001	-0,01
2,000	2,000	0,000	0,00
3,000	3,000	0,000	0,00
4,000	4,001	-0,001	0,01
5,000	4,998	0,002	-0,02
σU _{nmax}	[%]		0,05



Korekční křivka pro měřicí rozsah ±2 V



Měřicí rozsah ± 10 V

(vstupní signál 10x zeslaben)

Kalibrace offsetu: 2040

Kalibrace amplitudy: 1292

Us	U _N	К	δ _υ
[V]	[V]	[V]	[%]
-10,000	-9,976	-0,024	0,12
-8,000	-7,979	-0,021	0,11
-6,000	-5,982	-0,018	0,09
-4,000	-3,984	-0,016	0,08
-2,000	-1,987	-0,013	0,07
0,000	0,000	0,000	0,00
2,000	2,002	-0,002	0,01
4,000	3,999	0,001	-0,01
6,000	6,001	-0,001	0,01
8,000	7,998	0,002	-0,01
10,000	9,990	0,010	-0,05
$ \sigma U_{nmax} $	[%]		0,12



Korekční křivka pro měřicí rozsah ±10 V



4.2.4 Příklad výpočtu

Korekce pro měřicí rozsah ±100 mV a vstupní napětí $U_S = 80 \text{ mV}$

 $K = U_S - U_N$ $K = 80 \cdot 10^{-3} - 80, 2 \cdot 10^{-3}$ K = -0, 2 mV

Relativní chyba měření δ_U

$$\delta_U = \frac{U_N - U_S}{U_{FS}}$$
$$\delta_U = \frac{80, 2 \cdot 10^{-3} - 80 \cdot 10^{-3}}{200 \cdot 10^{-3}} \cdot 100$$
$$\delta_U = 0.1 \%$$

4.2.5 Zhodnocení

Největší relativní chyba měření $\delta_U = 0,15 \%$ nastala při ověřování měřicích rozsahů ±100 mV a ±1 V, druhá největší $\delta_U = 0,14 \%$ vznikla na měřicím rozsahu ±10 V. Při měření na nejmenším rozsahu ±100 mV lze vzniklou chybu, mimo nelinearity zesilovače, přičítat kolísání měřené hodnoty napětí vlivem šumu. Při měření na rozsazích ±1 V a ±10 V jsou oba operační zesilovače vyřazeny, resp. přemostěny analogovými přepínači. Lze proto usuzovat, že největší chybu do měření vnáší právě analogové přepínače. Z tvaru korekčních křivek je patrné, že analogové přepínače vykazují při záporném vstupním napětí určitý útlum.

U dvojic měřicích rozsahů se stejným zesílením měřeného signálu lze pozorovat vzájemnou podobnost korekčních křivek. Rozdílný tvar jednotlivých dvojic naznačuje, že vlastní A/D převodník do měření významnou nelinearitu nevnáší.



4.3 Šum

Cílem tohoto měření bylo určit odstup signálu od šumu na všech měřicích rozsazích.

4.3.1 Postup měření

Všechna měření jsou provedena s referenčním napětím 0 V na vstupu osciloskopu. Před započetím každého z měření byla provedena korekce offsetu. Poté byla po dobu 1 minuty pozorována hodnota napětí špička-špička měřeného signálu. Nejvyšší z naměřených hodnot byla zapsána a použita pro výpočet odstupu signálu od šumu SNR.

Měřicí rozsah	Šum digit. signálu		Odstup signál-šum
U_{FS} [V]	$e_{pp} \; [\mathrm{mV}]$	e_{ppLSB} [-]	SNR [dB]
0,2	2,2	45	39,2
0,4	2,8	29	43,1
1,0	5,9	24	44,6
2,0	10,3	21	45,8
4,0	25,0	26	44,1
10,0	42,0	17	47,5
20,0	63,0	13	50,0

4.3.2 Naměřené hodnoty

4.3.3 Příklad výpočtu

Šum digitalizovaného signálu v počtu nejnižších bitů pro měřicí rozsah ± 200 mV, tzn. $U_{FS} = 0.4$ V.



$$e_{ppLSB} = \frac{e_{pp}}{U_{LSB}} = \frac{e_{pp}}{U_{FS} / 2^N}$$
$$e_{ppLSB} = \frac{2, 8 \cdot 10^{-3}}{0.4 / 2^{12}}$$

 $e_{ppLSB} = 29$

Odstup signálu od šumu SNR v dB:

$$SNR = 20 \cdot \log\left(\frac{U_{FS}}{e_{pp}}\right)$$
$$SNR = 20 \cdot \log\left(\frac{0, 4}{2, 8 \cdot 10^{-3}}\right)$$

 $\mathrm{SNR}=43,1~\mathrm{dB}$

4.3.4 Zhodnocení

Toto měření ukázalo, že významným zdrojem rušení je digitální část návrhu. Lze pozorovat kolísání amplitudy šumu v závislosti na vertikálním posunu měřeného signálu, a to především u citlivějších rozsahů. Amplituda šumu je zpravidla nejvyšší po korekci offsetu, tedy posunu měřeného signálu na úroveň 0 V. Tento jev se vysvětluje poté, co si uvědomíme, jakým způsobem se mění výstupní logické úrovně A/D převodníku. Výstup převodníku je v dvojkovém doplňku, tzn. že číslu 0 odpovídá 12 logických nul, zatímco číslo -1 je reprezentováno 12 logickými jedničkami. Jak vstupní analogový signál nepatrně kolísá kolem nuly, způsobuje na výstupu A/D převodníku výrazné změny logických úrovní.

Dle výpočtů provedených v části zabývající se návrhem digitálního osciloskopu vytváří u citlivějších rozsahů významnou část šumu samotné operační zesilovače. U měřicího rozsahu ±100 mV byl vypočten příspěvek šumu operačních zesilovačů 1,293 mV, což činí téměř 58 % naměřené hodnoty $e_{pp} = 2,2$ mV. Se zvyšujícím se měřicím rozsahem procentuální podíl šumu vytvořeného operačními zesilovači klesá.



Dalšími potenciálními zdroji šumu mohou být nedostatky v návrhu plošného spoje – zemní smyčky a kapacitní vazby mezi signály. Dále zvlnění napájecího napětí, šum rezistorů a v neposlední řadě elektromagnetické pole okolních elektronických přístrojů a vysílačů. V případě větších měřicích rozsahů je potřeba počítat i s kvantizačním šumem A/D převodníku.



4.4 Referenční napětí

Cílem této části měření bylo určit přesnost referenčních napětí $U_{ref0} = 0$ V, $U_{ref1} = 66, \bar{6} \text{ mV}, U_{ref2} = 733, \bar{3} \text{ mV} \text{ a } U_{ref3} = 3$ V.

4.4.1 Postup měření

Za pomoci digitálního multimetru HP 34401A byla změřena napětí na odbočkách děliče R34-R30-R28 referenčního napětí, na výstupech sledovačů OZ5A a OZ5B a napětí na výstupu analogového multiplexoru, resp. napětí na vstupním děliči R15-R9-R2-R27 osciloskopu. Před měřením byla, dle digitálního multimetru HP 34401A, provedena kalibrace napěťové reference IC4 na 3,0002 V.

4.4.2 Naměřené hodnoty

Napětí na odbočkách děliče referenčního napětí

 $U_{D1} = 66,78 \text{ mV}$ $U_{D2} = 733,37 \text{ mV}$

Relativní chyba δ_{UD1}

$$\delta_{UD1} = \frac{U_{D1} - U_{ref1}}{U_{ref1}} \cdot 100$$
$$\delta_{UD1} = \frac{66,78 \cdot 10^{-3} - 66, \bar{6} \cdot 10^{-3}}{66, \bar{6} \cdot 10^{-3}} \cdot 100$$
$$\delta_{UD1} = 0,17 \%$$

Obdobně pro δ_{UD2} získáváme

 $\delta_{UD2}=0,005~\%$

Napětí na výstupech sledovačů U_{OZ5B} a U_{OZ5A}

 $U_{OZ5B} = 66,98 \text{ mV}$ $U_{OZ5A} = 733,73 \text{ mV}$



Relativní chyby napětí na výstupech sledovačů

$$\delta_{U_{OZ5B}} = 0.5 \%$$

 $\delta_{U_{OZ5A}} = 0.06 \%$

Napětí na vstupním děliči osciloskopu

 $U_0 = 0.4 \text{ mV}$ $U_1 = 66.84 \text{ mV}$ $U_2 = 733.53 \text{ mV}$ $U_3 = 3000.1 \text{ mV}$

Relativní chyby napětí na vstupním děliči osciloskopu

 $\delta_{U_1} = 0.3 \%$ $\delta_{U_2} = 0.03 \%$ $\delta_{U_3} = 0.004 \%$

4.4.3 Zhodnocení

Výsledky měření poukazují na nepřesnost referenčního napětí $U_{ref1} = 66, \bar{6}$. Vyšší relativní chyba $\delta_{UD1} = 0,17$ % byla zjištěna již na děliči referenčního napětí 3 V. Na vstupním děliči osciloskopu pak chyba referenčního napětí U_{ref1} dosáhla $\delta_{U_1} = 0,3$ %. Chyby referenčních napětí U_{ref2} a U_{ref3} jsou řádově nižší, $\delta_{U_2} = 0,03$ % a $\delta_{U_3} = 0,004$ %.

Po připojení referenčního napětí 0 V zůstává na vstupním děliči osciloskopu zbytkové napětí 0,4 mV. Nenulové výstupní napětí analogového multiplexoru může být způsobeno svodovými proudy mezi kanály multiplexoru.

Vzhledem k velikosti měřených napětí nelze vyloučit, že výsledky jsou do určité míry zkresleny nepřesností použitého digitálního multimetru.



5 ZÁVĚR

V rámci této bakalářské práce byla provedena realizace navrženého digitálního paměťového osciloskopu, vytvořen obslužný software a ověřeny reálně dosažené parametry přístroje.

Svými parametry zkonstruovaný digitální paměťový osciloskop splňuje požadavky zadání. Analogový modul má vstupní impedanci 1 M Ω paralelně s kapacitou pohybující se okolo 20 pF až 30 pF. Vstupní napěťové rozsahy jsou přepínatelné od ±100 mV do ±10 V v krocích 1-2-5. Digitalizaci signálu zajišťuje A/D převodník s rychlostí vzorkování 80 MS/s při 12-bitovém rozlišení. Pro sběr dat a jejich analýzu v reálném čase je přístroj vybaven hradlovým polem Xilinx řady Spartan 3. Pro jejich uložení nabízí synchronní statickou RAM velikosti 4 Mbity. Analogová část je připravena k automatické korekci napěťového offsetu a měřicích rozsahů.

Odstup signál-šum se pohybuje od 39,2 dB pro měřicí rozsah ± 100 mV do 50 dB pro měřicí rozsah ± 10 V. Ukázalo se, že významným zdrojem rušení je digitální část návrhu. Lze pozorovat závislosti amplitudy šumu na vertikálním posunu měřeného signálu, resp. četnosti změn logických úrovní na výstupu A/D převodníku.

Šířku pásma pro pokles o 3 dB se za pomoci použitého generátoru funkcí, s maximálním kmitočtem výstupního harmonického signálu 15 MHz, ověřit nepodařilo. Pokles o 10 % se, dle zvoleného měřicího rozsahu, pohybuje od 4,7 MHz do 10 MHz. Do frekvence 1 MHz zůstává útlum měřeného signálu minimální. Pro měřicí rozsahy vyšší ±100 mV se relativní chyba měřeného napětí pohybovala do $\delta_U = 3$ %, pro měřicí rozsah ±100 mV $\delta_U = 7$ %. Po provedení korekce offsetu a kalibraci amplitudy každého z rozsahů zvlášť lze očekávat mírné zlepšení výsledků.

Nejvyšší chyba nelinearity $\delta_U = 0.15$ % vstupní analogové části vzniká na rozsazích ±100 mV a ±1 V. Je možno pozorovat, že analogové přepínače způsobují vyšší nelinearitu než stupně s operačními zesilovači.



66

Nejvyšší relativní chyba referenčního napětí na vstupním napěťovém děliči $\delta_{Uref1} = 0.3 \%$ se vyskytla u referenčního napětí $U_{ref1} = 66, \bar{6}$ mV. Zbytkové napětí po připojení napěťové reference 0 V bylo $U_0 = 0.4$ mV.

Navržený digitální paměťový osciloskop ke své činnosti vyžaduje osobní počítač, ke kterému se připojuje prostřednictvím sběrnice USB. Vytvořený obslužný software pro PC zastupuje funkci displeje a ovládacích prvků osciloskopu. Umožňuje zobrazit průběh měřeného signálu a vyhodnotit jeho maximální, minimální, špičkovou a střední hodnotu napětí. Měřit napětí lze také pomocí kurzorů. Program umožňuje volbu vstupního napěťového rozsahu, nastavení časové základny a triggeru. Dále lze provést vertikální posun měřeného signálu, korekci jeho amplitudy a volitelně na vstup osciloskopu připojit referenční napětí.

Od přístroje použitelného pro praktické měření nás dělí především absence vyspělého obslužného softwarového vybavení. Toto se v blízké budoucnosti stane hlavním předmětem dalšího vývoje. Po odladění všech drobných nedostatků bude konstrukce publikována pod svobodnou licencí.



REFERENCE

- BIOLEK D. Řešíme elektronické obvody. 1. vydání, Praha, BEN, 2004. 520 s. 80-7300-125-X.
- [2] DIETMEIER, U. Vzorce pro elektroniku. 1. české vydání, Praha, BEN, 1999.
 256 s. ISBN 80-86056-53-8
- [3] HAVLÍK, L. Osciloskopy a jejich použití. 1. vydání, Praha, Sdělovací technika 2002, 254 s. ISBN 80-901936-8-4
- [4] LÁNÍČEK, R. *Elektronika obvody, součástky, děje*. 1. vydání, Praha, BEN, 1998. 480 s. ISBN 80-86056-25-2.
- [5] PINKER, J., POUPA M. Číslicové systémy a jazyk VHDL. 1. vydání, Praha, BEN, 2006. 352 s. ISBN 80-7300-198-5
- [6] PUNČOCHÁŘ, J. Operační zesilovače v elektronice. 5. vydání, Praha, BEN, 2002. 496 s. ISBN 80-7300-059-8.

Firemní dokumentace

- Xilinx Spartan 3 http://www.xilinx.com/support/documentation/spartan-3.htm
- Atmel AT91SAM 32-bit ARM-based Microcontrollers http://www.atmel.com/products/AT91/
- Atmel AT91 USB Framework http://www.atmel.com/dyn/resources/prod_documents/doc6263.pdf
- USB CDC Driver Implementation http://www.atmel.com/dyn/resources/prod_documents/doc6269.pdf
- Analog Devices Instrumentation Solutions *Digital Storage Oscilloscope* http://www.analog.com/en/app/0,3174,1000%255F1122,00.html

 Analog Devices Training & Tutorials Analog to Digital Converters http://www.analog.com/en/DCcList/0,3090,760%255F%255F65,00.html

Katalogové listy součástek

Xilinx

• Spartan-3 FPGA Family Data Sheet, verze 2.3, 11/30/2007 http://www.xilinx.com/support/documentation/data_sheets/ds099.pdf

Atmel

- AT91SAM7X Series Preliminary, revision G, 10/07 http://www.atmel.com/dyn/resources/prod_documents/doc6120.pdf
- AT91SAM7S Series Preliminary, revision H, 11/07 http://www.atmel.com/dyn/resources/prod_documents/doc6175.pdf
- ATmega16(L), revision P, 08/07 http://www.atmel.com/dyn/resources/prod_documents/doc2466.pdf

Analog Devices

- AD9236 12-Bit, 80 MSPS, 3 V A/D Converter, Rev. B, 01/2006 http://www.analog.com/UploadedFiles/Data_Sheets/AD9236.pdf
- AD8065 High Performance, 145 MHz FastFETTM Op Amp, Rev. G, 01/2006
 http://www.analog.com/UploadedFiles/Data_Sheets/AD8065_8066.pdf
- AD8021 Low Noise, High Speed Amplifier for 16-Bit Systems, Rev. F, 05/2006

 $http://www.analog.com/UploadedFiles/Data_Sheets/AD8021.pdf$



 AD8057 Low Cost, Single, High Performance Voltage Feedback, 325 MHz Amplifier, Rev B, 08/2003

 $http://www.analog.com/UploadedFiles/Data_Sheets/AD8057_8058.pdf$

 AD8139 Low Noise, Rail-to-Rail, Differential ADC Driver, Rev B, 10/2007

 $http://www.analog.com/UploadedFiles/Data_Sheets/AD8139.pdf$

- ADR443 Ultralow Noise, LDO XFET Voltage Reference with Current Sink and Source, Rev B, 08/2007 http://www.analog.com/UploadedFiles/Data_Sheets/ ADR440_441_443_444_445.pdf
- AD5627 Dual, 12-Bit nanoDAC[®] with I2C[®] Interface, Rev 0, 01/2007

http://www.analog.com/UploadedFiles/Data_Sheets/ AD5627R_5647R_5667R_5627_5667.pdf

- OP2177 Precision Low Noise, Low Input Bias Current Operational Amplifier (Dual), Rev E, 11/2007 http://www.analog.com/UploadedFiles/Data_Sheets/OP1177_2177_4177.pdf
- AD8629 Zero Drift, Single-Supply, Rail-to-Rail, Input/Output Operational Amplifier, Rev E, 05/2005
 http://www.analog.com/UploadedFiles/Data_Sheets/AD8628_8629_8630.pdf
- ADG619 CMOS, ±5 V/+5 V, 4 Ω, Single SPDT Switch (Break-Before-Make Switching Action), Rev C, 03/2007
 http://www.analog.com/UploadedFiles/Data_Sheets/ADG619_620.pdf
- $ADG704\,$ CMOS, Low Voltage 2.5 Ω 4-Channel Multiplexer, Rev A,06/1999

 $http://www.analog.com/UploadedFiles/Data_Sheets/ADG704.pdf$

• ADuM1400 Quad-Channel Digital Isolator, Rev. F, 11/2007 http://www.analog.com/UploadedFiles/Data_Sheets/ ADUM1400_1401_1402.pdf

Cypress

 CY7C1351G 4-Mbit (128K x 36) Flow-through SRAM with NoBL(TM) Architecture http://download.cypress.com.edgesuite.net/design_resources/datasheets/ contents/cy7c1351g_8.pdf

Texas Instruments

- TPS54352/6: 4.5-V to 20-V Input, 3-A Output Synchronous PWM Switcher, Rev. A http://www.ti.com/lit/gpn/tps54356
- TPS77625 Fast-Transient Response 500mA LDO Voltage Regulators w/RESET Output & PG Output, Rev. I http://www.ti.com/lit/gpn/tps77625

Linear Technologies

 LT1373 250kHz Low Supply Current High Efficiency 1.5A Switching Regulator http://www.linear.com/pc/downloadDocument.do?navId= H0,C1,C1003,C1042,C1031,C1061,P1089,D2194

Omron

• *G6Z* High-Frequency Relay

http://downloadcentre.omron-industrial.com/dlc3/files/OCB/Products/ Relays/High%20Frequency%20Relays/G6Z/K124/K124-E2-02A-X.pdf



Konstrukce

- Glaser J., *Digital Sampling Oscilloscope* http://www.johann-glaser.at/projects/DSO/
- Gustavsson E., *area26 PC-based DSO* http://old.area26.no-ip.org/?section=hard&project=scope
- Tomicek P., USB Digitální paměťový osciloskop *PICScope 6MHz* http://sweb.cz/petr.tomicek/index.htm
- Bitscope PC Oscilloscopes and Analyzers http://www.bitscope.com
- Monnom O., Soudez! Digital oscilloscope (DSO) http://www.soudez.be/joomla/index.php?option=com_content &task=view&id=12&Itemid=27
- Large Storage Depth Oscilloscope http://www.chocbar.demon.co.uk
- Electronic Constructions, *PC oscilloscope* http://www.volny.cz/elecon/pcoscilloscope/pcoscilloscope.html

Použitý software

SW použitý při návrhu hardware

- Texas Instruments, *SWIFT Designer* Software Tool http://focus.ti.com/docs/toolsw/folders/print/swift-sw.html
- Analog Devices, Amplifier Parametric Evaluation Tool $ADIsimOpAmp^{TM}$

http://designtools.analog.com/dtAPETWeb/dtAPETMain.aspx

Linear Technology, *FilterCADTM 3.0* http://www.linear.com/designtools/software/filtercad.jsp



• Spectrum Software, *Micro-Cap 9* SPICE circuit simulator http://www.spectrum-soft.com/index.shtm

SW použitý při vývoji firmware

- Xilinx, *ISE WebPACK 9.2i* for Linux http://www.xilinx.com/support/download/index.htm
- AT91SAM7S-EK a AT91SAM7X-EK Software Package 1.4 http://www.atmel.com/dyn/products/tools_card.asp?tool_id=4343
- CodeSourcery G++ Lite Edition 2007q3 http://www.codesourcery.com/gnu_toolchains/arm
- Open On-Chip Debugger 1.0 http://openocd.berlios.de/web/
- GNU gcc-avr 4.2.1 http://gcc.gnu.org/
- AVR Libc 1.4.5 http://www.nongnu.org/avr-libc/
- AVR Downloader/UploaDEr 5.4 http://savannah.nongnu.org/projects/avrdude

SW použitý při vývoji obslužného programu pro PC

- Qt Cross-Platform Application Framework 4.3.2 http://trolltech.com/products/qt/
- QextSerialPort 1.1, Cross-platform serial port class http://qextserialport.sourceforge.net/
- GNU g++ (GCC) 4.1.3 http://gcc.gnu.org/


Vývojové nástroje

- Programovací adaptér USBprog 3.0 http://www.embedded-projects.net/index.php?page_id=165
- Konvertor logických úrovní 5 V / 3.3 V

 $\label{eq:http://shop.embedded-projects.net/product_info.php?info=p11_Levelshifter-5-0-V-to-3-3-V-for-USBprog-1-1-and-ARM-JTAG-.html$



\mathbf{A}	Sche	émata zapojení	76
	A.1	Základní deska	76
	A.2	Deska dvoukanálového osciloskopu	77
	A.3	Analogový submodul	78
	A.4	USB modul	79
В	Osa	zovací plánky	80
	B.1	Základní deska	80
		B.1.1 Strana součástek	80
		B.1.2 Strana spojů	81
	B.2	Deska dvoukanálového osciloskopu	82
		B.2.1 Strana součástek	82
		B.2.2 Strana spojů	83
	B.3	Analogový submodul	84
		B.3.1 Strana součástek	84
		B.3.2 Strana spojů	85
	B.4	USB modul	86
		B.4.1 Strana součástek	86
		B.4.2 Strana spojů \ldots	87
\mathbf{C}	Výk	kresy plošných spojů	88
	C.1	Základní deska	88
		C.1.1 Strana součástek	88
		C.1.2 Strana spojů	89
	C.2	Deska dvoukanálového osciloskopu	90
		C.2.1 Strana součástek	90
		C.2.2 Strana spojů	91
	C.3	Analogový submodul	91



		C.3.1	Strana součástek	. 91
		C.3.2	Strana spojů	. 92
	C.4	USB n	modul	. 92
		C.4.1	Strana součástek	. 92
		C.4.2	Strana spojů	. 92
D	Sezi	namy s	součástek	93
	D.1			
	2.1	Záklac	dní deska	. 93
	D.2	Záklac Analog	$dní deska \dots \dots$. 93 . 95
	D.2 D.3	Záklac Analog Deska	dní deska	. 93 . 95 . 97



A.1 Základní deska





A.2 Deska dvoukanálového osciloskopu





A.3 Analogový submodul





A.4 USB modul





B.1 Základní deska

B.1.1 Strana součástek





□ C18 C33 ∎₿ C43 🗖 C34 C32 C26 C25 □ C47 C70 🛇 C76 C72 C75 C71 □ C74 88 C41 C57 **C**44 C17 C35 . 🔗 C60 **\$** C64 **\$**C56 ^{C59}¢ C68 **∿**^{C54} C51 C63 C52 C52 **\$** C61 C62 🗖 C66 C21 C33 0053 C19 C22 C20 □ C48 □C42 C39 C45 C36

B.1.2 Strana spojů



B.2.1 Strana součástek







83



B.3 Analogový submodul

B.3.1 Strana součástek





B.3.2 Strana spojů





B.4 USB modul

B.4.1 Strana součástek





B.4.2 Strana spojů





C VÝKRESY PLOŠNÝCH SPOJŮ

C.1 Základní deska

C.1.1 Strana součástek





C.1.2 Strana spojů





C.2 Deska dvoukanálového osciloskopu

C.2.1 Strana součástek





C.2.2 Strana spojů



C.3 Analogový submodul

C.3.1 Strana součástek





C.3.2 Strana spojů



C.4 USB modul

C.4.1 Strana součástek



C.4.2 Strana spojů





D.1 Základní deska

Označení	Ks	Hodnota	Pouzdro	Poznámka
C1, C2	2	22u	SMD 1210	X5R
C13, C14	2	1n5	SMD 0603	
C16, C20, C68, C69, C73,	6	47u	SMD vel. B	Tantal $6,3 V$
C28				
C17, C19, C37, C38, C39,	6	47u	SMD vel. C	Tantal $6,3 V$
C67				
C18, C21, C22, C29,	36	68n	SMD 0603	
C40–C45, C47–C66,				
C70–C72, C74–C76				
C23	1	47p	SMD 0603	
C24	1	100p	SMD 0603	
C25, C26	2	10p	SMD 0603	
C27, C31, C32, C33, C34,		47u	SMD vel. C	Tantal 16 V
C35, C36, C46				
C3, C4	2	100u	SMD vel. D	Tantal 16 V
C30	1	10u	SMD 0805	X5R
C5, C6, C15	3	100n	SMD 0603	
C7, C8	2	1u	SMD 0603	
C77	1	100u	SMD vel. D	Tantal 16 V
C9, C10, C11, C12	4	100u	SMD vel. D	Polymer Al, 6,3 V
D2	1	SMBJ15	SMB	
D3	1	SK54C	SMC	
D4	1		SMD 1206	Zelená LED
F5	1	4A	TR5	



Označení		Hodnota	Pouzdro	Poznámka
IC1	1	CY7C1351G	TQFP 100	
IC2	1	TPS54356	HTSSOP 16	
IC3	1	TPS54352	HTSSOP 16	
IC4	1	XC3S200	PQ 208	
IC5	1	AT91SAM7X	LQFP 100	
IC6	1	TPS77625	SOIC 8	
L4, L5	2	15u	SRU1048	
Q1	1	12Mhz	HC49S	
R1, R5, R10, R12, R13,	6	10k	SMD 0603	
R14				
R11	1	150R	SMD 0603	
R15	1	470R	SMD 0603	
R16	1	$56\mathrm{R}$	SMD 0603	
R2	1	100k	SMD 0603	
R3, R4	2	4R7	SMD 0603	
R6, R7	2	$56\mathrm{R}$	0207	
R8	1	4k7	SMD 0603	
R9	1	330R	SMD 0603	
T1, T2	2	IRF7811	SOIC 8	
X1, X2, X3	3		53047-10	
X5			AK500/2	
X6, X7, X8	3	16 pin	2 řadá, úhlová	Zásuvková lišta
X9, X10, X11	3	34 pin	2 řadá, přímá	Zásuvková lišta



Označení		Hodnota	Pouzdro	Poznámka
C1	1	47n	SMD 1206	
C10, C11, C14, C16, C19	5	100n	SMD 0603	
C12, C18, C20, C22-C33,	38	68n	SMD 0603	
C40-C49, C51-C54, C56,				
C59–C66				
C13, C34-C36, C39, C50,	17	10u	SMD vel. A	Tantal 6,3 V
C55, C58, C67–C75				
C15	1	47p	SMD 0603	
C17, C21	2	68n	SMD 0603	
C2	1	22p	SMD 0603	
C3	1	5-30p	CTZ3E	
C37, C38	2	68n	SMD 0805	
C4	1	15p	SMD 0603	
C5	1	2p	SMD 0603	
C57	1	68n	SMD 1206	
C6, C8	2	6p8	SMD 0603	
C7	1	4p7	SMD 0603	
C9	1	150p	SMD 1206	
D1, D2, D3	3	MMBD1703	SOT23	
D4, D5, D6	3	1N4148	SOD80	
IC1, IC2	2	ADG619	MSOP 8	
IC3	1	ADG704	MSOP 10	
IC4, IC8	2	AD443	MSOP 8	
IC5	1	AD9236	SSOP28	
IC6	1	74AC16244	SSOP48	
IC7	1	74LVC1G14	SOT23-5	



Označení	Ks	Hodnota	Pouzdro	Poznámka
IC9	1	AD5627	AD5627	
K1, K2, K3	3	G6Z	G6Z	
OZ1	1	AD8065	SOT23-5	
OZ2	1	AD8021R-8	MSOP 8	
OZ3, OZ6	2	AD8057	SOT23-5	
OZ4	1	AD8058	MSOP 8	
OZ5	1	AD8629M	MSOP 8	
OZ7	1	AD8139	SOIC 8	
OZ8	1	OP2177	MSOP 8	
Q1	1	80Mhz	CFPS-80	
R1	1	220R	SMD 1206	
R10, R21, R31	3	470R	SMD 0603	0,1 %, 10 ppm
R11, R13	2	$25\mathrm{R}$	SMD 0603	
R12, R16, R18, R22,	6	$510\mathrm{R}$	SMD 0603	0,1 %, 10 ppm
R23, R35				
R14	1	330R	SMD 0603	0,1 %, 10 ppm
R15	1	100k	SMD 1206	
R17	1	200R	SMD 0603	$0,1~\%,~10~{ m ppm}$
R2	1	470k	SMD 1206	
R20, R29	2	1K	SMD 0603	
R24, R32	2	$47\mathrm{R}$	SMD 0603	
R25	1	2k	SMD 0603	
R26	1	100k	SMD 0603	
R27	1	10k	SMD PC25	
R28	1	2k7	SMD 0805	$0{,}1$ %, 5 ppm
R3	1	100R	SMD 1206	
R30	1	270R	SMD 0805	0,1 %, 5 ppm



Označení	Ks	Hodnota	Pouzdro	Poznámka
R34	1	30R	SMD 0805	0,1 %, 5 ppm
R36	1	22R	SMD 0603	
R37	1	4k7	SMD 0603	
R38, R39	2	4k7	SMD 0603	$0,1~\%,~10~{ m ppm}$
R4	1	270R	SMD 0603	
R40	1	5k1	SMD 0603	$0,1~\%,~10~{ m ppm}$
R41	1	47k	SMD 0603	$0,1~\%,~10~{ m ppm}$
R42	1	100R	SMD 0603	
R43	1	2k2	SMD 0603	$0,1~\%,~10~{ m ppm}$
R5, R6	2	20R	SMD 0603	
R7	1	130R	SMD 0603	
R8, R19, R33	3	1k	SMD 0603	
R9	1	430k	SMD 1206	
RN1, RN2, RN3	3	22R	4R-N0603	
X1	1		A1944-50	Koax. konektor

D.3 Deska dvoukanálového osciloskopu

Označení	Ks	Hodnota	Pouzdro	Poznámka
C1, C9, C21	3	100n	SMD 0805	
C11, C15	2	100u	SMD vel. D	Tantal 16 V
C13	1	10u	SMD 1210	Ker. X7R
C18	1	10n	SMD 0805	
C2, C20	2	22u	SMD vel. C	Tantal 6,3 V
C3, C19, C22-C29	10	100n	SMD 1206	
C30-C37	8	68u	SMD vel. B	Tantal 6,3 V



Označení		Hodnota	Pouzdro	Poznámka
C38	1	330u	SMD E12	Sanyo Oscon 10 V
C39	1	100u	SMD E12	Sanyo Oscon 20 V
C4, C10	2	47u	SMD vel. C	Tantal 6,3 V
C6, C7, C8	3	47u	SMD vel. D	Tantal 16 V
CON1, CON2	2	BNC90	BNC90	
D1	1	SSB43	SMB	
HS1, HS2	2	FK244-13	FK24413	
IC1	1	MEGA16-A	TQFP44	
IC2, IC6	2	LF33	DPAK	
IC3	1	L4941	DPAK	
IC4	1	7905	TO220	
IC5	1	LT1373	SOIC 8	
L1	1	15u	T 80-26	
L2	1	22u	SRU8043	
L3	1	68u	SRU8043	
R1, R2, R3, R4, R5, R6,	7	4k7	SMD 0805	
R7				
R11, R13	2	5k1	SMD 0805	
R14	1	2k49	SMD 0805	
R8, R9	2	3k3	SMD 0805	
T1, T2, T3, T4, T5, T6	6	BC817	SOT23	
X1, X2	2	34 pin	2 řadá, přímá	Pinová lišta
X3	1	53047-10		Molex 1.25mm



D.4 USB modul

Označení		Hodnota	Pouzdro	Poznámka
C1, C2	2	33р	SMD 0603	
C3, C5		15p	SMD 0603	
C4	1	68n	SMD 1206	
C6	1	100u	SMD vel. C	Tantal 6,3 V
C7, C9	2	22u	SMD vel. A	Tantal 6,3 V
C8	1	100n	SMD 0603	
C10, C11, C13	3	68n	SMD 0603	
C12	1	10u	SMD 0805	X5R
F1	1	100uA	SMD 1210	
IC1	1	AT91SAM7S64	LQFP64	
IC2	1	TPS77633	SOIC 8	
IC3, IC4	2	ADUM1400	SOIC-W 16	
L1	1	68uH	DL4N	
D1, D2	2	GL-1206GW	SMD 1206	Zelená LED
Q1	1	12Mhz	HC49S	
R1, R9, R10	3	270R	SMD 0603	
R2	1	1k5	SMD 0603	
R3, R4	2	27R	SMD 0603	
R5, R6, R7, R8	4	10k	SMD 0603	
T1	1	SI2301	SOT-23	
X1	1	16 pin	2 řadá, úhlová	Pinová lišta
X2	1	4 pin	1 řadá, přímá	Pinová lišta
X3	1	53047-10		Molex 1.25mm