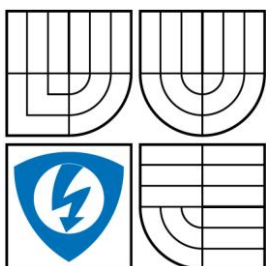


VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

BRNO UNIVERSITY OF TECHNOLOGY



**FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH
TECHNologiÍ**

ÚSTAV MIKROELEKTRONIKY

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION

DEPARTMENT MIKROELEKTRONICS

DIFERENCNÍ ZESILOVACE S BIPOLÁRNÍMI A UNIPOLÁRNÍMI TRANZISTORY

DIFFERENTIAL AMPLIFIERS WITH BIPOLAR AND FIELD-EFFECT TRANSISTORS

DIPLOMOVÁ PRÁCE

MASTER'S THESIS

AUTOR PRÁCE

AUTHOR

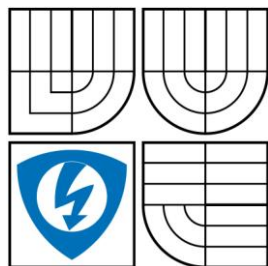
Bc. STANISLAV MAŠLAN

VEDOUCÍ PRÁCE

SUPERVISOR

RNDr. MICHAL HORÁK, CSc.

BRNO 2009



VYSOKÉ UCENÍ
TECHNICKÉ V BRNE
Fakulta elektrotechniky
a komunikačních technologií
Ústav mikroelektroniky

Diplomová práce

magisterský navazující studijní obor
Mikroelektronika

Student: Bc. Stanislav Mašlan
Ročník: 2

ID: 89229
Akademický rok: 2008/2009

NÁZEV TÉMATU:

Diferenční zesilovače s bipolárními a unipolárními tranzistory

POKYNY PRO VYPRACOVÁNÍ:

Vysvětlíte princip diferenčních zesilovačů. Popište různá používaná zapojení (včetně vícestupňových zesilovačů), vlastnosti a použití diferenčních zesilovačů. Simulujte vlastnosti vybraných diferenčních zesilovačů, Proveďte stejnosměrnou a střídavou analýzu, analyzujte vlastnosti zesilovače při malém a velkém signálu, sledujte vliv teploty apod. Ze simulací odvoďte charakteristické parametry zesilovače. Porovnejte vlastnosti různých typu diferenčních zesilovačů s bipolárními tranzistory a s tranzistory MOSFET, JFET, závěry doložte výsledky simulací.

DOPORUCENÁ LITERATURA:

Dailey, D. J.: Electronic Devices and Circuits. Prentice Hall, 2001.
Bogart, T. F., Beasley, J. S., Rico, G.: Electronic Devices and Circuits. Prentice Hall, 2001.

Termín zadání: 9.2.2009

Termín odevzdání: 29.5.2009

Vedoucí práce: RNDr. Michal Horák, CSc.

prof. Ing. Vladislav Musil, CSc.
Předseda oborové rady

UPOZORNENÍ:

Autor diplomové práce nesmí při vytváření diplomové práce porušit autorská práva třetích osob, zejména nesmí zasahovat nedovoleným způsobem do cizích autorských práv osobnostních a musí si být plně vědom následku porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení § 152 trestního zákona č. 140/1961 Sb.

Licenční smlouva poskytovaná k výkonu práva užít školní dílo

uzavřená mezi smluvními stranami:

1. Pan/paní

Jméno a příjmení: Bc. Stanislav Mašlan
Bytem: Topolná 108, 687 11
Narozen/a (datum a místo): 8.8.1984, Uherské Hradiště

(dále jen „autor“)

a

2. Vysoké učení technické v Brně

Fakulta elektrotechniky a komunikačních technologií
se sídlem Údolní 244/53, 602 00 Brno
jejímž jménem jedná na základě písemného pověření děkanem fakulty:
Prof. Ing. Vladislav Musil, CSc.
(dále jen „nabyvatel“)

Čl. 1 Specifikace školního díla

1. Předmětem této smlouvy je vysokoškolská kvalifikační práce (VŠKP):

- ☐ disertační práce
 - ☒ diplomová práce
 - ☐ bakalářská práce
 - ☐ jiná práce, jejíž druh je specifikován jako
- (dále jen VŠKP nebo dílo)

Název VŠKP: Diferenční zesilovače s bipolárními a unipolárními tranzistory
Vedoucí/ školitel VŠKP: RNDr. Michal Horák, CSc.
Ústav: Ústav mikroelektroniky
Datum obhajoby VŠKP:

VŠKP odevzdal autor nabyvateli v:

- ☒ tištěné formě – počet exemplářů 2
- ☒ elektronické formě – počet exemplářů 1

2. Autor prohlašuje, že vytvořil samostatnou vlastní tvůrčí činností dílo shora popsané a specifikované. Autor dále prohlašuje, že při zpracovávání díla se sám nedostal do rozporu s autorským zákonem a předpisy souvisejícími a že je dílo dílem původním.
3. Dílo je chráněno jako dílo dle autorského zákona v platném znění.
4. Autor potvrzuje, že listinná a elektronická verze díla je identická.

Článek 2

Udělení licenčního oprávnění

1. Autor touto smlouvou poskytuje nabyvateli oprávnění (licenci) k výkonu práva uvedené dílo nevýdělečně užít, archivovat a zpřístupnit ke studijním, výukovým a výzkumným účelům včetně pořizování výpisů, opisů a rozmnoženin.
2. Licence je poskytována celosvětově, pro celou dobu trvání autorských a majetkových práv k dílu.
3. Autor souhlasí se zveřejněním díla v databázi přístupné v mezinárodní síti
 - ☒ ihned po uzavření této smlouvy
 - ☐ 1 rok po uzavření této smlouvy
 - ☐ 3 roky po uzavření této smlouvy
 - ☐ 5 let po uzavření této smlouvy
 - ☐ 10 let po uzavření této smlouvy(z důvodu utajení v něm obsažených informací)
4. Nevýdělečné zveřejňování díla nabyvatelem v souladu s ustanovením § 47b zákona č. 111/ 1998 Sb., v platném znění, nevyžaduje licenci a nabyvatel je k němu povinen a oprávněn ze zákona.

Článek 3

Závěrečná ustanovení

1. Smlouva je sepsána ve třech vyhotoveních s platností originálu, přičemž po jednom vyhotovení obdrží autor a nabyvatel, další vyhotovení je vloženo do VŠKP.
2. Vztahy mezi smluvními stranami vzniklé a neupravené touto smlouvou se řídí autorským zákonem, občanským zákoníkem, vysokoškolským zákonem, zákonem o archivnictví, v platném znění a popř. dalšími právními předpisy.
3. Licenční smlouva byla uzavřena na základě svobodné a pravé vůle smluvních stran, s plným porozuměním jejímu textu i důsledkům, nikoliv v tísní a za nápadně nevýhodných podmínek.
4. Licenční smlouva nabývá platnosti a účinnosti dnem jejího podpisu oběma smluvními stranami.

V Brně dne: 29. 5. 2008

.....
Nabyvatel

.....
Autor

Abstrakt:

V mé diplomové práci, která navazovala na semestrální projekt 2, jsem se zabýval diferenčními zesilovači s bipolárními a unipolárními tranzistory. Proniknul jsem hlouběji do problematiky diferenčních zesilovačů a odsimuloval časové průběhy, frekvenční analýzy, stejnosměrné analýzy pro základní zapojení. U diferenčních zesilovačů je hlavní výhodou, že řeší problémy s potlačením souhlasného signálu CMR. V moderní obvodové technice (především v komparátorech či nízkofrekvenčních zesilovačích) se používá jako vstupní část zapojení.

Abstract:

I dealt with differential amplifiers having bipolar and unipolar transistors in my master's thesis which is connected to term project 2. I deeper interpretable the problems of differential amplifiers and make a transient simulation, AC analyses, DC analyses for a basic connection. The major advance of differential amplifiers is the ability to solve the problems of Common Mode Rejection CMR. In a modern circuit technology (mainly in comparators or low-frequency amplifiers) it is used as an input part of a circuit.

Klíčová slova:

Difereční zesilovače, simulace, AC analýza, DC analýza, časová analýza, porovnání zesilovačů.

Keywords:

Differential amplifiers, simulation, AC analyses, DC analyses, transient analyses, comparing amplifiers.

Bibliografická citace díla:

MAŠLAN, S. *Diferenční zesilovače s bipolárními a unipolárními tranzistory*. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, 2009. 63 s.
Vedoucí diplomové práce RNDr. Michal Horák, CSc.

Prohlášení autora o původnosti díla:

Prohlašuji, že jsem tuto vysokoškolskou kvalifikační práci vypracoval samostatně pod vedením vedoucího diplomové práce, s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny citovány v práci a uvedeny v seznamu literatury. Jako autor uvedené diplomové práce dále prohlašuji, že v souvislosti s vytvořením této diplomové práce jsem neporušil autorská práva třetích osob, zejména jsem nezasáhl nedovoleným způsobem do cizích autorských práv osobnostních a jsem si plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení § 152 trestního zákona č. 140/1961 Sb.

V Brně dne 29. 5. 2008

.....

Poděkování:

Děkuji vedoucímu semestrálního projektu RNDr. Michalu Horákovi, CSc. za účinnou metodickou, pedagogickou a odbornou pomoc a další cenné rady při zpracování mé diplomové práce.

Vysoké učení technické v Brně

Fakulta elektrotechniky a komunikačních technologií
Ústav mikroelektroniky

POPISNÝ SOUBOR ZÁVEREČNÉ PRÁCE

Autor:	Bc. Stanislav Mašlan
Název závěrečné práce:	Diferenční zesilovače s bipolárními a unipolárními tranzistory
Název závěrečné práce ENG:	Differential amplifiers with bipolar and field-effect transistors
Anotace závěrečné práce:	Simulace a porovnání různých typů diferenčních zesilovačů.
Anotace závěrečné práce ENG:	Simulation and comparison of various types of differential amplifiers.
Klíčová slova:	diferenční zesilovače, simulace
Klíčová slova ENG:	differential amplifiers, simulation
Typ závěrečné práce:	diplomová
Datový formát elektronické verze:	formát pdf
Jazyk závěrečné práce:	český
Přidělovaný titul:	Ing.
Vedoucí závěrečné práce:	RNDr. Michal Horák, CSc.
Škola:	Vysoké učení technické v Brně
Fakulta:	Fakulta elektrotechniky a komunikačních technologií
Ústav:	Ústav mikroelektroniky
Studijní program:	Elektrotechnika, elektronika, komunikační a řídicí technika
Studijní obor:	Mikroelektronika

OBSAH

1. Úvod.....	12
2. Diferenční zesilovač	13
2.1. Porovnání střídavého a stejnosměrného zesilovače	13
2.2. Princip diferenčního zesilovače	14
2.3. Rozdílové a souhlasné napětí.....	16
2.4. Výstupní napětí	16
2.5. Diferenční zesílení	16
2.6. Souhlasné zesílení.....	17
2.7. Potlačení souhlasného napětí	18
2.8. Smíšené buzení	19
2.9. Vstupní impedance.....	19
2.10. Výstupní impedance.....	21
2.11. Přenosová charakteristika.....	21
2.12. Rozkmit souhlasného napětí.....	23
2.13. Nastavení pracovního bodu	23
2.14. Rychlost náběhu	24
2.15. Drift a jeho potlačení.....	25
2.16. Ofsetové napětí.....	27
2.17. Ofsetový proud.....	28
2.18. Porovnání diferenčních zesilovačů s bipolárními nebo unipolárními tranzistory ..	28
3. Varianty zapojení diferenčních zesilovačů.....	29
3.1. Darlingtonův diferenční zesilovač	30
3.2. Komplementární Darlingtonův diferenční zesilovač	30
3.3. Diferenční zesilovač s proudovou zpětnou vazbou	31
3.4. Nesymetrický diferenční zesilovač	32
3.5. Diferenční zesilovač s dynamickou zátěží	32
3.6. Kaskádový diferenční zesilovač	33
4. Simulace a výpočty.....	35
4.1. Simulace pro bipolární tranzistory	35
4.1.1. Symetrický diferenční zesilovač s bipolárními tranzistory	35
4.1.2. Nesymetrický diferenční zesilovač.....	41
4.1.3. Vliv teploty u symetrického diferenčního zesilovače.....	43
4.2. Simulace pro JFET tranzistory.....	43
4.2.1. Symetrický diferenční zesilovač s tranzistory JFET	43
4.2.2. Nesymetrický diferenční zesilovač.....	47
4.2.3. Vliv teploty u symetrického diferenčního zesilovače.....	49
4.3. Simulace pro MOSFET tranzistory	49
4.3.1. Symetrický diferenční zesilovač s tranzistory MOSFET	49
4.3.2. Nesymetrický diferenční zesilovač.....	53
4.3.3. Vliv teploty u symetrického diferenčního zesilovače.....	55
4.4. Porovnání simulací.....	55
5. Závěr.....	58

6.	Seznam použitých zdrojů:	60
7	Seznam příloh	61
8	Přílohy.....	62
a.	Model knihovny bipolárního tranzistoru typu Q2N3904	62
b.	Model knihovny tranzistoru JFET typu J401	62
c.	Model knihovny tranzistoru MOSFET typu RFP14N0/HA.....	62

Seznam Obrázků

Obrázek 1: Zesílení střídavého napětí	13
Obrázek 2: Zesílení stejnosměrného napětí	14
Obrázek 3: Symetrický Diferenční zesilovač s bipolárními tranzistory	15
Obrázek 4: Diferenční zesilovač s unipolárními tranzistory	16
Obrázek 5: Diferenční zesilovač se zdrojem konstantního proudu v emitorovém obvodu	19
Obrázek 6: Diferenční zesilovač se zdrojem konstantního proudu v emitorovém obvodu	20
Obrázek 7: Náhradní schéma zesilovacího stupně pro nízké frekvence	21
Obrázek 8: Pro výpočet maximální rychlosti náběhu	24
Obrázek 9: Náhradní schéma pro zjištění vlivu ΔU_{BE}	25
Obrázek 10: Vliv teplotní driftu na diferenční zesilovač	26
Obrázek 11: Darlingtonův diferenční zesilovač	30
Obrázek 12: Komplementární Darlingtonův diferenční zesilovač	31
Obrázek 13: Diferenční zesilovač s proudovou zpětnou vazbou	32
Obrázek 14: Nesymetrický diferenční zesilovač s aktivní zátěží	32
Obrázek 15: Diferenční zesilovač s dynamickou zátěží	33
Obrázek 16: Kaskádový diferenční zesilovač	34
Obrázek 17: Schéma zapojení symetrického diferenčního zesilovače s bipolárními tranzistory s velikostí napětí v uzlech a proudů ve větvích	36
Obrázek 18: AC analýza symetrického diferenčního zesilovače s bipolárními tranzistory (rozdíl napětí 0,05 V)	38
Obrázek 19: Fáze symetrického diferenčního zesilovače s bipolárními tranzistory	39
Obrázek 20: AC analýza symetrického diferenčního zesilovače s bipolárními tranzistory (rozdíl vstupních napětí 1 V)	39
Obrázek 21: Časová analýza symetrického diferenčního zesilovače s bipolárními tranzistory	40
Obrázek 22: DC analýza symetrického diferenčního zesilovače s bipolárními tranzistory	40
Obrázek 23: Frekvenční analýza symetrického diferenčního zesilovače s bipolárními tranzistory při souhlasném vstupním napětí	41
Obrázek 24: Schéma zapojení nesymetrického diferenčního zesilovače s bipolárními tranzistory s velikostí napětí v uzlech a proudů ve větvích	42
Obrázek 25: Frekvenční analýza nesymetrického diferenčního zesilovače s bipolárními tranzistory	42
Obrázek 26: Frekvenční analýza symetrického diferenčního zesilovače s bipolárními tranzistory v závislosti na teplotě	43
Obrázek 27: Schéma zapojení symetrického diferenčního zesilovače s JFET tranzistory s velikostí napětí v uzlech a proudů ve větvích	44
Obrázek 28: AC analýza symetrického diferenčního zesilovače s JFET tranzistory (rozdíl napětí 0,05 V)	45
Obrázek 29: AC analýza symetrického diferenčního zesilovače s JFET tranzistory (rozdíl vstupních napětí 1 V)	45
Obrázek 30: Fáze symetrického diferenčního zesilovače s JFET tranzistory	46
Obrázek 31: Časová analýza symetrického diferenčního zesilovače s JFET tranzistory	46
Obrázek 32: Frekvenční analýza symetrického diferenčního zesilovače s JFET tranzistory při souhlasném vstupním napětí	47

Obrázek 33: Schéma zapojení nesymetrického diferenčního zesilovače s JFET tranzistory s velikostí napětí v uzlech a proudů ve větvích	48
Obrázek 34: Frekvenční analýza nesymetrického diferenčního zesilovače	48
Obrázek 35: Frekvenční analýza symetrického diferenčního zesilovače s JFET tranzistory v závislosti na teplotě	49
Obrázek 36: Schéma zapojení symetrického diferenčního zesilovače s MOSFET tranzistory s velikostí napětí v uzlech a proudů ve větvích	50
Obrázek 37: AC analýza symetrického diferenčního zesilovače s MOSFET tranzistory (rozdíl napětí 0,05 V)	51
Obrázek 38: AC analýza symetrického diferenčního zesilovače s MOSFET tranzistory (rozdíl vstupních napětí 1 V)	51
Obrázek 39: Fáze symetrického diferenčního zesilovače s MOSFET tranzistory	52
Obrázek 40: Časová analýza symetrického diferenčního zesilovače s MOSFET tranzistory ..	52
Obrázek 41: Frekvenční analýza symetrického diferenčního zesilovače s MOSFET tranzistory při souhlasném vstupním napětí	53
Obrázek 42: Schéma zapojení nesymetrického diferenčního zesilovače s MOSFET tranzistory s velikostí napětí v uzlech a proudů ve větvích	54
Obrázek 43: Frekvenční analýza nesymetrického diferenčního zesilovače s MOSFET tranzistory	55
Obrázek 44: Frekvenční analýza symetrického diferenčního zesilovače s MOSFET tranzistory v závislosti na teplotě	55
Obrázek 45: Porovnání frekvenčních analýza symetrických diferenčních zesilovačů.....	56
Obrázek 46: Porovnání parametru CMR u symetrických diferenčních zesilovačů.....	57

1. Úvod

V mé diplomové práci se zaměřuji na podrobné zpracování materiálů ohledně diferenčních zesilovačů. Především se zabývám zpracováním signálu, rozdílnými zapojeními s bipolárními, JFET a MOSFET tranzistory. Diferenční zesilovač je druh zesilovače, který zesiluje rozdíl napětí mezi dvěma vstupy.

V první části se věnuju teoretickému rozboru diferenčních zesilovačů. Konkrétně principu diferenčních zesilovačů, popisují různá používaná zapojení včetně vícestupňových zesilovačů (Darlingtonův diferenční zesilovač, Komplementární Darlingtonův zesilovač, Diferenční zesilovač s proudovou zpětnou vazbou, Nesymetrický diferenční zesilovač, Diferenční zesilovač s dynamickou zátěží, Kaskádový diferenční zesilovač). V neposlední řadě uvádím nejen vlastnosti, ale i různá použití pro diferenční zesilovače s bipolárními tranzistory, JFET tranzistory a MOSFET tranzistory.

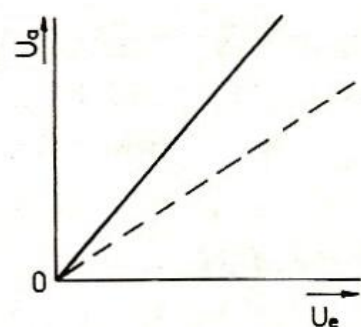
Teoretická část ještě obsahuje informace ohledně rozdílu mezi zesilovačem stejnosměrného a střídavého napětí, chování signálu v diferenčním zesilovači, potlačení souhlasného napětí, vstupní a výstupní odpor diferenčního zesilovače, nastavení pracovního bodu diferenčního zesilovače, drift diferenčního zesilovače a také ofsetové napětí rozdílového zesilovače.

Po teoretické části navazují simulace. Rozdělení simulací je podle typů použitého tranzistoru a to na bipolární část, část JFET a MOSFETovou část. Poslední částí je porovnání mezi jednotlivými typy tranzistorů. V jednotlivých simulacích se blíže zabývám nastavením pracovního bodu, simulaci pro potlačení souhlasného napětí, frekvenční analýzou, stejnosměrnou analýzou, časovou analýzou a taktéž závislostí frekvenční analýzy na teplotě. Ze simulací se pokouším odvodit vlastnosti diferenčních zesilovačů jako například zesílení. Během simulací ještě odsimuluji základní vlastnosti nesymetrických zesilovačů pro všechny typy tranzistorů. V poslední části simulací tj. porovnání simulací se zaměřuji na porovnání diferenčních zesilovačů v zapojení s jednotlivými typy tranzistorů. Simulace obsahují frekvenční analýzu a analýzu pro potlačení souhlasného napětí.

2. Diferenční zesilovač

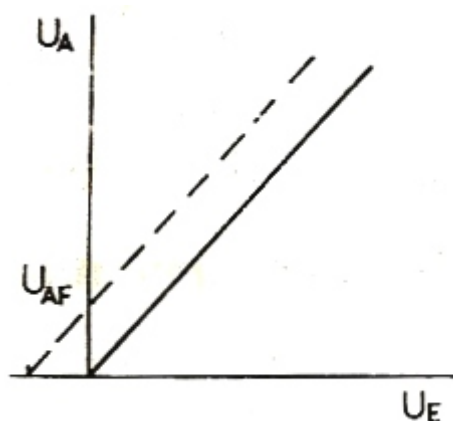
2.1. Porovnání střídavého a stejnosměrného zesilovače

Výstupní signál je bez vstupního signálu v střídavých zesilovačích nulový. Ani driftové napětí (například změny pracovního bodu) se nepřenesou na výstup. Takle změna pracovního bodu z hlediska střídavého signálu vlastně představuje signál s velmi malou frekvencí, kterou vazební kondenzátory odfiltrují. Pokud se změní některé charakteristické vlastnosti tranzistoru (například zesílení β), takle změna způsobí pouze změnu zesílení. Změnu zesílení lze vypočítat na změně sklonu přenosové charakteristiky zesilovače (obr. 1).



Obrázek 1: Zesílení střídavého napětí

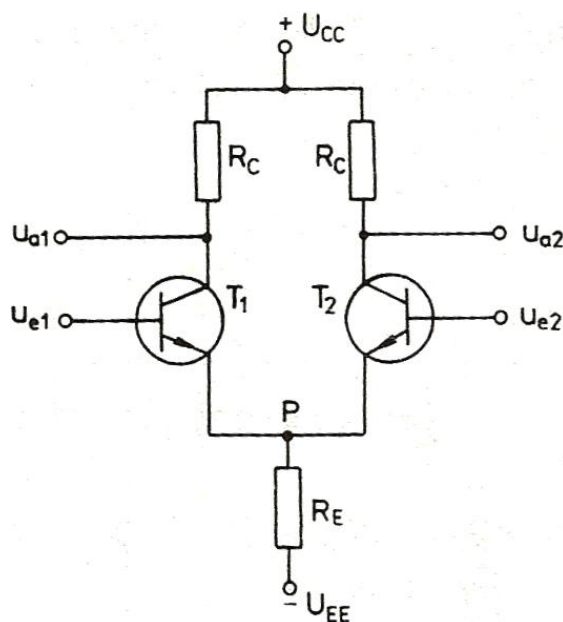
Pokud změníme pracovní bod u stejnosměrného zesilovače, nedojde k změně sklonu na přenosové charakteristice, ale přenosová charakteristika se posune (obr. 2). To pak způsobí, že i při nulovém vstupním signálu, bude na výstupu určitá hodnota napětí, kterou lze pojmenovat offsetové výstupní napětí U_{AF} . Proto je také obtížnější přesně zesílit malé stejnosměrné napětí, než střídavé napětí.



Obrázek 2: Zesílení stejnosměrného napětí

2.2.Princip diferenčního zesilovače

Jak jsem již jednou psal, diferenční (rozdílový) zesilovač patří mezi nejdůležitější základní zapojení, které se používají v integrovaných obvodech. Napětí, které je na výstupu, je dáno rozdílem napětí, které jsou na obou vstupních svorkách. Pokud tahle napětí budou souhlasná (například budou mít stejnou hodnotu a fázi), tak diferenční zesilovač je nebude zesilovat. Tohle lze výhodně použít například v stejnosměrných zesilovacích stupních a v měřicích zesilovačích. V měřicích zesilovačích se hlavně využívá potlačení souhlasných rušivých napětí. Diferenční zesilovač zesiluje pouze rozdíl napětí mezi oběma vstupními svorkami. V následujícím textu budeme předpokládat, že se jedná o symetrický diferenční zesilovač (obr. 3).



Obrázek 3: Symetrický Diferenční zesilovač s bipolárními tranzistory

Nejdůležitějšími charakteristickými parametry diferenčního zesilovače jsou rozdílové a souhlasné vstupní napětí, diferenční zesílení, potlačení souhlasného napětí a offsetové napětí. Při vysokých frekvencích budou hrát roli i horní hraniční frekvence a rychlost náběhu. Protože na výstupu diferenčního zesilovače je obrácená fáze oproti vstupu o 180° , dá se tenhle zesilovač použít i jako obraceč fáze.

Diferenční zesilovač svou symetrickou konstrukcí získal velmi výhodné vlastnosti. Mezi nejvíce ceněné se považují především následující vlastnosti:

- zesiluje rozdílné signály a potlačuje souhlasné signály;
- především se používá na zesílení stejnosměrných signálů, protože má velmi dobré potlačení driftu;
- tím že je symetrický vstup, je jednoduché realizovat protifázově vázané zesilovače;
- velmi vhodné pro výrobu integrovaných obvodů, protože všechny tranzistory jsou v jednom pouzdře (souměrné zapojení, v jednu pouzdře na ně působí stejná teplota – stejné změny vlastností, apod.);

V následující části si blíže objasníme pojmy rozdílové a souhlasné napětí.

2.3. Rozdílové a souhlasné napětí

Diferenční zesilovač má dva vstupy, jak lze vidět na obrázku 3 popřípadě na obrázku 4. Tak i vstupní napětí můžeme rozložit na dvě složky a ty jsou U_{e1} a U_{e2} . Přitom platí že

$$\text{rozdílové (diferenční) vstupní napětí } U_d = U_{e1} - U_{e2},$$

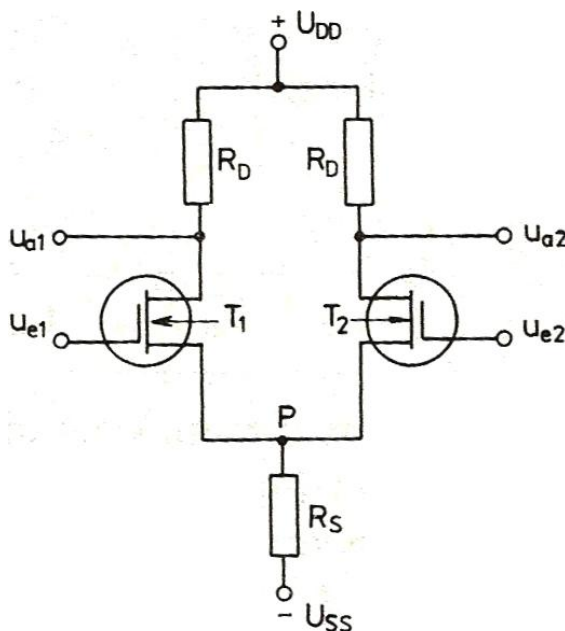
$$\text{a souhlasné vstupní napětí } U_s = \frac{U_{e1} + U_{e2}}{2}$$

viz schéma zapojení obr 3, popřípadě obr 4.

Dál tahle dvě napětí U_d a U_s budeme brát jako vstupní napětí diferenčního zesilovače.

2.4. Výstupní napětí

Výstupní napětí z diferenčního zesilovače můžeme odebírat dvěma způsoby. První způsob je, že výstupní napětí budeme odebírat symetricky mezi oběma výstupními svorkami (tzv. diferenční napětí $U_{ad} = U_{a2} - U_{a1}$). Druhou možností jak odebírat výstupní napětí je nesymetricky – mezi jednou výstupní svorkou a zemí. Pokud chceme diferenční zesilovač budit rozdílovým napětím, musí platit: $U_{a2} = -U_{a1}$



Obrázek 4: Diferenční zesilovač s unipolárními tranzistory

2.5. Diferenční zesílení

Pokud chceme pouze diferenční zesílení, musí být splněny následující podmínky: $U_d = U_{e1} = -U_{e2}$ a $U_s = 0$. Po vybuzení diferenčního zesilovače bude potenciál na emitorech

konstantní (platí pro symetrické zapojení). Oba tranzistory pracují v zapojení se společným emitorem (SE). Na báze těchto tranzistorů jsou přivedeny napětí U_{e1} a U_{e2} tzn., že tranzistor je buzen signálem o hodnotě $\frac{U_d}{2}$. Symetrický diferenční přenos potom bude:

$$A_{ds} = \frac{U_{a2} - U_{a1}}{U_d} = \frac{U_{ad}}{U_d}. \text{ Zesílení diferenčního zesilovače s bipolárními tranzistory lze také}$$

$$\text{vyjádřit jako: } A_{ds} = \frac{\beta_0 \cdot (R_C \parallel r_{ce})}{R_G + r_{be}}. \text{ Pokud tenhle diferenčního zesilovače použijeme v nízkých}$$

frekvencích a dodržíme následující podmínky $R_C \ll r_{be}$ a $R_G \ll r_{ce}$, vztah pro zesílení se zjednoduší na $A_{ds} \approx S_{i0} \cdot R_C$, kde $S_{i0} \approx \frac{I_c}{U_T}$. Při bližším prozkoumání zjistíme, že zesílení je

úměrné úbytku napětí na kolektorovém odporu R_C . Při dodržení dalších podmínek $R_G \ll r_{be}$ a $R_C \ll r_{ce}$, získáme ještě jedno možné vyjádření zesílení: $A_{ds} \approx \frac{I_E \cdot R_C}{U_T}$. Z toho vyplývá, že

zesílení lze řídit emitorovým proudem. Tohle se především využívá k regulaci zesílení v směšovacích obvodech. Velmi podobným způsobem to platí i pro unipolární tranzistory.

$$\text{Nesymetrický diferenční přenos lze vyjádřit vztahem: } A_d = \frac{U_{a2}}{U_d} = \frac{U_{ad}}{2 \cdot U_d} = \frac{A_{ds}}{2}. \text{ Ze}$$

vztahu lze vyčíst, že zesílení bude pouze poloviční než v případě symetrického diferenčního zesilovače [1].

2.6. Souhlasné zesílení

Abychom mohli mít pouze souhlasné zesílení je nutno splnit podmínky: $U_d = 0$ a $U_s = U_{e1} = U_{e2}$. V tomhle případě jsou na vstupy obou tranzistorů přiváděny signály se stejnou amplitudou. Protože je to symetrické zapojení, signál na vstupu má za následek stejné proudy v obou tranzistorech. Proto celé zapojení můžeme rozdělit na dvě stejné části. Na obou tranzistorech, je stejné i napětí na emitorech, tím pádem mezi emitory neprotéká žádný proud.

Oba tranzistory jsou v zapojení se společným emitorem se zpětnou proudovou vazbou přes rezistor R_E (respektive R_S). Schéma zapojení lze pro bipolární tranzistory lze vidět na

obrázku 3, schéma zapojení pro unipolární tranzistory na obrázku 4. Právě tehle zpětnovazební odpor R_E má velký vliv na souhlasné zesílení. Čím větší bude odpor R_E (v praxi bývá rezistor R_E kolem 10 k Ω), tím menší bude souhlasné zesílení. Je to dáno tím, že při velkém odporu bude zůstat emitrový proud přibližně konstantní. Pak nemůže dojít k změnám na výstupních svorkách, $A_s = 0$.

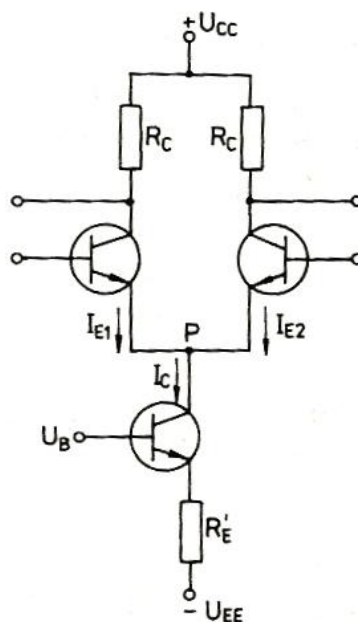
Zásadní rozdíly mezi diferenčním a souhlasným zesílením je dán tím, že při diferenčním zesílení je potenciál obou emitorů konstantní. To má za následek, že odpor R_E (R_S) nezpůsobí zpětnou vazbu (viz obrázek 3). Zatímco při souhlasném buzení vzniká silná zpětná vazba, která způsobí velký pokles zesílení.

2.7. Potlačení souhlasného napětí

Jednou z důležitých vlastností diferenčního zesilovače je potlačení souhlasného napětí *CMR* (Common Mode Rejection). Činitel potlačení souhlasného napětí *CMRR* (Common Mode Rejection Ratio) je podíl mezi podíl mezi diferenčním a souhlasným zesílením. Pro nesymetrický vstup lze psát: $CMRR = \left| \frac{A_d}{A_s} \right|$. Pro bipolární tranzistory, lze také psát že

$$CMRR = \frac{1}{2} \cdot \left(1 + 2\beta_0 \cdot \frac{R_E}{R_G + r_{be}} \right), \text{ za podmínek } r_{ce} \rightarrow \infty \text{ a } \beta_0 \gg 1.$$

Ze předchozího vztahu lze vyčíst, že velikost potlačení vstupního souhlasného signálu můžeme ovlivnit hodnotou odporu R_E . V praxi se však úbytek napětí na rezistoru R_E pohybuje kolem 10 V – 15 V. Tato hodnota je dána napájecím napětím. Proto se místo rezistoru R_E často používá emitrový proudový zdroj s velkým dynamickým odporem a malým stejnosměrným úbytkem napětí. Příklad zapojení je vidět na obrázku 5.



Obrázek 5: Diferenční zesilovač se zdrojem konstantního proudu v emitorovém obvodu

Napětími U_B , $-U_{EE}$ a odporem R'_E se nastaví velikost emitorového proudu tak, aby $I_E \approx I_C$. Pomocí tohoto zapojení lze dosáhnout $CMRR \approx 10^3 - 10^4$. Další možností, jak zvětšit hodnotu $CMRR$ je zapojení více diferenčních zesilovačů do série.

Při velmi vysokých frekvencích se CMR snižuje, protože kapacity tranzistoru a zapojení narušují symetrii.

2.8. Smíšené buzení

V praxi se lze často setkat s případem, že obě dvě složky vstupního napětí U_d a U_s jsou různé od nuly. V takovém případě se velikost výstupního napětí dá spočítat pomocí principu superpozice. Diferenční zesilovač se chová jako lineární systém s dvěma vstupními veličinami (U_d a U_s) a pouze jednou výstupní veličinou U_{a2} . Pak platí, že $U_{a2} = A_d \cdot U_d + A_s \cdot U_s$

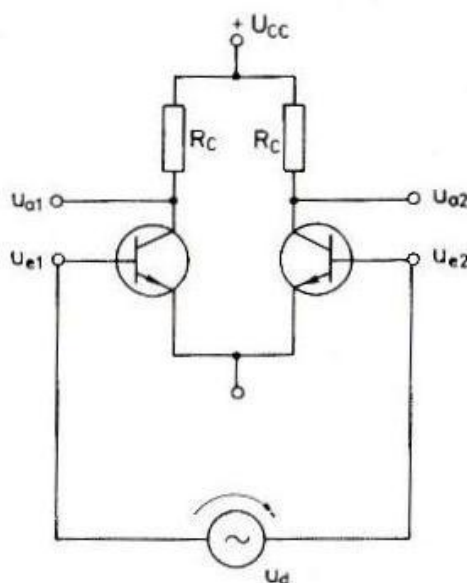
2.9. Vstupní impedance

Vstupní část u diferenčního zesilovače se chová odlišně při buzení souhlasným a rozdílovým napětím. Proto to lze rozdělit:

diferenční vstupní impedanci $Z_d = \frac{U_d}{I_d}$

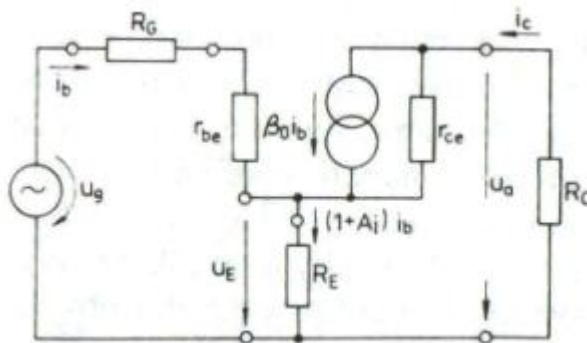
souhlasnou vstupní impedanci $Z_s = \frac{U_s}{I_s}$

Z obrázku 6 je vidět, že při buzení rozdílovým signálem jsou oba vstupy tranzistorů v sérii se zdrojem signálu. Proto zde bude také dvojnásobná vstupní diferenční impedance, než jako v zapojení se společným emitorem s konstantním napětím na emitoru. Naproti tomu bude souhlasná vstupní impedance poloviční než v zapojení se společným emitorem se zpětnou proudovou vazbou.



Obrázek 6: Diferenční zesilovač se zdrojem konstantního proudu v emitorovém obvodu

Řízený zdroj proudu $\beta_0 I_b$ nahradíme ideálním zdrojem napětí s napětím naprázdno $\beta_0 I_b r_{ce}$ a vnitřním odporem r_{ce} . Poté je možné vypočítat vstupní impedanci v zapojení se společným emitorem s proudovou zpětnou vazbou. Na pomoc k výpočtu nám poslouží schéma zapojení, které je na obrázku 7.



Obrázek 7: Náhradní schéma zesilovacího stupně pro nízké frekvence

$$R_e = \frac{U_g}{I_b} - R_g = r_{be} + [(1 + \beta_0) \cdot r_{ce} + R_C] \cdot \frac{R_E}{r_{ce} + R_E + R_C}$$

Protože při diferenčním buzení má diferenční zesilovač velké napěťové zesílení, působí zde velký Millerův efekt. Diferenční vstupní kapacita je poměrně velká (až 100 krát $C_{b'c}$). Pokud budíme diferenční zesilovač souhlasným napětím tak se Millerův jev prakticky neprojeví a proto je vstupní kapacita o hodně nižší než ve výše uvedeném případě ($\approx 2 \cdot C_{b'c}$). Proto můžeme psát, že pro nízké frekvence a pro zapojení s bipolárními tranzistory platí $Z_d \equiv r_d = 2 \cdot r_{be}$ a $Z_s \equiv r_s \approx \beta_0 \cdot R_E$. Obvykle platí: $r_s \succ 100 \cdot r_d$

2.10. Výstupní impedance

Ve výstupní impedanci hraje hlavní roli tranzistor T_1 . Stejná výstupní impedance se nachází mezi kolektorem tranzistoru T_1 a zemí a má stejnou hodnotu jako v zapojení se společným emitorem s proudovou zpětnou vazbou na odporu R_E r_{a1} . Přitom však platí že r_{a1}

je výstupní impedance na emitoru tranzistoru T_1 . Přibližně pak lze psát, že $r_{a1} \approx r_{d1} = \frac{U_T}{I_{E1}}$ pro

bipolární tranzistory, popřípadě $r_{a1} = \frac{1}{S}$ pro unipolární tranzistory.

2.11. Přenosová charakteristika

Podle diferenčního zesilovače, který je uveden na obrázku 3, určíme statickou přenosovou charakteristiku $I_C = f(U_{e1} - U_{e2})$. Pomocí téhle statické přenosové charakteristiky snadno odhadneme velikost lineárního rozsahu vybuzení.

Pro voltampérovou charakteristiku tranzistoru T_1 v aktivní oblasti (zde platí, že exponent $\frac{U_{BE}}{U_T} \succ 1$)

$$I_{C1} \approx I_{E1} = I_{ES1} e^{\frac{U_{BE1}}{U_T}} \quad (1)$$

Z obrázku zapojení diferenčního zesilovače (obr. 3) platí:

$U_D = U_{E1} - U_{E2} = U_{B1} - U_{B2}$. Protože se často používají stejné tranzistory a na oba tranzistory působí stejná teplota, tak lze pro tranzistor T_2 psát:

$$I_{C2} \approx I_{E2} = I_{ES} e^{\frac{U_{BE2}}{U_T}} ; I_{ES1} = I_{ES2} = I_{ES} \quad (2)$$

Pokud budíme rozdílový zesilovač diferenčním signálem, tak proud, který protéká přes emitorové rezistory, je konstantní. Velikost tohoto proudu je $I_E = I_{E1} + I_{E2}$. Pokud tenhle vztah dosadíme do vztahu (2), tak získáme vztah:

$$I_E - I_{E1} = I_{ES} e^{\frac{U_{BE2}}{U_T}}$$

A při dosazení ze vztahu (2) získáme již finální vztah pro výpočet I_{C1} , popřípadě I_{C2} :

$$I_{C1} \approx I_{E1} = \frac{I_E}{1 + e^{\frac{-(U_{BE1} - U_{BE2})}{U_T}}} ; I_{C2} \approx I_{E2} = \frac{I_E}{1 + e^{\frac{-(U_{BE2} - U_{BE1})}{U_T}}}$$

Pokud je $U_D = 0$ tak lze psát, že přenosová charakteristika má maximální strmost. Matematicky to lze vyjádřit následujícím vztahem [1]:

$$\left. \frac{dI_{C1}}{d(U_{e1} - U_{e2})} \right|_{U_{E1}=U_{E2}} = \frac{I_E}{4 \cdot U_T} = \frac{S_{i01}}{2} = \frac{S_{i02}}{2}$$

Maximální výstupní proud z diferenčního zesilovače má hodnotu $I_E = I_{C1} - I_{C2}$. Čím větší je proud emitorem I_E , tak tím větší je diferenční zesílení, potlačení souhlasného napětí a rychlost přeběhu. Rozsah vybuzení je možné ještě zvětšit úpravou zapojení. Úprava zapojení spočívá v tom, že do emitorových obvodů přidáme rezistor. Tím pádem vznikne proudová zpětná vazba. Pomocí emitorového rezistoru získáme možnost změny zesílení v širokém frekvenčním rozsahu tzv. programovatelné zesílení:

$$A_{ds} \approx S_{i0} \cdot R_C = \frac{I_C}{U_T} \cdot R_C$$

Jedinou větší nevýhodou je však nárůst ztrátového výkonu.

2.12. Rozkmit souhlasného napětí

Jednou z nejčastějších vlastností, které se obvykle požadují po diferenčních zesilovačích, je velký rozsah vybuzení pro souhlasný signál. Je to z toho důvodu, že diferenční napětí, které je superponované na souhlasné napětí, se pak může lineárně zesilovat v širokém rozsahu nezávisle na souhlasném napětí. Avšak pokud je rozkmit vstupního souhlasného napětí větší, než lineárního vybuzení, poté diferenční zesilovač nezesiluje rozdílové napětí požadovaným způsobem. Hranice souhlasného vybuzení jsou dány parametry tranzistorů. Budící signál se dostane do stavu nasycení nebo do stavu, kdy je tranzistor uzavřen.

Rozsah souhlasného vybuzení je snadné zjistit. Tranzistor musí pracovat v aktivní oblasti, tj. v zesilovacím režimu. Pro bipolární tranzistor tahle podmínka znamená, že kolektorová dioda tranzistoru musí být zavřená a $|I_E| > 0$. Pro unipolární tranzistor musí platit, že $|U_{DS}| > |U_{DSP}|$ a $|I_S| > 0$.

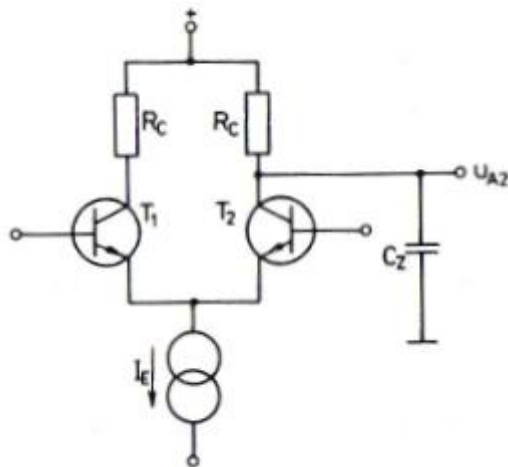
2.13. Nastavení pracovního bodu

Při volbě pracovního bodu se postupuje podobně jako při volbě pracovního bodu u zesilovače v zapojení se společným emitorem. Abychom dosáhli velkého vstupního odporu,

volíme u bipolárních tranzistorů malý kolektorový proud (řádově desítky μA). Tím získáme malý drift a šum. Velikost napájecích napětí U_{CC} a U_{EE} je ovlivněno požadovaným výstupním napětím a velikostí rozsahu, které lze vybudit souhlasným signálem.

2.14. Rychlost náběhu

Je podstatný rozdíl mezi maximální rychlostí náběhu na výstupu diferenčního zesilovače při buzení malým a velkým signálem. Pro malé signály jsou definované vztahy mezi časem náběhu a horní hraniční frekvencí. Při zavedení velkého napět'ového pravoúhlého skoku na vstup diferenčního zesilovače, na jeho výstupu dostaneme maximální rychlost náběhu. Tahle maximální rychlost náběhu je často podstatně menší než při buzení malým signálem a není závislá na amplitudě vstupního signálu. Příčinou dříve popsaného jevu je vliv paralelních kapacit na výstupu diferenčního zesilovače (tahle paralelní kapacita může být způsobena frekvenční kompenzací, popřípadě to může být vstupní kapacita následujícího obvodu). Pokud nemáme žádný vstupní signál, tak přes tranzistor T_2 (obr. 8) teče proud I_{C2} o velikosti $I_{C2} \approx \frac{I_{E2}}{2}$.



Obrázek 8: Pro výpočet maximální rychlosti náběhu

Pokud budeme obvod budit signálem o velké amplitudě ($u_D \succ 100\text{mV}$) tak se tranzistor T_2 zavře a proud I_{C2} se zdvojnásobí ($I_{C2} \approx I_{E2}$). V prvních momentech poteče tento proud před kondenzátor C_Z . Maximální rychlost náběhu pak bude $i_{C2} \approx -i_C = -\frac{C_Z \cdot du_{A2}}{dt}$. Po

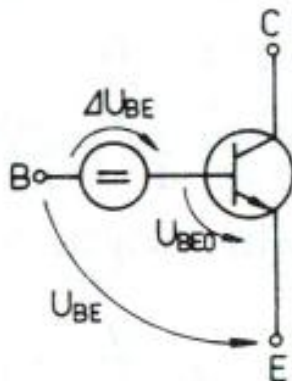
menší úpravě vztahu lze psát: $\frac{du_{A2}}{dt} = -\frac{I_{C2}}{C_Z}$. Pokud kondenzátor C_Z připojíme mezi kolektory

obou tranzistorů, tak bude $\frac{du_{A2}}{dt}$ o dvojnásobné velikosti.

2.15. Drift a jeho potlačení

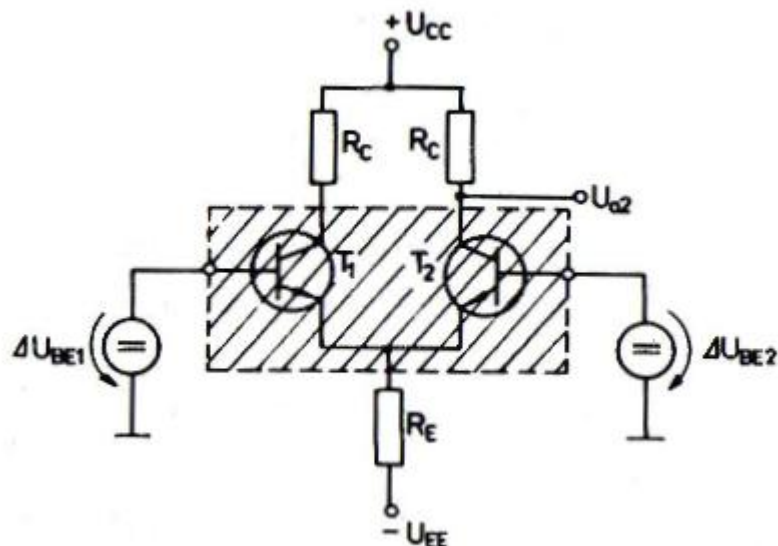
Diferenční zesilovač má velmi výborné potlačení driftu. Tahle vlastnost má původ v potlačení souhlasného signálu, jak již byl dříve napsáno. Všechny velké driftové veličiny působí na oba dva tranzistory současně. Ať již se jedná například o teplotní drift, kolísání napájecích napětí popřípadě další vlivy. Všechny tyto signály působí jako souhlasné signály, které na výstupu diferenčního zesilovače vyvolají jen velmi malý signál. Výstupní signál se však může zesílit pomocí činitele $CMRR$.

Při bližším zkoumání téhle vlastnosti zjistíme, že změny teploty bipolárních tranzistorů mají v první řadě za následek změnu napětí mezi bází a emitorem $\Delta U_{BE} \approx -2 \div 3 \text{ mV} \cdot \text{K}^{-1}$, zatím co emitorový proud zůstává přibližně stejný jako před změnou teploty. Tenhle vliv teploty můžeme vyjádřit pomocí driftového napětí ΔU_{BE} , které se připojí do série s bází tranzistoru (obr 9).



Obrázek 9: Náhradní schéma pro zjištění vlivu ΔU_{BE}

Na obrázku 10 vidíme, že pokud je driftové napětí na obou tranzistorech stejné, tak působí jako čistě souhlasný signál. Tranzistory bývají naprosto totožné a působí na ně stejné vlivy (stejný teplotní koeficient, působí na tranzistory stejné teploty T_1 a T_2 ; zvlášť pokud je diferenční zesilovač jako integrovaný obvod).



Obrázek 10: Vliv teplotního driftu na diferenční zesilovač

Avšak úplnou symetrii nelze dosáhnout (výroba tranzistorů, pouzdření). Proto při změnách teploty vzniká malé diferenční napětí o velikosti $\Delta U_F = \Delta U_{BE1} - \Delta U_{BE2}$.

ΔU_F můžeme nazývat drift vstupního ofsetového napětí. Drift vstupního ofsetového napětí se pak zesílí jako diferenční signál. Pokud se vyskytne rozdíl mezi teplotami u jednotlivých tranzistorů, způsobí to opět drift ofsetového napětí. Pro příklad: pro rozdíl teplot $\Delta T = 1K$ na obou dvou bipolárních tranzistorech způsobí drift ofsetového napětí o $\Delta U_F \approx 2 \div 3mV$. Dále se ještě zvýší kolektorové proudy o cca 10%, tím pádem vznikne další přídatné ofsetové napětí $\Delta U_F \approx 2,5 \div 3mV$. Myšlenku o zvýšení kolektorového proudu můžeme doložit následujícím způsobem. Kolektorová dioda splňuje podmínku $A_I \cdot I_{CS} < I_E$ a tím pádem lze psát, že je zavřená a protože se jedná o symetrické zapojení, tak platí ($I_{ES1} = I_{ES2} = I_{ES}$). Dále pak můžeme psát:

$$U_{C1} \approx I_{E1} = I_{ES} \cdot (e^{\frac{U_{BE1}}{U_T} - 1})$$

$$U_{C2} \approx I_{E2} = I_{ES} \cdot (e^{\frac{U_{BE2}}{U_T} - 1})$$

Po upravení vztahu lze psát:

$$U_{BE1} \approx U_T \cdot \ln\left(\frac{I_{C1}}{I_{ES}} + 1\right)$$

$$U_{BE2} \approx U_T \cdot \ln\left(\frac{I_{C2}}{I_{ES}} + 1\right)$$

Rozdíl napětí mezi bázemi, tj. vstupní ofsetové napětí, způsobený rozdílem kolektorových proudů pak bude:

$$\Delta U_{BE} = U_{BE1} - U_{BE2} \approx U_T \cdot \ln\left(\frac{I_{C1} + I_{ES}}{I_{C2} + I_{ES}}\right) \approx U_T \cdot \ln \frac{I_{C1}}{I_{CE}}$$

Pokud uvažujeme, že $I_{C1} = 1,1 \cdot I_{C2}$ (to představuje 10% nárůst kolektorového proudu), pak $\Delta U_{BE} \approx U_T \cdot \ln 1,1 \approx U_T \cdot \ln(1 + 0,1) \approx 0,1 \cdot U_T = 2,5 \div 3 \text{ mV}$. Zde je již potvrzena velikost nárůstu vstupního ofsetového napětí při zvýšení hodnot kolektorových proudů.

2.16. Ofsetové napětí

Kvůli výrobním postupům diferenční zesilovačů, se nedají realizovat úplné symetrické diferenční zesilovače. Proto, když spojíme vstupní svorky, je na výstupu určité napětí. Toto napětí můžeme nazývat výstupní ofsetové napětí U_{AF} . I toto napětí má svůj drift, pro který můžeme psát: $U_{AF} = U_{AF0} + U_F$, kde U_F je drift vstupního ofsetového napětí. Ofsetové napětí U_{AF0} můžeme odstranit pomocí připojením malého diferenčního napětí na mezi vstupní svorky. Drift i tohoto připojeného napětí má vliv na kompenzaci ofsetového napětí.

Na integrované diferenční zesilovače působí nejmenší drifty. Je to z toho důvodu, že na ně působí téměř stejná teplota a byly vyrobeny jedním technologickým postupem. Drift má dvě hlavní příčiny: teplotní změny a dlouhodobé změny. Mezi další příčinu vzniku driftu se dá považovat změny způsobené napájecím napětím. Tuhle příčinu však můžeme zmenšit, když budeme používat stabilizovaný napájecí zdroj.

Součinitel TK vstupního ofsetového napětí diferenčního zesilovače, můžeme minimalizovat správným nastavením jednotlivých kolektorových proudů. Kolektorové proudy se pomocí rezistorů nastaví tak, aby měli nepatrně odlišnou hodnotu.

Na závěr ještě uvedu tabulku (1) teplotní závislosti vstupního ofsetového napětí v diferenčních zesilovačích.

Tabulka 1: Teplotní závislost vstupního ofsetového napětí v diferenčních zesilovačích

	Bipolární tranzistor	JFET	MOSFET
$\frac{\Delta U_F}{\Delta T}$	0,6 až $10\mu V \cdot K^{-1}$	$10\mu V \cdot K^{-1}$	5 až $100\mu V \cdot K^{-1}$
$\frac{\Delta I}{\Delta T}$	$1n A \cdot K^{-1}$	1 až $10p A \cdot K^{-1}$	$< 1p A \cdot K^{-1}$

2.17. Ofsetový proud

I při nulovém vstupním signálu teče do vstupu malý stejnosměrný proud např. bázevý, popřípadě hradlový. Pro diferenční zesilovače s bipolárními tranzistory platí $I_B \approx \frac{I_C}{\beta_N}$, a I_B

bývá řádově 100 pA. Rozdíl těchto přibližně stejných proudů se nazývá vstupní ofsetový proud $I_F = I_{B1} - I_{B2}$. Jejich aritmetický průměr se nazývá vstupní klidový proud

$I_B = \frac{I_{B1} + I_{B2}}{2}$. Vstupní proud obvykle teče přes vnitřní odpor zdroje signálu popřípadě přes

další rezistory vstupní části odvodu. Úbytek napětí, který je na rezistorech, se projeví jako přídavné ofsetové napětí a pokud má zdroj velký vnitřní odpor ($k\Omega$), tak při návrhu by měl být bráno v potaz.

Jako poslední příčinou driftu jsou dlouhodobé změny. Tenhle dlouhodobý drift má pro bipolární tranzistory a JFET tranzistory hodnotu cca jednotky $mV \cdot den^{-1}$. Pro MOSFET se jedná o hodnoty jednotek až desítek $mV \cdot den^{-1}$.

2.18. Porovnání diferenčních zesilovačů s bipolárními nebo unipolárními tranzistory

Jak již bylo už několikrát zmíněno, diferenční zesilovač by měl především splňovat následující požadavky: Velké diferenční zesílení A_d , velký činitel potlačení souhlasného

napětí $CMRR$, velkou diferenční vstupní impedanci r_d , velkou souhlasnou vstupní impedanci r_s a velkou rychlost náběhu. Naopak co nejmenší si přejeme co nejmenší chybové signály (například šum). Všechny tyto požadavky nelze splnit u jednoho diferenčního zesilovače. Proto při návrhu diferenčního zesilovače si musíme ujasnit, které vlastnosti budeme upřednostňovat.

Pokud chceme malé vstupní ofsetové napětí, velké zesílení a velký rozsah souhlasného vybuzení, použijeme zapojení s bipolárními tranzistory. Unipolární tranzistory naopak použijeme, chceme-li velký vnitřní odpor, malý vstupní klidový proud a malý ofsetový proud. U unipolárních tranzistorů si ještě můžeme zvolit, chceme-li tranzistor JFET nebo MOSFET. Tranzistory JFET mají větší vstupní proud a větší proudový drift, než tranzistory MOSFET, avšak mají menší drift vstupního ofsetového napětí, menší šum a lepší dlouhodobou stabilitu.

Pro lepší představivost zde uvádím přehled vybraných vlastností diferenčního zesilovače s použitím bipolárních či unipolárních tranzistorů (tabulka 2). Jedná se o typické hodnoty, které doporučuji brát spíše řádově [1].

Tabulka 2: Přehled vybraných vlastností diferenčního zesilovače s použitím BJT, FET

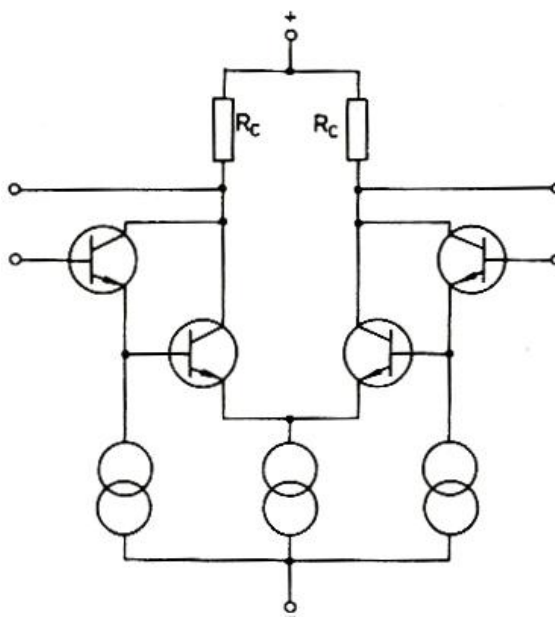
	BJT	FET
A_{ds}	189	9
A_s	$-\frac{1}{4}$	$-\frac{1}{4}$
r_d	5 k Ω	∞
r_s	1 M Ω	∞
C_e	450 pF	22,5 pF
r_{ad}	100 k Ω	100 k Ω

3. Varianty zapojení diferenčních zesilovačů

V této části práce se uvedu nejčastější varianty diferenčních zesilovačů, popřípadě zapojení kaskádového diferenčního zesilovače.

3.1. Darlingtonův diferenční zesilovač

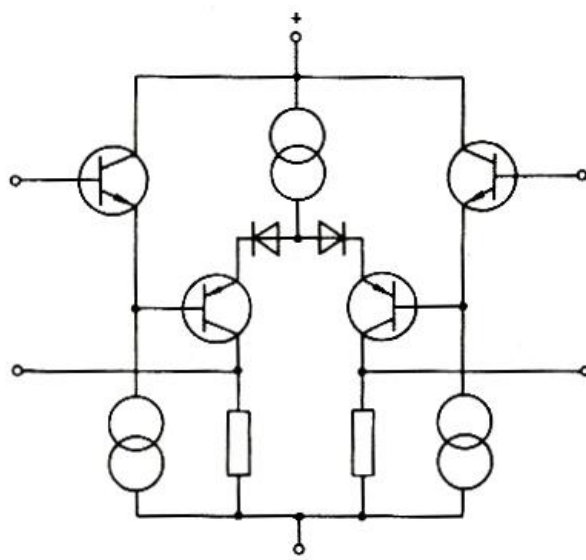
Pokud chceme použít diferenční zesilovač ve vstupní části nějakého většího zapojení, tak je požadavek, aby zesilovač měl velký vstupní odpor a velmi malý vstupní proud. Pokud bychom použili pouze diferenční zesilovač s bipolárními tranzistory, tak tyto požadavky splníme pouze za cenu značné ztráty diferenčního zesílení. Abychom dosáhli velmi malého vstupního klidového proudu, musel by kolektorový proud být velmi malý, tím by kleslo diferenční zesílení. Proto je vhodné pro obě větve diferenčních zesilovačů Darlingtonovo zapojení (obr. 11). Pro Darlingtonovo zapojení se vstupní klidový proud I_B pohybuje od 5 do 10 nA a vstupní odpor r_d se pohybuje v řádech desítek M Ω . Nevýhodou tohoto zapojení je vyšší offsetové napětí (řádově jednotky mV) a větší teplotní drift (kolem 10 μVK^{-1}).



Obrázek 11: Darlingtonův diferenční zesilovač

3.2. Komplementární Darlingtonův diferenční zesilovač

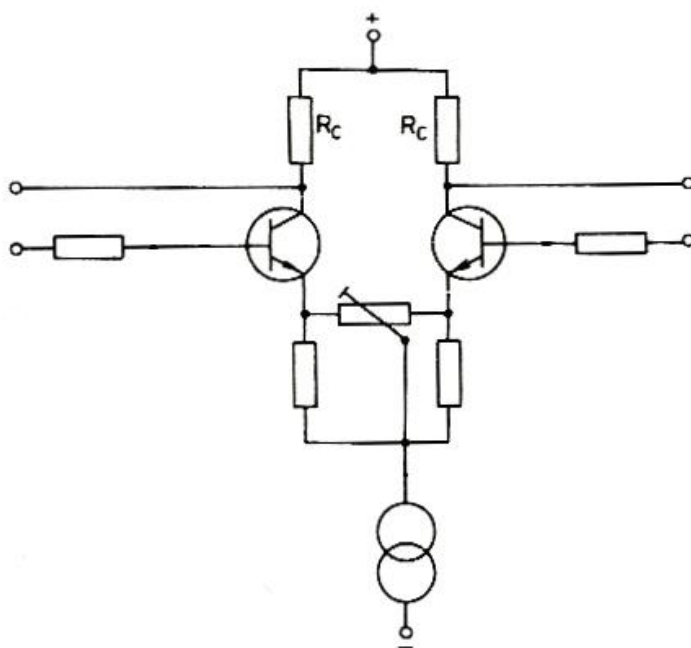
Tohle zapojení má podobné vlastnosti jako Darlingtonův diferenční zesilovač. Změnou v zapojení je použití PNP tranzistorů místo tranzistorů NPN a tím pádem pochopitelně i mírná změna celkového schématu (obr. 12). Tranzistory NPN způsobí posun napětí do záporných hodnot.



Obrázek 12: Komplementární Darlingtonův diferenční zesilovač

3.3. Diferenční zesilovač s proudovou zpětnou vazbou

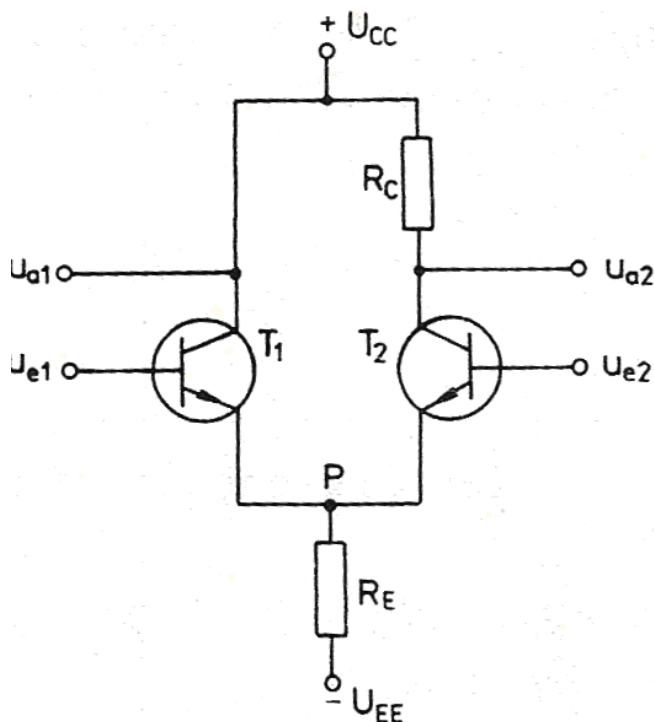
Dosáhnout proudové zpětné vazby je poměrně jednoduché. Stačí připojit jeden rezistor s malým odporem (50 až 100 Ω) do emitorových obvodů (obr. 13). Tuhle malou změnou zapojení dosáhneme větší vstupní odpor, větší rozsah vybuzení pro diferenční napětí a lepší linearitu). Nevýhodou téhle úpravy je pokles napěťového zesílení.



Obrázek 13: Diferenční zesilovač s proudovou zpětnou vazbou

3.4. Nesymetrický diferenční zesilovač

Zapojení tohoto zesilovače vychází ze základního zapojení diferenčního zesilovače. Jedná se o zkratování kolektorového rezistoru u tranzistoru T_1 . Obvod se bude budít do báze tranzistoru T_1 (obr. 14). Nevýhodou tohoto zapojení je menší potlačení souhlasného napětí. Tohle zapojení se používá především ve vysokých frekvencích, protože vstupní kapacita tranzistoru je malá. Kapacita se zmenší, protože odpadne Millerova kapacita. Tranzistor T_2 pracuje v zapojení SE a tranzistor T_1 pracuje jako emitorový sledovač.

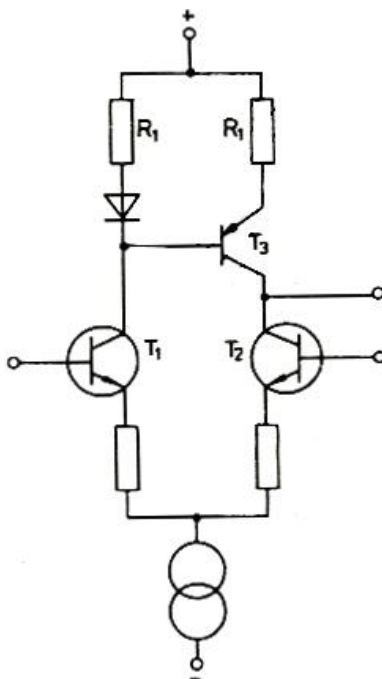


Obrázek 14: Nesymetrický diferenční zesilovač s aktivní zátěží

3.5. Diferenční zesilovač s dynamickou zátěží

Pokud kolektorový rezistor v diferenčním zesilovači nahradíme proudovým zdrojem s velkým vnitřním dynamickým odporem (obr. 15), získáme velké diferenční zesílení. Proudový zdroj má velký vnitřní dynamický odpor (řádově jednotky $M\Omega$). Přidaný tranzistor T_3 musí pracovat v aktivní oblasti, aby úbytek stejnosměrného napětí byl pouze několik voltů.

Báze přidaného tranzistoru T_3 se budí úbytkem napětí na rezistoru R_1 , tím pádem se zvětší diferenční zesílení. Tohle zesílení může mít hodnotu až 10^4 [2].

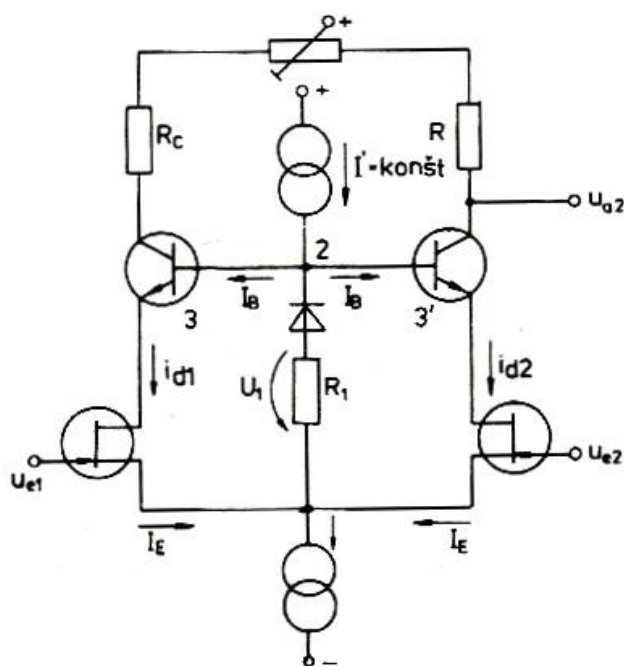


Obrázek 15: Diferenční zesilovač s dynamickou zátěží

3.6. Kaskódový diferenční zesilovač

Mnou popisovaný kaskódový zesilovač se skládá ze dvou kaskádových zapojení. Může se realizovat s bipolárními tranzistory, unipolárními tranzistory nebo jako v tomhle případě smíšeně (obr. 16). Mezi jeho hlavní výhody patří velmi nízký vstupní klidový proud, velký vstupní odpor, lepší potlačení souhlasného signálu a z důsledků odpadnutí Millerovi kapacity, také menší vstupní kapacita a větší šířka frekvenčního pásma.

Napětí mezi kolektorem a emitorem unipolárního tranzistoru budu téměř nezávislé na vstupní napětí. Toho se docílí proudovým zdrojem I' a rezistorem R_1 . V případě vybuzení diferenčního zesilovače souhlasným signálem jsou potenciály bodů, které jsou označeny jako 1,2,3 eventuálně 3', neuzemněny. Tím se podstatně zvětší potlačení souhlasného signálu.



Obrázek 16: Kaskódový diferenční zesilovač

Pokud chceme vypočítat napěťový přenos kaskódového diferenčního zesilovače, nejprve vypočítáme přenos pravé poloviny zapojení. Nejprve si musíme vyjádřit hodnotu proudu I_{d2} :

$$I_{d2} = S \cdot U_{g0} = \frac{S r_{ds}}{R_S + r_{ds}} \cdot U_{gs}, \text{ kde } S^* = \frac{S r_{ds}}{(R_S + r_{ds}) \cdot [1 + S \cdot (R_S \parallel R_{ds})]} \approx \frac{S}{1 + S \cdot R_S},$$

kde platí $R_S \ll r_{ds}$. Pro naše potřeby lze ještě přidat podmínky: $S r_{ds} \gg \frac{R_S}{r_{ds}}$ a $R_S \ll r_{ds}$, můžeme

napsat, že hodnota kolektorového proudu $I_{d2} \approx S^* \cdot U_{e2}$, kde $S^* \approx \frac{S}{1 + S \cdot R_S}$. Přibližně stejně

velký proud poteče i přes rezistor R_C a vytvoří na něm úbytek napětí o hodnotě $U_{a2} = -I_{d2} \cdot R_C$. I v kaskódovém diferenčním zesilovači, lze zapojení považovat za symetrické, pak platí $I_{d2} = -I_{d1}$. Tím dostaneme symetrický diferenční přenos pro nízké

$$\text{frekvence: } A_{ds} = \frac{U_{ad}}{U_d} = \frac{U_{a2}}{U_{e2}} \approx \frac{S \cdot R_C}{1 + S \cdot R_S} [1].$$

Při vysokých frekvencích nebude zesílení tak velké, jako při nízkých frekvencích. Pokles způsobí především vstupní kapacita obou unipolárních tranzistorů a kapacity hradlových vrstev bipolárních tranzistorů.

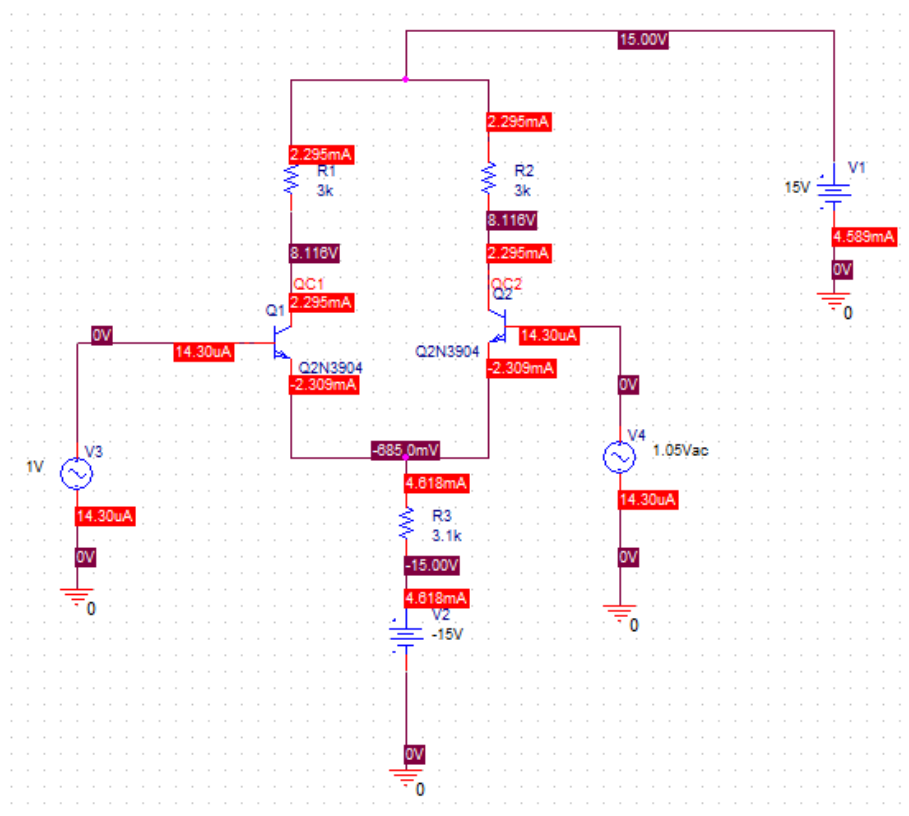
4. Simulace a výpočty

Všechny simulace provádím v programu OrCad Capture 16.0.0.p001 z 5. června 2007. Jako Modely tranzistorů jsem použil následující typy: bipolární tranzistor je typu 2N3904, JFETový tranzistor je typu J401 a MOSFETový tranzistor je RFP14N05 od firmy Harris Semiconductor. Modely všech tří tranzistorů uvedu dále. U všech zapojení jsem se snažil, aby kolektorové respektive drainové proudy měli hodnotu 5 mA, emitorové respektive sourcové proudy 2,5 mA. Frekvenční simulace jsem prováděl až do hodnoty 10 GHz, i když uvedené tranzistory nejsou vyrobené pro vysokofrekvenční aplikace. Proto výsledky na vysokých frekvencích jsou spíše orientační.

4.1. Simulace pro bipolární tranzistory

4.1.1. Symetrický diferenční zesilovač s bipolárními tranzistory

Zde uvedu základní zapojení symetrického diferenčního zesilovače s bipolárními tranzistory. Simulovat budu nejen kmitočtovou analýzu, ale i stejnosměrnou analýzu a v neposlední řadě i nastavení pracovního bodu, které si ověřím výpočtem [3] [4] [5].



Obrázek 17: Schéma zapojení symetrického diferenčního zesilovače s bipolárními tranzistory s velikostí napětí v uzlech a proudů ve větvích

Nyní si ověřím, zda je nastavení pracovního bodu podle našich výpočtů:

Vypočítám hodnoty I_{ES} , I_{E1} , I_{E2} , I_{C1} , I_{C2} , I_{B1} a I_{B2} . Schéma zapojení je na obrázku 17. Hodnoty jednotlivých rezistorů jsou: $R_{C1} = R_{C2} = 3 \text{ k}\Omega$, $R_{B1} = R_{B2} = 1 \text{ k}\Omega$, $R_{ES} = 3.1 \text{ k}\Omega$. Pro výpočet budeme ještě potřebovat hodnoty $\beta = 100$ a $U_{BE1} = U_{BE2} = 0,65 \text{ V}$ a hodnoty napájecích napětí $U_{CC1} = 12 \text{ V}$ a $U_{CC3} = -12 \text{ V}$.

Nejprve vypočítám společný proud emitorů I_{ES} . Podle smyčky 1 a smyčky 2 můžu psát:

$$\text{Smyčka 1: } 0 = U_{CC2} - U_{BE1} - I_{B1} \cdot R_{B1} - R_{ES} \cdot (I_{E1} + I_{E2}) \quad (3)$$

$$\text{Smyčka 2: } 0 = U_{CC2} - U_{BE2} - I_{B2} \cdot R_{B2} - R_{ES} \cdot (I_{E1} + I_{E2}) \quad (4)$$

Protože se jedná o symetrické zapojení, můžeme obě dvě předcházející rovnice (3 a 4) sloučit do jedné:

$$0 = U_{CC2} - U_{BE} - I_B \cdot R_B - I_{ES} \cdot R_{ES} - I_{ES} \cdot R_{ES} \quad (5)$$

, kde platí: $I_{E1} = I_{E2} = I_{ES}$

$$I_{B1} = I_{B2} = I_B \quad (6)$$

$$R_{B1} = R_{B2} = R_B$$

Dále si ještě můžeme nahradit proud I_B pomocí činitele zesílení β a proudu I_E :

$$I_B \cong \frac{I_E}{\beta} \quad (7)$$

Nyní z rovnice (7), dosadíme do rovnice (5) a vyjde nám:

$$0 = U_{CC2} - U_{BE} - \frac{I_E}{\beta} \cdot R_B - I_{ES} \cdot R_{ES} - I_{ES} \cdot R_{ES} \quad (8)$$

Po úpravě rovnice (8):

$$U_{CC2} - U_{BE} = I_E \cdot \left(\frac{R_B}{\beta} + 2 \cdot R_{ES} \right) \quad (9)$$

Za předpokladu, že $I_{ES} = I_E + I_E = I_{E1} + I_{E2}$, můžeme psát:

$$U_{CC2} - U_{BE} = I_{ES} \cdot \left(\frac{R_B}{2 \cdot \beta} + R_{ES} \right) \quad (10)$$

Pomocí jednoduché úpravy již dostaneme potřebný vzorec:

$$I_{ES} = \frac{U_{CC2} - U_{BE}}{\frac{R_B}{2 \cdot \beta} + R_{ES}} \quad (11)$$

Nyní již můžeme dosadit do vzorce (11) námi zadané hodnoty:

$$I_{ES} = \frac{U_{CC2} - U_{BE}}{\frac{R_B}{2 \cdot \beta} + R_{ES}} = \frac{15 - 0,65}{\frac{3000}{2 \cdot 100} + 3100} = 4,607 \cdot 10^{-3} \text{ A}$$

Pomocí vztahu $I_{ES} = I_E + I_E = I_{E1} + I_{E2}$, si snadno odvodíme hodnotu I_{E1} :

$$I_{E1} = I_{E2} = \frac{I_{ES}}{2} = \frac{4,607 \cdot 10^{-3}}{2} = 2,304 \cdot 10^{-3} \text{ A}$$

Proud I_{C1} vypočítáme pomocí činitele zesílení:

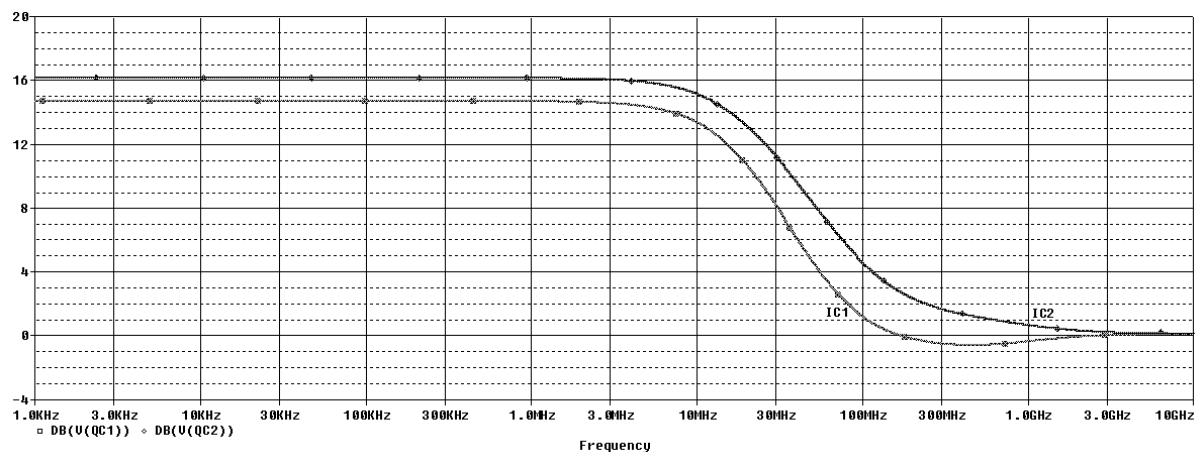
$$I_{C1} = I_{C2} = \frac{\beta}{\beta + 1} \cdot I_E = \frac{100}{100 + 1} \cdot 2,304 \cdot 10^{-3} = 2,281 \cdot 10^{-3} \text{ A}$$

Nyní již lehce vypočítáme poslední námi hledané hodnoty proudu I_{B1} :

$$I_{B1} = I_{B2} = I_E - I_C = 2,304 \cdot 10^{-3} - 2,281 \cdot 10^{-3} = 23 \cdot 10^{-6} \text{ A}$$

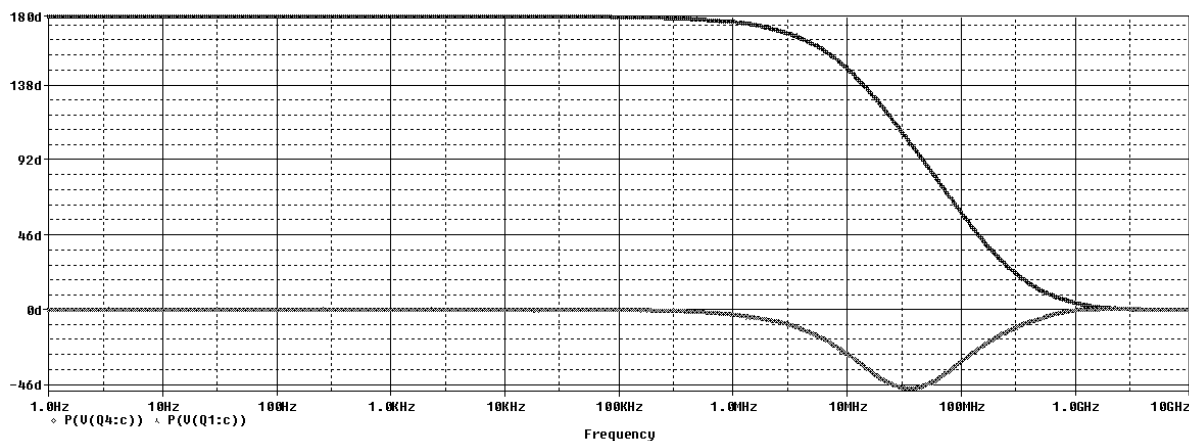
Jak je vidět, výpočet téměř souhlasí s tím, co vidíme na obrázku 16. Menší rozdíly jsou způsobené nestejnou hodnotou napětí U_{BE} a činitelem zesílení β .

Výstup, který byl brán z kolektoru tranzistoru T_1 , měl zesílení 14,7 dB. Pokles o 3 dB nastal na frekvenci 16,38 Mhz. Pokud bychom brali výstup z kolektoru tranzistoru T_2 , získali bychom zesílení 16,15 dB a to do frekvence 19,95 Mhz (obr. 18). V tomhle případě byl rozdíl vstupních napětí pouze 0.05 V.



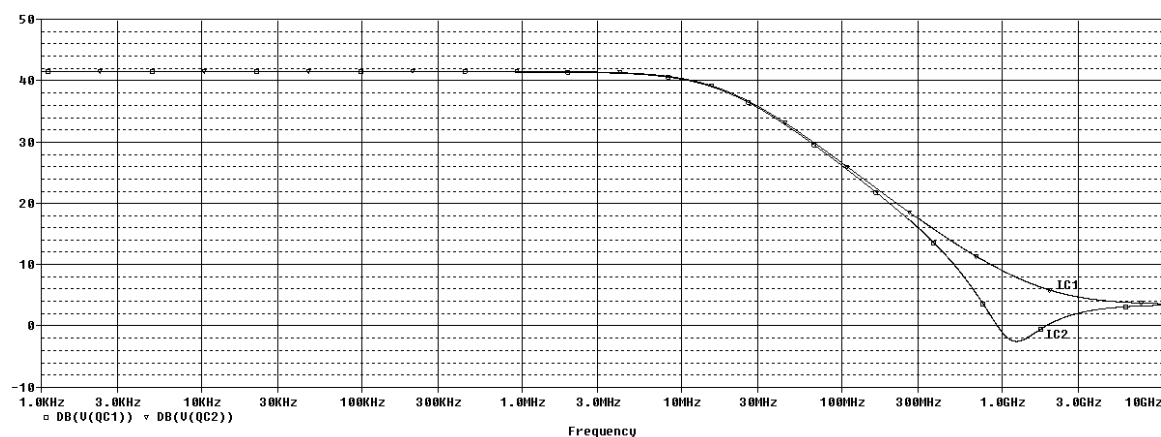
Obrázek 18: AC analýza symetrického diferenčního zesilovače s bipolárními tranzistory (rozdíl napětí 0,05 V)

Zde pro ukázkou uvádím, jak se chová fáze na kolektorech tranzistorů. Fáze, která klesá ze 180° na 0° , je fáze tranzistoru T_2 , fáze která se pohybuje kolem hodnoty 0° je fáze na kolektoru tranzistoru T_1 (obr. 19).



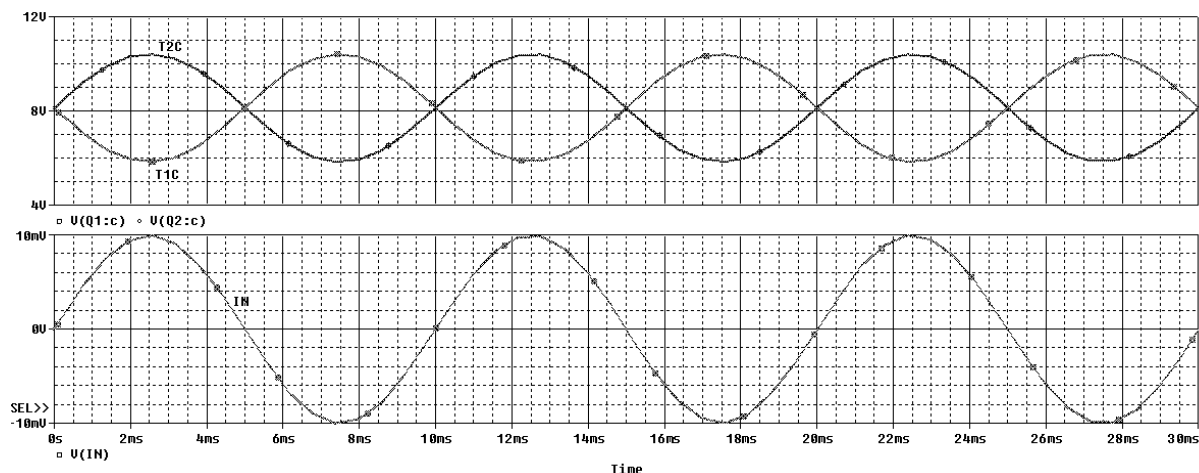
Obrázek 19: Fáze symetrického diferenčního zesilovače s bipolárními tranzistory

Nyní uvedu kmitočtovou analýzu v případě, že rozdíl vstupního napětí nebude pouze 0,05 V, ale bude celý 1 V. Podle předpokladů, vzroste zesílení na vyšší hodnotu než v předchozím případě. Výsledek simulace vidíte na obrázku 20. Zesílení nyní je u obou tranzistorů totožné a vzrostlo na hodnotu 41,42 dB, pokles o 3 dB nastává a frekvenci 17,82 Mhz. Zesílení se liší pouze ve vysokých kmitočtech (1 Ghz), kde zesílení tranzistoru T_2 se dostává do záporných hodnot.



Obrázek 20: AC analýza symetrického diferenčního zesilovače s bipolárními tranzistory (rozdíl vstupních napětí 1 V)

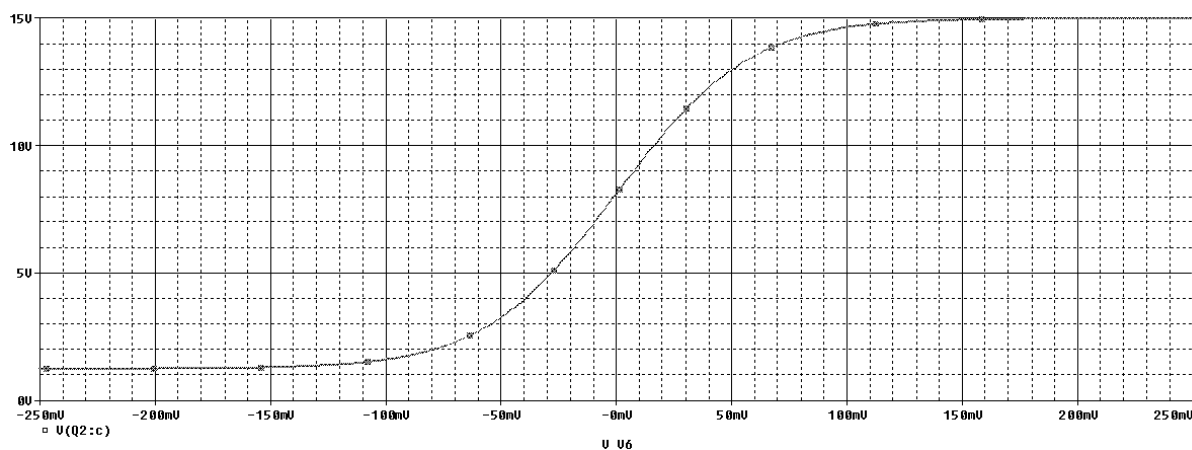
Časová analýza je zobrazena na obrázku 21. Výstupní napětí z kolektoru tranzistoru T_2 je ve fázi se vstupním napětím, avšak napětí na kolektoru tranzistoru T_1 je v protifázi. Vstupní napětí mělo amplitudu 10 mV a frekvenci 100 Hz. Výstupní hodnoty měly osu na napětí 8,23 V, jejich amplituda byla 10,41 V.



Obrázek 21: Časová analýza symetrického diferenčního zesilovače s bipolárními tranzistory

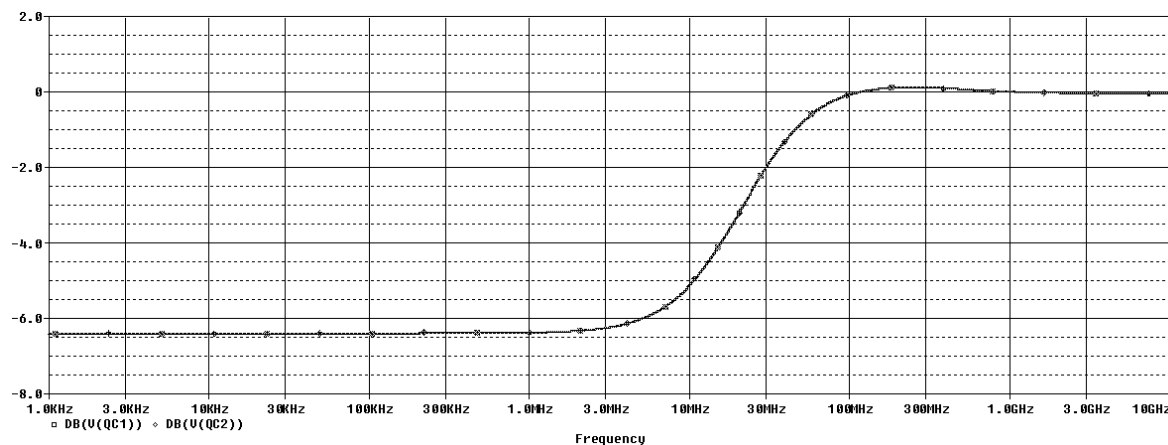
Jako jednu z posledních simulací z oblasti symetrického diferenčního zesilovače jsem si připravil DC analýzu. Výstup byl brán z kolektoru tranzistoru T_2 . Vstupní napětí bylo rozmítáno od hodnoty -250 mV do hodnoty 250 mV. Při nulovém vstupním napětí bylo výstupní opět na hodnotě 8,23 V. Za lineární by se dala považovat ta část úsečky, která začínala na hodnotě 5,31 V do hodnoty 10,92 V (obr. 22). Z uvedených hodnot se dá vypočítat velikost zesílení:

$$A_V = \frac{\Delta U_C}{\Delta U_S} = \frac{10,92 - 5,31}{50 \cdot 10^{-3}} = 112,2$$



Obrázek 22: DC analýza symetrického diferenčního zesilovače s bipolárními tranzistory

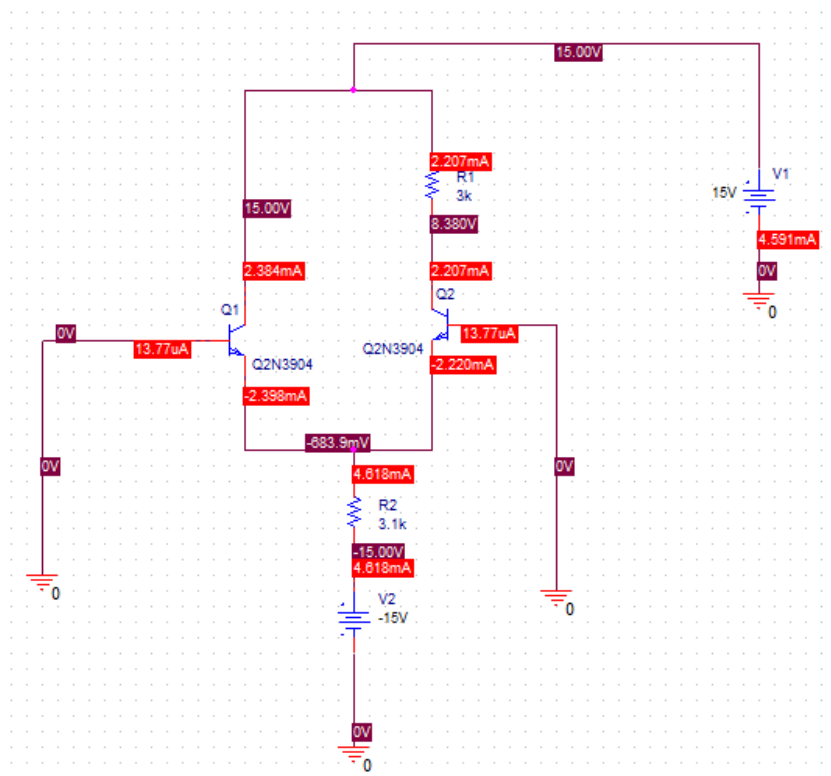
A poslední simulace ze symetrického diferenčního zesilovače je případ, když je zesilovač buzen stejným zdrojem tzn., že zdroj má stejnou amplitudu a frekvenci. Jedná se o kmitočtovou analýzu, jejíž výsledek můžete vidět na obrázku 23. Ačkoliv je zapojení stejné jako v předchozích případech, je v oblasti nízkých kmitočtů útlum asi 6 dB.



Obrázek 23: Frekvenční analýza symetrického diferenčního zesilovače s bipolárními tranzistory při souhlasném vstupním napětí

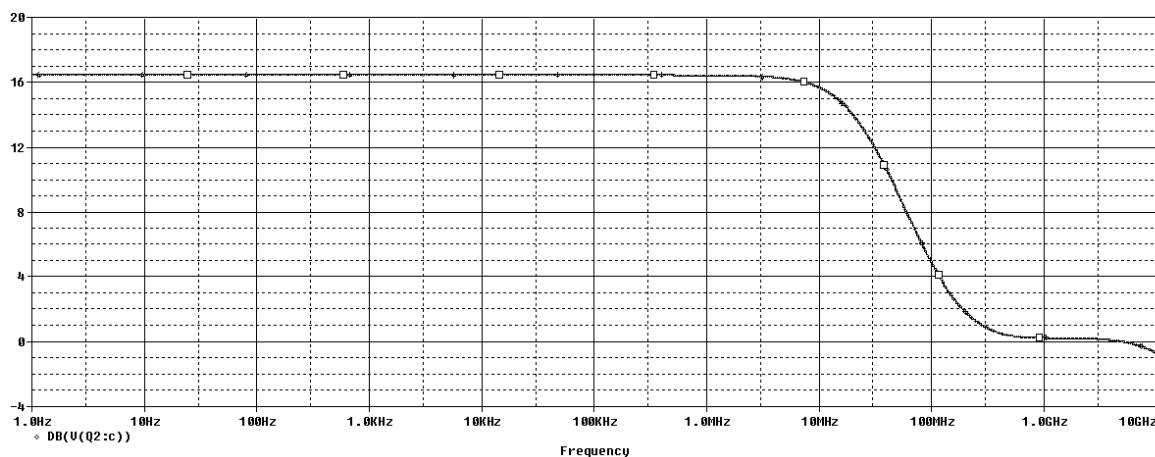
4.1.2. Nesymetrický diferenční zesilovač

Jedná se o téměř stejné zapojení jako je symetrický diferenční zesilovač, avšak kolektorový rezistor u tranzistoru T_1 je zkratován. Tím dostaneme zapojení, které je uvedeno na obr. 24. Byly použity stejné hodnoty napájecího napětí, hodnoty rezistorů i stejné typy tranzistorů, jako v případě symetrického zesilovače.



Obrázek 24: Schéma zapojení nesymetrického diferenčního zesilovače s bipolárními tranzistory s velikostí napětí v uzlech a proudů ve větvích

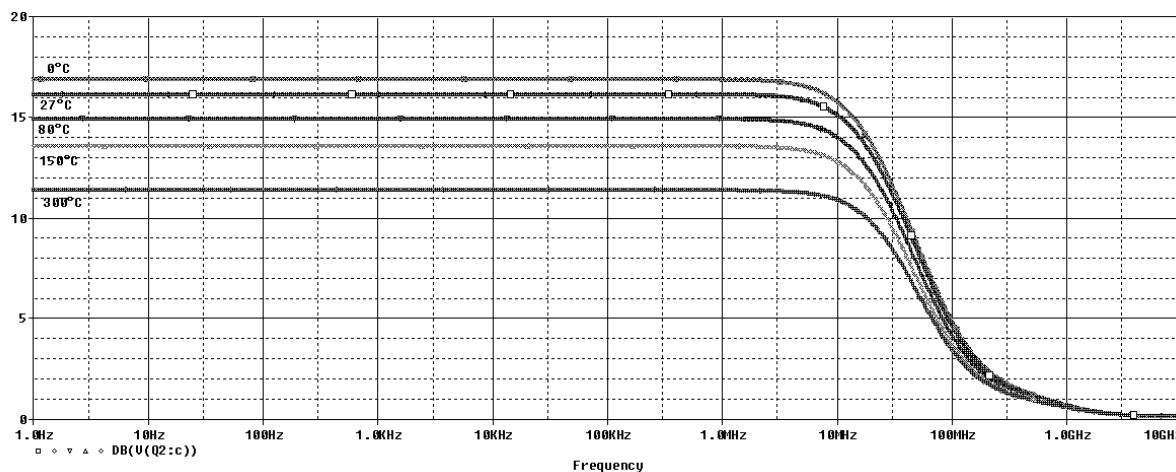
Výsledek simulace vidíme na obrázku 25. Na grafu je pouze kolektorový výstup tranzistoru T_2 . Kolektor tranzistoru T_1 je připojen na napájecí napětí. Rozdíl vstupního napětí byl pouze 0,05 V. Zesílení činilo 16,41 dB, pokles o 3 dB nastává při frekvenci 23,34 Mhz.



Obrázek 25: Frekvenční analýza nesymetrického diferenčního zesilovače s bipolárními tranzistory

4.1.3. Vliv teploty u symetrického diferenčního zesilovače

Pro simulaci jsem použil 5 hodnot teploty. V téhle simulaci jsou teploty nastaveny pro celé zapojení, nikoliv pro jednotlivé součástky. Teploty měly hodnoty: 0, 27, 80, 150 a 300 °C. Jak je vidět z grafu, který je uveden na obrázku 26, zesílení se zvyšující se teplotou klesalo. Zesílení pro teplotu 0 °C je zesílení 16,87 dB, pro teplotu 27 °C činilo zesílení 16,15 dB, teplotě 80 °C odpovídalo zesílení 14,92, pro teplotu 150 °C je zesílení 13,57 dB a pro teplotu 300 °C je zesílení již pouze 11,39 dB.

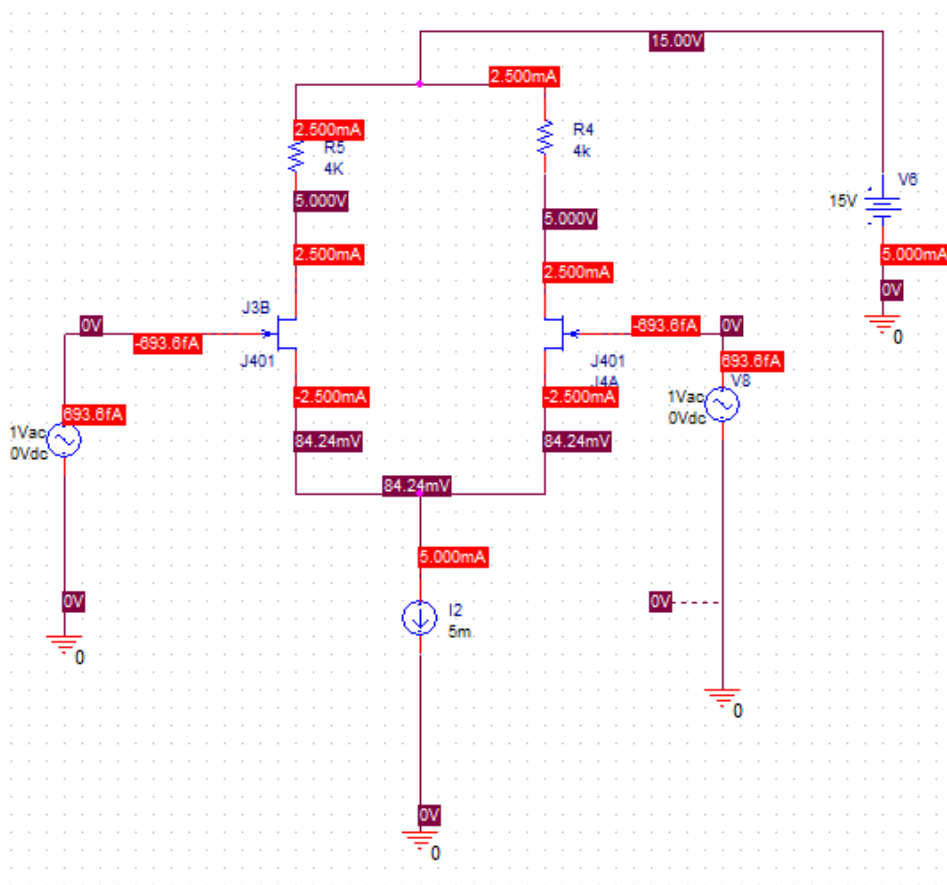


Obrázek 26: Frekvenční analýza symetrického diferenčního zesilovače s bipolárními tranzistory v závislosti na teplotě

4.2. Simulace pro JFET tranzistory

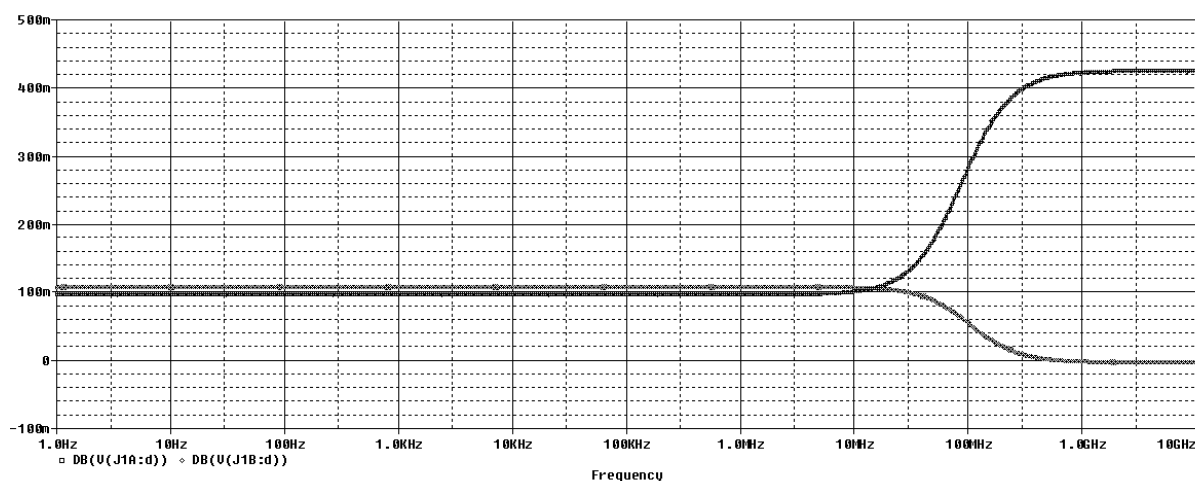
4.2.1. Symetrický diferenční zesilovač s tranzistory JFET

Zde uvedu základní zapojení symetrického diferenčního zesilovače s JFET tranzistory (obr. 27). Simulovat budu nejen kmitočtovou analýzu, ale i stejnosměrnou analýzu a v neposlední řadě i nastavení pracovního bodu a teplotní závislost [6].



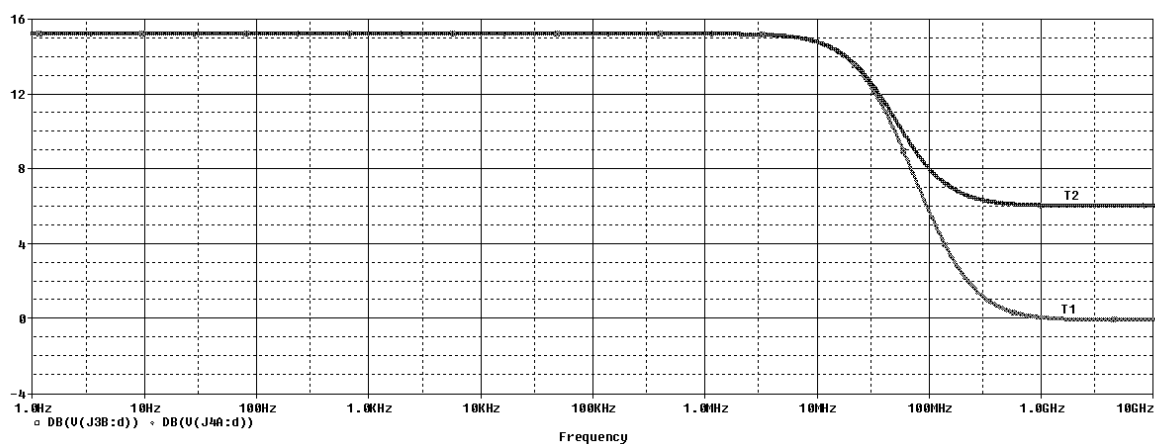
Obrázek 27: Schéma zapojení symetrického diferenčního zesilovače s JFET tranzistory s velikostí napětí v uzlech a proudů ve větvích

Výstup, který byl brán z drainu tranzistoru T_1 , měl zesílení pouze 0,1 dB. Zesílení o 0 dB nastalo na frekvenci 709 Mhz. Pokud bychom brali výstup z drainu tranzistoru T_2 , získali bychom zesílení taktěž pouze 0,1 dB (obr. 28). V tomhle případě byl rozdíl vstupních napětí pouze 0.05 V.



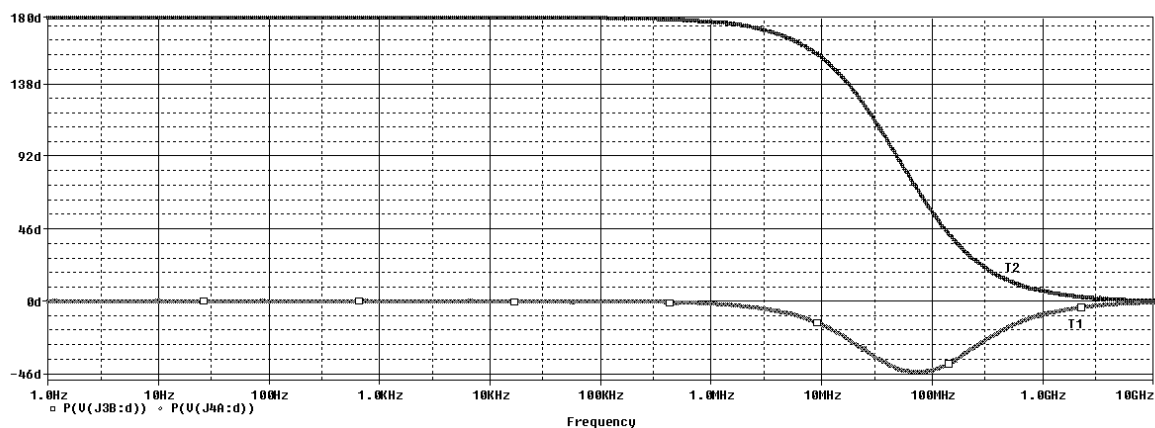
Obrázek 28: AC analýza symetrického diferenčního zesilovače s JFET tranzistory (rozdíl napětí 0,05 V)

Nyní uvedu kmitočtovou analýzu v případě, že rozdíl vstupního napětí nebude pouze 0,05 V, ale bude celý 1 V. Podle předpokladů vzroste zesílení na vyšší hodnotu než v předchozím případě. Výsledek simulace vidíte na obrázku 29. Zesílení nyní je u obou tranzistorů totožné a má hodnotu 15,19 dB, pokles o 3 dB pro oba tranzistory nastává na frekvenci 32,57 Mhz. Zesílení pro JFETové tranzististry se liší až na velmi vysokých frekvencích (od 100 Mhz).



Obrázek 29: AC analýza symetrického diferenčního zesilovače s JFET tranzistory (rozdíl vstupních napětí 1 V)

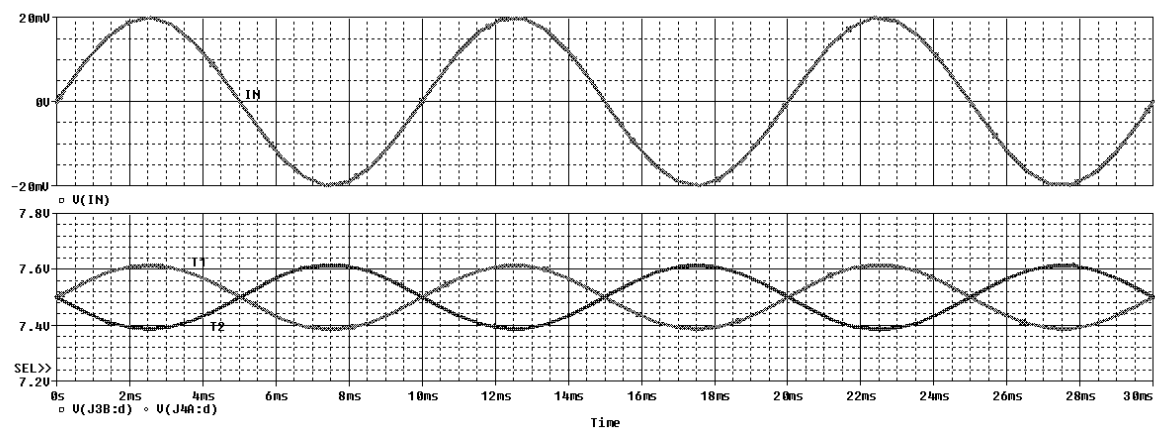
Zde pro ukázkou uvádím, jak se chová fáze na drainech tranzistorů. Pro JFETový tranzistor T_2 fáze klesá ze 180° na nulu. Avšak pro tranzistor T_1 se fáze po téměř celou šířku pásma pohybuje v 0° (obr. 30).



Obrázek 30: Fáze symetrického diferenčního zesilovače s JFET tranzistory

Časová analýza je zobrazena na obrázku 31. Jak je z grafu vidět, výstupní napětí z drainu tranzistor T_1 je fázi s vstupním napětím, ale napětí z drainu tranzistoru T_2 je v protifázi ze vstupním napětím. Vstupní napětí mělo amplitudu 20 mV a frekvenci 100 Hz. Výstupní hodnoty měly osu na napětí 7,5 V, jejich amplituda byla 7,615 V. Jednoduchým výpočtem zjistíme, že vstupní napětí bylo zesíleno

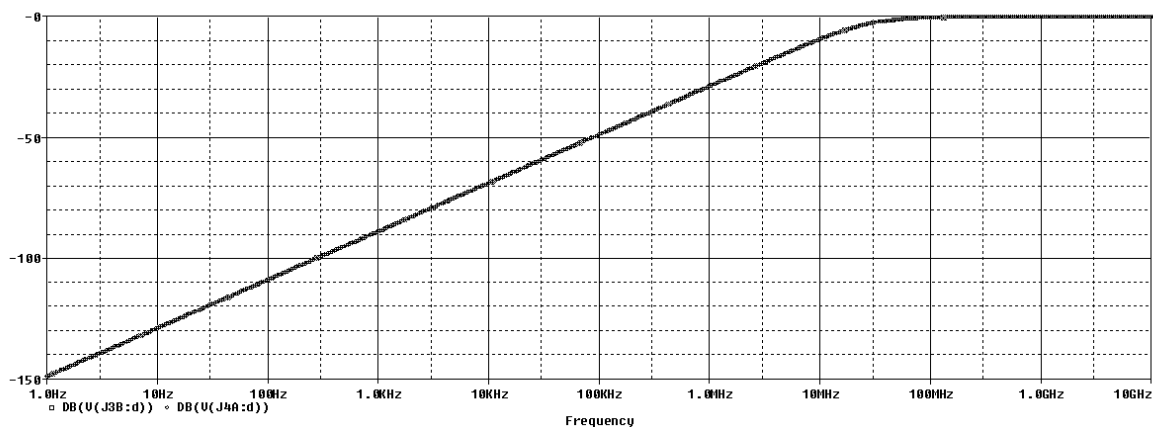
$$\frac{U_{výst}}{U_{vst}} = \frac{7,615 - 7,5}{20 \cdot 10^{-3}} = 5,75 \Rightarrow A_u = 20 \cdot \log \frac{U_{výst}}{U_{vst}} = 15,2dB$$



Obrázek 31: Časová analýza symetrického diferenčního zesilovače s JFET tranzistory

A poslední simulace ze symetrického diferenčního zesilovače s JFET tranzistory je případ, když je zesilovač buzen stejným zdrojem tzn., že zdroj má stejnou amplitudu a frekvenci. Jedná se o kmitočtovou analýzu, jejíž výsledek můžete vidět na obrázku 32.

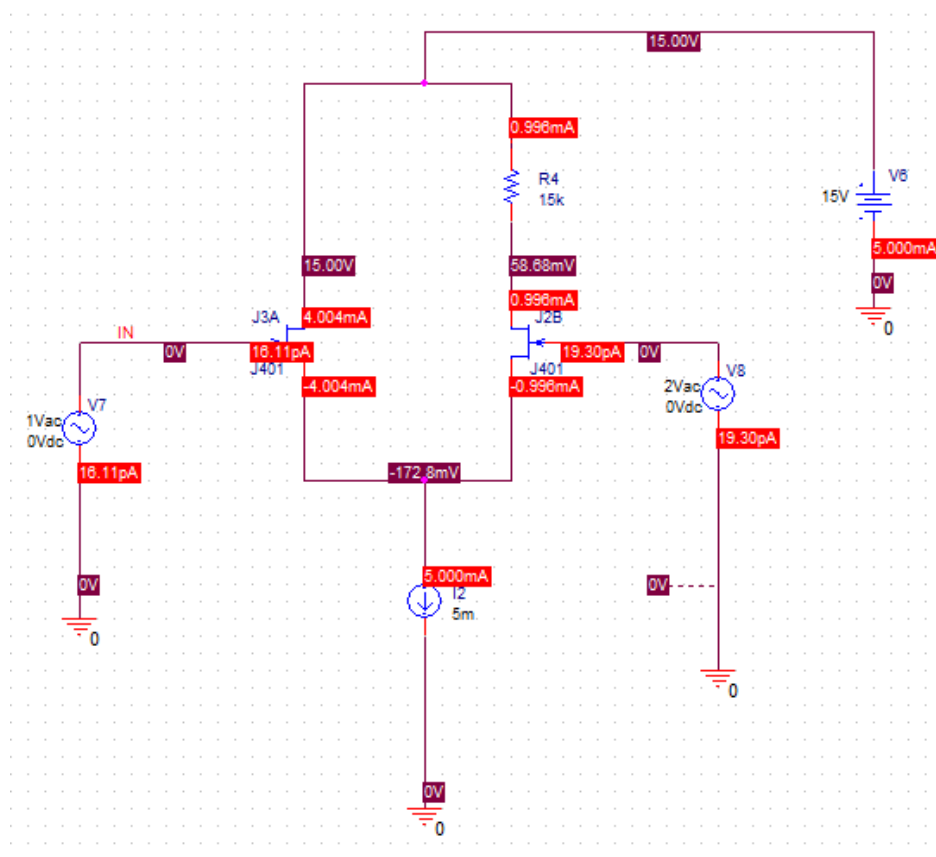
Ačkoliv je zapojení stejné jako v předchozích případech, je v oblasti nízkých kmitočtů velmi vysoký útlum, který se zvyšujícím se kmitočtem klesá. Zesilovač má velmi vysoký činitel CMR.



Obrázek 32: Frekvenční analýza symetrického diferenčního zesilovače s JFET tranzistory při souhlasném vstupním napětí

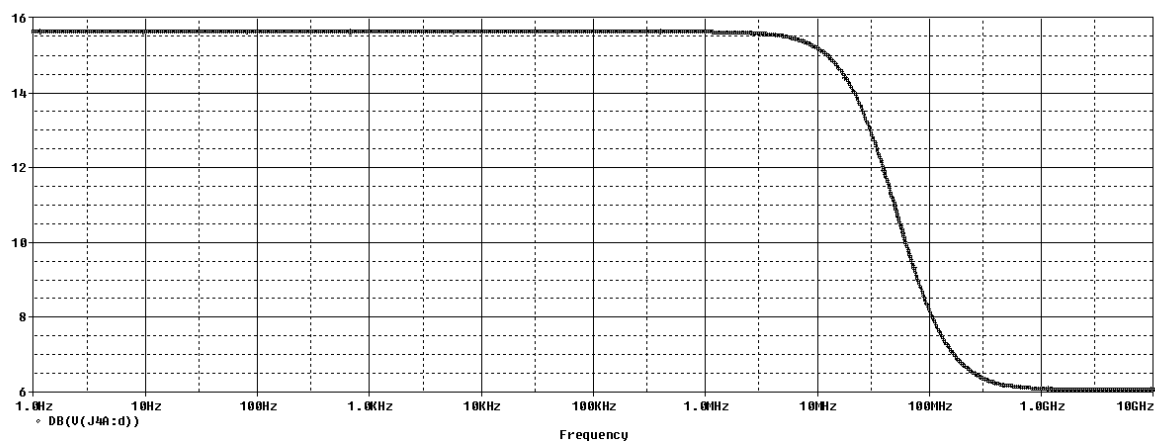
4.2.2. Nesymetrický diferenční zesilovač

Jedná se o téměř stejné zapojení jako je symetrický diferenční zesilovač, avšak kolektorový rezistor u tranzistoru T_1 je zkratován. Tím dostaneme zapojení, které je uvedeno na obr. 33. Byly použity stejné hodnoty napájecího napětí, hodnoty rezistorů i stejné typy tranzistorů, jako v případě symetrického zesilovače.



Obrázek 33: Schéma zapojení nesymetrického diferenčního zesilovače s JFET tranzistory s velikostí napětí v uzlech a proudů ve větvích

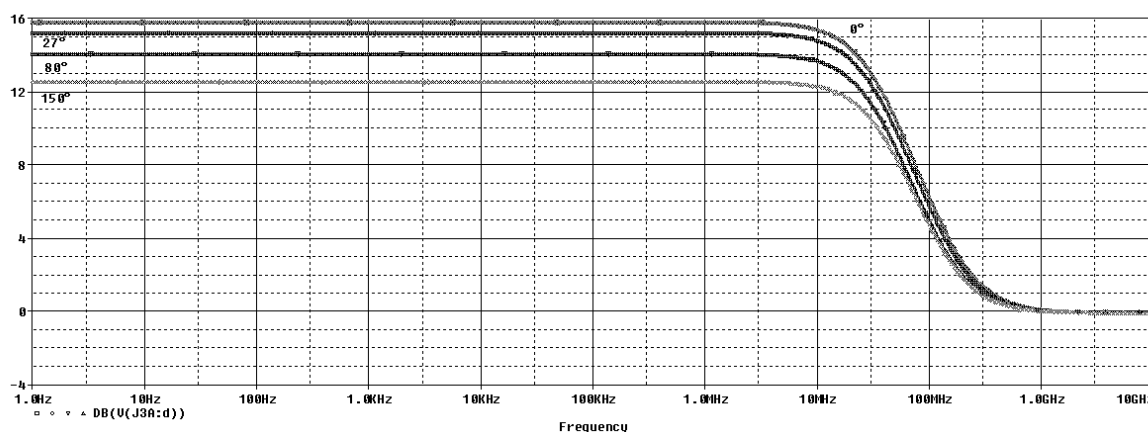
Výsledek simulace vidíme na obrázku 34. Na grafu je pouze drainový výstup tranzistoru T_2 . Drain tranzistoru T_1 je připojen na napájecí napětí. Rozdíl vstupního napětí byl 1 V. Zesílení bylo 15,61 dB, pokles o 3 dB nastal na frekvenci 33,21 Mhz.



Obrázek 34: Frekvenční analýza nesymetrického diferenčního zesilovače

4.2.3. Vliv teploty u symetrického diferenčního zesilovače

Pro simulaci jsem použil 4 hodnoty teploty. V téhle simulaci jsou teploty nastaveny pro celé zapojení, nikoliv pro jednotlivé součástky. Rozdíl vstupního napětí je 1 V. Teploty měly hodnoty: 0, 27, 80 a 150 °C. Jak je vidět z grafu, který je uveden na obrázku 35, zesílení se zvyšující se teplotou stoupalo. Zesílení pro teplotu 0 °C je zesílení 15,77 dB, pro teplotu 27 °C činilo zesílení 15,19 dB, teplotě 80 °C odpovídalo zesílení 14,05 dB a pro teplotu 150 °C je zesílení 12,54 dB.

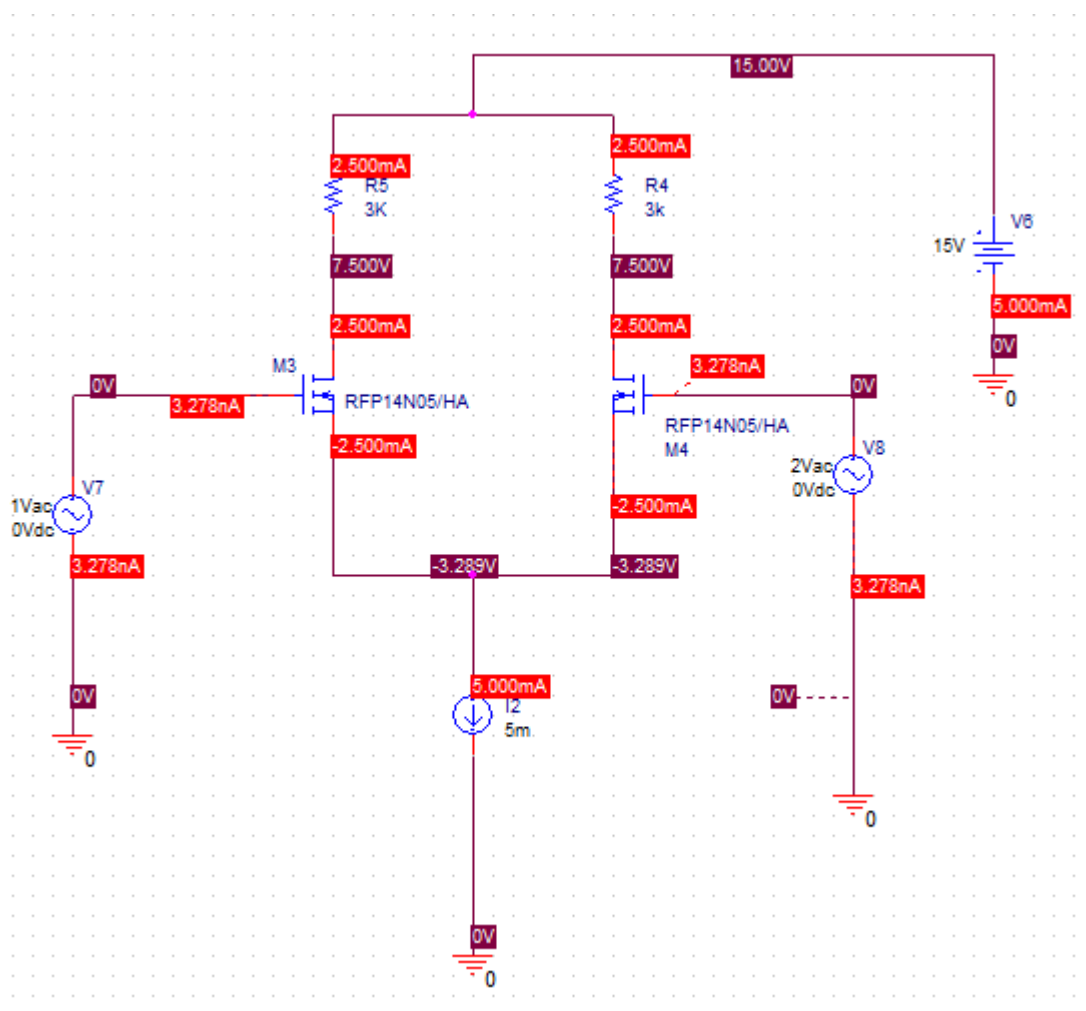


Obrázek 35: Frekvenční analýza symetrického diferenčního zesilovače s JFET tranzistory v závislosti na teplotě

4.3. Simulace pro MOSFET tranzistory

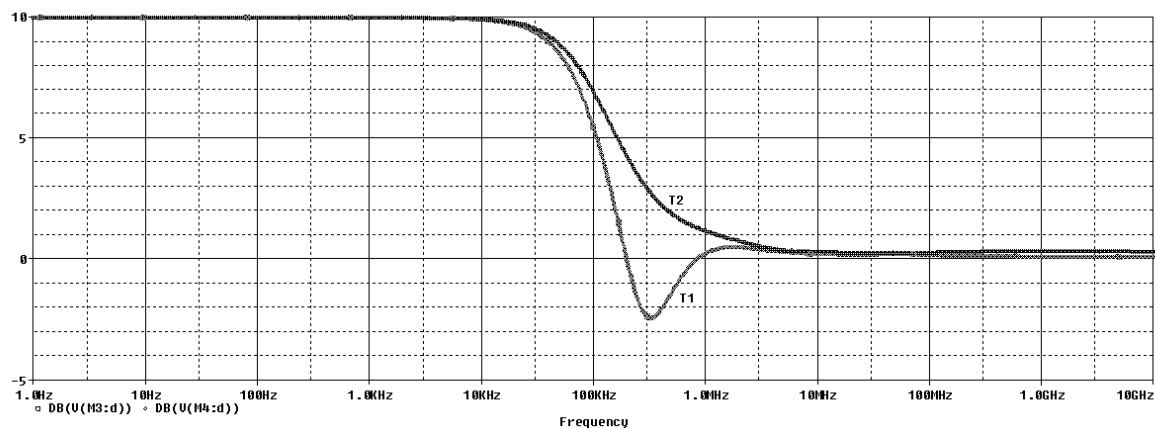
4.3.1. Symetrický diferenční zesilovač s tranzistory MOSFET

Zde uvedu základní zapojení symetrického diferenčního zesilovače s MOSFET tranzistory (obr. 36). Simulovat budu nejen kmitočtovou analýzu, ale i stejnosměrnou analýzu a v neposlední řadě i nastavení pracovního bodu a teplotní závislost.



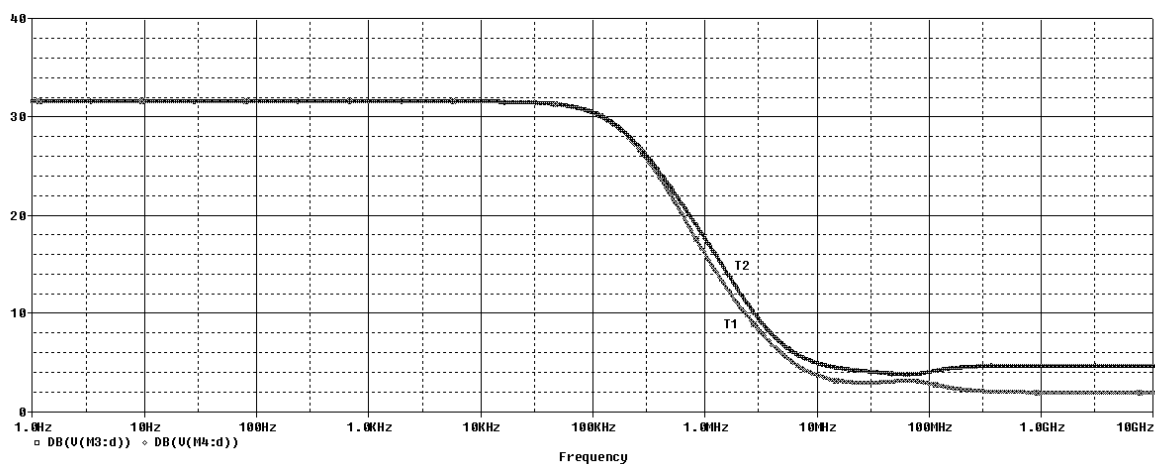
Obrázek 36: Schéma zapojení symetrického diferenčního zesilovače s MOSFET tranzistory s velikostí napětí v uzlech a proudů ve větvích

Drain z tranzistoru T_1 a i z tranzistoru T_2 měli pro velmi nízké frekvence stejné zesílení a to 9,95 dB. Pokles o 3 dB pro tranzistor T_1 nastal na frekvenci 77,42 khz, pokles pro tranzistor T_2 nastal na frekvenci 100 kHz. Rozdíl mezi průběhy jednotlivých tranzistorů je kolem 300 khz, kde se tranzistor T_1 dostává dokonce do útlumu 2,5 dB. V tomhle případě byl rozdíl vstupních napětí pouze 0.05 V (obr. 37).



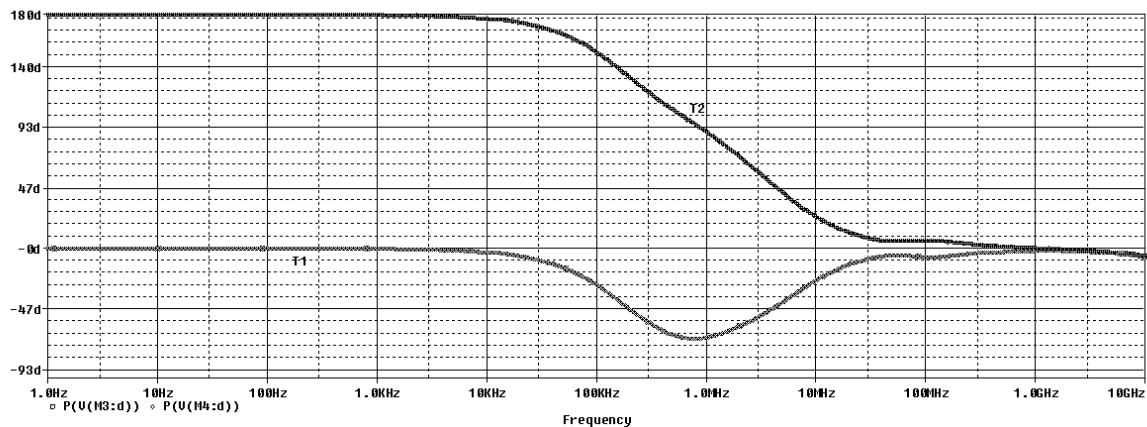
Obrázek 37: AC analýza symetrického diferenčního zesilovače s MOSFET tranzistory (rozdíl napětí 0,05 V)

Nyní uvedu kmitočtovou analýzu v případě, že rozdíl vstupního napětí nebude pouze 0,05 V, ale bude celý 1 V. Podle předpokladů, vzroste zesílení na vyšší hodnotu než v předchozím případě. Výsledek simulace vidíte na obrázku 38. Zesílení nyní je u obou tranzistorů totožné a má hodnotu 31,53 dB. Taktéž pokles o 3 dB je pro oba tranzistory stejný a je na frekvenci 184 kHz.



Obrázek 38: AC analýza symetrického diferenčního zesilovače s MOSFET tranzistory (rozdíl vstupních napětí 1 V)

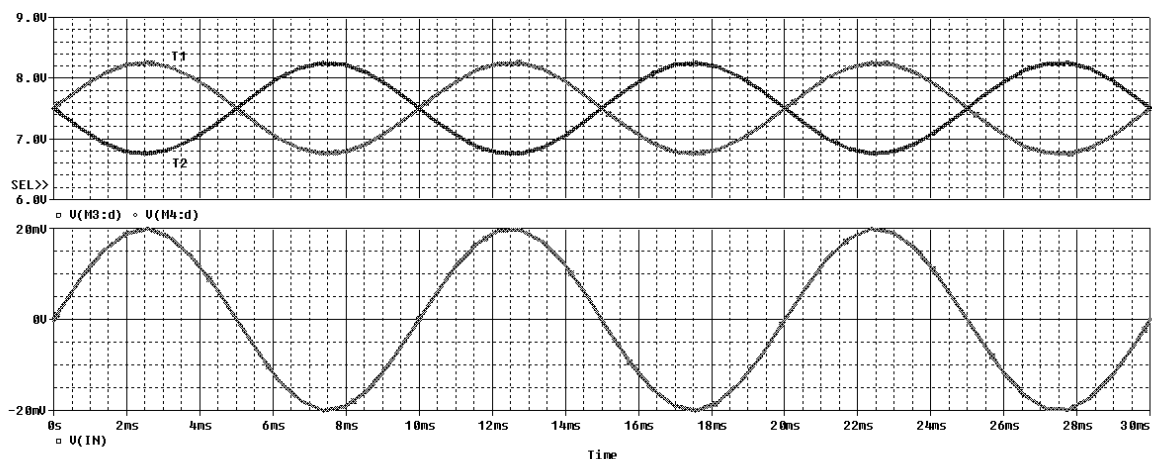
Pro MOSFETový tranzistor T_2 fáze klesá ze 180° na nulu. Avšak pro tranzistor T_1 se fáze po téměř celou šířku pásma pohybuje v 0° , avšak kromě frekvence 1 MHz, kde se fáze blíží -90° (obr. 39).



Obrázek 39: Fáze symetrického diferenčního zesilovače s MOSFET tranzistory

Časová analýza je zobrazena na obrázku 40. Výstupní napětí z drainu tranzistor T_1 je fázi s vstupním napětím, ale napětí z drainu tranzistoru T_2 je v protifázi se vstupním napětím. Vstupní napětí mělo amplitudu 20 mV a frekvenci 100 Hz. Výstupní hodnoty měly osu na napětí 7,5 V, jejich amplituda byla 8,253 V. Jednoduchým výpočtem zjistíme, že vstupní napětí bylo zesíleno

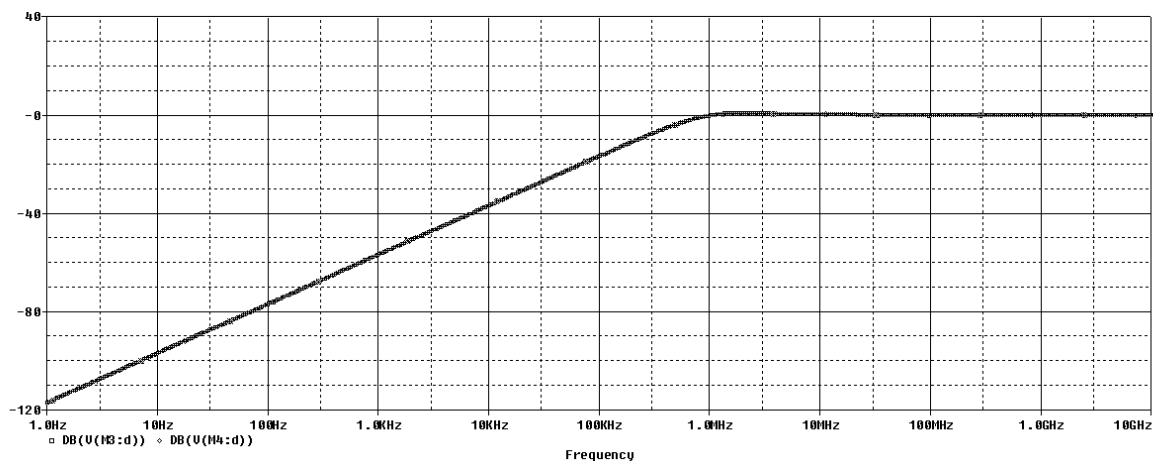
$$\frac{U_{výst}}{U_{vst}} = \frac{8,253 - 7,5}{20 \cdot 10^{-3}} = 37,65 \Rightarrow A_u = 20 \cdot \log \frac{U_{výst}}{U_{vst}} = 31,51 \text{ dB}$$



Obrázek 40: Časová analýza symetrického diferenčního zesilovače s MOSFET tranzistory

A poslední simulace ze symetrického diferenčního zesilovače s MOSFET tranzistory je případ, když je zesilovač buzen stejným zdrojem tzn., že zdroj má stejnou amplitudu a frekvenci. Jedná se o kmitočtovou analýzu, jejíž výsledek můžete vidět na obrázku 41.

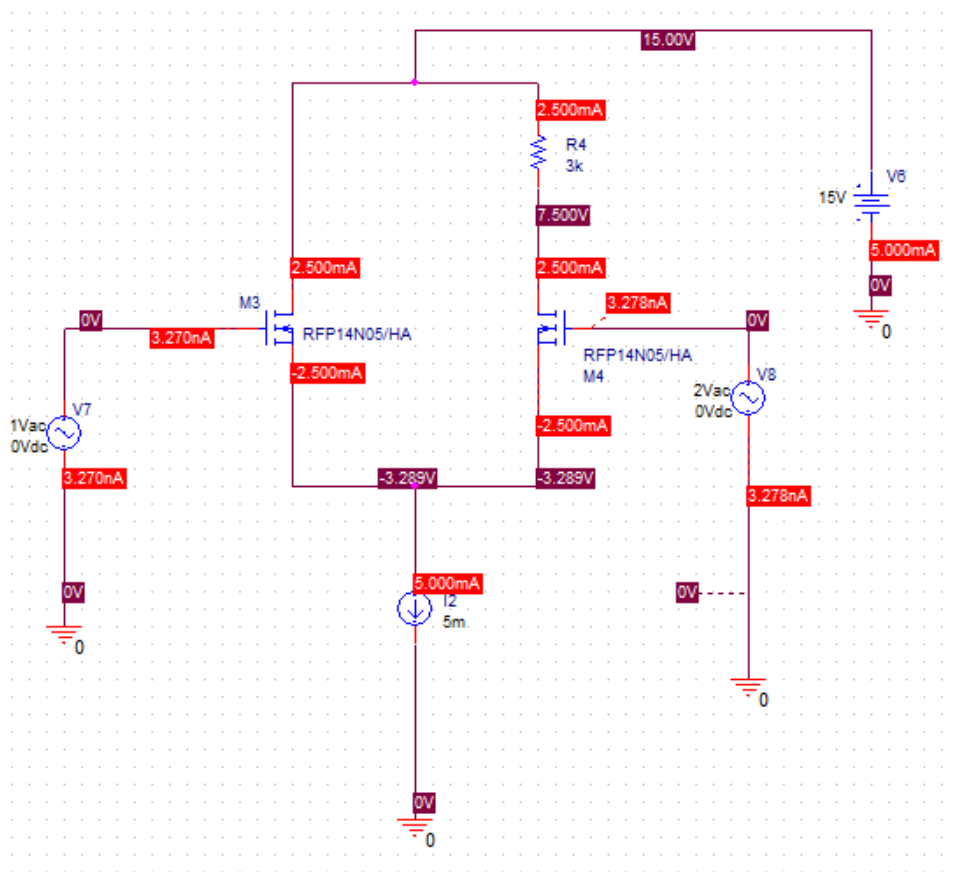
Ačkoliv je zapojení stejné jako v předchozích případech, je v oblasti nízkých kmitočtů útlum se sklonem 20 dB na dekádu, až do frekvence 1 MHz, kde je již útlum nulový.



Obrázek 41: Frekvenční analýza symetrického diferenčního zesilovače s MOSFET tranzistorem při souhlasném vstupním napětí

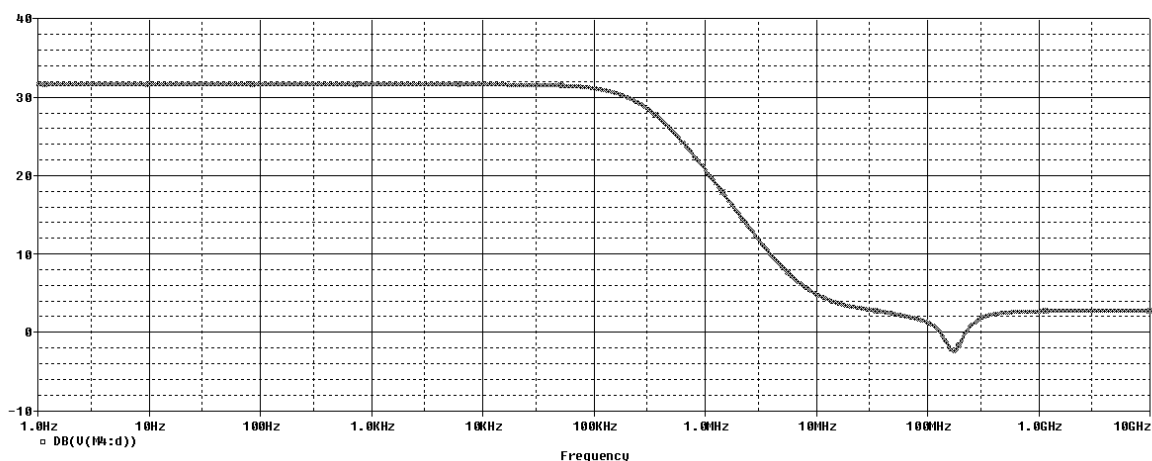
4.3.2. Nesymetrický diferenční zesilovač

Jedná se o téměř stejné zapojení jako je symetrický diferenční zesilovač, avšak kolektorový rezistor u tranzistoru T_1 je zkratován. Tím dostaneme zapojení, které je uvedeno na obr. 42. Byly použity stejné hodnoty napájecího napětí, hodnoty rezistorů i stejné typy tranzistorů, jako v případě symetrického zesilovače.



Obrázek 42: Schéma zapojení nesymetrického diferenčního zesilovače s MOSFET tranzistory s velikostí napětí v uzlech a proudů ve větvích

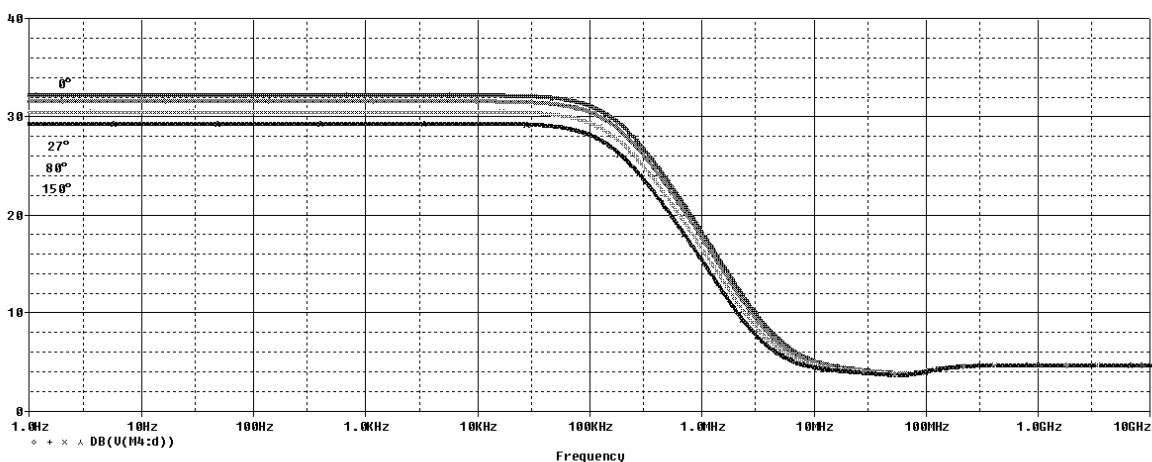
Výsledek simulace vidíme na obrázku 43. Na grafu je pouze drainový výstup tranzistoru T_2 . Drain tranzistoru T_1 je připojen na napájecí napětí. Rozdíl vstupního napětí byl 1 V. Zesílení činilo 31,53 dB, pokles o 3 dB nastal na frekvenci 303 kHz. Jak je vidět, oproti symetrickému diferenčnímu zesilovači bylo zesílení stejné, avšak pokles o 3 dB byl na vyšší frekvenci, tzn. že zesilovač má větší šířku pásma.



Obrázek 43: Frekvenční analýza nesymetrického diferenčního zesilovače s MOSFET tranzistory

4.3.3. Vliv teploty u symetrického diferenčního zesilovače

Pro simulaci jsem použil 4 hodnot teploty. V téhle simulaci jsou teploty nastaveny pro celé zapojení, nikoliv pro jednotlivé součástky. Teploty měly hodnoty: 0, 27, 80 a 150 °C. Jak je vidět z grafu, který je uveden na obrázku 44, zesílení se zvyšující se teplotou klesalo. Zesílení pro teplotu 0 °C je 32,14 dB, pro teplotu 27 °C činilo zesílení 31,53 dB, teplotě 80 °C odpovídalo zesílení 30,47 dB a pro teplotu 150 °C je zesílení 29,29 dB.

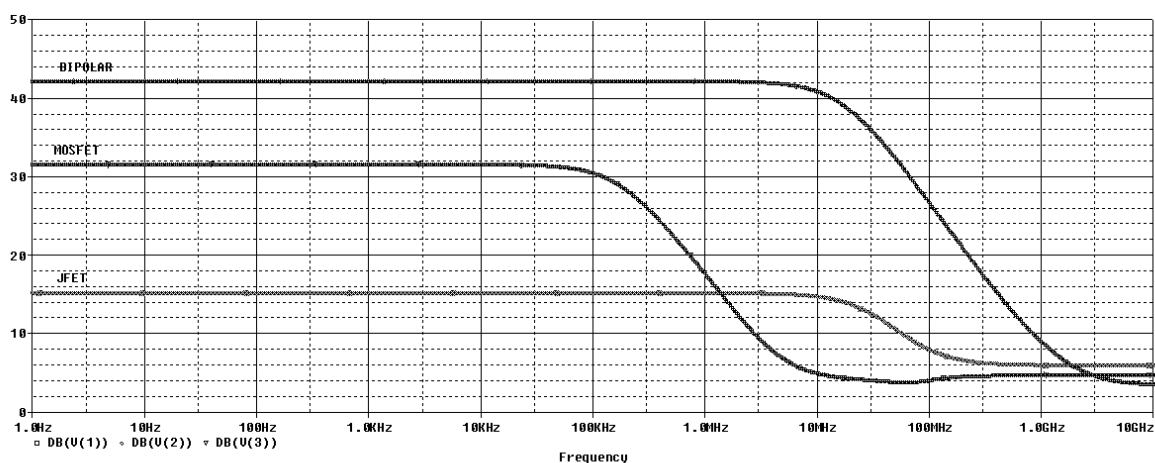


Obrázek 44: Frekvenční analýza symetrického diferenčního zesilovače s MOSFET tranzistory v závislosti na teplotě

4.4. Porovnání simulací

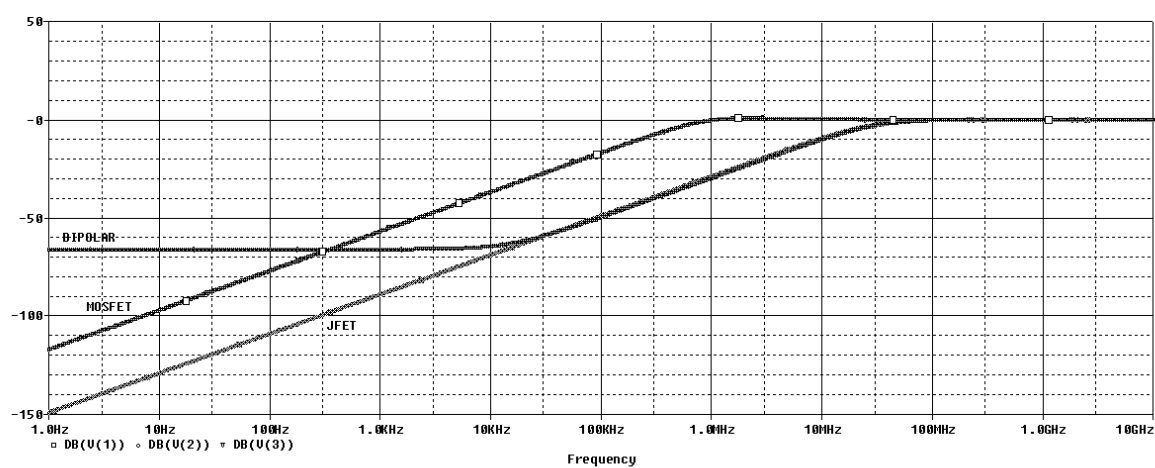
Jako první porovnání je porovnání zesílení. Rozdíl vstupních napětí byl 1 V. Proud do emitorů, popřípadě drainů byl o hodnotě 5 mA. Výsledky porovnání můžete vidět na obrázku

45. Největší zesílení bylo podle předpokladu pro zapojení s bipolárním tranzistorem a to 42,1 dB, pokles o 3 dB nastal na frekvenci 17,35 Mhz. Jako druhé největší zesílení mělo zapojení s MOSFETovým tranzistorem. Zesílení činilo 31,53 dB, pokles o 3 dB nastal na frekvenci 191,5 khz. Nejmenší zesílení měl diferenční zesilovač s JFETovým tranzistorem a to 15,19 dB, pokles zde nastal na frekvenci 33,87 MHz. Jak je vidět, při návrhu si musíme vybrat, zda upřednostníme velikost zesílení, či zda dáme raději přednost potlačení souhlasného napětí, či šířce frekvenčního pásma.



Obrázek 45: Porovnání frekvenčních analýza symetrických diferenčních zesilovačů

Mým druhým porovnáním je porovnání CMR. Jak můžete vidět z obrázku 46, CMR se liší pro jednotlivé typy tranzistorů. Největší potlačení souhlasného napětí dosahuje zapojení s JFETovým tranzistorem – útlum zde činí 20 dB na dekádu od hodnoty -150 dB. Zapojení s MOSFETovým tranzistorem má taky útlum 20 dB na dekádu, avšak nemá tak velký počáteční útlum jako zapojení s JFETem. Počátek útlumu vychází z hodnoty -115 dB. A nejmenší hodnotu CMR pro nízké frekvence má zapojení s bipolárními tranzistory, kde je hodnota – 65 dB. Avšak ve vyšších frekvencích (řádově stovky kHz) se vyrovnává zapojení s MOSFETovému tranzistoru.



Obrázek 46: Porovnání parametru CMR u symetrických diferenčních zesilovačů

5. Závěr

V první části práce jsem se zabýval teoretickou částí diferenčních zesilovačů. Jak jsem již uváděl v úvodu, jednalo se především o princip diferenčního zesilovače (str. 14), vlastnosti, jeho potlačení souhlasného napětí (str. 18), přenosová charakteristika (str. 21), výstupní a vstupní impedance (str. 20). Dále o rozdílných vlastnostech diferenčních zesilovačů s tranzistory typu bipolar, JFET a MOSFET (str. 28) a také různé zapojení pro diferenční zesilovače (str. 30).

Všechny simulace jsem provedl v programu OrCad Capture 16.0.0.p001 z 5. června 2007. Jako modely tranzistorů jsem použil následující typy: bipolární tranzistor 2N3904 (datasheet dostupný z http://www.datasheetcatalog.com/datasheets_pdf/2/N/3/9/2N3904.shtml), JFETový tranzistor je typu J401 (datasheet dostupný z <http://www.datasheetarchive.com/J401-datasheet.html>) a MOSFETový tranzistor je RFP14N05 od firmy Harris Semiconductor (datasheet dostupný z <http://www.datasheetarchive.com/RFP12N10-datasheet.html>). Modely všech tří tranzistorů uvedu dále. U všech zapojení jsem se snažil, aby kolektorové respektive drainové proudy měli hodnotu 5 mA, emitorové respektive sourcové proudy 2,5 mA. Frekvenční simulace jsem prováděl až do hodnoty 10 GHz i když uvedené tranzistory nejsou vyrobené pro vysokofrekvenční aplikace. Proto jsou výsledky na vysokých frekvencích spíše orientační.

U porovnání frekvenčních analýz (str. 56) největší zesílení mělo zapojení s bipolárním tranzistorem, naopak nejmenší zesílení mělo zapojení s JFET, ale tohle zapojení mělo největší šířku pásma a to až do frekvence 33 Mhz. U porovnání (str. 56) potlačení souhlasného napětí (CMMR) mělo nejlepší výsledky zapojení s JFETovým tranzistorem. Zapojení s nejhorším potlačením souhlasného napětí bylo zapojení s bipolárním tranzistorem. Podle toho k čemu má daná diferenční zesilovač sloužit, si budeme vybírat, jaký tranzistor použijeme. Pokud potřebujeme velké zesílení pro nízké frekvence, můžeme bez obav zvolit zapojení s bipolárním tranzistorem. Pokud naopak požadujeme velké potlačení souhlasného napětí, volíme zapojení s JFETovým tranzistorem.

Mezi významnou světovou firmu, která se zabývá výrobou diferenčních zesilovačů, bychom mohli zařadit firmu LeCroy, která má svou evropskou základnu v Ženevě (<http://www.lecroy.com/homepage/default.aspx>). Tahle firma vyrábí nejen různé varianty diferenčních zesilovačů, ale i příslušenství k nim. Podrobné informace o diferenčních zesilovačích a o příslušenství lze najít na <http://www.lecroy.com/tm/products/DiffAmps/>

Jako další firmu uvádím Agilent (<http://www.home.agilent.com/agilent/home.jsp?lc=eng&cc=CZ>), kde například 1153A Differential Probe, je schopná dokonce změřit CMRR (další podrobné informace na <http://cp.literature.agilent.com/litweb/pdf/01153-97004.pdf>).

Velký přehled o různých typech diferenčních zesilovačů i o jejich vlastnostech lze najít i na stránkách firmy National Semiconductor (<http://www.national.com/analog/amplifiers>).

6. Seznam použitých zdrojů:

- 1 SEIFART, M. Polovodičové prvky a obvody na spracovanie spojitých signálov. Bratislava: Alfa. 1988. 608 stran. ISBN 063 – 570 - 87
- 2 Differential amplifier. [cit. 2009-05-25] Dostupné z WWW: http://en.wikipedia.org/wiki/Differential_amplifier
- 3 BJT Differential Amplifier. [cit. 2009-05-25] Dostupné z WWW: http://www.ecircuitcenter.com/Circuits/BJT_Diffamp1/BJT_Diffamp1.htm
- 4 Bogart, T. F., Beasley, J. S., Rico, G.: Electronic Devices and Circuits. Prentice Hall, 2001. 752 stran. ISBN 013 – 085 - 1787
- 5 Dailey, D. J.: Electronic Devices and Circuits. Prentice Hall, 2001. 820 stran. ISBN 013 – 081 – 1106
- 6 FROHN, M. a kolektiv. Elektronika – polovodičové součástky a základní zapojení. Praha: BEN, 2006. 480 stran. ISBN 80-7300-123-3.

7. Seznam příloh

8.1.	Model knihovny bipolárního tranzistoru	62
8.2.	Model knihovny tranzistoru JFET	62
8.3.	Model knihovny tranzistoru MOSFET	62

8. Přílohy

8.1. Model knihovny bipolárního tranzistoru typu Q2N3904

```
.model Q2N3904
  NPN(Is=6.734f Xti=3 Eg=1.11
  Vaf=74.03 Bf=416.4 Ne=1.259
  Ise=6.734f Ikf=66.78m Xtb=1.5
  Br=.7371 Nc=2 Isc=0 Ikr=0 Rc=1
  Cjc=3.638p Mjc=.3085 Vjc=.75
  Fc=0.5 Cje=4.493p Mje=.2593
  Vje=0.75 Tr=239.5n Tf=301.2p
  Itf=0.4 Vtf=4 Xtf=2 Rb=10
  National pid=23
  case=T092
```

8.2. Model knihovny tranzistoru JFET typu J401

```
.model J401
  NJF(Beta=1.577m Betatce=-0.5
  Rd=1 Rs=1 Lambda=10m
  Vto=-1.316 Vtotc=-2.5m
  Is=19.73f Isr=191.3f N=1
  Nr=2 Xti=3 Alpha=68.56u
  Vk=212.2 Cgd=5.6p M=0.3916
  Pb=0.5 Fc=0.5 Cgs=6.044p
  Kf=4.592E-18 Af=1)
  National pid=98
  case=8-Pin DIP
```

8.3. Model knihovny tranzistoru MOSFET typu RFP14N0/HA

```
.SUBCKT RFP14N05/HA 2 1 3 ; REV 9/12/94
*Term. Conn.**** D G S
*Spice Model circuit file for the RFP14N05
*****
*   For further discussion of this PSPICE PowerFET macromodel
consult   *
*   A New PSPICE Sub-circuit for the Power MOSFET Featuring
Global   *
*   Temperature Options by William J. Hepp and C. Frank
Wheatley   *
*NOM TEMP=25 deg C
*
*****
Ca 12 8 8.84e-10
Cb 15 14 9.34e-10
Cin 6 8 5.20e-10
```

```

Dbody 7 5 DBDMOD
Dbreak 5 11 DBKMOD
Dplcap 10 5 DPLCAPMOD
Ebreak 11 7 17 18 62.87
Eds 14 8 5 8 1
Egs 13 8 6 8 1
Esg 6 10 6 8 1
Escl 51 50
VALUE={ (V(5,51)/ABS(V(5,51))) * (PWR(V(5,51)*1E6/50,6.0)) }
Evto 20 6 18 8 1
It 8 17 1
Ldrain 2 5 1e-9
Lgate 1 9 4.34e-9
Lsource 3 7 3.79e-9
Mos1 16 6 8 8 MOSMOD M=0.99
Mos2 16 21 8 8 MOSMOD M=0.01
Rbreak 17 18 RBKMOD 1
Rdrain 5 16 RDSMOD 2.20e-3
Rgate 9 20 5.64
Rin 6 8 1e9
Rscl1 5 51 RSCLMOD 1e-6
Rscl2 5 50 1e3
Rsource 8 7 RDSMOD 42.3e-3
Rvto 18 19 RVTOMOD 1
S1a 6 12 13 8 S1AMOD
S1b 13 12 13 8 S1BMOD
S2a 6 15 14 13 S2AMOD
S2b 13 15 14 13 S2BMOD
Vbat 8 19 DC 1
Vto 21 6 0.82
.MODEL DBDMOD D (Is=1.50e-13 Rs=10.9e-3 TRS1=2.30e-3 TRS2=-1.75e-
5
+CJO=6.84e-10 TT=4.20e-8)
.MODEL DBKMOD D (Rs=4.15e-1 TRS1=3.73e-3 TRS2=-3.21e-5)
.MODEL DPLCAPMOD D (CJO=26.2e-11 Is=1e-30 N=10)
.MODEL MOSMOD NMOS (VTO=3.91 KP=12.68 Is=1e-30 N=10 TOX=1 L=1u
W=1u)
.MODEL RBKMOD RES (TC1=7.73e-4 TC2=2.12e-6)
.MODEL RDSMOD RES (TC1=5.00e-3 TC2=2.53e-5)
.MODEL RSCLMOD RES (TC1=2.05e-3 TC2=1.35e-5)
.MODEL RVTOMOD RES (TC1=-4.44e-3 TC2=-6.45e-6)
.MODEL S1AMOD VSWITCH(RON=1e-5 ROFF=0.1 VON=-5.29 VOFF=-3.29)
.MODEL S1BMOD VSWITCH(RON=1e-5 ROFF=0.1 VON=-3.29 VOFF=-5.29)
.MODEL S2AMOD VSWITCH(RON=1e-5 ROFF=0.1 VON=-2.25 VOFF=2.75)
.MODEL S2BMOD VSWITCH(RON=1e-5 ROFF=0.1 VON=2.75 VOFF=-2.25)
.ENDS

```