

VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

Fakulta elektrotechniky
a komunikačních technologií

DIPLOMOVÁ PRÁCE



VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

BRNO UNIVERSITY OF TECHNOLOGY

FAKULTA ELEKTROTECHNIKY

A KOMUNIKAČNÍCH TECHNOLOGIÍ

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION

ÚSTAV MIKROELEKTRONIKY

DEPARTMENT OF MICROELECTRONICS

SPÍNANÝ ZDROJ SE SPÍNÁNÍM PŘI NULOVÉM NAPĚTÍ

SWITCHING POWER SUPPLY WITH ZERO VOLTAGE SWITCHING

DIPLOMOVÁ PRÁCE

MASTER'S THESIS

AUTOR PRÁCE

AUTHOR

Bc. Jiří Peší

VEDOUCÍ PRÁCE

SUPERVISOR

prof. Ing. Jaroslav Boušek, CSc.

BRNO 2016



Diplomová práce

magisterský navazující studijní obor **Mikroelektronika**

Ústav mikroelektroniky

Student: Bc. Jiří Pešl

ID: 72981

Ročník: 2

Akademický rok: 2015/16

NÁZEV TÉMATU:

Spínaný zdroj se spínáním při nulovém napětí

POKYNY PRO VYPRACOVÁNÍ:

Seznamte se s technikou spínaných zdrojů využívajících spínání při nulovém napětí.

Navrhněte spínaný zdroj se spínáním při nulovém napětí použitelný pro napájení iontových zdrojů. Požadovaný výkon je 2800 W při maximálním výstupním napětí 2800 V.

Realizujte spínač a transformátor tohoto zdroje a ověřte, zda navržený zdroj splnění zadaných parametrů umožní.

DOPORUČENÁ LITERATURA:

Podle pokynů vedoucího práce

Termín zadání: 8.2.2016

Termín odevzdání: 26.5.2016

Vedoucí práce: prof. Ing. Jaroslav Boušek, CSc.

Konzultant diplomové práce:

doc. Ing. Lukáš Fojcik, Ph.D., předseda oborové rady

UPOZORNĚNÍ:

Autor diplomové práce nesmí při vytváření diplomové práce porušit autorská práva třetích osob, zejména nesmí zasahovat nedovoleným způsobem do cizích autorských práv osobnostních a musí si být plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č.40/2009 Sb.

ABSTRAKT

Diplomová práce se zabývá návrhem spínaného zdroje se spínáním při nulovém napětí pro buzení anody iontového zdroje typu „Anode-layer“. V práci je nejprve nastíněna problematika iontových zdrojů a podrobněji pak iontový zdroj typu „Anode-layer“. Poté jsou uvedeny důležité aspekty konstrukce spínaných zdrojů, z nichž posléze vychází podrobně popsaná konstrukce spínaného zdroje s výstupním napětím 2800 V a výstupním výkonem 2800 W.

KLÍČOVÁ SLOVA

iontový zdroj s anodovou vrstvou, spínaný výkonový zdroj, DC/DC konverze, buzení výkonového MOSFET tranzistoru, výpočet výkonového MOSFET tranzistoru jako spínače, semirezonanční plný můstek, spínání při nulovém napětí, návrh napěťového transformátoru, galvanické oddělení

ABSTRACT

Diploma thesis describes the design of an switched mode power supply with switching at zero voltage for driving the anode of Anode-layer type ion source. First aim of thesis is ion sources and specially Anode-layer type of ion source in detail. Main aim of thesis are important aspects of the design of switching mode power supply, which comes later the detailed construction of an switched mode power supply with output voltage 2800 V at output power 2800 W.

KEYWORDS

anode-layer ion source, switched mode power supply, DC/DC conversion, power MOSFET driving, calculation of power MOSFET as switch, semiresonant full bridge, zero voltage switching, voltage transformer design, galvanic isolation

PEŠL, Jiří *SPÍNANÝ ZDROJ SE SPÍNÁNÍM PŘI NULOVÉM NAPĚTÍ*: diplomová práce. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, Ústav mikroelektroniky, 2016. 96 s. Vedoucí práce byl prof. Ing. Jaroslav Boušek, CSc.

PROHLÁŠENÍ

Prohlašuji, že svou diplomovou práci na téma „SPÍNANÝ ZDROJ SE SPÍNÁNÍM PŘI NULOVÉM NAPĚTÍ“ jsem vypracoval(a) samostatně pod vedením vedoucího diplomové práce a s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny citovány v práci a uvedeny v seznamu literatury na konci práce.

Jako autor(ka) uvedené diplomové práce dále prohlašuji, že v souvislosti s vytvořením této diplomové práce jsem neporušil(a) autorská práva třetích osob, zejména jsem nezasáhl(a) nedovoleným způsobem do cizích autorských práv osobnostních a/nebo majetkových a jsem si plně vědom(a) následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., o právu autorském, o právech souvisejících s právem autorským a o změně některých zákonů (autorský zákon), ve znění pozdějších předpisů, včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č. 40/2009 Sb.

Brno

.....

podpis autora(-ky)

PODĚKOVÁNÍ

Rád bych poděkoval vedoucímu diplomové práce panu prof. Ing. Jaroslavu Bouškovi, Ph.D. za odborné vedení, konzultace, trpělivost a podnětné návrhy k práci.

Brno

.....

podpis autora(-ky)

PODĚKOVÁNÍ

Výzkum popsáný v této diplomové práci byl realizován v laboratořích podpořených z projektu SIX; registrační číslo CZ.1.05/2.1.00/03.0072, operační program Výzkum a vývoj pro inovace.

Brno

.....
podpis autora(-ky)

OBSAH

Úvod	12
1 Teoretický úvod	13
1.1 Iontové zdroje	13
1.1.1 Klasifikace a použití zdrojů iontů	13
1.1.2 Iontový zdroj typu Anode-layer	15
1.2 Izolované spínané DC/DC měniče	17
1.2.1 Blokové schéma spínaných zdrojů	17
1.2.2 Princip činnosti spínaných zdrojů obecně	17
1.2.3 MOSFET tranzistor ve spínacím režimu	19
1.2.4 Budiče MOSFET tranzistorů	25
1.2.5 Galvanické oddělení	26
1.2.6 Transformátory izolovaných spínaných měničů	27
1.3 DC/DC měniče se spínáním v rezonančním režimu s posunutou fází	29
1.3.1 Konstrukce DC/DC měničů se spínáním v rezonančním režimu s posunutou fází	30
1.3.2 Řízení DC/DC měniče se spínáním v rezonančním režimu s posunutou fází	34
2 Návrh spínaného měniče	38
2.1 Postup při návrhu spínaného měniče v provedení H-můstku se spínáním při nulovém napětí	38
2.1.1 Výpočet ztrát na izolované straně měniče	39
2.1.2 Návrh transformátoru	40
2.1.3 Předpis návinu navrženého transformátoru	45
2.2 Návrh ZVS H-můstku pro buzení transformátoru	46
2.2.1 Výkonové spínací MOSFET tranzistory	47
2.2.2 Driver tranzistorů, hradlové odpory a rychlost vypínání tranzistorů	47
2.2.3 Návrh předřazené indukčnosti	51
2.2.4 Výkonová ztráta na tranzistorech	52
2.2.5 Návrh chlazení tranzistorů	54
2.2.6 Měření obvodových veličin	55
3 Řídící elektronika a její programové vybavení	57
3.1 Hardware	57
3.1.1 Mikrokontrolér	57

3.1.2	Použité integrované periferie	57
3.1.3	Externí obvody	62
3.1.4	Zapojení mikrokontroléru	63
3.2	Software	64
3.2.1	Stavový automat	64
3.2.2	Zpětnovazební regulace výstupního napětí	64
4	Výsledky	67
4.1	Realizace prototypu spínaného zdroje	67
4.2	Osazení a oživení desek plošných spojů	67
4.3	Měření při nízkém napětí na vstupu a provozu s výstupem naprázdno	69
4.3.1	Přenos transformátoru naprázdno	69
4.3.2	Přenos zatíženého transformátoru a ověření funkce regulace výstupního napětí fázovým posunem	71
4.3.3	Použité laboratorní přístroje a měřicí pracoviště	73
5	Závěr	75
	Literatura	76
	Seznam symbolů, veličin a zkratk	82
	Seznam příloh	83
A	Schéma elektrického zapojení	84
B	Kusovník	89
C	Obsah přiloženého CD	96

SEZNAM OBRÁZKŮ

1.1	Elektricky neutrální plyn a plasma[53]	14
1.2	Princip iontového zdroje typu ALIS[57]	15
1.3	Ilustrace iontového zdroje typu ALIS[60]	16
1.4	Obecné blokové schéma DC/DC měniče[26]	18
1.5	Závislost přenesitelného výkonu na velikosti transformátoru a průběhy magnetické indukce pro jednotlivé konstrukce spínaných zdrojů a frekvence PWM buzení [62]	19
1.6	Schéma testovacího obvodu a průběhů napětí na GATE a DRAIN elektrodě MOSFET tranzistoru [39]	20
1.7	Zapojení pro kompletní nastavení nabíjecích a vybíjecích proudů hradla MOSFET tranzistoru [44]	21
1.8	Vliv Millerovy kapacity na průběhy napětí a proudů v MOSFET tranzistoru [36]	22
1.9	Mechanismus parazitního indukovaného BJT tranzistoru a zpětné diody ve struktuře výkonového MOSFET tranzistoru [62]	23
1.10	Ztráty při spínání MOSFET tranzistoru [64]	25
1.11	Typické schéma zapojení budiče MOSFET tranzistorů polovičního můstku[46]	26
1.12	Ukázka vysokofrekvenčního transformátoru[28]	27
1.13	Princip transformátoru[24]	28
1.14	Ztráty v magnetických materiálech a pravidla návrhu magnetických prvků[62]	29
1.15	Typické schéma zapojení ZVS H-můstku [64]	30
1.16	Princip ZVS H-můstku 1. část - Přenos výkonu [64]	31
1.17	Princip ZVS H-můstku 2. část - Vypnutí tranzistoru Q2 a vliv rezonance [64]	31
1.18	Princip ZVS H-můstku 3. část - Sepnutí tranzistoru Q3 do „free wheeling“ módu[64]	32
1.19	Princip ZVS H-můstku 4. část - Vypnutí tranzistoru Q1 a vliv rezonance[64]	33
1.20	Princip buzení transformátoru v rezonančním módu 5. část[64]	34
1.21	Funkce napětí a proudů při buzení transformátoru v rezonančním módu[64]	35
1.22	Eqvivalentní rezonanční obvod[29]	35
1.23	Měkké sepnutí do „free wheeling“ módu [29]	36
1.24	Řídící signály tranzistorů a jejich návaznosti na obvodové veličiny fázově posunutého PWM řízení H-můstku [23]	37

2.1	Grafické závislosti magnetických ztrát v jádře na frekvenci a velikosti magnetické indukce [8]	41
2.2	Řez navrženým vinutím transformátoru	48
2.3	Grafická závislost napětí hradla na náboji hradla[11]	50
2.4	Závislost magnetických ztrát materiálu toroidu[10]	53
2.5	Závislost koeficientu TCR na teplotě[11]	54
2.6	Schéma tepelného obvodu se dvěma tranzistory na chladiči [49]	55
2.7	Katalogový list vybraného chladiče SK514	56
2.8	Schéma analogového řetězce	56
3.1	Ilustrace vnitřního uspořádání a možností připojení k pinům procesoru ATXmega16A4 [18]	58
3.2	Ilustrace hodinového systému procesoru ATXmega16A4 [9]	59
3.3	Princip generace fázově posunutého PWM signálu pomocí 16bitového TIMERU s PWM	61
3.4	Ilustrace rozšiřujícího modulu AWEX procesoru ATXmega16A4 [9] . . .	62
3.5	Naměřené průběhy signálu generovaného mikrokontrolérem s popsaným nastavením modulu AWEX	63
3.6	Ilustrace optické linky tvořené vysílačem SFH757V a přijímačem SFH551V [5]	64
3.7	Znázornění funkce jednoduchého stavového automatu	66
4.1	Ukázka DPS s pracovním názvem "POWER"ve vývojovém prostředí Cadsoft Eagle 7.2	68
4.2	Ukázka DPS s pracovním názvem "CONTROLL"ve vývojovém prostředí Cadsoft Eagle 7.2	69
4.3	Fotografie prototypu s úpravami pro jeho oživení	70
4.4	Naměřené průběhy napětí na hradlech výkonových tranzistorů při maximální střídě fázově posunuté PWM modulace výstupního výkonu	71
4.5	Naměřené průběhy napětí na středech H-můstku a průběhy napětí na výstupu transformátoru naprázdno	72
4.6	Naměřené průběhy napětí na středech H-můstku a průběh napětí na výstupu transformátoru při zatížení	73
4.7	Graf závislosti výstupního napětí na střídě generovaného fázově posunutého signálu	74
4.8	Náhled na pracoviště při měření na nízkém napětí a programování . .	74

SEZNAM TABULEK

2.1	Vstupní údaje pro návrh HV DC/DC měniče	38
2.2	Vstupní údaje pro určení ztrát na usměrňovači	39
2.3	Vstupní údaje pro návrh transformátoru	40
2.4	Katalogové hodnoty jádra transformátoru a jeho geometrické rozměry	42
2.5	Specifikace vysokofrekvenčních vodičů návinu	45
2.6	Rozvržení závitů vinutí transformátoru	46
2.7	Rozvržení závitů vinutí transformátoru	47
2.8	Důležité údaje z katalogového listu tranzistoru [11]	49
2.9	Katalogové hodnoty železoprachového jádra T200-52B	52
3.1	Tabulka vstupních a výstupních signálů mikrokontroléru	65
4.1	Tabulka měření převodu napětí transformátoru při nízkém napětí na vstupu ZVS H-můstku a snížené předřazené indukčnosti	70
4.2	Tabulka regulace výkonu pomocí fázového posunutí PWM	72

ÚVOD

V diplomové práci jsou nejprve rozebrány iontové zdroje z obecného hlediska a zvláště pak iontový zdroj typu „Anode-layer“. Poté je v práci nastíněna problematika převodu energie pomocí spínaných zdrojů využívajících ke své činnosti tranzistorů jako spínačů převodních prvků a to především vysokofrekvenčních transformátorů, jejichž funkce a možnosti jsou v práci rovněž nastíněny.

Ze všech poznatků uvedených v teoretické části práce vychází návrh vysoce účinného spínaného zdroje napětí určeného pro napájení iontového zdroje typu „Anode-layer“. Tento návrh obsahuje podrobné výpočty a úvahy potřebné pro návrh vysokofrekvenčního transformátoru, budiče transformátoru v zapojení plného mostu tvořeného výkonovými MOSFET tranzistory se spínáním při nulovém napětí a regulací výkonu pomocí fázového posunutí. V práci jsou rovněž popsány všechny obvody důležité pro zajištění správné funkce navrženého zdroje.

V poslední části se práce zabývá stavbou, oživením, proměřením důležitých parametrů a odzkoušením prototypu zdroje při nízkém napětí.

Cílem práce je realizace funkčního prototypu zdroje vysokého stejnosměrného napětí 2800 V pro buzení anody iontového zdroje typu „Anode-layer“ s podrobným popisem návrhu a s uvedenými výpočty.

1 TEORETICKÝ ÚVOD

1.1 Iontové zdroje

Iontový zdroj lze definovat jako zařízení, které produkuje jednotlivé atomy plazmatu nesoucí elektrický náboj. To znamená, že je do iontového zdroje přivedena látka v plynném stavu, jenž je elektricky neutrální. Uvnitř iontového zdroje je pomocí různých fyzikálních metod tato látka ionizována. Ionizací látky rozumíme obohacení nebo ochuzení atomu o jeden nebo více elektronů. Takto ionizovaný atom může být poté urychlen interakcí s elektrickým polem extrakčního elektrodového systému, přivedeného na extrakční elektrodu, určitým směrem. V případě, kdy jsou nabitě částice urychleny z ionizačního prostoru zdroje pouze v jednom směru, mluvíme o zdrojích iontových svazků.

Definice plazmatu

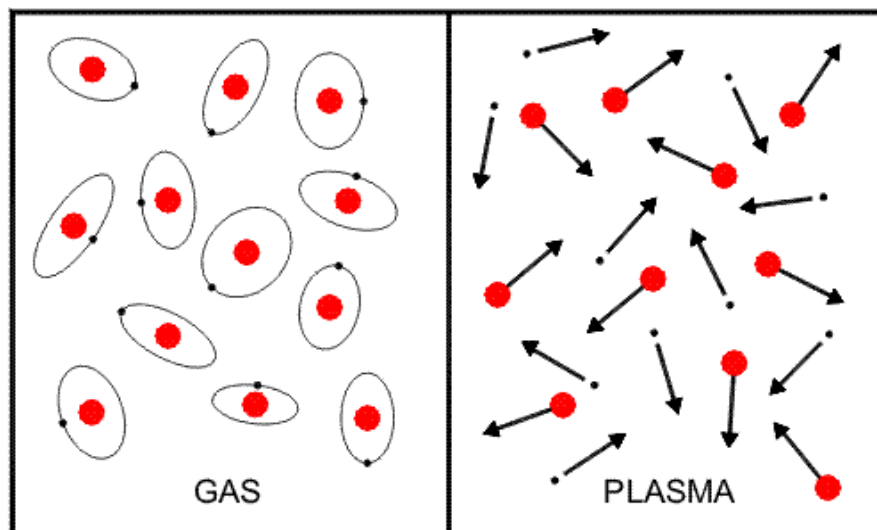
„Plazma je kvazineutrální soubor částic s volnými nosiči nábojů, který vykazuje kolektivní chování“[30]

Plazma je IV. skupenství hmoty. Jednotlivé atomy plynu v tomto skupenství přijaly tolik energie, že jsou jejich elektrony excitovány do stavu, ve kterém se volně pohybují prostorem. Atomy tak část svého elektrického náboje ztratí a můžeme tak zavést tvrzení, že tento atom nese kladný elektrický náboj. Takový atom nazýváme iontem a proces vzniku samostatného iontu a elektronu nazýváme generací. Pokud se jedná o molekulární plyn, je touto energií, jenž nazýváme ionizační, roztržena jeho molekula a každá dílčí část této molekuly nese kladný nebo záporný elektrický náboj a chová se tak jako volný nosič náboje.[50]

Kvazineutralita v definici plazmatu znamená, že sice existuje v objemu ionizovaného plynu mnoho záporných a kladných nábojů, jenž na sebe vzájemně působí, ale navenek je toto plazma elektricky neutrální. Je to dáno stejným počtem kladných i záporných nábojů v objemu plazmatu se zcela náhodnou rychlostí. Silové působení jednotlivých nosičů na sebe navzájem je rovněž zcela náhodné. [50]

1.1.1 Klasifikace a použití zdrojů iontů

Zdroje iontových svazků se v technické literatuře běžně klasifikují podle více faktorů. Prvním takovým faktorem je dělení podle jejich základní konstrukce. Daná konstrukce iontového zdroje je vždy nazvána podle vědce, který tuto konstrukci poprvé popsal. Tato klasifikace dnes už není tak rozsáhle užívaná, jelikož dnes již



Obr. 1.1: Elektricky neutrální plyn a plasma[53]

existuje mnoho druhů iontových zdrojů, které mají hybridní konstrukci nebo fungují úplně na jiném principu než základní konstrukční typy.[58][52][61]

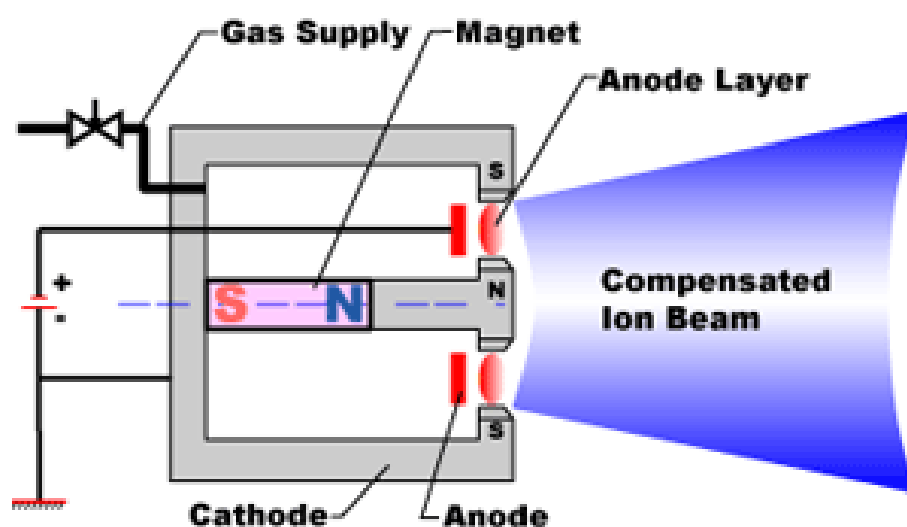
- dělení podle základní konstrukce ionizační komory a extrakčního systému
 - Penningův iontový zdroj
 - Sideniův iontový zdroj
 - Freemanův iontový zdroj
 - Kaufmanův iontový zdroj
- dělení podle druhu ionizace
 - Iontové zdroje s nárazovou ionizací
 - Termoemisní iontové zdroje
 - Fotoemisní iontové zdroje
 - Mikrovlnné iontové zdroje
- Iontové zdroje s nárazovou ionizací se dále dělí podle druhu oblouku uvnitř ionizační komory
 - Iontové zdroje s obloukovým výbojem
 - Iontové zdroje s doutnavým výbojem
 - Vysokofrekvenční iontové zdroje

Zdroje iontů a iontových svazků se v technické praxi používají pro různé účely. Jejich nasazení je však omezeno potřebou vakua nezbytného pro jejich funkci, proto se používají především v různých vakuových aparaturách. Užívají se jako základ iontového čištění a odprašování terčů v tenkovrstvých aparaturách, ve hmotnostních spektrometrech a urychlovačích částic. Existuje také aplikace, kdy byl iontový zdroj použit jako reaktivní motor kosmické sondy. V polovodičovém průmyslu je také

velmi důležité použití iontových svazků pro čištění nebo pro iontovou implantaci do polovodičových struktur.[58][52][61]

1.1.2 Ionťový zdroj typu Anode-layer

Tyto zdroje ionťových svazků jsou nejvíce užívány pro přípravu substrátů v tenkovrstvých aparaturách. Používají se také i jako zdroje urychlených částic pro ionťové naprašování různých vodivých i nevodivých materiálů. Jsou základním typem užívaným pro aktivaci povrchu při reaktivním napařování a naprašování a to hlavně pro jejich spolehlivost a trvanlivost, pro možnost použití s vysoce reaktivními plyny a pro jejich jednoduchou konstrukci. Obrázek 1.2 znázorňuje funkci ionťového zdroje typu



Obr. 1.2: Princip ionťového zdroje typu ALIS[57]

„anode-layer“. Z anglického překladu jeho pojmenování „Anode-layer“ vyplývá, že jde o typ využívající ke své funkci takzvanou vrstvu na anodě. Toto však není úplně přesné. Zdroj využívá pro svou funkci nevyváženosti plazmatu zapříčiněné kolmým magnetickým a elektrickým polem a gradientem koncentrace látky před anodou. Jde o přímé využití Laurenzovy síly, která při kolmém pohybu nabitě částice v magnetickém poli působí na tuto nabitou částici a způsobuje její kruhový pohyb po spirální dráze. Tento fyzikální děj je popsán rovnicí Laurenzova zákona 1.1.

$$\vec{F} = q(\vec{v} \times \vec{B})[50] \quad (1.1)$$

Jelikož na částici působí i elektrické pole elektrodového systému, bude výsledný pohyb složením kruhového a přímočarého pohybu způsobených silou, kterou popisuje rovnice 1.2.

$$\vec{F} = q \cdot (\vec{E} + \vec{v} \times \vec{B})[50] \quad (1.2)$$

V prostředí kolmých polí tak dochází ke zhuštění nabitých částic a z důvodu mnohem častějších srážek tak i k vysoké ionizaci plynu. Ze strany anody je do prostoru připouštěn plyn, který je v oblasti se zhuštěným nábojem ionizován a takto ionizovanému atomu je posléze udělena rychlost ve směru elektrického pole působícího mezi anodou a katodou elektrodového systému iontového zdroje.



Obr. 1.3: Ilustrace iontového zdroje typu ALIS[60]

Pro vytvoření elektrického pole elektrodového systému se používají izolované elektrické zdroje vysokého napětí až několik kV. Nejmodernější koncepce těchto zdrojů jsou tzv. spínané DC/DC měniče, které jsou přizpůsobeny tak, aby dokázaly s nízkými ztrátami regulovat výstupní napětí od stovek V do zhruba 5 kV. Pro buzení magnetického pole iontového zdroje typu „Anode-Layer“ lze použít permanentní neodymové magnety zabudované do konstrukce nebo je možné do těla zdroje vložit solenoid. Plyny a jejich množství vstupující do procesu ionizace se řídí zařízeními, které se označují zkratkou MFC z anglického názvu „Mass Flow Controller“, což lze do českého jazyka přeložit jako hmotnostní průtokový ventil. Pracují většinou na principu regulace průtoku plynu pomocí výstupního jehlového ventilu. Pro měření průtoku se v těchto zařízeních velice často využívají Pirannioho měřky v diferenčním uspořádání. Pokud zvládneme regulovat napětí na anodě, proud solenoidem a průtok ionizovaného plynu, můžeme tak dosáhnout požadovaných energií částic svazku a požadované proudové hustoty iontového svazku a mít tak zcela pod kontrolou řízené odprašování, leptání, nebo chemické reakce probíhající na povrchu substrátů při bombardování ionty.

1.2 Izolované spínané DC/DC měniče

Existuje mnoho druhů zapojení spínaných měničů využívajících pro konverzi energie a galvanické oddělení magnetické vazby. Tyto druhy se liší nejen v provedení buzení primárního vinutí transformátorů, ale i různými konstrukcemi transformátorů samotných.

Dělení izolovaných spínaných měničů

- jednočinný blokující měnič - „Flyback“ konstrukce
 - s jedním spínacím prvkem
 - se dvěma spínacími prvky
- jednočinný propustný měnič - „Forward“ konstrukce
 - s jedním spínacím prvkem
 - se dvěma spínacími prvky
 - s jedním spínacím prvkem a s aktivním přemostěním
- dvojčinné - „Push-pull“ konstrukce
 - protitaktní měnič se dvěma vinutími na primární straně transformátoru
 - dvojčinný propustný měnič s kapacitními děliči - „Half Bridge Forward“ konstrukce
 - dvojčinný měnič zapojený do plného mostu - „Full Bridge“ konstrukce
- dvojčinný propustný měnič - „ZVS Phase Shifted Full Bridge“ konstrukce
- dvojčinný rezonanční měnič

[16][6]

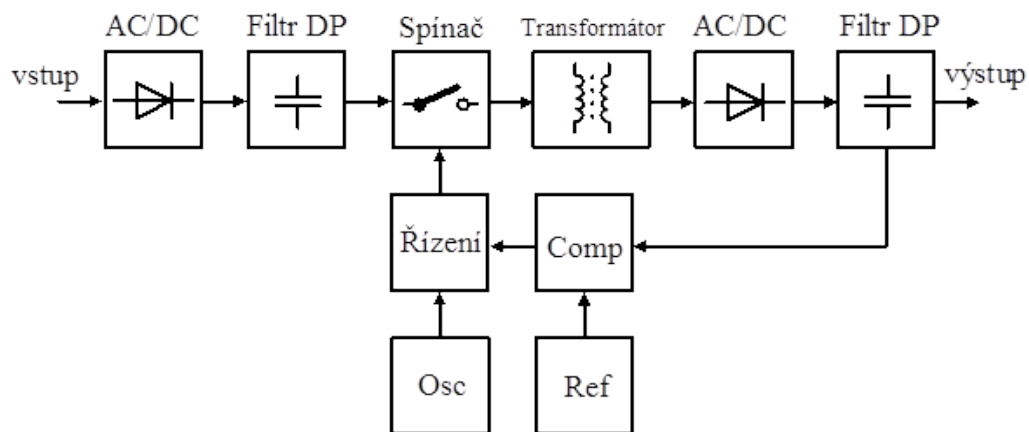
1.2.1 Blokové schéma spínaných zdrojů

Všechny konstrukce izolovaných spínaných měničů s magnetickou vazbou je možné znázornit zjednodušeným blokovým schématem, které je uvedeno na obrázku 1.4.

1.2.2 Princip činnosti spínaných zdrojů obecně

Vstupní napětí je nejdříve přeměněno na stejnosměrné pomocí AC/DC měniče, který může být zastoupen některým ze známých typů usměrňovačů nebo PFC obvodem. Stejnosměrné napětí přichází na vstup spínací části měniče, kterým bývá zapojení zpravidla bipolárních či unipolárních tranzistorů spolu s dalšími pomocnými obvody. Spínací část může být provedena několika způsoby a je základem dělení měničů naznačeného v kapitole 1.2[26].

Pomocí spínací části je ze stejnosměrného napětí na výstup této části namodulováno napětí s obdélníkovým průběhem, které budí primární vinutí transformátoru.



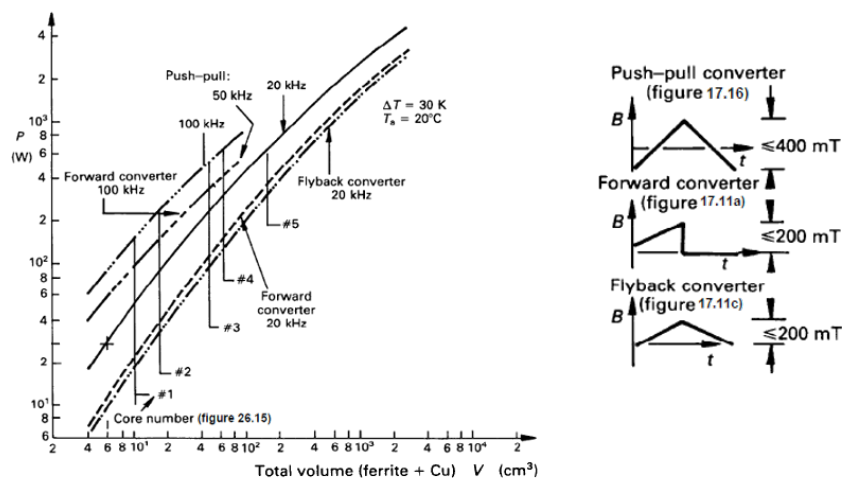
Obr. 1.4: Obecné blokové schéma DC/DC měniče[26]

Transformátor poté slouží jako člen řetězce, který převede elektrickou energii na magnetickou indukci v jádře transformátoru a na sekundárním vinutí tuto energii převede zpět na energii elektrickou. Další nezbytnou částí DC/DC měničů jsou výstupní usměrňovače a LC filtry pro usměrnění a vyhlazení výstupního napětí. Tyto obvody jsou běžně známy a jejich konstrukce nebývá nijak složitá. Kmitočet spínání bývá různě vysoký podle typu a určení zdroje. Běžně se tyto kmitočty pohybují v řádech 10^1 až 10^5 kHz, přičemž kmitočet je jedním z hlavních parametrů udávajících rozměry a účinnosti měničů. [26][62]

Celý řetězec měniče je ovládán pomocí analogových a logických obvodů, jejichž úlohy jsou především vyhodnocení zpětné vazby z výstupu měniče a regulace výkonu měniče. Regulace výkonu měniče pak probíhá většinou pomocí PWM modulace.

V technické literatuře lze běžně nalézt pomocné návrhové závislosti a tabulky znázorňující určitá návrhová pravidla, jenž zohledňují typ konstrukce, výkon a frekvenci spínání zdroje. Tento grafický přehled znázorňuje obrázek 1.5. Není to přímo cesta k jednotlivým výstupům vlastního návrhu zdrojů, ale pouze pomůcka znázorňující možnosti daného typu konstrukce spínaného zdroje a možností spínacích prvků běžně užívaných v moderní elektrotechnice[62].

U velkých výkonů nad 1 kW je konstrukce spínací části měniče a transformátoru nejsložitější částí návrhu, jelikož zohledňuje některé parametry spínacích a transformačních prvků, které nejsou při takto velkých výkonech vždy dosažitelné. Proto je nutné zejména volbě zapojení, spínacích prvků, frekvence spínání a transformátoru při konstrukci měničů, věnovat značné úsilí. [62]



Obr. 1.5: Závislost přenesitelného výkonu na velikosti transformátoru a průběhy magnetické indukce pro jednotlivé konstrukce spínaných zdrojů a frekvence PWM buzení [62]

1.2.3 MOSFET tranzistor ve spínacím režimu

Pochopení dějů probíhajících při spínání tranzistorů je pro návrh spínaného měniče velice důležité. Znalost těchto dějů umožní konstruktérovi určit mrtvé doby pro bezpečné spínání a ztrátový výkon na tranzistorech. Funkce MOSFET tranzistoru ve spínacím režimu v oblasti nízkých kmitočtů a napětí je dobře známa a v technické literatuře velmi často popisovaná problematika. Při spínání velkých napětí a proudů při velkých frekvencích však dochází k jevům, které tak dobře neznámé nejsou. V časové oblasti vysokých kmitočtů hrají ve spínacím procesu velkou roli dynamické děje, které jsou příčinou velkých ztrát, a některé důsledky těchto dějů mohou vést až ke kritickému selhání spínacího tranzistoru.[39][62]

Při návrhu zapojení tranzistorů pro spínání velkých výkonů při velkých frekvencích se uplatňují následující děje:

- Doba nabíjení hradla tranzistoru
- Millerova kapacita tranzistoru
- Nežádoucí sepnutí parazitního BJT tranzistoru uvnitř struktury MOSFET
- Rekombinace náboje ve zpětné diodě MOSFET tranzistoru

Nabíjení hradla tranzistoru

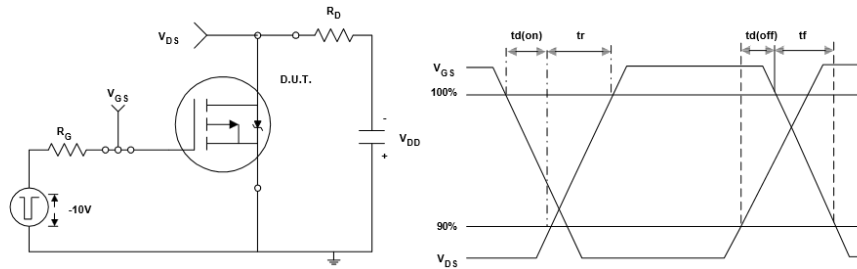
Doba nabíjení hradla tranzistoru je určující pro sepnutí tranzistoru i při malých napětích mezi DRAIN a SOURCE elektrodou tranzistoru. Určuje se jako doba, kdy po sepnutí budícího zdroje napětí dojde k překročení U_{th} mezi GATE a SOURCE elektrodou a vzniku indukovaného kanálu. Rozhodující při tom bývá kapacita hradla a napětí či proud zdroje nabíjecího GATE elektrodu tranzistoru. Pro nastavení doby nabíjení se používá omezení nabíjecího proudu hradlovým odporem. Hradlo se tak chová jako kondenzátor, přičemž pro otevření tranzistoru je rozhodující náboj na hradle. Můžeme proto použít vzorce pro výpočet náboje kondenzátoru nabíjeným konstantním napětím či proudem. Výpočet doby nabíjení hradla lze odvodit z rovnic 1.3 a 1.4.[39]

$$Q = CU \quad (1.3)$$

$$Q = It \quad (1.4)$$

V reálném zapojení se budí tranzistor zdrojem napětí a proto se pro omezení nabíjecího proudu přidává sériově ke GATE elektrodě hradlový resistor R_G . V tomto případě se stane ze zapojení RC člunek a hodnota napětí na hradle se pak dá vyjádřit rovnicí ekvivalentní rovnici přechodového děje nabíjení RC článku, který je uveden v rovnici 1.5.[39]

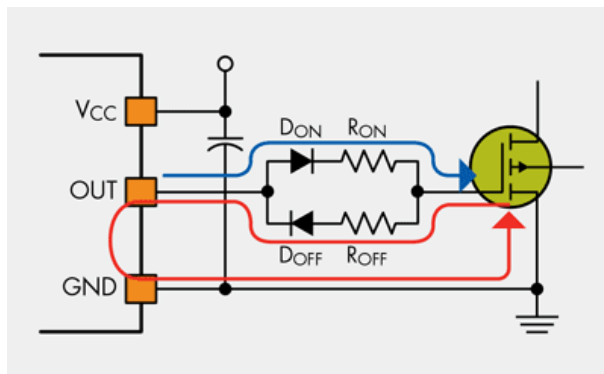
$$u_{DRAIN}(t) = U_G(t=0)e^{-t/\tau} \quad (1.5)$$



Obr. 1.6: Schéma testovacího obvodu a průběhů napětí na GATE a DRAIN elektrodě MOSFET tranzistoru [39]

Přidáním odporu R_G se dá manipulovat s dobou nabíjení i vybíjení hradla, omezením špičkového proudu nabíjení hradla a tak zpomalit i otevření nebo zavření tranzistoru pod kritickou mez danou maximální velikostí změny napětí mezi DRAIN a SOURCE elektrodou tranzistoru. Při návrhu správného a co nejrychlejšího buzení

MOSFET tranzistoru jako spínače, je důležité dodržet co nejrychlejší nabíjení i vybíjení hradla s dostatečnou rezervou pod kritickou mezí. Nároky na dobu nabíjení a vybíjení ale mohou být odlišné. Pro ošetření tohoto požadavku se místo odporu R_G uplatní zapojení dvou odporů se sériovou diodou, jenž zajistí průchod proudu v požadovaném směru přes požadovaný odpor R_G , jak je vidět na obrázku 1.7.



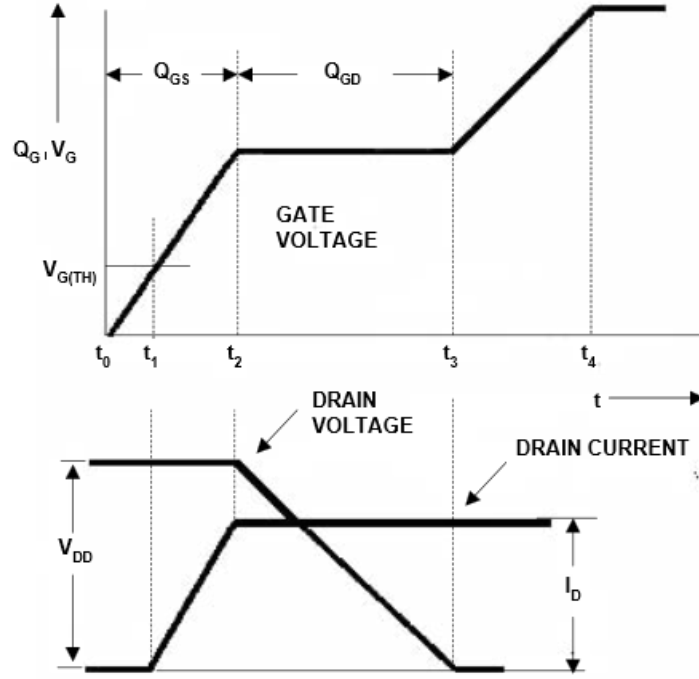
Obr. 1.7: Zapojení pro kompletní nastavení nabíjecích a vybíjecích proudů hradla MOSFET tranzistoru [44]

Výpočet hodnoty hradlového odporu R_G z požadované doby sepnutí či vypnutí tranzistoru je dán více faktory a to především parazitními kapacitami a proudem hradla, jak popisuje kapitola 1.2.3.

Vliv Millerovy kapacity

Millerovou kapacitou se myslí pomyslná kapacita, jenž se uplatňuje prostřednictvím Millerova efektu, kdy se kapacita mezi GATE a DRAIN elektrodou násobí transkonduktancí tranzistoru a projeví se jako kapacita na vstupu tohoto tranzistoru. To má za následek vznik takzvané Millerovy plošiny v časovém průběhu napětí mezi GATE a SOURCE elektrodou tranzistoru. Během tohoto zploštění časového průběhu, jenž se začíná uplatňovat při dosažení vzniku proudu v indukovaném kanále tranzistoru až do konečné fáze změny napětí mezi DRAIN a SOURCE elektrodou tranzistoru, vznikají na tranzistoru ztráty. Na obrázku 1.8 je naznačen celý proces nabíjení hradla s uplatněním Millerova efektu a průběh napětí a proudu na DRAIN elektrodě tranzistoru, což je příčinou spínacích ztrát a značného omezení frekvence, do níž je možno tranzistor bezpečně používat.[36][62]

Velikost napětí Millerovy plošiny je dána rovnicí vycházející z proudu DRAIN elektrodou, transkonduktancí tranzistoru a prahovým napětím tranzistoru podle rovnice 1.6.



Obr. 1.8: Vliv Millerovy kapacity na průběhy napětí a proudů v MOSFET tranzistoru [36]

$$U_{PL} = \left(\frac{I_D}{g_m} \right) + U_{th} [44] \quad (1.6)$$

Čas zapnutí a vypnutí tranzistoru zpomaleného nabíjením Millerovy kapacity tak lze určit z hodnot a grafů udávaných v katalogových listech výpočtem podle rovnic 1.7 a 1.8.

$$T_{I_{DS}rise} = \frac{Q_{Gt2}}{I_G} [44] \quad (1.7)$$

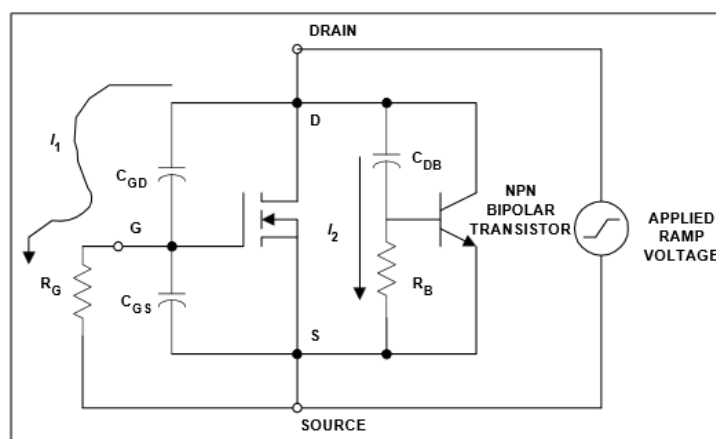
$$I_G(Req.) = \frac{Q_g(comlpetni)}{t_G} [44] \quad (1.8)$$

Pokud využijeme všechny tyto poznatky, můžeme určit hodnotu hradlového odporu z napětí Millerovy plošiny, dostupného nabíjecího napětí a požadovaného proudu nabíjení hradla podle rovnice 1.9

$$R_G = \frac{(U_{DRIVER} - U_{PL})}{I_G(Req.)} [44] \quad (1.9)$$

Parazitní bipolární tranzistor a rekombinace náboje zpětné diody[62][39]

Vůbec nejhorší případ nastane, když se nedodrží maximální možná změna napětí mezi DRAIN a SOURCE elektrodou. Toto může mít za následek sepnutí parazitního BJT tranzistoru, jehož báze je tvořena PN přechodem mezi SOURCE oblastí a P+ oblastí hluboké dotace. Kolektor tohoto tranzistoru je tvořen PN přechodem oblasti hluboké dotace a N- substrátu MOSFET tranzistoru sloužícího jako oblast DRAINu. Tento přechod navíc tvoří i tzv. zpětnou diodu. Ukázka tohoto parazitního tranzistoru a zpětné diody je na obrázku 1.9.



Obr. 1.9: Mechanismus parazitního indukovaného BJT tranzistoru a zpětné diody ve struktuře výkonového MOSFET tranzistoru [62]

Tento parazitní jev sepnutí tranzistoru lze ošetřit dodržením maximální změny napětí mezi DRAIN a SOURCE elektrodami při vypínání MOSFET tranzistoru.

Ztráty na MOSFET tranzistoru

Ztráty tranzistoru jsou tvořeny z několika dílčích ztrát. Jsou to:

- Ztráty způsobené vodivostí kanálu při trvale sepnutém stavu tranzistoru.
- Ztráty způsobené spínáním tranzistoru
- Ztráty způsobené vypínáním tranzistoru
- Ztráta nabíjením výstupní kapacity C_{OSS}
- Ztrátový výkon na zpětné diodě MOSFET struktury
- Ztrátový výkon způsobený nabíjením a vybíjením hradla tranzistoru

Vodivostní ztráty jsou zapříčiněny ohřevem materiálu procházejícím proudem a jsou dány vodivostí kanálu. Dají se určit pomocí údajů uvedených v katalogovém listu tranzistoru a proudu procházejícího tranzistorem. Roli v nich hraje i provozní teplota, jelikož je odpor kanálu na teplotě značně závislý. Proto je v katalogových

listech uváděna závislost změny odporu kanálu v podobě koeficientu TCR, na pracovní teplotě tranzistoru. Po vyčtení tohoto údaje pro předem navrhované teploty lze určit ztrátový výkon pomocí vztahu uvedeného v rovnici 1.10

$$P_v = \left(\frac{P_Z}{V_{IN}} \right)^2 \left(\frac{TCR}{2} R_{DS} \right) \quad (1.10)$$

Ztráty při spínání vycházející z chování tranzistorů jsou naznačeny na obrázku 1.10. Jsou tvořeny ze dvou částí. První část těchto ztrát je ztráta vodivosti kanálu po dobu klesajícího napětí mezi drain a source elektrodou a stoupajícího proudu drainem. energii této ztráty vyjadřuje rovnice 1.11. Další dílčí částí je ztráta způsobená rekombinací zpětné diody a její energie lze spočítat pomocí rovnice 1.12 [44].

$$E_{ONSWT} = \frac{1}{2} U_{DS} I_D t_{RISE} [44] \quad (1.11)$$

$$E_{ONSWD} = \frac{1}{2} I_D + \frac{1}{3} I_{RRM} [44] \quad (1.12)$$

Pokud tyto dílčí ztráty při každém sepnutí a vypnutí tranzistoru vynásobíme počtem cyklů za vteřinu, což je ekvivalentní frekvenci spínání f_{SW} , dostaneme celkový ztrátový výkon způsobený spínáním tranzistorů, jenž vyjadřuje rovnice 1.13.

$$P_{SW} = f_{SW} * (E_{ONSWT} + E_{ONSWD}) [44] \quad (1.13)$$

Ztrátový výkon způsobený vypínáním MOSFET tranzistoru je dán opět energií násobenou frekvencí. Tato energie bude stejná pokud bude vypínání tranzistoru trvat stejnou dobu jako jeho sepnutí. Jelikož v praxi často dochází k případům, kdy je potřeba nastavit rozdílnou dobu sepnutí a vypnutí tranzistoru, musí se i tato skutečnost projevit v rovnicích. Vztah pro výpočet ztráty udává první část rovnice 1.14. Ve ztrátách při vypínání hraje roli i nabíjení výstupní kapacity tranzistoru v dokumentaci udávané s označením C_{OSS} . energii pro tento proces znázorňuje druhá část rovnice 1.14.

$$E_{OFF_SW} = \left(\frac{1}{2} U_{DS} I_D t_{FALL} \right) + \left(\frac{1}{2} C_{OSS} V_{DS}^2 \right) [44] [34] \quad (1.14)$$

Další položkou v celkových ztrátách výkonového MOSFET tranzistoru je ztráta na zpětné diodě pokud je v zapojení užívána. Hodnota ztrátového výkonu je pak dána proudem diodou, jejím dopředným napětím U_F , dobou, ve které je dioda užívána pro vedení proudu během jedné periody, a frekvencí spínání v obvodu, jak je uvedeno v rovnici 1.15.

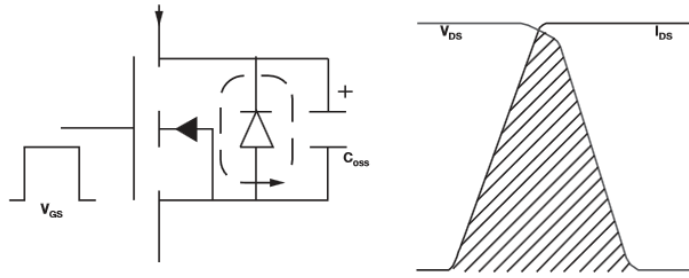
$$P_{DIODE} = I_D U_F V_D t f_{SW} [64] \quad (1.15)$$

Mezi ztráty na tranzistoru je nutné počítat i ztrátový výkon způsobený buzením hradla tranzistoru určitým napětím podle rovnice 1.16

$$P_{GATE} = E_{drv} f_{SW} = U_{drv} Q_g f_{SW} [64] \quad (1.16)$$

Celkový ztrátový výkon pak můžeme vyjádřit jako součet všech dílčích ztrát při spínání tranzistoru, vypínání tranzistoru a vodivostních ztrát podle rovnice 1.17.

$$P_C = P_v + P_{SWON} + P_{SWOFF} + P_{GATE} + P_{Diody} \quad (1.17)$$

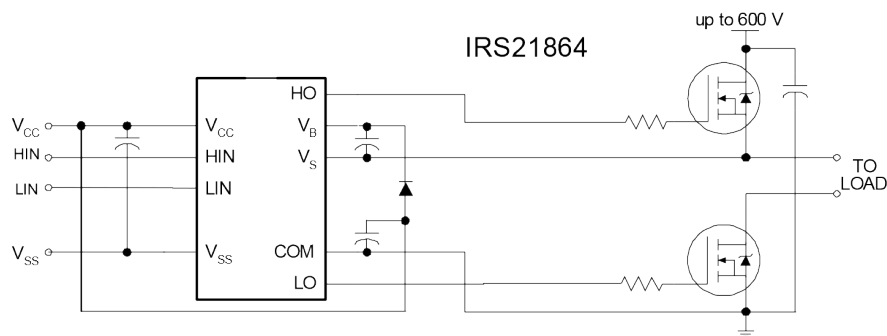


Obr. 1.10: Ztráty při spínání MOSFET tranzistoru [64]

1.2.4 Budiče MOSFET tranzistorů

Budiče MOSFET nebo IGBT tranzistorů jsou integrované obvody používané ve výkonové elektronice z několika důvodů. Nejdůležitější funkcí je řízení nabíjení GATE elektrody tranzistoru vyšším napětím, než je napětí řídicího signálu, který může mít různou napěťovou úroveň TTL, CMOS či LVDS, samotný signál by nedokázal plnohodnotně otevřít tranzistor. Tyto obvody také zajišťují, aby výstup řídicího obvodu nebyl příliš zatížen odebíranými špičkovými proudy a nedošlo tak k selhání výstupních logických obvodů.

Ve výkonových elektronických obvodech, využívajících ke své funkci tranzistorových polovičních či plných mostů, se často používají speciální budiče, které dokáží sepnout tranzistor s N typem kanálu i v horní polovině H-můstku oproti plovoucímu potenciálu na středu poloviny H-můstku. Některé typy budičů tranzistorů, a to zvláště ty specializované pro buzení můstkových zapojení, jsou vybaveny funkcí zabezpečení časové prodlevy mezi vypnutím jednoho tranzistoru a sepnutím tranzistoru druhého. To se děje proto, aby nedošlo ke zkratu vstupního napájecího napětí skrze tranzistory a kritickému selhání obou tranzistorů. V portfoliu výrobců budičů tranzistorů lze nalézt i takové integrované obvody, které slučují funkci budičů a nábojových pump. Dávají tak konstruktérovi možnost zjednodušit navrhovaný obvod o vynechanou napěťovou úroveň.



Obr. 1.11: Typické schéma zapojení budiče MOSFET tranzistorů polovičního můstku[46]

Na obrázku 1.11 je typické schéma zapojení budiče určeného pro ovládání polovičního tranzistorového můstku.

1.2.5 Galvanické oddělení

Galvanické oddělení primárního a sekundárního obvodu je jednou z nejdůležitějších vlastností izolovaných spínaných měničů. Touto vlastností se zabývá celá řada průmyslových a bezpečnostních norem. Tyto normy zpravidla rozdělují galvanickou izolaci na dvě kategorie:

- Bezpečnostní izolace
- Funkční izolace

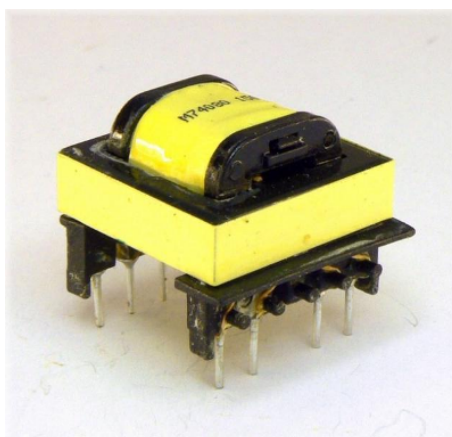
Bezpečnostní izolací se myslí galvanické oddělení separovaných obvodů a to hlavně z důvodu ochrany před úrazem elektrickým proudem. *Ochrana elektrickým oddělením má při poruše elektrické izolace zamezit přemostění nebezpečného napětí proti zemi nebo proti uzemněným částem lidským tělem. V ČR jsou podmínky ochranného oddělení upraveny normou ČSN 33 2000-4-41.[14]*

Funkční izolace je takové oddělení elektrických obvodů, které při selhání nemůže způsobit úraz elektrickým proudem. Funkční izolace u desek plošných spojů řeší v elektrotechnickém průmyslu všeobecně uznávané normy IPC-2221 nebo IEC-60950-1. Funkční izolace je v tabulkách norem vždy různá pro různé podmínky. Záleží na vlhkosti a prašnosti prostředí, ale také i na nadmořské výšce místa v němž je zařízení provozováno.[21]. Pro účely návrhu zařízení provozovaných do nadmořské výšky 2000 m postačí údaje z tabulky normy IPC-2221B. Vzdálenost pro vodiče potažené izolací pro špičková napětí $Up = 4000 V$ je podle této normy 11,48 mm a pro holé vodiče 20 mm.

1.2.6 Transformátory izolovaných spínaných měničů

Transformátory jsou hlavní součástí galvanicky izolovaných spínaných měničů. Prostřednictvím magnetických vlastností materiálu transformátoru je převáděna energie mezi dvěma cívkami na principu elektromagnetické indukce.

Návrh transformátoru pro spínané měniče bývá jedna z nejsložitějších částí návrhu spínaného měniče samotného. Při této vývojové činnosti vstupuje do návrhu příliš mnoho neznámých. Samotný návrh transformačního prvku musí vyhovět požadovaným vlastnostem a přitom vychází vždy z předem voleného prvku magnetické vazby. Pro tuto nepříjemnou skutečnost je návrh magnetického vazebního prvku někdy velmi zdlouhavý.[62]



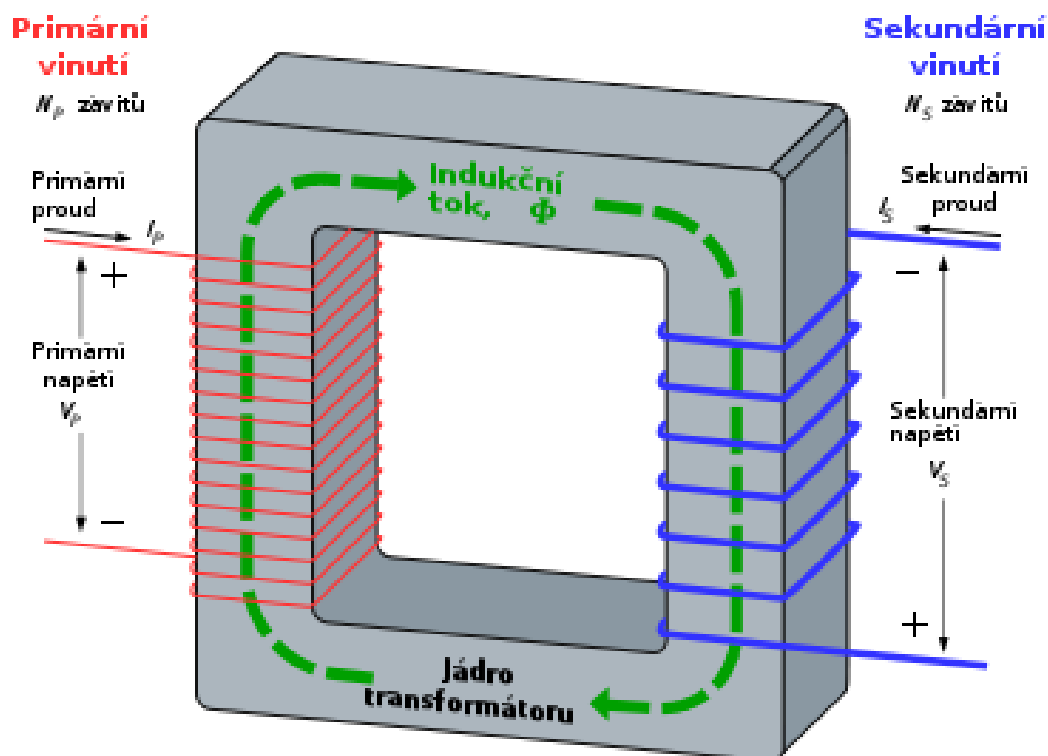
Obr. 1.12: Ukázka vysokofrekvenčního transformátoru[28]

Prncip převodu energie v transformátoru

Konverze energie vychází z Faradayova zákona elektromotorického napětí, jenž je základem konverze změny magnetického toku uvnitř smyčky, kterou tvoří sekundární vinutí transformátoru. Celou funkci konverze energie v transformátoru popisuje rovnice 1.18 vycházející ze zákona zachování energie a znázorňuje ji obrázek 1.13.

$$E = \left(\frac{N_S}{U_S} \right) \frac{d\Phi}{dt} = \left(\frac{N_S}{U_S} \right) \frac{d\Phi}{dt} + E_Z \quad (1.18)$$

E_Z uvnitř rovnice 1.18 znamená energii ztracenou při převodu energie z primárního na sekundární vinutí transformátoru, která se primárně projeví jako tepelná energie ohřívající hmotu jádra transformátoru. Ztráty se pak dají vyjádřit ztrátovým výkonem z rozdílu výstupního výkonu ke vstupnímu, jak je ukázáno v rovnici 1.19. Poměr těchto výkonů pak udává účinnost nebo také ztrátový činitel transformátoru podle rovnice 1.20.



Obr. 1.13: Princip transformátoru[24]

$$P_{pri} = P_{sec} + P_Z \quad (1.19)$$

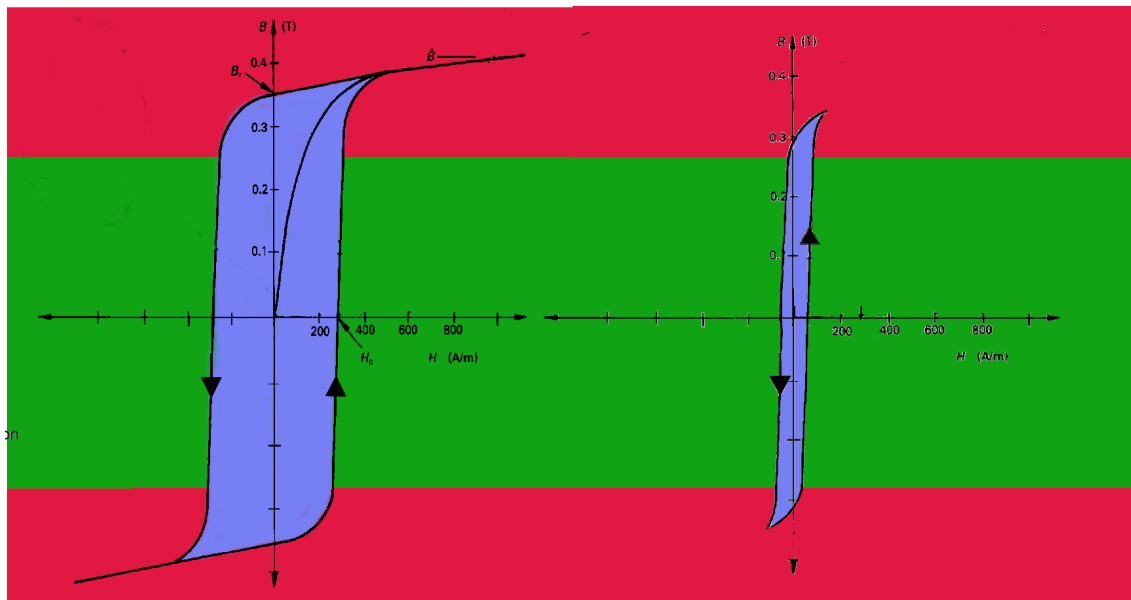
$$\eta = \frac{P_{sec}}{P_{pri}} \quad (1.20)$$

Ztráty na transformátoru jsou dvojího druhu:

- Vodivostní ztráty na vinutí
- Magnetické ztráty ve feromagnetickému materiálu

Vodivostní ztráty ve vinutí transformátoru mají charakter ohmického tepla vznikajícího vedením proudu ve vodičích a zvláště ve vysokých frekvencích, kdy se uplatňuje „Skin efekt“. Tyto ztráty jsou značným zdrojem tepla, které musí výsledné těleso vyzářit či odvést. Magnetické ztráty jsou způsobeny vznikem tepla prostřednictvím vířivých proudů a kohercivních sil uvnitř feromagnetika, jenž jsou přes namáhání materiálu deformacemi převáděny na teplo. Ztráty vířivými proudy jsou omezeny vlastním složením feromagnetika jako slisovaného materiálu z feromagnetické složky

a nevodivého pojiva. Ztrátám způsobeným kohercivními silami se vyhnout nelze. Naštěstí lze jejich velikost omezit používáním materiálu v oblasti velikosti magnetické indukce, kdy nejsou tak významné, jak ukazuje obrázek 1.14.



Obr. 1.14: Ztráty v magnetických materiálech a pravidla návrhu magnetických prvků[62]

Postup při návrhu transformátoru[62]

Návrh transformačního feritového prvku transformátoru pro spínané zdroje je velmi složitá činnost. V technické literatuře a na internetu lze nalézt mnoho různých postupů jak navrhovat transformátory. Většina těchto návodů je ale omezena pouze na elektrické a magnetické vlastnosti transformátorů a ve výsledku jde často o návrhy naprosto neošetřené z hlediska teploty a vyzáření ztrátových výkonů. Pro tyto účely slouží návrh z literatury [62]. U tohoto principu návrhu transformátoru je určena posloupnost výpočtů, v nichž se nejprve zadají požadované hodnoty, kterých by se v návrhu mělo dosáhnout. Poté se provedou potřebné výpočty, a hodnoty z těchto výpočtů se postupně porovnávají, aktualizují a přepočítávají.

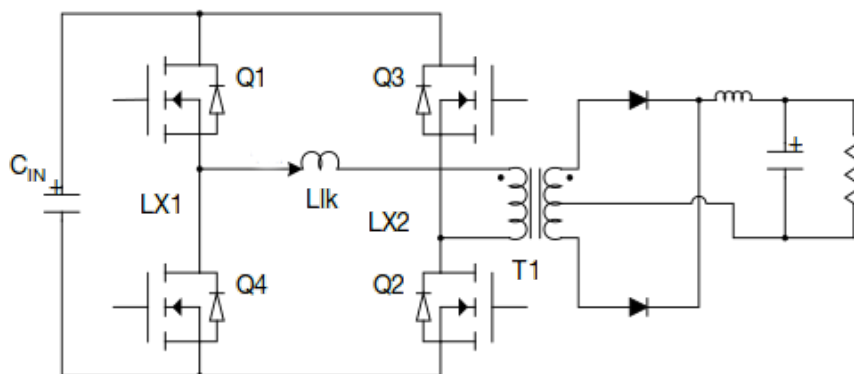
1.3 DC/DC měniče se spínáním v rezonančním režimu s posunutou fází

Tyto výkonové spínané zdroje jsou výsledkem neustálé honby konstruktérů výkonové elektroniky za zvyšováním účinnosti, spínací frekvence a maximálního výkonu

spínaných zdrojů. V technické praxi jsou známy konstrukce těchto zdrojů s výkonem až 10 kW.

1.3.1 Konstrukce DC/DC měničů se spínáním v rezonančním režimu s posunutou fází

Nežádoucí jevy spojené s tvrdým spínáním tranzistoru popsané v kapitole 1.2.3 lze jednoduše omezit pomocí zapojení transformátoru do H-můstku se sériovou kapacitou indukčního charakteru a provozu tohoto zapojení v „semirezonančním módu“ s posunutou fází. V tomto případě se vlivem indukčnosti posune fáze proudu vyšší harmonické od fáze napětí vyšší harmonické na vypínaném tranzistoru o 90° a dochází tak v tomto zapojení pouze k měkkému sepnutí tranzistoru. Díky této formě spínání polovodičových spínacích prvků se toto zapojení nazývá z angličtiny „Zero Voltage Switching“, což v češtině znamená „spínání při nulovém napětí“. Při tomto spínání tranzistoru jsou o polovinu sníženy ztráty vlivem spínání tranzistoru a je tak možné přenášet větší výkony při použití stejného výkonového MOSFET tranzistoru a stejného transformátoru. To je způsobeno tím, že je možné rapidně zvýšit frekvenci a dodržet přitom stejné ztráty způsobené spínáním MOSFET tranzistoru. Typické schéma ZVS H-můstku je uvedeno na obrázku 1.15.

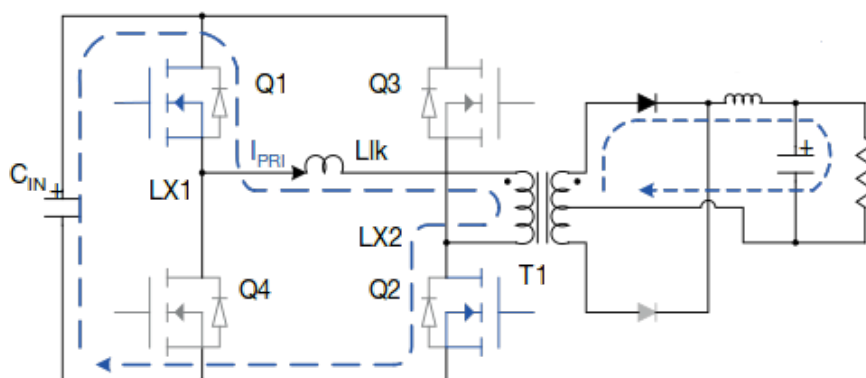


Obr. 1.15: Typické schéma zapojení ZVS H-můstku [64]

Na obrázku 1.16, obrázku 1.17, obrázku 1.18, obrázku 1.19 a obrázku 1.20 je v pěti dílčích krocích naznačena celá funkce spínání v rezonančním módu.

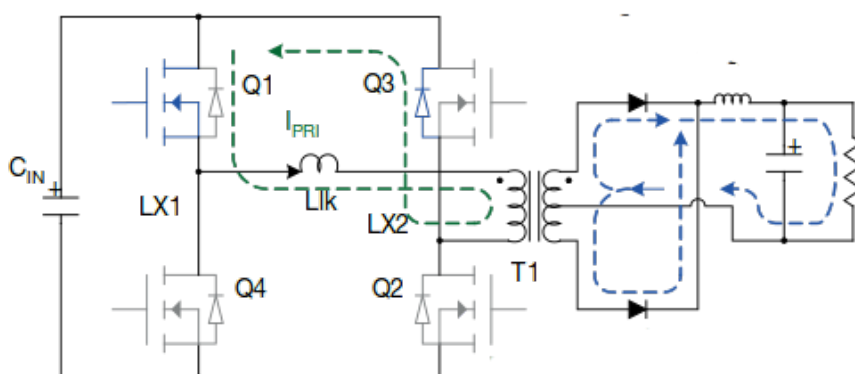
Zapojení ZVS fázově posunutého H-můstku funguje následovně:

- V prvním kroku jsou sepnuty tranzistory Q1 a Q2. Dochází tak k nárůstu proudu cívkou a transformátorem a výkon je přes transformátor transportován do zátěže, zároveň je tímto proudem nabita indukčnost předřazené cívky L_R .



Obr. 1.16: Princip ZVS H-můstku 1. část - Přenos výkonu [64]

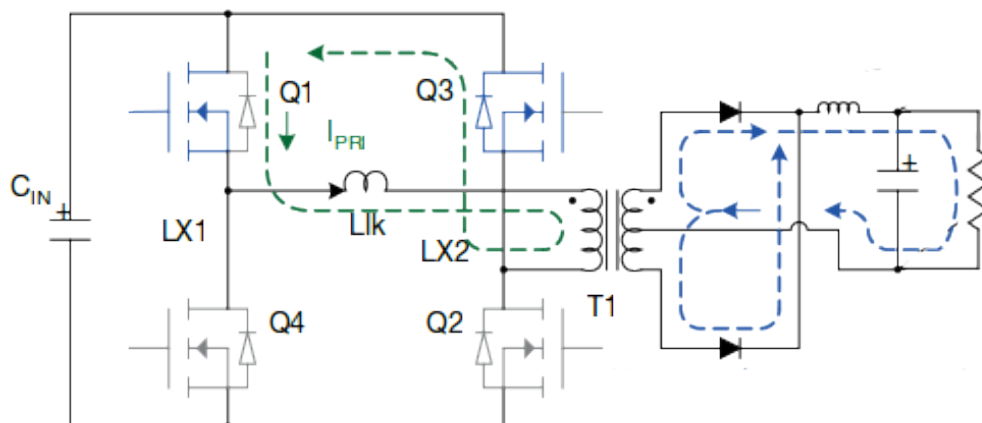
- V dalším kroku je vypnut tranzistor Q2. Rezonanční obvod tvořený indukčností, parazitní kapacitou tranzistoru a parazitní kapacitou transformátoru zakmitá a obvod se při zákmitu uzavře přes diodu tranzistoru Q3, čímž na něm na malou chvílku vznikne záporné napětí.



Obr. 1.17: Princip ZVS H-můstku 2. část - Vypnutí tranzistoru Q2 a vliv rezonance [64]

- Ve třetím kroku v čase $t > 1/4 \cdot T_{RES}$, kdy se vedení proudu účastní dioda tranzistoru Q3, se tento tranzistor spíná v nulovém napětí. Obvod se tak vyskytne ve „free wheeling“ módu. V tomto módu dochází k volnému otáčení. Primární vinutí transformátoru je připojeno nakrátko přes sepnutý tranzistor Q1 a diodu sepnutého tranzistoru Q3. Vlivem proudu generovaného cívkou LC filtru na sekundární straně se snižuje velikost magnetické indukce v já-

dře transformátoru. V tomto módu nedochází k přenosu energie z primárního vinutí transformátoru a délka „free wheeling“ módu určuje řízenou ztrátu přenosu výkonu jako u PWM modulace.

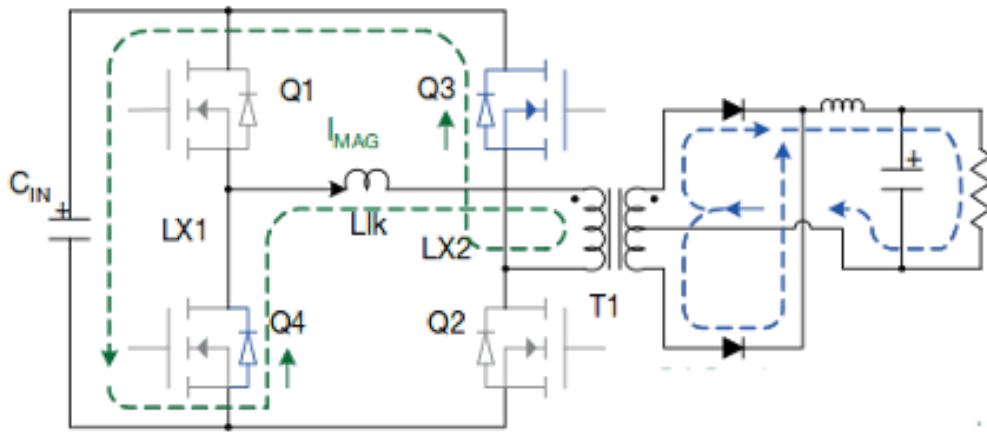


Obr. 1.18: Princip ZVS H-můstku 3. část - Sepnutí tranzistoru Q3 do „free wheeling“ módu[64]

- Dalším krokem je rozeptnutí tranzistoru Q1. Smyčka proudu generovaného indukčností při zákmitu rezonančního obvodu je uzavřena přes vstupní kondenzátor a zpětnou diodu tranzistoru Q4, na kterém je v tomto okamžiku záporné napětí.
- V posledním kroku se při záporném napětí spíná tranzistor Q4 a nastává mód přenosu výkonu v druhé periodě.
- V další polovině periody všechny popsané kroky proběhnou ještě jednou přes opačné tranzistory a jejich zpětné diody. Proudů budou v druhé půlperiodě opačné. V každé polovině periody se ZVS H-můstek nachází ve 4 různých stavech.

Pro lepší pochopení problematiky jsou označeny proudy barvami. Modrá barva znamená transport výkonu prostřednictvím transformátoru. Zelená barva je zkratový proud ve „free-wheeling“ módu. Průběhy napětí na středních bodech polovičních můstků a proudu primárním vinutím jsou zobrazeny na obrázku 1.21.

Výpočtem hodnoty rychlosti vypínání tranzistorů, a tudíž i změny napětí DRAIN-SOURCE, lze určit možnosti fázově posunutého PWM řízení s potřebnou dobou pro ZVS spínání. Pro ZVS spínání tranzistoru je nutné ponechat pouze krátkou dobu mezi vypnutím tranzistoru a sepnutím druhého tranzistoru v téže polovině H-můstku. Předřazená indukčnost L_R nutná pro ZVS spínání způsobí lineární nárůst proudu přenášejího výkon a tak zavede do obvodu ještě jeden čas, se kterým



Obr. 1.19: Princip ZVS H-můstku 4. část - Vypnutí tranzistoru Q1 a vliv rezonance[64]

se musí při řízení H-můstku počítat. Tento čas je v literatuře definován jako tzv. „Duty Cycle loss“ mód, což znamená v českém překladu mód ztráty střidy. Tento mód je definován dobou, po kterou je nabíjena předřazená indukčnost L_R . Během tohoto módu dochází k omezení přenášeného proudu indukčností a tak i přenášeného výkonu transformátorem.

Pro správný výpočet rezonance při spínání ZVS H-můstku je nutné uvést náhradní rezonanční obvod. Jeho schéma znázorňuje obrázek 1.22.

Frekvence rezonance takového obvodu je dána časem změny napětí DRAIN-SOURCE při vypínání tranzistoru tak, že celková perioda rezonanční frekvence je dána čtyřnásobkem doby vypínání tranzistoru t_{off} a může se tak zavést tvrzení definované rovnicí 1.21.

$$f_r = \frac{1}{T_{res}} = \frac{1}{(4t_{off})} [29] \quad (1.21)$$

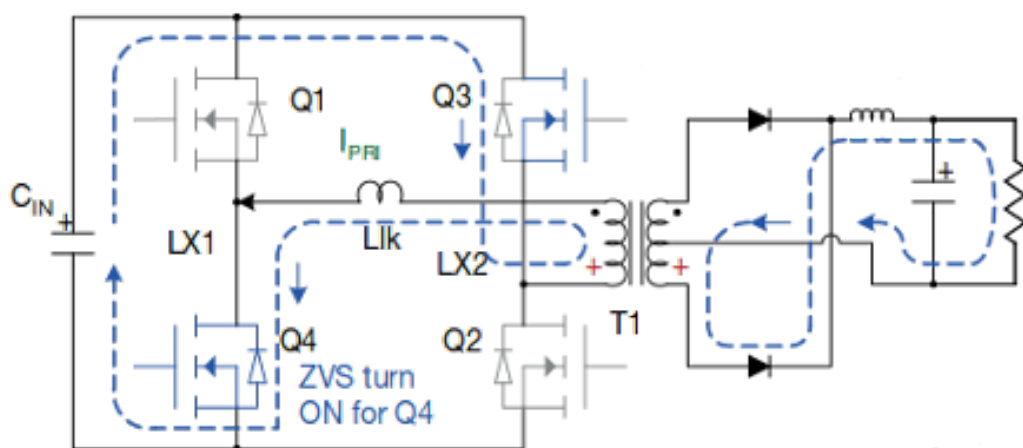
Výpočet předřazené indukčnosti pak lze provést úpravou rovnice 1.22.

$$f_r = \frac{1}{2\pi\sqrt{L_k(2C_{OSS(tr)} + C_{XFMR})}} [29] \quad (1.22)$$

Matematickou úpravou rovnice 1.22 poté můžeme určit kritickou předřazenou indukčnost podle vztahu, který definuje rovnice 1.23.

$$L_k = \frac{1}{2\pi f_r^2(2C_{OSS(tr)} + C_{XFMR})} [29] \quad (1.23)$$

Doba sepnutí tranzistoru do „free wheeling“ módu bude čtvrtinou periody rezonanční frekvence a tak dojde k měkkému sepnutí tranzistoru, jak ukazuje obrázek



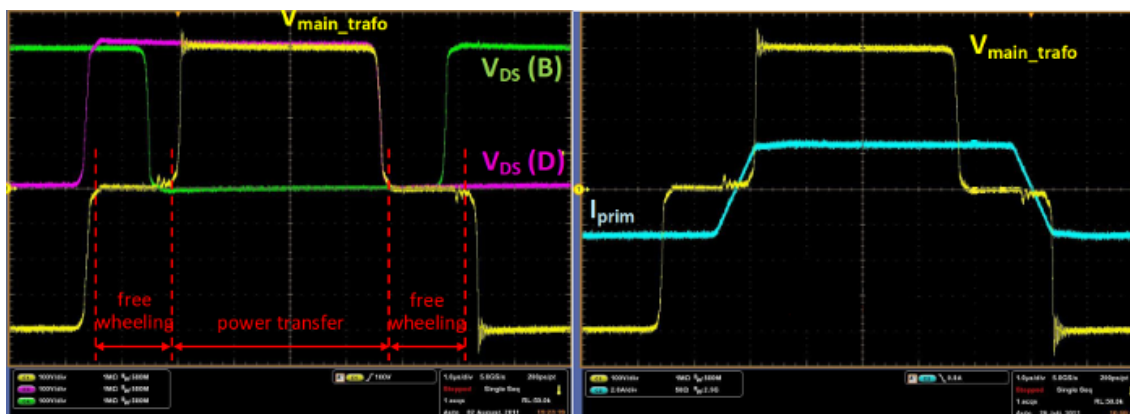
Obr. 1.20: Princip buzení transformátoru v rezonančním módu 5. část[64]

1.23. Kapacita $C_{X_{FMR}}$ v rovnicích 1.22 a 1.23 je tvořena paralelním kondenzátorem nebo vlastní parazitní kapacitou primárního vinutí transformátoru.

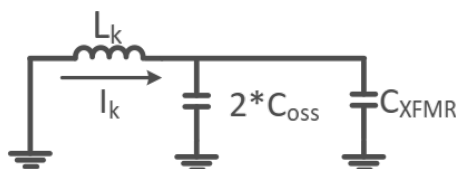
Vytvoření předřazené indukčnosti lze provést přidáním tlumivky do série s transformátorem, která bude mít v obvodu funkci rezonanční indukčnosti při vypínání a zároveň bude omezovat náběžné a sestupné hrany proudů.

1.3.2 Řízení DC/DC měniče se spínáním v rezonančním režimu s posunutou fází

Požadavky na zdroj řídicího signálu pro kompletní buzení v tomto módu jsou oproti klasickému H-můstku náročnější. U klasického můstku je potřeba pouze ošetřit dobu mezi vypnutím jedné diagonální dvojice a sepnutím dvojice druhé, tak aby nedošlo ke zkratu ve větvi můstku. U ZVS spínání H-můstku se obvod za jednu periodu nachází v osmi různých operačních módech a to vnáší mnohé nároky na řízení tranzistorů. Základem je řízení každého tranzistoru zvláštním signálem se střídou $S = 0,5$, přičemž jsou řídicí signály navzájem posunuty. Signály, které řídí horní a dolní tranzistor v polovině H-můstku, musí mezi sebou dodržovat mrtvou dobu $1/2T_{RES} > t_{DEAD} > 1/4T_{RES}$ tak, aby opačný tranzistor sepnul v době podkmitu a tudíž při nulovém napětí DRAIN-SOURCE. Řídicí signály tranzistorů opačné poloviny H-můstku jsou oproti nim posunuty tak, aby docházelo k souběhu ve „free wheeling módu“. Délka souběhu ve „free wheeling“ módu pak určuje ztrátu přenosu výkonu vlivem posunuté fáze řídicích signálů. Tento princip i s předpokládanými průběhy napětí a proudů je znázorněn na obrázku 1.24.

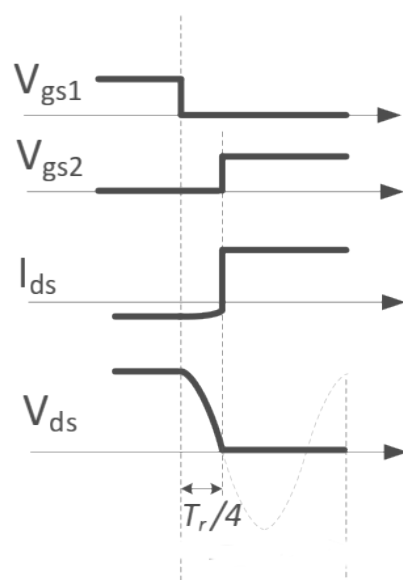


Obr. 1.21: Funkce napětí a proudů při buzení transformátoru v rezonančním módu[64]

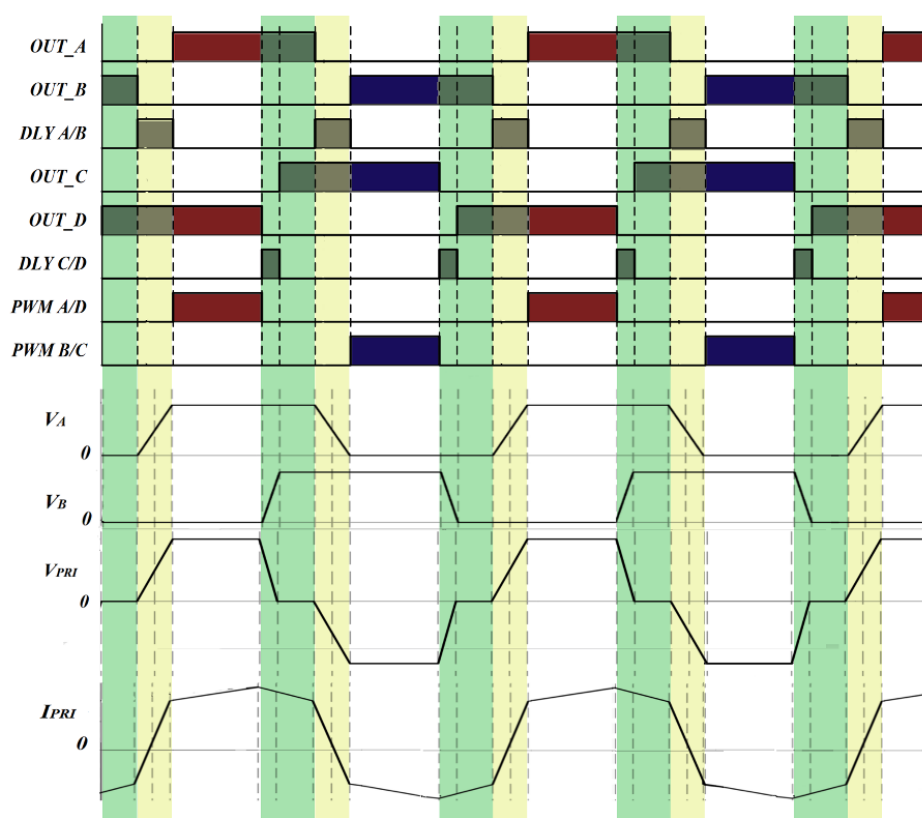


Obr. 1.22: Eqivalentní rezonanční obvod[29]

Řídící signály musí být generovány pomocí metody „Phase correct PWM“, kdy dochází v základním timeru nejdříve k inkrementaci celého timeru a posléze k jeho dekrementaci. Tím je vždy dodržena jak frekvence tak fáze PWM signálu. Toto pak umožní dodržovat všechny potřebné doby a vše řídit tak, aby v mikrokontroléru, jenž bude mít řízení na starosti, běžela hlavní smyčka nezávisle na funkci řízení H-můstku. Funkce spínání tak lze řešit pouze pomocí přerušení při rovnosti z timeru.



Obr. 1.23: Měkké sepnutí do „free wheeling“ módu [29]



Obr. 1.24: Řídící signály tranzistorů a jejich návaznosti na obvodové veličiny fázově posunutého PWM řízení H-můstku [23]

2 NÁVRH SPÍNANÉHO MĚNIČE

V realizaci této práce jde především o vytvoření DC/DC spínaného měniče pro buzení výboje iontového zdroje s parametry uvedenými v tabulce 2.1.

Tab. 2.1: Vstupní údaje pro návrh HV DC/DC měniče

veličina	hodnota	jednotka
Vstupní napětí	U_{IN}	400 V
Napětí výstupu	U_{OUT}	2800 V
Maximální výkon	P_{OUTMAX}	2800 W

V takto velkých výkonech jsou podle grafické pomůcky na obrázku 1.5 použitelné pouze obvody se zapojením v „Push-pull“ konfiguraci do H-můstku. Je to dáno většinou omezením z hlediska maximální intenzity magnetického pole v jádře transformátoru a objemovými magnetizačními ztrátami ve feritovém jádru.

I v tomto zapojení však nemusí návrhu vyhovět ani nejmodernější výkonový MOSFET tranzistor, pokud máme při zadaném výkonu příliš velkou frekvenci. Je to způsobeno chováním těchto výkonových polovodičových spínacích prvků při velkém napětí DRAIN-SOURCE a při vysokých frekvencích, jak popisuje kapitola 1.2.3.

2.1 Postup při návrhu spínaného měniče v provedení H-můstku se spínáním při nulovém napětí

Postup při návrhu DC/DC měniče vychází z dodržení napětí a výkonu zátěže. Je nutné určit všechny významné ztráty na izolované straně měniče, jelikož transformátor musí přenést i tento ztrátový výkon usměrňovače, LC filtru a měřících rezistorů. Vzhledem k tomu že celý návrh probíhá od konce a ne vždy se dají dodržet navržené veličiny, probíhá návrh na několikrát vždy s tím, že se vhodně zahýbe se vstupním parametrem nebo konstrukčním dílem.

Postup při návrhu spínaného měniče v provedení H-můstku se spínáním při nulovém napětí je následovný:

1. Výpočet všech ztrát na izolované straně měniče a dopočet k požadovanému výstupnímu výkonu transformátoru
2. Návrh transformátoru, výpočet ztrát na transformátoru a určení výstupního výkonu ZVS H můstku

3. Výpočet spínání tranzistorů, rezonanční frekvence, mrtvého času pro ZVS komutaci, časů pro jednotlivé módy a minimální předřazené indukčnosti L_R
4. Návrh předřazené indukčnosti ZVS H-můstku
5. Určení ztrát na tranzistorech a návrh chlazení tranzistorů

2.1.1 Výpočet ztrát na izolované straně měniče

Ztráty na izolované straně měniče jsou dány několika prvky. Prvním takovým prvkem je sériový řetězec rezistorů, který má v obvodu dvě významné funkce. Funkci vybíjení vyhlazovacích kondenzátorů z důvodu bezpečnosti a funkci dělení výstupního napětí pro následné měření. U tohoto řetězce se využije klasický Ohmův zákon a výpočet výkonu P_{MR} je dán rovnicí 2.1.

$$P_{MR} = \frac{U_{MAX}^2}{R_{MR}} = \frac{2800^2}{3003000} = 2.6 \text{ W} \quad (2.1)$$

Výpočet výkonové ztráty na proud měřících rezistorech je rovněž aplikací Ohmova zákona a jeho výpočet je uveden v rovnici 2.2.

$$P_{SHUNT} = I_{MAX}^2 \times R_{MR} = 1^2 \times 0,5 = 0.5 \text{ W} \quad (2.2)$$

Dalším z těchto prvků je usměrňovač z vysokonapěťových rychlých usměrňovacích diod. Typ a hodnoty těchto diod jsou vyznačeny v tabulce 2.2. Výpočet ztrátového výkonu je pak vypočítán pomocí rovnice 2.3.

Tab. 2.2: Vstupní údaje pro určení ztrát na usměrňovači

Typ diody	DSEP12-12A	
Dopředné napětí na diodě	U_F	1,79 V
Počet diod	N	8
Efektivní proud	I_{ef}	1 A

$$P_{RECT} = N \times U_F \times I_{ef} = 8 \times 1,79 \times 1 = 14,32 \text{ W} \quad (2.3)$$

Určení ztrát na vyhlazovacím LC filtru bude vycházet především z vlastností jeho tlumivky a kondenzátorů. Jelikož před samotným návrhem není možné tyto ztráty určit, je nutné počítat se ztrátou zhruba 0,5%, což je pro výkon 2800 W rovno ztrátovému výkonu 14 W a přebytek výkonu na výstupu pak omezí regulace zpětnou vazbou. Celkový přenášený výkon transformátorem tak bude součtem všech ztrátových výkonů na izolované straně měniče a výstupního výkonu, jak je uvedeno v rovnici 2.4.

$$P_{OUT} + P_{Zout} = P_{OUT} + P_{Rect} + P_{mer} + P_{LC} \quad (2.4)$$

$$= 2800 + 14,32 + 2,6 + 0,5 + 14 = 2831,42 \text{ W} \quad (2.5)$$

2.1.2 Návrh transformátoru

Postup při návrhu a výpočtu probíhá v jedenácti krocích podle vývojového diagramu z literatury [62] a probíhá následujícím způsobem:

1. Určení hodnot, kterých je nutné dosáhnout je uveden v tabulce 2.3.

Tab. 2.3: Vstupní údaje pro návrh transformátoru

Výstupní napětí	U_{OUT}	2800 V
Výstupní výkon	P_{OUT}	2831,42 W
Výstupní výkon	U_{IN}	400 V
Spínací kmitočet	f_{SW}	25 kHz
Teplota okolí	T_A	25 °C
Nárůst teploty	ΔT	75 K
Účinnost	η	99,4%

2. Výpočet ztrátového výkonu transformátoru přes navrženou účinnost a uplatnění podmínky největší účinnosti transformátoru, kdy jsou stejné ztráty na vinutí a ve feritovém jádře.

$$P_L = (\eta^{-1} \cdot P_{OUT}) - P_{OUT} = (0.994^{-1} \cdot 2831,42) - 2831,42 = 34,76 \text{ W} \quad (2.6)$$

$$\frac{1}{2}P_L = P_m = P_{Cu} = \frac{34,76}{2} = 17,38 \text{ W} \quad (2.7)$$

3. Výpočet plochy potřebné pro vyzáření navrženého ztrátového výkonu s navrženými parametry a volba velikosti jádra.

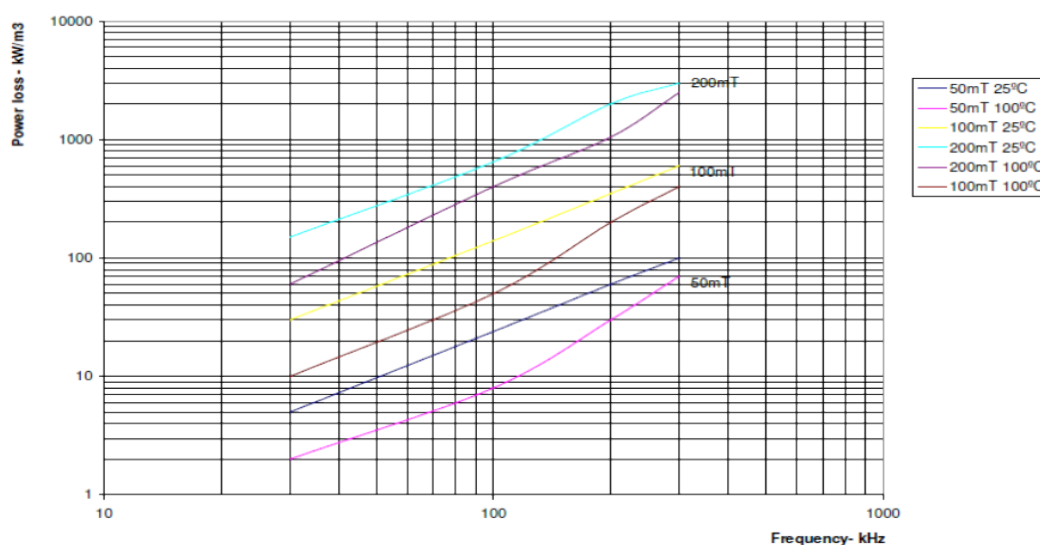
$$S_A = 145 \left[\frac{1000}{T_a + 273,15} \right]^{2,06} \left[\frac{P_L}{\Delta T^{1,22}} \right] \quad (2.8)$$

$$= 145 \left[\frac{1000}{25 + 273,15} \right]^{2,06} \left[\frac{17,38}{85^{1,22}} \right] = 270,23 \text{ cm}^2 [62] \quad (2.9)$$

4. Dopočítání efektivního proudu primáru I_{Pef} a výpočet potřebného sekundárního napětí pro splnění jeho efektivní hodnoty po vyhlazení LC filtrem. Do tohoto výpočtu je nutné zavést koeficient maximální střídý D_{max} pro ZVS funkci.

$$I_{Pef} = \frac{P_{OUTef} + P_L}{U_{supply} \cdot D_{max}} = \frac{2831.42 + 34,76}{400 \cdot 0.8} = 9.03 A \quad (2.10)$$

- Volba typu feritového jádra transformátoru s potřebnou plochou pro tepelnou výměnu podle objemových ztrát jeho materiálu určených z katalogového listu daného typu jádra. Informace o magnetických ztrátách lze vyčíst z grafické závislosti magnetických ztrát v jádře pro různé frekvence a pro různé hodnoty velikosti magnetické indukce buzení jádra, jak ukazuje obrázek 2.1.



Obr. 2.1: Grafické závislosti magnetických ztrát v jádře na frekvenci a velikosti magnetické indukce [8]

Plochu pro tepelnou výměnu pak lze určit výpočtem z geometrických rozměrů jádra. Nejblíže k potřebné ploše pro tepelnou výměnu má typ jádra EE8040 a to $S = 246,31 \text{ cm}^2$. Tato hodnota je o něco menší než požadovaná, ale z dostupných typů jádra je nejbližší možná. Rozdíl v nárůstu teploty bude možné srazit nucenou konvekcí pomocí ventilátoru. Geometrické rozměry jádra EE8040 a jeho katalogové hodnoty jsou uvedeny v tabulce 2.4.

- Výpočet magnetických objemových ztrát ve feritovém jádru a porovnání s požadovanými ztrátami dle navržených hodnot. Požadované objemové ztráty se určí výpočtem a jejich hodnota posléze určí maximální možnou intenzitu magnetického pole v jádru transformátoru danou frekvencí a požadovanou provozní teplotou podle grafické závislosti na obrázku 2.1. Výpočet magnetických

Tab. 2.4: Katalogové hodnoty jádra transformátoru a jeho geometrické rozměry

Indukčnost na odmocninu závitu	Al	8700	H
Plocha průřezu sloupku	A_e	758,9	mm^2
Objem jádra	V_e	143370	mm^3
Délka poloviny jádra	38,1	mm	
Šířka jádra	80	mm	
Výška jádra	40	mm	
Délka mezery pro vinutí poloviny jádra	28,5	mm	
Šířka mezery pro vinutí	20,1	mm	

objemových ztrát je uveden v rovnici 2.11.

$$P_w = \frac{P_m}{V_e} = \frac{16,38}{143370 \cdot 10^{-9}} = 121,24 \cdot 10^3 W \cdot m^{-3} \quad (2.11)$$

7. Určení optimální magnetické indukce podle aktualizovaných navržených ztrát v jádru transformátoru podle grafických závislostí uvedených v katalogovém listu feritového materiálu s využitím vypočtené objemové ztráty dle spínací frekvence f_{SW} a maximálních ztrát ve feromagnetiku.

Tyto ztráty určují podle grafické závislosti hodnotu optimální magnetické indukce B_{op} , na kterou se bude budit jádro transformátoru $B_{op} = 210 mT$ při frekvenci $f_{SW} = 25 kHz$ a provozní teplotě $110^\circ C$.

Podmínka rezervy pod saturační úrovní magnetické indukce: $B_{op} \leq 0,8 B_S(T)$

8. Výpočet minimálního počtu závitů primárního vinutí a dopočet sekundárního vinutí podle požadovaných a aktualizovaných hodnot se započítáním maximální navržené střídy $S = 0,8$ omezené časy pro bezpečné spínání a vypínání tranzistorů v rezonančním režimu spínání. Výpočet se provede aplikací Faradayova vztahu pro magnetickou indukci a je uveden v rovnici 2.12. Dopočítání počtu závitů sekundárního vinutí je pak uvedeno v rovnici 2.13.

$$N_P = \frac{U_{IN} \cdot D_{max} \cdot 0,5 \cdot T}{\Delta B_{op} \cdot A_e} = \frac{400 \cdot 0,8 \cdot 0,5 \cdot 40 \cdot 10^{-6}}{2 \cdot 0,210 \cdot 758,9 \cdot 10^{-6}} = 20 \quad (2.12)$$

Kde D_{max} je koeficient ztráty střídy způsobené předřazenou indukčností L_R

$$N_S = \frac{V_{sec} \cdot D^{-1}}{V_{prim}} N_P = \frac{2800 \cdot 0,8^{-1}}{400} \cdot 20 = 175 \quad (2.13)$$

9. Určení návinu transformátoru a výpočet impedance jednotlivých vinutí a jejich ztrátových výkonů, které musejí být rovny ztrátám ve feritovém materiálu, aby bylo možné vyhovět podmínce nejvyšší účinnosti transformátoru. Impedance vinutí je dána mechanickými rozměry a při frekvencích vyšších než je 20 kHz

je nutné zavést do výpočtu i vliv „skin efektu“, kdy vlivem frekvence dojde k vedení proudu pouze po vnější ploše vodiče do hloubky danou frekvencí.

$$R_{wire} = N \cdot \rho_{cu} \frac{l}{\frac{d^2}{4}} \cdot \kappa \quad (2.14)$$

Kde κ je součinitel zvětšení odporu vlivem „skin efektu“ podle rovnice 2.15

$$\kappa = 0,5d \cdot \sqrt{\frac{\mu_r \cdot f}{\delta}} [25] \quad (2.15)$$

Kde δ je měrný odpor vodiče na kilometr, jenž se vypočítá ze vztahu 2.14 pro jeden kilometr vodiče.

Odpor laněného vodiče se vypočte ze vztahu 2.16

$$R_{wire} = \left(N \cdot \frac{1}{\rho_{cu} \frac{l}{\pi r^2} \cdot \left(0,5d \cdot \sqrt{\frac{\mu_r(cu) \cdot f}{\frac{\rho_{cu} 1000}{\pi r^2}}} \right)} \right)^{-1} \quad (2.16)$$

Pokud uvážíme střední délku drátku pro jednu smyčku návinu jako obvod kružnice protínající středy mezery jádra pro návin, dostaneme průměrnou hodnotu délky jedné smyčky 125,6 mm. Délky jednotlivých návinů tak můžeme spočítat jako délku smyčky vynásobenou počtem závitů návinu, jak ukazují rovnice 2.17 a 2.18. Toto je však pouze orientační výpočet a pro konkrétní výpočet dalších rovnic se použijí délky vodičů pro konkrétní oddělení z návrhu návinu, který je popsán v kapitole 2.1.3.

$$l_{prim} = N_P \cdot l_{smycky} = 20 \cdot 0,1256 = 2512 \text{ mm} \quad (2.17)$$

$$l_{sec} = N_S \cdot l_{smycky} = 175 \cdot 0,1256 = 21980 \text{ mm} \quad (2.18)$$

Delším laborováním s výběry různých laněných vodičů se dospělo k výběru laněných vodičů 120 x 0.1 mm pro primární vinutí a 25 x 0.1 mm pro sekundární vinutí.

Výpočtem podle rovnice 2.16 a řešením kompletního návinu, kde délka primárního vinutí vyšla $l_{pri} = 3360 \text{ mm}$ a délka sekundárního vinutí 29800 mm , se dospělo k hodnotám odporu primáru $R_P = 127 \text{ m}\Omega$ a odporu sekundáru $R_S = 5,42 \Omega$. Poté dosazením do rovnice 2.19 vypočteme ztrátový výkon na vinutí a tento výkon je téměř shodný se ztrátovým výkonem jádra transformátoru.

$$P_{Cu} = I_p^2 \cdot R_p + I_s^2 R_s = 9,03^2 \cdot 0,127 + 1^2 \cdot 5,42 = 15,8 \text{ W} \quad (2.19)$$

Podmínka vyrovnaných ztrát $P_{cu} \cong P_m$ je přibližně splněna a nevyváženost ztrát je do 10% s tím, že se předpokládá spíše nárůst ztrátového výkonu na vinutí transformátoru a pokles magnetických ztrát v jádru vlivem teploty.

10. Jelikož nejsou v návrhu úplně všechny parametry volné a obzvláště u feritových jader je nutné počítat s tím, že jsou vyráběny v typových řadách, bude muset být v posledním kroku dopočítána provozní teplota transformátoru a porovnána s navrženou z kroku 4. Dopočítání provozní teploty z aktualizovaných hodnot vycházejících z finálního návrhu za použití empirického vzorce a porovnání s požadovanými hodnotami. Jestliže je v tomto kroku nárůst provozní teploty přibližně stejný jako požadovaný, je návrh hotový a může se přikročit k navýjecímu předpisu.

$$P_{vyp} = P_{Cu} + PM = 15,8 + 17,38 = 33,18 W \quad (2.20)$$

$$\Delta T = 59 \left[\frac{1000}{T_a + 273,15} \right]^{1,69} \left[\frac{P_L}{S_A} \right]^{0,82} \quad (2.21)$$

$$= 59 \left[\frac{1000}{25 + 273,15} \right]^{1,69} \left[\frac{33,18}{246,31} \right]^{0,82} = 88,22 K \quad (2.22)$$

Podmínka $\Delta T_{navrh} \cong \Delta T_{vyocet}$ vychází jen velmi přibližně, ale po doplnění ventilátorem ve finálním návrhu by se měl teplotní gradient snížit.

11. Poslední částí návrhu transformátoru je navýjecí předpis, kterému se podrobněji věnuje kapitola 2.1.3.

Proudy navrženého transformátoru

Pro další výpočty potřebné pro řešení obvodů s tranzistory je nutné vyšetřit průběh proudu primárem a z něj určit maximální proud při komutaci tranzistorů. Jelikož proud primárem transformátoru má dvě složky, transientní proud a magnetizační proud. Z tohoto důvodu bude potřeba zavést náhradní schéma transformátoru a určit z něj tyto proudy. Nejdůležitější parametr pro vyšetření průběhu magnetizačního proudu je indukčnost primárního vinutí transformátoru. Ta se určí jednoduše jako by se počítala cívka bez sekundárního vinutí podle vzorce 2.23.

$$L_{prim} = Al \cdot N_P^2 = 870010^{-9} \cdot 20^2 = 3,5 mH \quad (2.23)$$

Magnetizační proud poté bude určen podle Faradayova zákona a bude rozkmitán do kladné a záporné části celé periody v jeho polovině. Pro výpočet tohoto proudu lze použít rovnici 2.24.

$$I_{MAG} = \frac{U_{IN} \cdot 0,5T \cdot D}{L_{prim}} = \frac{400 \cdot 0,5 \cdot 40 \cdot 10^{-6} \cdot 0,8}{3,5 \cdot 10^{-3}} = 1,82 A \quad (2.24)$$

Pokud tedy uvažíme, že I_{ef} se uvažuje při návrhu bez magnetizační složky a je rovněž rozkmitán do kladné a záporné části. Maximální hodnota tohoto proudu tak

bude násobena reciprokou hodnotou maximální střídý. Výpočtem dostaneme jeho hodnotu podle rovnice 2.25

$$I_{tr} = I_{ef} \cdot D^{-1} = 9,03 \cdot 0,8^{-1} = 11,29 A \quad (2.25)$$

V celkovém proudu se bude projevovat i složka, která bude ohřívat vodiče, ale ta již je započítána v efektivním proudu a tak výsledný maximální proud bude určen rovnicí 2.26.

$$I_{max} = I_{tr} + \frac{I_{MAG}}{2} = 11,29 + \frac{1,82}{2} = 12,2 A \quad (2.26)$$

2.1.3 Předpis návinu navrženého transformátoru

Předpis návinu je část, která vyžaduje spíše grafickou práci ve 2D softwaru. Je nutné si pečlivě rozvrhnout jednotlivá vinutí i izolaci mezi nimi. Je také nutné v katalogu vyhledat jednotlivé celkové průměry laněných vodičů. Dále je nutné určit tloušťky izolací mezi jednotlivými patry vinutí a speciálně mezi primárem a sekundárem tuto izolaci značně zesílit. Pro izolaci použijeme kaptonovu fólii z polyimidu.

Pro výrobu transformátoru bude použito jádro s katalogovým označením CF139EE8040-OL od firmy Cosmo Ferrites Limited India a pro návin použijeme kostru s katalogovým označením Lj-E-8040v-0p-1s-yx&HM.

Tab. 2.5: Specifikace vysokofrekvenčních vodičů návinu

vinutí	konfigurace	Geom. průměr lanka
primár	38AWG[120] HV	1,68 mm
sekundár	38AWG[25] HV	0.77 mm

Izolace jednotlivých vrstev vinutí musí být z nevodivého materiálu s vysokou elektrickou pevností a přitom musí být dobrým tepelným vodičem, aby dokázal odvést přebytečné teplo vzniklé ohmickými ztrátami ve vinutí na povrch transformátoru. Dalším izolačním opatřením bude zalití celého návinu do epoxidové pryskyřice pod vakuem, aby došlo k dokonalé penetraci celého povrchu vinutí a zároveň nedocházelo k tvorbě vzduchových bublin, které by mohli být příčinou částečných výbojů. Penetrace návinu způsobí zvýšení parazitní kapacity vinutí, ale v našem případě zapojení tohoto transformátoru do ZVS H-můstku to nebude problém, jelikož této parazitní kapacity spolu s doplňujícím kondenzátorem budeme moci využít pro funkci spínání tranzistorů v rezonančním režimu. Pro izolaci primárního a sekundárního vinutí budeme muset z důvodu dobrého galvanického oddělení uvažovat elektrickou pevnost izolační vrstvy 10 kV a pro oddělení jednotlivých částí vinutí od

Tab. 2.6: Rozvržení závitů vinutí transformátoru

Patro	vinutí	počet závitů	délka na patro
1.	1. sekundár A	44	6340 mm
2.	1. sekundární B	44	6600 mm
3.	2. sekundár A	44	6860 mm
4.	2. sekundární B	44	7120 mm
5.	1. primár	20	3360 mm
6.	3. sekundár B	44	8150 mm
7.	3. sekundár A	43	8475 mm
8.	4. sekundár B	44	8700 mm
9.	4. sekundár A	43	8925 mm
	vinutí	počet závitů celkem	délka celkem
3,4	primár	20	3,36 m
1,2,4,6	sekundár A	175	30,6 m
1,2,4,6	sekundár B	175	30,57 m

sebe se budeme moci spokojit s pevností zhruba 2 kV. Výpočet potřebných tlouštěk izolace provedeme prostřednictvím rovnice 2.27 pro polyimidovou fólii s elektrickou pevností udávanou v tabulkách jako $E_{max} = 300 \text{ kV/mm}$.

$$l_{min} = \frac{U_{izo}}{E_{max}} = \frac{10}{300} = 0.033 \text{ mm} = 33 \mu\text{m} \quad (2.27)$$

Z výpočtu plyne, že kaptonova páska o tloušťce $60 \mu\text{m}$ by bohatě postačila pro oddělení 10 kV. Mezi sekce jednotlivých vinutí by tak měli stačit dvě vrstvy polyimidové pásky a mezi primární a sekundární vinutí transformátoru také, je však více než žádoucí pro jistotu dosažené elektrické pevnosti namotat vždy více vrstev pásky. Pro izolaci smyček mezi sebou je použita zalévací hmota Sylgard Q3-3600 od firmy Dow Corning s dielektrickou pevností $E_{max} = 27 \text{ kV/mm}$ a velmi dobrou tepelnou vodivostí.

Na obrázku 2.2 je zobrazen řez navrženým vinutím transformátoru.

2.2 Návrh ZVS H-můstku pro buzení transformátoru

Pokud je znám potřebný přenášený výkon výstupu se započtenými ztrátami na výstupu a ztrátami na transformátoru, přikročí se v návrhu k určení tranzistorů. Výpočet hodnoty rychlosti vypínání, změny napětí drain-source určí možnosti PWM

Tab. 2.7: Rozvržení závitů vinutí transformátoru

sekce	počet vrstev	celková tloušťka vrstev	Dielektrická pevnost vrstvy
1/2	2	0.12 mm	36 kV
2/3	2	0.12 mm	36 kV
3/4	2	0.12 mm	36 kV
4/5	4	0.24 mm	72 kV
5/6	4	0.24 mm	72 kV
6/7	2	0.12mm	36 kV
7/8	2	0.12mm	36 kV
8/9	2	0.12mm	36 kV
9	4	0.24mm	72 kV

řízení s potřebnou dobou pro ZVS spínání. Pro ZVS spínání tranzistoru je nutné ponechat delší dobu mezi vypnutím tranzistoru a sepnutím tranzistoru v druhé polovině H-můstku. Proto jsme si již při návrhu transformátoru určily maximální střidu PWM signálu a ve zbylé době bude probíhat „Duty cycle loos“ mód a „Free wheeling“ mód. V tomto čase se bude vybíjet předřazená indukčnost a tak bude proud klesat lineárně se změnou danou hodnotou předřazené indukčnosti a napětím.

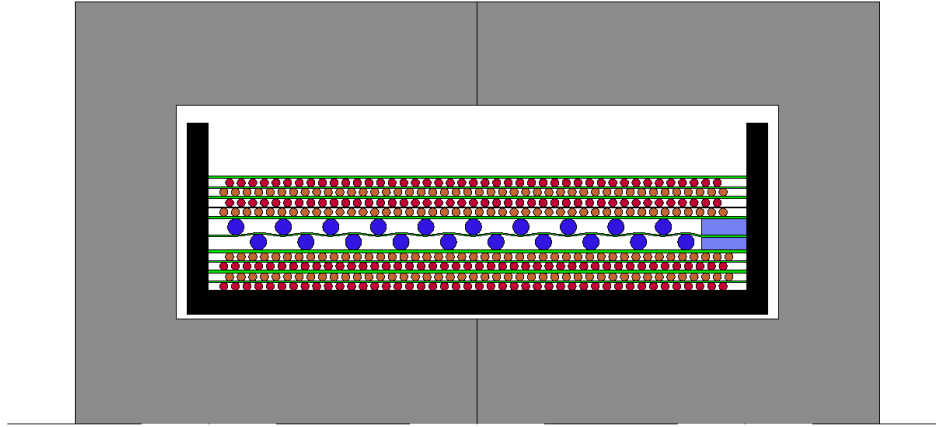
2.2.1 Výkonové spínací MOSFET tranzistory

Pro určení typu tranzistorů je ze všeho nejdůležitější, aby tranzistory dokázaly přenést potřebný výkon při co nejnižších ztrátách. Důležité jsou také časy spínání a vypínání tranzistorů, jenž omezují maximální střidu PWM regulace. Typ tranzistorů byl vybrán po delší úvaze a bude jím výkonový MOSFET tranzistor od firmy Vishay s typovým označením SiHG47N60EF. Všechny hodnoty z katalogového listu, které jsou potřebné pro výpočet všech důležitých veličin, jsou uvedeny v tabulce 2.8.

Pro další výpočty je nutné také uvést grafickou závislost napětí hradla na náboji hradla, jak je uvedena na obrázku 2.3. Z této závislosti je patrné napětí Millerovi plošiny a maximální náboj hradla při různých napětích mezi DRAIN a SOURCE elektrodou.

2.2.2 Driver tranzistorů, hradlové odpory a rychlost vypínání tranzistorů

Pro výpočet všech potřebných dob pro spínání v nulovém napětí při rezonanci je nutné nejdříve určit dobu sestupné hrany napětí DRAIN-SOURCE při vypínání



Obr. 2.2: Řez navrženým vinutím transformátoru

tranzistoru a tak i frekvenci rezonančních kmitů. Pokud si zvolíme frekvenci kmitů $f_R = 5 \text{ MHz}$, tak doba vypnutí bude čtvrtinou periody a výpočet je uveden v rovnici 2.28.

$$t_{swOFF} = \frac{1}{4} \cdot \frac{1}{f_R} = \frac{1}{4} \cdot \frac{1}{5 \cdot 10^6} = 50 \text{ ns} \quad (2.28)$$

K tomu je také nutné, aby byl zvolený budič hradla schopen odebírat a dodávat požadovaný proud aby bylo jisté dodržení času vybíjení hradla tranzistoru. Použité budiče s katalogovým označením IRS2186 jsou schopny dodávat nebo odebírat proud až 4 A.

Extrakcí dat z grafu na obrázku 2.3 jsme schopni vyčíst napětí Millerovy plošiny, jenž je zhruba 5,7 V. Jelikož nemusíme pro vypnutí a sepnutí tranzistoru dosáhnout stejných časů, jsou použity dva různé odpory a shotkyho diody s napětím $U_{FD} = 300 \text{ mV}$. Při funkci spínání v nulovém napětí se millerova kapacita neuplatní a čas nabíjení hradla při sepnutí tranzistoru bude v nejhorším případě roven času dosažení maximálního rozhodovacího napětí $U_{THmax} = 4 \text{ V}$. Hradlový odpor tak vypočteme podle rovnice 2.29 pro maximální možný proud driveru tranzistoru I_G . Dobu nabíjení hradla tak můžeme vypočítat podle vztahu 2.30

$$R_{Gon} = \frac{V_{drv} - V_{fd} - \frac{V_{thon}}{2}}{I_{drvmax}} = \frac{12 - 0,3 - \frac{4}{2}}{4} = 2,425 \Omega \quad (2.29)$$

$$t_{swON} = \frac{Q_{gs}}{I_{gON}} = \frac{32 \cdot 10^{-9}}{4} = 8 \text{ ns} \quad (2.30)$$

Tab. 2.8: Důležité údaje z katalogového listu tranzistoru [11]

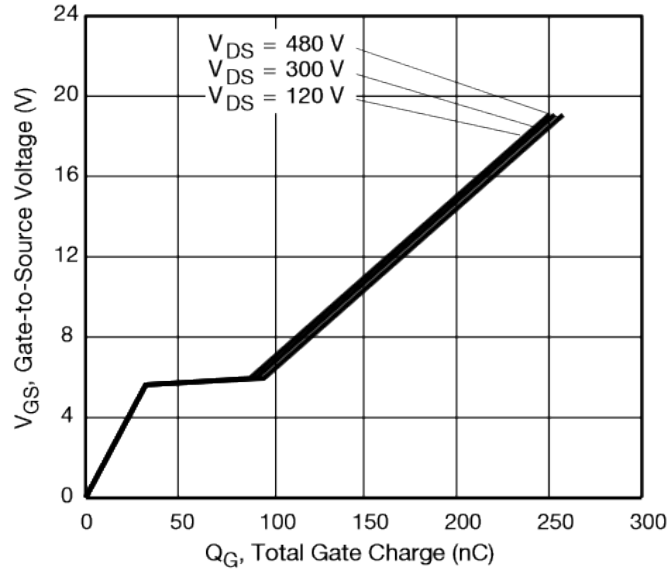
TRANZISTOR TYP	SiHG47N60EF	
gfsb	17	S
Uds max	650	V
Uth min	2	V
Uth max	4	V
Qg max	250	nC
Qgs	32	nC
Qgd	62	nC
Id max 100 °c	29	A
Pd max	379	W
δV_{dsmax}	70	V/ns
Rds on max	65	$m\Omega$
Rg input	0,45	Ω
Coss@100Vds	220	pF
rgs@1MHz	0,46	Ω
Body dioda		
Ifwd max	47	A
V sd max	1,2	V
trr max	400	ns
Qrr max	2,8	μC
Irrm	13,2	A
Coss(tr)480Vds	634	pF

Pokud použijeme napájení driverů o napětí 12 V tak napětí, kterým se bude vybíjet náboj hradla bude o 300 mV menší. Pro vypnutí se tak musí dosáhnout rozhodovacího napětí na GATE elektrodě $U_{THmin} = 2 V$. Celkový náboj, jenž bude muset být z hradla odveden, bude podle grafu 2.3. asi 170 nC.

$$Rg = \frac{t_{swOFF} \cdot U_{Pl}}{\left[Q_{gd} + 2Q_{gs} \left(\frac{U_{Pl} - U_{THmin}}{U_{Pl} + U_{THmin}} \right) \right]} [29] \quad (2.31)$$

$$= \frac{50 \cdot 10^{-9} \cdot 5,7}{\left[62 \cdot 10^{-9} + 2 \cdot 32 \cdot 10^{-9} \left(\frac{5,7-2}{5,7+2} \right) \right]} = 3,072 \Omega \quad (2.32)$$

$$I_{Goff} = \frac{1}{t_{off}} \int_0^{t_{off}} \frac{U_{drv} - \left(\frac{1-e^{-t}}{RG(C_{gs}+C_{gd})} \right)}{R_{Goff}} dt [33] \quad (2.33)$$



Obr. 2.3: Grafická závislost napětí hradla na náboji hradla[11]

$$I_{Goff_ef} = \frac{U_{drv} \cdot (t_{off} - (e^{-t_{off}} - e^0))}{R_G^2 \cdot t_{off} \cdot (C_{gs} + C_{gd})} \quad (2.34)$$

$$= \frac{12 \cdot (50 \cdot 10^{-9} - (e^{-50 \cdot 10^{-9}} - e^0))}{3,071^2 \cdot 50 \cdot 10^{-9} \cdot (32 + 62) \cdot 10^{-9}} \quad (2.35)$$

$$= 0,351 \text{ A} \quad (2.36)$$

Do požadované hodnoty hradlového odporu vstupuje i sériový parazitní odpor hradla tranzistoru, který je podle katalogového listu $R_g = 0,45 \Omega$. Hodnoty hradlových odporů tak budou $R_{gON} = 2 \Omega$ a $R_{gOFF} = 2,5 \Omega$. Pro správnou funkci budícího IRS2186 obvodu je nutné vypočítat kapacitu kondenzátoru C_B . Pro tento krok je potřeba zvolit typ rychlé diody. Tato dioda typu MURS360T3G byla zvolena podle zpětného napětí $U_{rrm} = 600 \text{ V}$, co nejmenšího dopředného napětí $U_{fd} = 1,25 \text{ V}$, času obnovy $t_R = 75 \text{ ns}$ a nízkého zpětného proudu $I_{rev_max} = 8 \mu\text{A}$ při teplotě 100°C , přes níž je kondenzátor nabíjen. Poté lze určit minimální hodnotu kapacity jako podíl celkového náboje dodávaného do hradla během doby sepnutí tranzistoru i s parazitními proudy. Tento výpočet je uveden v rovnici 2.37. Kondenzátor je nutné počítat pro všechny zúčastněné parazitní klidové proudy a dobu sepnutí tranzistoru rovnou polovině periody spínací frekvence ZVS-H můstku. Minimální napětí během sepnutí zvolíme $U_{GS_min} = 10 \text{ V}$.

$$C_{BOOT_{min}} = \frac{Q_{total}}{\Delta V_{BOOT}} [35] \quad (2.37)$$

$$= \frac{Q_{GS} + Q_{GD} + [(I_{QBS} + I_{GSS} + I_{LK}) \cdot t_{sw}] + Q_{LS}}{V_{DRV} - V_{FD_BOOT} - V_{GSmin}} \quad (2.38)$$

$$= \frac{[(150 \cdot 10^{-6} + 100 \cdot 10^{-9} + 50 \cdot 10^{-6}) \cdot t_{sw}] + 3 \cdot 10^{-9}}{12 - 1,25 - 10} + (2.39)$$

$$+ \frac{32 \cdot 10^{-9} + 62 \cdot 10^{-9}}{12 - 1,25 - 10} = 130,7 \text{ nF} \quad (2.40)$$

Výpočet rezonanční frekvence a hodnoty předřazené indukčnosti

Hodnota rezonanční frekvence se vypočte z navržené doby vypnutí tranzistoru, která určí čtvrtinu její periody, jak je uvedeno v rovnici 2.41

$$f_R = \frac{1}{T_{res}} = \frac{1}{(4t_{off})} = \frac{1}{(4 \cdot 50 \cdot 10^{-6})} = 5 \text{ MHz} \quad (2.41)$$

Pokud již známe rezonanční frekvenci, můžeme výpočtem podle rovnice 2.42 určit minimální hodnotu předřazené indukčnosti L_r .

$$L_{Rmin} = \frac{1}{2\pi f_r^2 (C_{OSS(tr)} + C_{XFMR})} \quad (2.42)$$

$$= \frac{1}{2\pi \cdot 5 \cdot 10^6 \cdot (2 \cdot 634 \cdot 10^{-9} + 220 \cdot 10^{-9})} = 4,59 \mu H \quad (2.43)$$

Jelikož má předřazená indukčnost v obvodu kromě posunutí fáze a rezonance při spínání ještě úlohu nastavení maximální změny proudu při buzení transformátoru, musí se ještě tato skutečnost uvážit v čase a tato změna se společně s mrtvými dobami musí vejít do navržených 10% periody i s mrtvými časy pro spínání. Čas pro změnu proudu od $-I_{prim}$ do $+I_{prim}$ je potom výsledkem rovnice 2.44.

$$t_{change} = 0,1 \cdot \frac{1}{f_{SW}} - (2 \cdot t_{swOFF}) = 0,1 \cdot \frac{1}{25000} - (2 \cdot 50 \cdot 10^{-9}) = 3,9 \mu s \quad (2.44)$$

Ideální hodnotu předřazené indukčnosti lze určit z požadované změny proudu po připojení opačné polarity napětí podle rovnice 2.45.

$$L_R(Req.) = \frac{U_{IN} \cdot t_{change}}{\Delta I_{prim}} = \frac{400 \cdot 3,9 \cdot 10^{-6}}{2 \cdot 11,29} = 69,1 \mu H \quad (2.45)$$

2.2.3 Návrh předřazené indukčnosti

Indukčnost bude realizována ovinutím železoprachového jádra T200-52b vysoko-frekvenčním lankem 38AWG[120] a v tabulce 2.9 jsou uvedeny všechny parametry jádra potřebné pro výpočet počtu závitů. Počet závitů se určí pomocí rovnice 2.46.

$$N = \sqrt{\frac{L}{A_L}} = \sqrt{\frac{69,1 \cdot 10^{-6}}{155 \cdot 10^{-9}}} = 21,11 \Rightarrow 21 \quad (2.46)$$

Tab. 2.9: Katalogové hodnoty železoprachového jádra T200-52B

Vnější průměr	D	50,8	mm
Vnitřní průměr	d1	31,8	mm
Výška	h	25,4	mm
Koeficient indukčnosti	Al	155	nH/ot^2
plocha	Ae	232	mm^2
Objem	V	30	cm^3

Dalším krokem je určení maximální indukce v jádru a výpočet magnetických a vodivostních ztrát a nakonec výpočet provozní teploty induktoru. Maximální intenzita magnetického pole je vypočítána v rovnici 2.47. Z této hodnoty a spínací frekvence se dají určit magnetické objemové ztráty podle závislosti na obrázku 2.4, které činí zhruba $P_V 21 mW/cm^3$. Toto jsou pouze ztráty vztažené na objem a výsledné magnetické ztráty jsou vypočítány v rovnici 2.48.

$$B_{max} = \frac{N \cdot A_L \cdot I_{max}}{A_e} = \frac{21 \cdot 155 \cdot 10^{-9} \cdot 12,2}{232 \cdot 10^{-6}} = 0,17 T \quad (2.47)$$

$$P_{ZM} = P_V \cdot V = 21 \cdot 30 = 630 mW \quad (2.48)$$

Vodivostní ztráty pak určí odpor návinnu na cívce, který bude ze dvou vodičů 38AWG[120] a jeho výpočet bude stejně jako při návrhu transformátoru podle rovnice 2.16. Výpočet těchto ztrát je uveden v rovnici 2.49.

$$P = P_{ZV} + P_{ZM} = (I_{ef}^2 \cdot R) + P_{ZM} = (9,06^2 \cdot 41,6 \cdot 10^{-3}) + 0,63 \quad (2.49)$$

$$= 3,4 + 0,63 = 4,03 W \quad (2.50)$$

Provozní teplota pak bude dána výpočtem zvýšení teploty podle vztahu 2.51 a součtem s teplotou okolí podle rovnice 2.53.

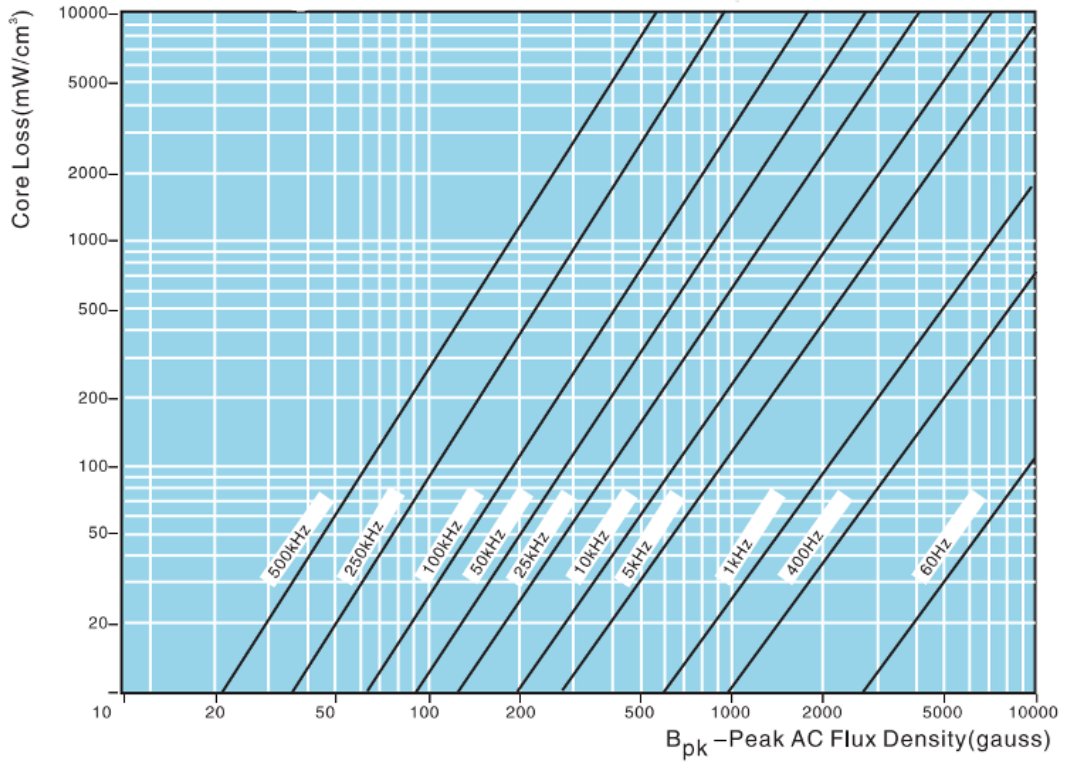
$$\Delta T = 59 \left[\frac{1000}{T_a + 273,15} \right]^{1,69} \left[\frac{P}{S_A} \right]^{0,82} \quad (2.51)$$

$$= 59 \left[\frac{1000}{25 + 273,15} \right]^{1,69} \left[\frac{4,03}{154,4} \right]^{0,82} = 22,94 ^\circ C \quad (2.52)$$

$$T = \Delta T + T_{amb} = 22,94 + 25 = 47,94 ^\circ C \quad (2.53)$$

2.2.4 Výkonová ztráta na tranzistorech

Výkonové ztráty jsou dány součtem několika dílčích ztrát. Při buzení ZVS můstku jsou tranzistory spínány při nulovém napětí mezi DRAIN a SOURCE elektrodou a



Obr. 2.4: Závislost magnetických ztrát materiálu toroidu[10]

proto se tyto ztráty neuplatní. Pro správný výpočet je nutné určit si provozní teplotu tranzistorů při maximálním výkonu $T_{Jmax} = 115^\circ C$, aby bylo možné dopočítat ztrátové výkony vodivostního charakteru, které jsou na teplotě značně závislé. Závislost koeficientu odporu R_{dsON} na teplotě je na obrázku 2.5 a při zvolené provozní teplotě je $TCR = 2$.

1. Vodivostní ztráty

$$P_V = I_{ef}^2 \cdot \frac{TCR \cdot R_{DSon}}{2} = 9,06^2 \cdot \frac{2 \cdot 0,065}{2} = 5,34 W \quad (2.54)$$

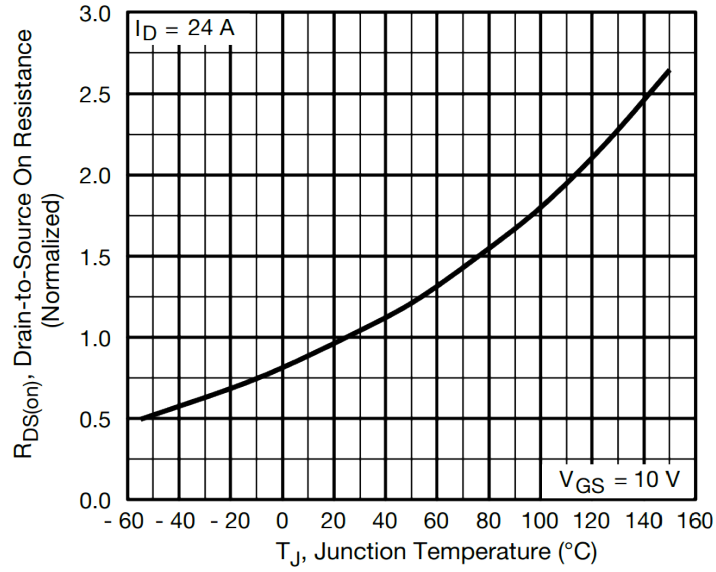
2. Ztráty při vypínání tranzistoru

$$P_{SWoff} = \frac{U_{IN} \cdot I_{max} \cdot Q_{SW} \cdot f_{SW}}{2 \cdot I_{Goff}} = \quad (2.55)$$

$$= \frac{400 \cdot 12,2 \cdot 94 \cdot 10^{-9} \cdot 25 \cdot 10^3}{2 \cdot 0,351} = 16,34 W \quad (2.56)$$

3. Ztráty způsobené nabíjením a vybíjením výstupní kapacity tranzistoru

$$P_{out} = \frac{U_{IN}^2 \cdot C_{OSS} \cdot f_{SW}}{2} = 400^2 \cdot 120 \cdot 10^{-12} \cdot f_{SW} = 0,24 W \quad (2.57)$$



Obr. 2.5: Závislost koeficientu TCR na teplotě[11]

4. Ztráty způsobené nabíjením a vybíjením hradla tranzistoru

$$P_{GD} = U_{DRV} \cdot Q_G \cdot f_{SW} = 12 \cdot 170 \cdot 10^{-9} \cdot 25 \cdot 10^3 = 0,051 \text{ W} \quad (2.58)$$

5. Ztráty na zpětné diodě

$$P_{DIODE} = I_{ef} \cdot U_{FD} \cdot t_{dead} \cdot f_{SW} = 9,06 \cdot 1,2 \cdot 50 \cdot 10^{-9} \cdot 25 \cdot 10^3 = 0,015 \text{ W} \quad (2.59)$$

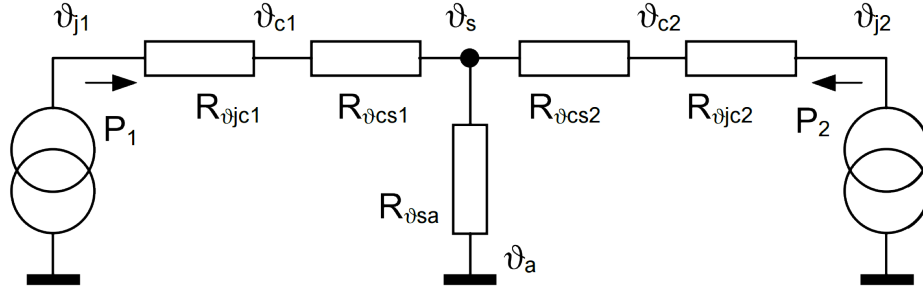
Výsledný ztrátový výkon P_D na tranzistoru je poté součtem všech dílčích ztrátových výkonů a je vypočten v rovnici 2.60.

$$P_D = P_V + P_{SWoff} + P_{out} + P_{GD} + P_{DIODE} = \quad (2.60)$$

$$= 5,34 + 16,34 + 0,24 + 0,051 + 0,015 = 21,98 \text{ W} \quad (2.61)$$

2.2.5 Návrh chlazení tranzistorů

Vydeme z navržené pracovní teploty kanálu tranzistoru při maximálním výkonu $T_{Jmax} = 115^\circ\text{C}$. Vzhledem k rozsahu teplot tranzistoru $-55^\circ\text{C} < T_J < 150^\circ\text{C}$ bude dostatečná rezerva i při zvýšení okolní teploty z $T_{AMB}25^\circ\text{C}$ na $T_{AMB}25^\circ\text{C}$. Pro dobré rozložení součástek a výkonu na budoucí desce plošných spojů bude vhodné vždy jednu polovinu mostu umístit na jeden chladič. Schéma takového náhradního tepelného obvodu je znázorněno na obrázku 2.6. Teplo a teplotní spády se vypočítají analogicky s elektrickým schématem, jak je uvedeno v rovnicích 2.62 a 2.63.



Obr. 2.6: Schéma tepelného obvodu se dvěma tranzistory na chladiči [49]

Pro izolaci tranzistoru bude použita slídová podložka s teplotním odporem $R_{\theta CS} = 0,3 K W^{-1}$. Tranzistor má podle katalogového listu tepelný odpor kanál-pouzdro $R_{\theta JC} = 0,33 K \cdot W^{-1}$.

$$\theta_S = \theta_{J1} - P_D \cdot (R_{\theta JC} + R_{\theta CS}) = 115 - 21,98 \cdot (0,33 + 0,3) = 101,15 ^\circ C [29] \quad (2.62)$$

Pro bezpečný odvod tepla je nutné určit si maximální tepelný odpor chladiče $R_{\theta SA max}$.

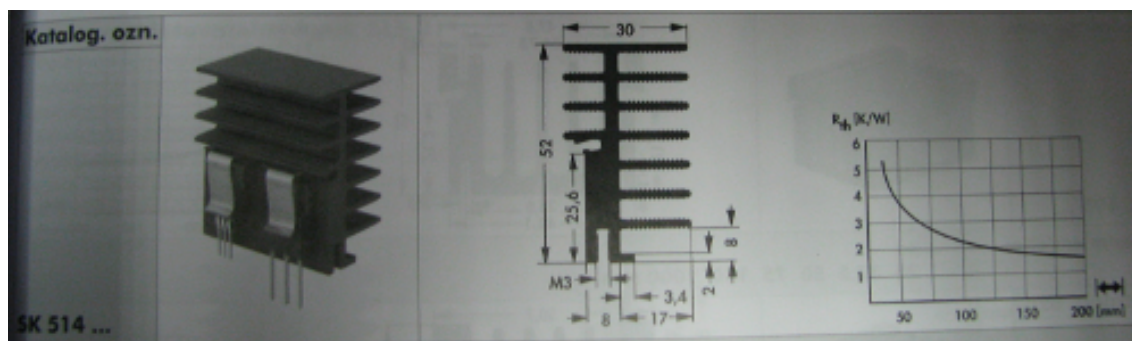
$$R_{\theta SA} = \frac{\Delta T_{SA}}{2P_D} = \frac{\theta_S - \theta_A}{2P_D} = \frac{101,15 - 25}{2 \cdot 21,98} = 1,73 K \cdot W^{-1} [38] \quad (2.63)$$

Vypočtenému maximálnímu tepelnému odporu vyhovuje hliníkový lisovaný chladič od firmy FISCHER ELEKTRONIK GmbH & Co. KG s katalogovým označením SK514 v délce 200 mm, který je zobrazen na obrázku 2.7 i s jeho geometrickými rozměry a závislostí tepelného odporu na délce chladiče. Všechny výpočty jsou uvedeny jako nejhorší případ pro pasivní chlazení hliníkovým profilem. Konečný prototyp bude opatřen ventilátorem a z toho důvodu budou finální teploty chladičů menší.

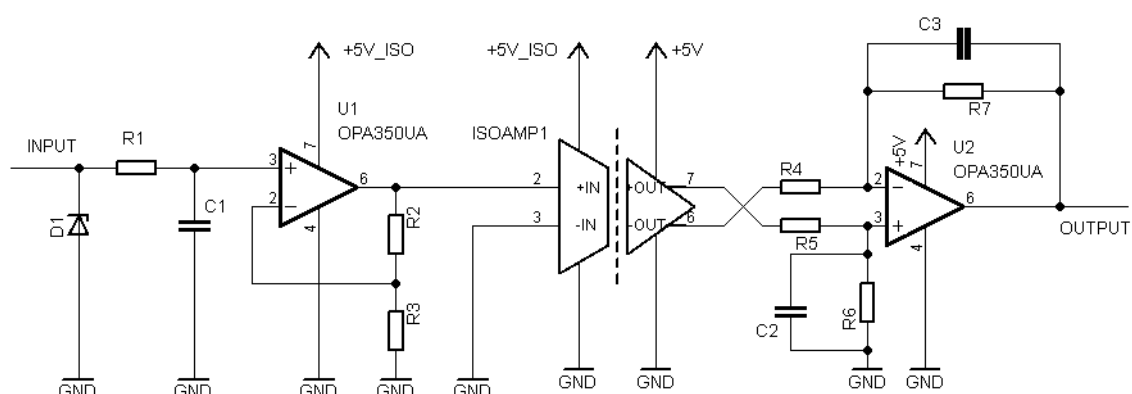
2.2.6 Měření obvodových veličin

Pro měření obvodových napětí a proudů je použit řetězec, který je na obrázku 2.8. Při měření vstupního napětí nebyla nutná úprava signálu, na izolované straně řetězce je proto vynechán operační zesilovač v neinvertujícím zapojení. Jako oddělovací zesilovač slouží integrovaný obvod ACPL-C79B-000E s diferenciálním vstupem i výstupem. Ten je poté převeden na jednoduchý signál a přiveden do vstupu AD převodníku.

V navrženém obvodu DC/DC měniče se měří 4 obvodové veličiny důležité pro sběr dat v nadřazeném systému nebo pro kontrolu bezpečného provozu zařízení:



Obr. 2.7: Katalogový list vybraného chladiče SK514



Obr. 2.8: Schéma analogového řetězce

- Výstupní napětí z důvodu jeho regulace
- Výstupní proud pro sběr dat do nadřazeného systému a včasného vypnutí spínání při zkratování výstupu
- Vstupní proud pro zajištění bezpečného provozu zdroje
- Vstupní napětí pro zajištění bezpečného provozu zdroje

Vzhledem k velikosti měřených napětí je nutné uskutečnit měření na nezatíženém děliči.

Dělič je realizován zapojením rezistorů s celkovým odporem $R_{DIV} = 6 \text{ M}\Omega$. Vstup měřicího řetězce je přiveden na rezistor s hodnotou $R_M = 3 \text{ k}\Omega$.

Podobně je realizován i odporový dělič napětí na vstupu, který má hodnotu celkového odporu $R_{DIV} = 2,01 \text{ M}\Omega$ a hodnotu na němž je prováděno měření $R_M = 10 \text{ k}\Omega$.

3 ŘÍDÍCÍ ELEKTRONIKA A JEJÍ PROGRAMOVÉ VYBAVENÍ

3.1 Hardware

3.1.1 Mikrokontrolér

Pro řízení činnosti zdroje je použit 8 bitový mikrokontrolér ATXMEGA16A4U z rodiny XMEGA od firmy ATMEL využívající technologii CMOS. Výpočetní jádro mikrokontroléru je postaveno na harvardské RISC architektuře AVR. Maximální frekvence jádra je 32MHz. Mikrokontrolér obsahuje periferie důležité pro jeho použití v smíšených Analogově-digitálních elektronických obvodech. Zvláště díky použitému programovatelnému hodinovému systému je vhodný pro řízení výkonových aplikací typu DC/AC převodu nebo řízení elektromotorů. Hodinový systém rodiny XMEGA obsahuje programovatelnou PLL násobičku a systém děliček hodinového signálu. Některé periferie je tak možné provozovat při vyšších frekvencích než je frekvence výpočetního jádra. Toho lze využít například pro zvýšení rozlišení PWM modulace jak popisuje kapitola 3.1.2. Vnitřní uspořádání a možnosti připojení mikrokontroléru Xmega A4 k externím obvodům je znázorněno na obrázku 3.1.

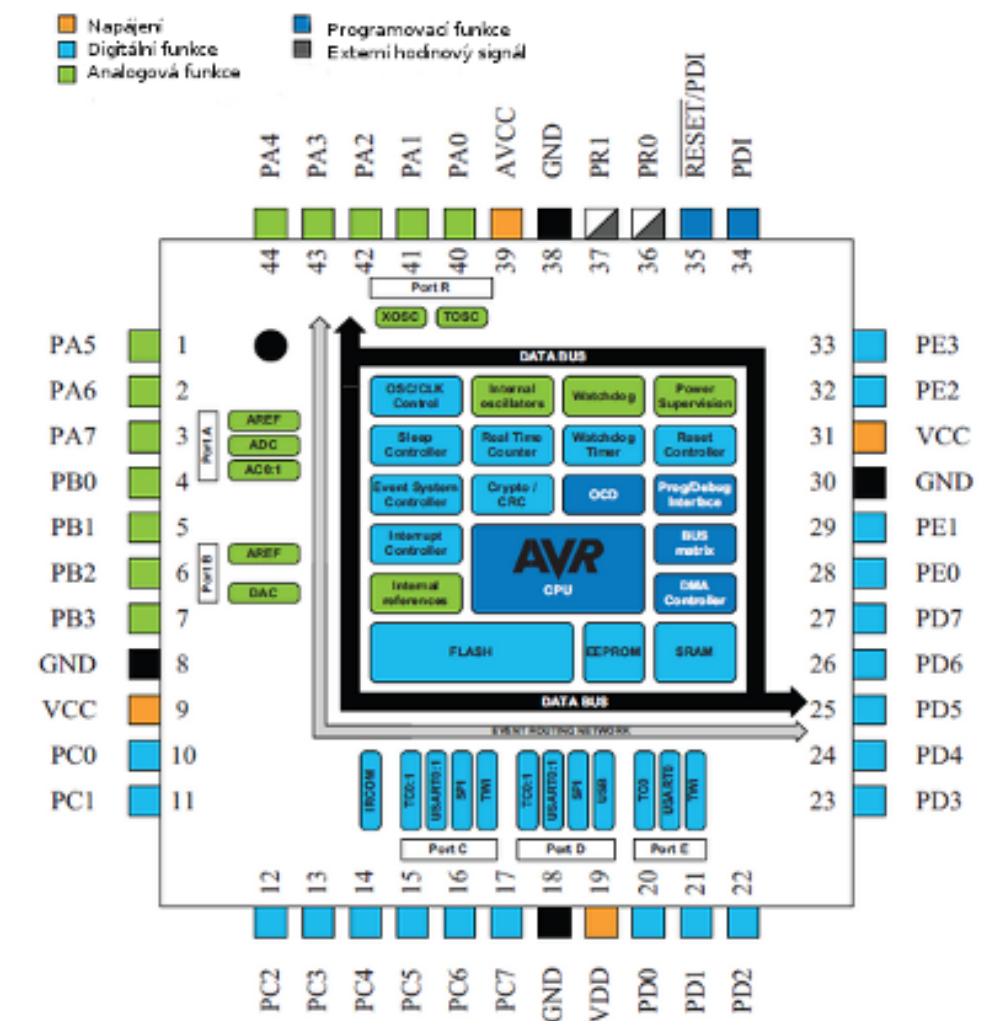
Nastavení systému distribuce hodinového signálu

Mikrokontroléry z řady XMEGA A4 umožňují násobení vstupního hodinového signálu pomocí PLL a následné dělení a distribuci hodinového signálu k jednotlivým periferiím. Pro dosažení maximálního možného rozlišení PWM signálu, tak aby bylo možné spínat při nulovém napětí v čase $t > 48\text{ ns}$, je nutné provozovat hlavní systémové hodiny na frekvenci 128 MHz. Toho lze dosáhnout použitím 16MHz externího krystalového oscilátoru a PLL násobičky s násobitelem 8x. CPU a pomalejší periferie pak využívají děličky hodinového signálu v nastavení $\text{DIV_A} = 1$, $\text{DIV_B} = 2$ a $\text{DIV_C} = 2$.

3.1.2 Použité integrované periferie

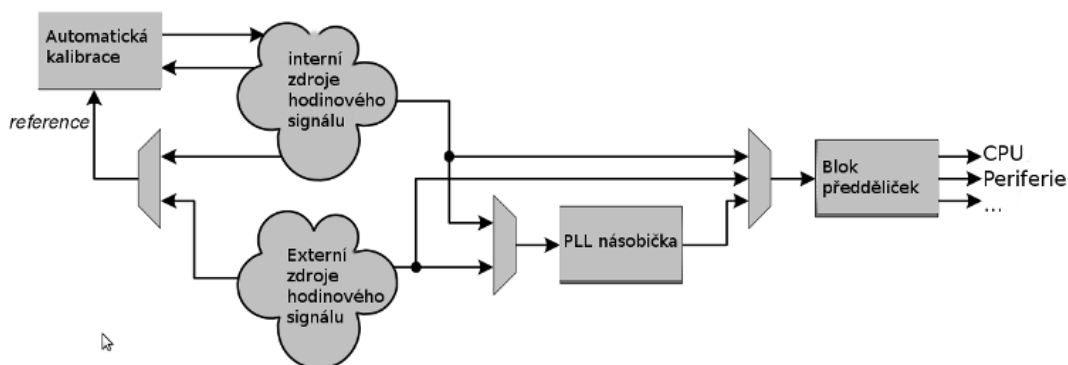
Použitý mikrokontrolér je vybaven mnoha periferiemi, jak znázorňuje obrázek 3.1. Použité periferie pro jednotlivé úlohy jsou:

- 12bitový Analogově-digitální převodník pro konverzi elektrických analogových signálů na digitální
- 16bitový Timer/counter pro generaci navzájem fázově posunutých a fázově korektních PWM signálů



Obr. 3.1: Ilustrace vnitřního uspořádání a možností připojení k pinům procesoru ATXmega16A4 [18]

- 16bitový Timer/counter pro generaci milisekundového přerušení
- Awex modul rozšiřující rozlišení pro řízení výstupního signálu s dodanou mrtvou dobou pro zajištění správného sepnutí tranzistoru při nulovém napětí
- SPI komunikační modul v režimu MASTER pro komunikaci s externím 16bitovým AD převodníkem
- SPI komunikační modul pro výměnu informací s nadřazeným systémem
- Kontrolér přerušení s logickým řešením nastalých přerušení podle nastavené priority



Obr. 3.2: Ilustrace hodinového systému procesoru ATXmega16A4 [9]

12bitový Analogově-digitální převodník

Analogově-digitální převodník je v mikrokontrolérech řady Xmega A4 12bitový a existuje pro něj mnoho různých možností, jak jej využít. Při realizaci zdroje však postačí používat AD převodník v klasickém "single ended" zapojení. Jako reference se použije vstupní napájecí napětí AD převodníku dělené koeficientem 1,6. Použitá reference určí finální rozsah měření a jeho výpočet uvádí rovnice 3.1. Rozlišení AD převodníku je pak dáno počtem bitů konverze jako hodnota bitu s nejmenší vahou a je uvedeno v rovnici 3.2. Většina převáděných signálů je v analogové části rozsahu AD převodníku přizpůsobena a jeho rozlišení je rovněž dostačující. Z důvodu malého rozlišení je pro měření výstupního napětí použit externí 16bitový AD převodník. Jeho použití je popsáno v kapitole 3.1.3[2][19].

$$\Delta U_{in} \leq \frac{U_{supply}}{1,6V} = \frac{3.3}{1.6} = 2.0625 V \quad (3.1)$$

$$1LSB = \frac{\Delta U_{in}}{2^{12}} = \frac{2.0625}{2^{12}} = 503,5 \mu V \quad (3.2)$$

Pomocí integrovaného 12bitového AD převodníku jsou převáděny analogové hodnoty signálů:

- výstupní proud I_{out}
- vstupní napětí U_{in}
- vstupní proud I_{in}
- napětí z teplotních senzorů $\theta_{CH1}, \theta_{CH2}$ a θ_{TRAFO}

Velkou výhodou při konverzi a následném zpracování digitálního signálu je možnost zarovnání výsledku doleva 16bitového registru. Tato vlastnost umožní naprosto

vypustit při dalších výpočtech datový typ float a tak urychlit přepočet na volty, miliAmpéry či stupně Celsia pouze celočíselným dělením s relativně malou chybou.

TIMER s PWM a princip generace signálu pro řízení ZVS H-můstku

Mikrokontrolér ATXmega16A4 obsahuje 5 16bitových TIMER/COUNTER modulů z nichž pouze TCC0 je přispůsoben pro řízení tranzistorů v můstkovém zapojení tím že obsahuje modul AWEX, který je podrobněji popsán v kapitole 3.1.2. Tento TIMER/COUNTER rovněž obsahuje všechny potřebné funkce pro generaci fázově korektního PWM signálu v nastavení „Dual slope“. V tomto nastavení timer čítá v registru CNT od nuly do hodnoty uložené v registru PER, jehož hodnota určuje polovinu periody výstupního signálu. Poté timer začne registr CNT odčítat do zpět do nuly. Při hodnotě $CNT = 0$ se aktualizují hodnoty registrů, pokud bylo zapsáno do jejich bufferů.

Při „dual slope“ nastavení se porovnávají hodnoty v CCx registrech s hodnotou CNT registru v obou módech čítání, ale přerušení při rovnosti nastane pouze jednou za půlperiodu, přičemž je příslušný CCx signál nastaven vždy do hodnoty "log 1" při čítání a do "log 0" při odčítání. Tohoto se dá využít při řízení vzájemného fázového posunutí řídicích signálů ZVS H-můstku. Celý princip generace signálu pro ZVS H-můstek je znázorněn na obrázku 3.3. Jde především o generaci signálů CCA a CCB se střídou $S = 0,5$ fázově posunutých o $\delta = 36^\circ$ při minimálním přenášném výkonu. Při maximálním výkonu je pak rozdíl fází obou signálů $\delta = 144^\circ$.

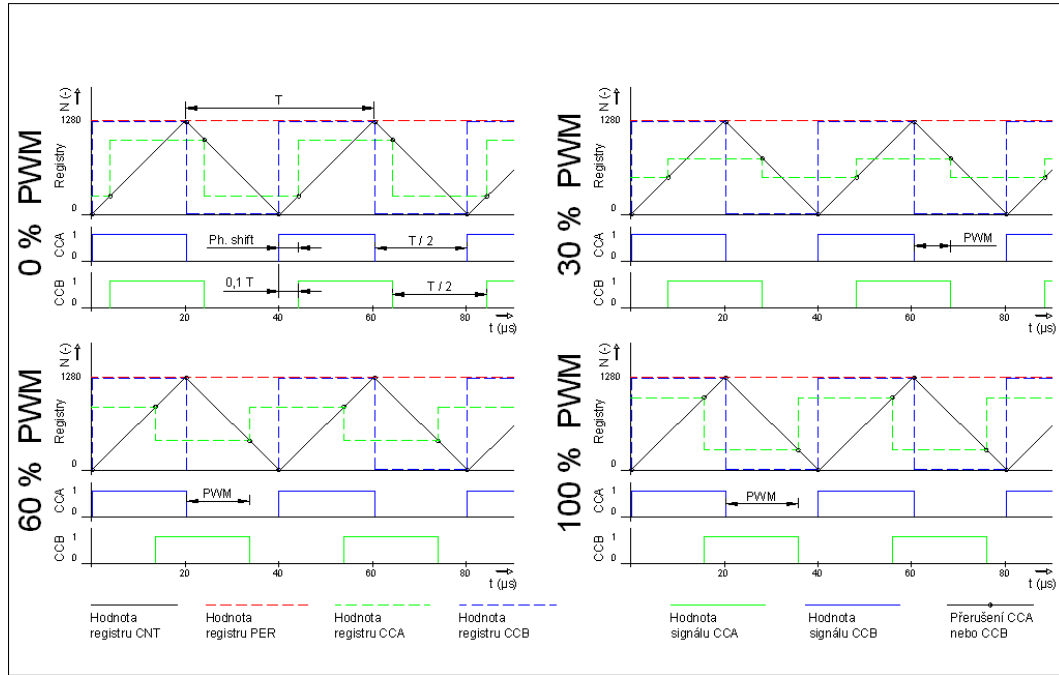
Pro další výpočty je nutné určit hodnotu registru PER nastavujícího periodu signálu. Tento výpočet je uveden v rovnici 3.3. Z hodnoty registru PER lze určit rozlišení fázového posunu Ph_{shift} výstupního výkonu vynásobením koeficientem 0,8 při maximálním výkonu. Tento výpočet je uveden v rovnici 3.4. [19] [3]

$$PER = \frac{f_{CLK}}{f_{SW}} = \frac{32 \cdot 10^6}{25 \cdot 10^3} = 1280 \quad (3.3)$$

$$Ph_{shift} = PER \cdot 0,8 = \frac{32 \cdot 10^6}{25 \cdot 10^3} = 1024 \quad (3.4)$$

Finální fázové posunutí signálů CCA a CCB je zajištěno pevným zakotvením přepínání signálu CCA při hodnotách porovnávacího registru CCA při hodnotách 1 a 1279 nastavovaných v přerušení. Porovnávací registr CCB pak přepíná signál CCB při hodnotách $256 + Ph_{shift}$ a $1279 - Ph_{shift}$.

Výstupní signály lze jednoduše deaktivovat nastavením buffer registru PERBUF na nulovou hodnotu. Z logické funkce timeru vyplývá, že při nulové hodnotě registru CNT se aktualizují registry, pokud je zapsáno do jejich buffer registrů. Při této hodnotě je střed H-můstku připojen otevřenými tranzistory k nulovému potenciálu ve „free wheeling“ módu.



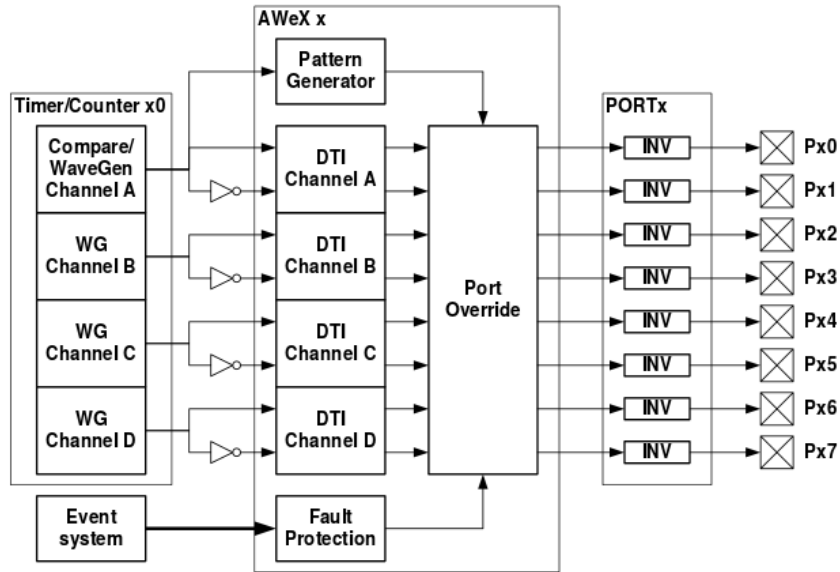
Obr. 3.3: Princip generace fázově posunutého PWM signálu pomocí 16bitového TIMERU s PWM

Použití rozšiřujícího modulu AWEX pro ovládání můstku a generaci mrtvé doby

Modul AWEX je do mikrokontroléru implementován právě pro řízení tranzistorových můstků, aby bylo možné dodat do PWM signálu mrtvé doby, aniž by se muselo složitě zacházet s komparačními registry při generaci PWM signálu. Při použití modulu AWEX se dva sousední piny portu překlápí automaticky pouze podle jednoho komparačního registru a mrtvá doba mezi vypnutím a sepnutím tranzistorů v můstkovém zapojení je také dodána automaticky podle hodnoty v příslušném registru.[4]

Tento modul je rovněž schopen pracovat s hodinovou frekvencí až 64 MHz a tak dodávat mrtvé doby v rozlišení až 16 ns . Je tak velmi účinným nástrojem pro řízení DC/DC převodu při vysokých frekvencích. V rovnici 3.5 je uveden výpočet rozlišení AWEX modulu jako času představujícího 1 LSB 8bitových registrů DTLS a DTHS pro každý tranzistor v polovičním můstku zvlášť nebo DTBOOTH pro oba tranzistory najednou.

$$t_{LSB} = \frac{1}{f_{OSC} \cdot N_{PLL}} = \frac{1}{16 \cdot 10^6 \cdot 4} = 16\text{ ns} \quad (3.5)$$



Obr. 3.4: Ilustrace rozšiřujícího modulu AWEX procesoru ATXmega16A4 [9]

Hodnota registru definujícího délku mrtvé doby je pak určena podílem časů potřebné mrtvé doby a hodnotou času představujícího 1 LSB nastavujících registrů. Tento výpočet je uveden v rovnici 3.6. Jelikož lze nastavovat pouze celočíselné hodnoty, je nutné vždy zadat hodnotu vyšší než je minimální mrtvá doba.

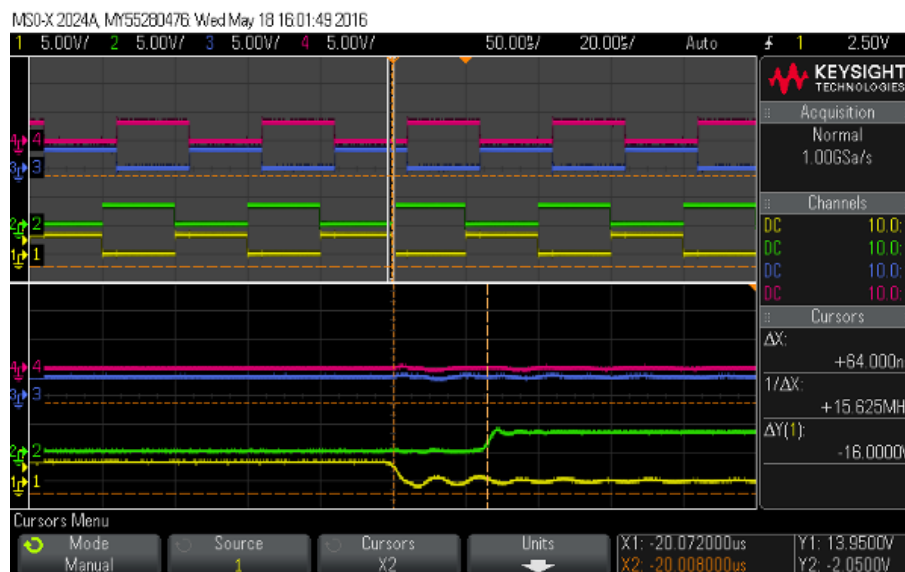
$$DTXX = \frac{t_{swOFF}}{t_{(1LSB)}} = \frac{50 \cdot 10^{-9}}{16 \cdot 10^{-9}} = 3,125 \gg 4 \quad (3.6)$$

3.1.3 Externí obvody

16bitový AD převodník

Jako externí analogově-digitální převodník byl použit integrovaný obvod ADS8327 od společnosti TEXAS Instrument v typickém zapojení s externí referencí REF3240 s hodnotou stabilizovaného napětí na výstupu $U_{REF} = 4,096 V$. A-D převodník je mikrokontrolérem ovládán pomocí SPI s frekvencí hodinového signálu 1MHz v konfiguraci MODE1 na portu D a dvou signálů EOC/INT a CONVST. Sestupná hrana vstupního signálu CONVST je použita pro začátek konverze a sestupná hrana výstupního signálu EOC/INT je použita pro detekci konce konverze a vyčtení výstupního registru převodníku přes SPI. Hodnota LSB je uvedena v rovnici 3.7.

$$1LSB = \frac{U_{REF}}{2^{16}} = \frac{4.096}{2^{16}} = 62,5 \mu V \quad (3.7)$$



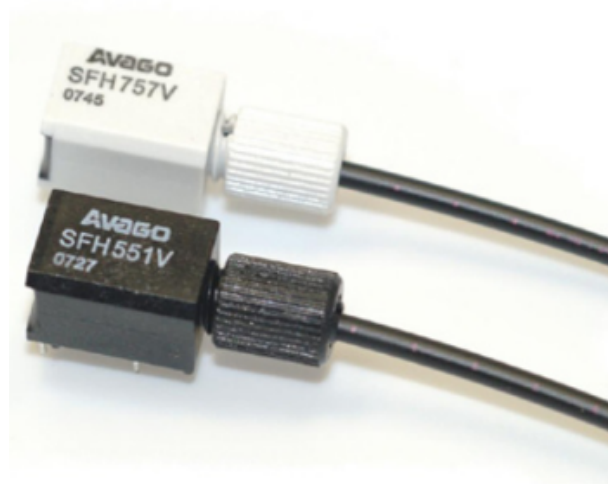
Obr. 3.5: Naměřené průběhy signálu generovaného mikrokontrolérem s popsáním nastavením modulu AWEX

Komunikace s nadřazeným systémem

Komunikace s nadřazeným systémem je z důvodu bezpečnostního požadavku galvanického oddělení systému pro napětí $U_{isomin} = 2U_{out} = 8\text{ kV}$ realizována pomocí SPI sběrnice z části tvořené plastovými optickými vlákny. Převod signálu SPI z elektrického na optický a zpět je realizován dvojicí optického vysílače SFH757V a přijímače SFH551V. Kromě SPI jsou použity dva další optické signály. Vstupní signál SW_ON/OFF, jenž je použit pro povolení spínání zdroje, a výstupní signál ERR, který udává chybové hlášení nadřazenému systému o celkové disfunkci zdroje. SPI pak slouží pouze pro přenášení dat mezi VN zdrojem a nadřazeným systémem.

3.1.4 Zapojení mikrokontroléru

Mikrokontrolér ATXmega16A4 je do obvodu připojen podle základního katalogového zapojení a podle tabulky 3.1.4. Programování či debugování probíhá přes sběrnici PDI, kterou tvoří dva vodiče. K mikrokontroléru je připojen externí krystalový oscilátor. Použité pouzdro čipu mikrokontroléru je v návrhu TQFP44 z důvodu snazšího oživení prototypů obsahujících SMT pouzdra s vývody po stranách.



Obr. 3.6: Ilustrace optické linky tvořené vysílačem SFH757V a přijímačem SFH551V [5]

3.2 Software

Programové vybavení mikrokontroléru bylo napsáno v jazyce C ve vývojovém prostředí ATMEL studio 6.2 za využití knihoven z rozšíření Atmel software framework.

3.2.1 Stavový automat

Stavový automat je v hlavní smyčce programu zajištěn tak, že po proběhnutí startovací sekvence se program zacyklí ve smyčce. V této smyčce je pouze funkce rozlišení podle stavového registru „state“. Každý stav obsahuje sekvenci funkcí pro uvedení do příslušného stavu, smyčku „while“ pro setrvání ve stavu, řešení funkce zařízení ve stavu, ve kterém se nachází a nakonec sekvenci funkcí pro bezpečné opuštění příslušného stavu. Jediný chybový stav „ERROR“ je pouze uveden a obsahuje nekonečnou smyčku, ve které zařízení čeká na reset. Všechny podmínky přechodů mezi stavy jsou řešeny v přerušeních jednotlivých periférií, jako je ovládací optická SPI, AD převodník nebo milisekundový timer.

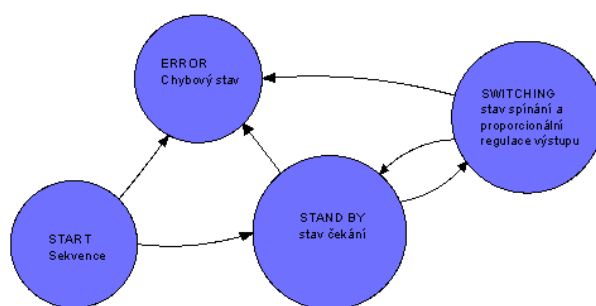
Grafické řešení jednoduchého stavového automatu je znázorněno na obrázku 3.7.

3.2.2 Zpětnovazební regulace výstupního napětí

Ve stavu „SWITCHING“ on zařízení uvede v činnost timer TCC0 a ve smyčce stavu je prováděna činnost měření výstupního napětí externím AD převodníkem a zpětnovazební regulace pomocí fázového posunutí signálů CCA a CCB. Rovněž je kontrolována podmínka zachování či opuštění stavu.

Tab. 3.1: Tabulka vstupních a výstupních signálů mikrokontroléru

signál	značení ve schématu	směr	typ signálu	PORT	PIN
T chladiče 1	TEMP_HS1	IN	Ana.	A7	2
T chladiče 2	TEMP_HS2	IN	Ana.	A6	1
T transformátoru	TEMP_TRAFO	IN	Ana.	A5	44
Vstupní proud	IN_CURRENT	IN	Ana.	A2	42
Vstupní napětí	IN_VOLTAGE	IN	Ana.	A1	41
Výstupní proud	OUT_CURRENT	IN	Ana.	A0	40
Povolení reference	REF_EN	OUT	Dig.	B3	7
Červená LED	REDLED	OUT	Dig.	B2	6
Zelená LED	GREENLED	OUT	Dig.	B1	5
CLK ovladací SPI	SCK_M	IN	Dig.	C7	17
Výstup ovládací SPI	MISO_M	OUT	Dig.	C6	16
Vstup ovládací SPI	MOSI_M	IN	Dig.	C5	15
Výběr čipu SPI	CS_M	IN	Dig.	C4	14
Řízení tranzistoru D	DRV_D	OUT	PWM	C3	13
Řízení tranzistoru C	DRV_C	OUT	PWM	C2	12
Řízení tranzistoru B	DRV_B	OUT	PWM	C1	11
Řízení tranzistoru A	DRV_A	OUT	PWM	C0	10
Hodiny ADC SPI	SCLK	OUT	Dig.	D7	27
Vstup ADC SPI	SDO	IN	Dig.	D6	26
Výstup ADC SPI	SDI	OUT	Dig.	D5	25
Výběr čipu ADC SPI	CS	OUT	Dig.	D3	23
Start konverze ADC	CONVST	OUT	Dig.	D2	22
Konec konverze ADC	EOC/INT	IN	Dig.	D1	21
Řízení ventilátorů	COOL_PWM	OUT	PWM	D4	24
Chybový signál	ERR	OUT	Dig.	E3	33
Žádost spuštění	SW_ON/OFF	IN	Dig.	E1	29
CLK prog. sběrnice	PDI_CLK	IN	Dig.		35
Data prog. sběrnice	PDI_DATA	IN/OUT	Dig.		34
ZV ventilátoru	FAN_HALL	IN	Dig.	A7	3



Obr. 3.7: Znázornění funkce jednoduchého stavového automatu

4 VÝSLEDKY

4.1 Realizace prototypu spínaného zdroje

Návrh spínaného zdroje byl realizován v návrhovém prostředí desek plošných spojů Cadsoft Eagle ve verzi 7.2. Z důvodu úspory místa v šasi bylo nutné navrhnout plošné spoje ve dvou samostatných deskách do sendvičového uskupení. Na těchto deskách jsou oddělené výkonové obvody od obvodů vykonávajících řízení zdroje. Na desce s pracovním názvem „POWER“, která je zobrazena na obrázku 4.1, jsou umístěny obvody pro buzení MOSFET tranzistorů, obvody pro napájení a obvody pro měření obvodových veličin.

Deska plošných spojů s výkonovými obvody je rozdělena do 4 mezi sebou galvanicky oddělených částí:

- Vstupní napájecí část pro řídicí elektroniku 24 V
- Vstupní výkonová napájecí část pro ZVS H-můstek
- Část řídicích elektrických obvodů
- Výstupní výkonová část vysokého napětí

Vstupní napájecí část řídicí elektroniky je galvanicky oddělena od řídicích obvodů vzdáleností odpovídající $U_{iso} = 8\text{ kV}$. Galvanické oddělení ostatních částí obvodu je provedeno pro napětí $U_{iso} = 5,3\text{ kV}$.

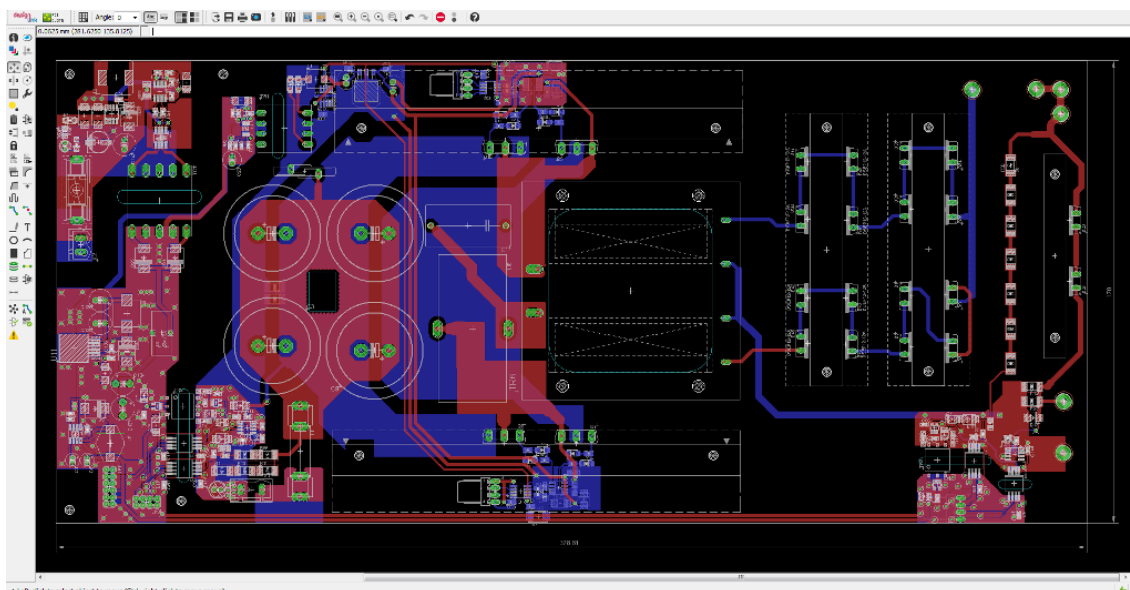
Vstupní LC filtr, vstupní usměrňovač a výstupní LC filtr jsou realizovány samostatně mimo navrženou desku plošných spojů z důvodu jejich velkého objemu a hmotnosti.

Na desce plošných spojů nazvané „CONTROL“ jsou realizovány části analogového zpracování diferenčních signálů z izolačních zesilovačů, analogového zpracování signálu ze senzorů teploty LM135Z, zapojení řídicího mikrokontroléru ATX-mega16A4 a optická komunikace s nadřazeným systémem. Návrh této desky plošných spojů je zobrazen na obrázku 4.2.

4.2 Osazení a oživení desek plošných spojů

Osazení desek plošných spojů je provedeno ručně. Nejdříve byla provedena SMT montáž pomocí dispenseru a horkovzdušné přetavovací pece. Poté byla provedena THT montáž a montáž všech prvků chlazení. Pro montáž byla použita SAC pájka a SAC pájecí pasta.

Po osazení prototypu probíhalo jeho oživení. Při této činnosti se zjistilo několik závad SMT montáže:



Obr. 4.1: Ukázka DPS s pracovním názvem "POWER" ve vývojovém prostředí Cadsoft Eagle 7.2

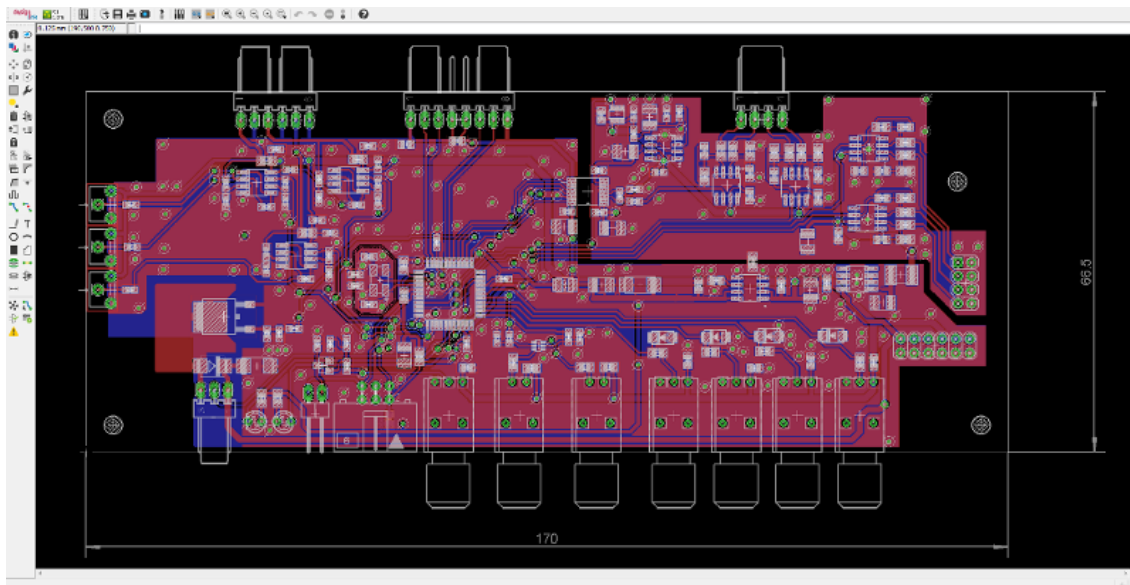
- Zkrat vlivem nedostatečného přetavení pasty pod tantalovým kondenzátorem C87
- Zkrat vlivem nedostatečného přetavení pasty pod integrovaným obvodem U4, jenž způsobil destrukci integrovaného obvodu U2 a nebyl přímo detekovatelný při přímém měření odporu multimetrem.

Po oživení napájení, při programování a nízkonapětovém ověření funkcí se projevily zásadní nedostatky v připojení mikrokontroléru a dalších obvodových prvků.

Tyto chyby byly:

- Prohozené vstupní terminály v knihovně operačních zesilovačů OPA350
- TIMER1 mikrokontroléru neobsahuje modul AWEX a tak musely být přehozeny signály řízení mostu na PORTC a signály ERR a SW_ON/OFF na PORTE
- Prohozené terminály vysokonapětových diod pro ošetření přechodového děje zátěže indukčního charakteru na výstupu, které výstup zdroje zatěžovali na krátko
- Nevyhovující layout obvodu budiče MOSFET tranzistorů, který měl za následek indukci podle změny výstupního proudu driveru a docházelo tak k podkmitu řídicích signálů driveru a rozkmitání napětí na řídicích elektrodách výkonových MOSFET tranzistorů Q9 a Q10 přes propagační zpoždění výstupu driveru a v důsledku toho docházelo k jejich tvrdému spínání.

Všechny zjištěné chyby byly odstraněny v projektu a na prototypu bylo udě-



Obr. 4.2: Ukázka DPS s pracovním názvem "CONTROL" ve vývojovém prostředí Cadsoft Eagle 7.2

láno náhradní řešení pomocí zásahu do desky plošných spojů a pájením dodaných drátových přemostění. Při řešení nevyhovujícího layoutu obvodu budiče MOSFET byl problém vyřešen přesunutím vodiče VS se středovým napětím poloviny můstku dále od vstupních signálů. K tomu byly vstupní signály doplněny o RC články pro zachycení naindukované energie.

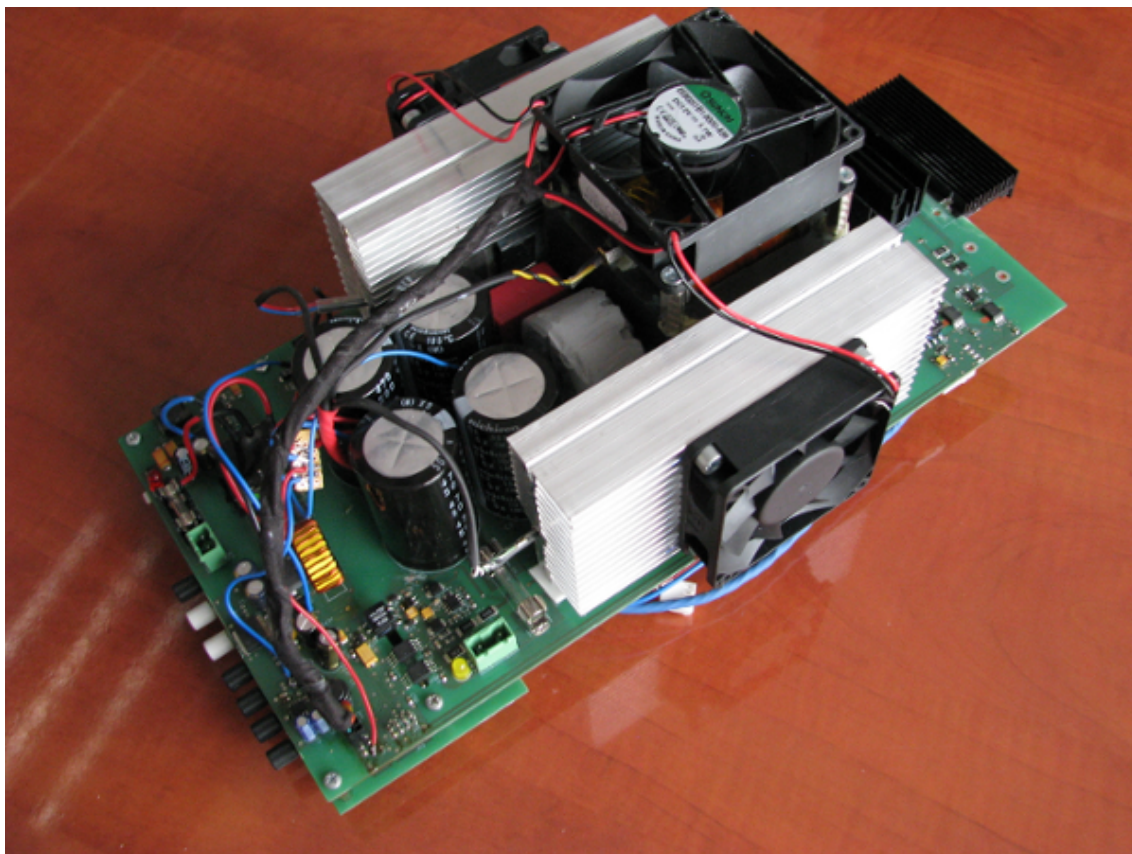
4.3 Měření při nízkém napětí na vstupu a provozu s výstupem naprázdno

Pro bezpečné oživení prototypu a ověření důležitých funkcí navrženého zdroje bylo nutné doplnit ZVS H-můstek o paralelní předřazenou indukčnost tak, aby výsledná indukčnost nebránila průchodu proudu při napětí $U_{IN} = 40\text{ V}$. Kombinace indukčností tak měla při experimentu desetinovou hodnotu $L_R = 7,2\text{ }\mu\text{H}$

4.3.1 Přenos transformátoru naprázdno

Při tomto měření byla ověřována konstanta převodu napětí transformátoru N měřením výstupního efektivního napětí U_{ef_OUT} při zvyšování vstupního stejnosměrného napětí U_{IN} .

Při měření přenosu transformátoru při nízkém vstupním napětí se projevil úbytek napětí na sekundárním usměrňovači, jenž je tvořen sériovým zapojením rychlých

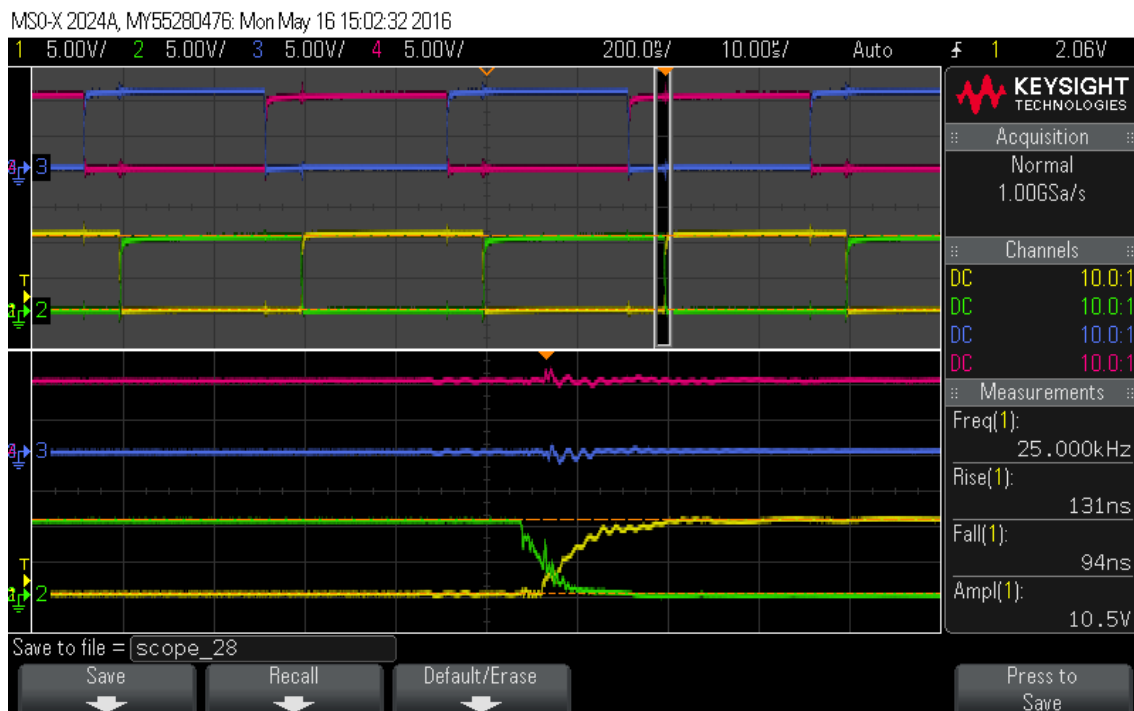


Obr. 4.3: Fotografie prototypu s úpravami pro jeho oživení

Tab. 4.1: Tabulka měření převodu napětí transformátoru při nízkém napětí na vstupu ZVS H-můstku a snížené předřazené indukčnosti

$U_{in}(V_{dc})$	$U_{ef_OUT}(V_{rms})$	N (-)	$U_{in}(V_{rms})$	$U_{out}(V_{rms})$	K (-)
5	36,2	7,24	25	248	9,92
7,5	61	8,13	25	248	9,92
10	85,7	8,57	27,5	305,8	11,12
12,5	112,4	8,99	30	322	10,73
15	139,3	9,29	32,5	349,9	10,77
17,5	165,8	9,47	35	378,5	10,81
20	194	9,70	37,5	404	10,77
22,5	221,5	9,84	40	431	10,78

diod. Výpočet přenosu napětí při výstupu naprázdno je uveden v rovnici 4.1. Z měření je také patrný zvýšený poměr přenosu napětí transformátoru $N_{namerene} = 10,75$ oproti navrhovanému poměru $N_{navrh} = 8,75$. Tento rozdíl způsobilo dvojitě započ-



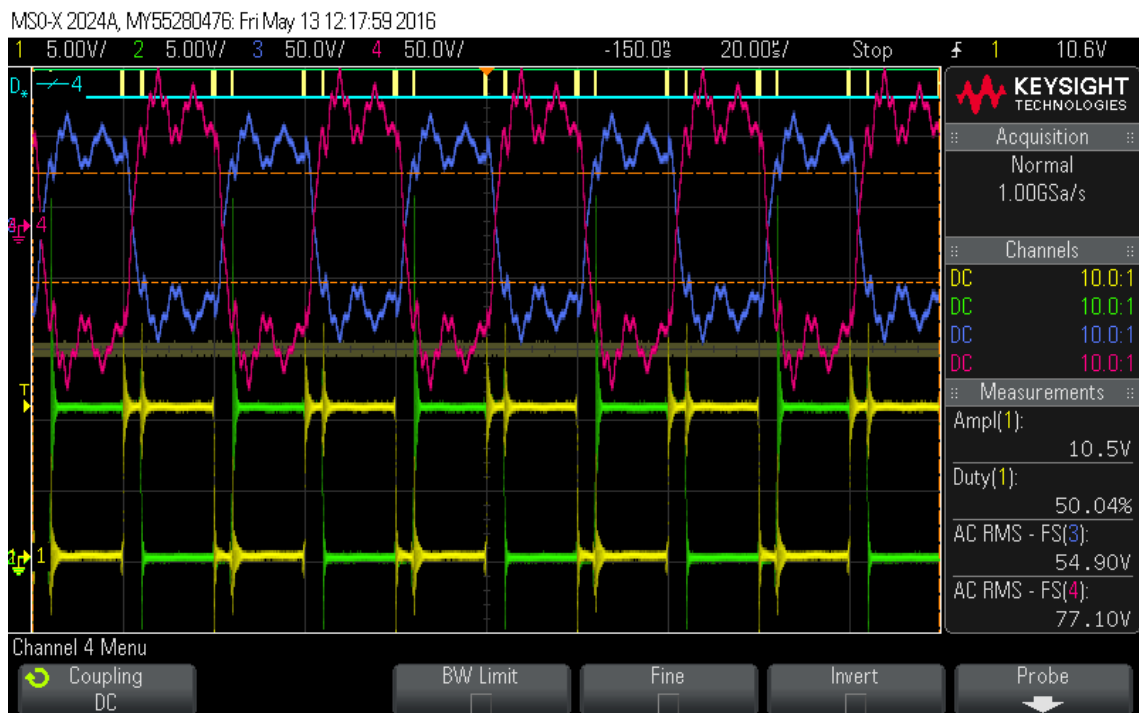
Obr. 4.4: Naměřené průběhy napětí na hradlech výkonových tranzistorů při maximální střídě fázově posunutě PWM modulace výstupního výkonu

tení koeficientu D_{max} při návrhu transformátoru pro ZVS H-můstek v kapitole 2.1.2 a to v rovnicích 2.10 a 2.12. Tato chyba není významným problémem pro funkci měniče. Chybou při návrhu došlo pouze k navýšení výkonové rezervy zdroje, která se při použití zpětnovazební regulace eliminuje. Navýšení počtu závitů plynoucí z chybného výpočtu počtu závitů dodává navrženému zdroji možnost dosažení výstupního napětí při použití trojcestného usměrňovače s efektivním napětím $U_{rect} = 325\text{ V}$ či možnost navýšení spínacího kmitočtu na $f_{SW} = 31,25\text{ kHz}$.

$$N = \frac{U_{out}}{U_{in}} = \frac{194}{20} = 9,70 \quad (4.1)$$

4.3.2 Přenos zatíženého transformátoru a ověření funkce regulace výstupního napětí fázovým posunem

Při tomto experimentu se byl zkoumán přenos zatíženého zdroje výkonovým odporem $4\text{ k}\Omega$ při změně fázového posunutí řídicích signálů. Napětí na vstupu zdroje bylo $U_{IN} = 20\text{ V}$. Fázové posunutí signálů bylo provedeno v programu mikrokontroléru a současně s tím byla programově zablokována funkce automatické zpětnovazební regulace výkonu podle naměřeného napětí na výstupu. Střída fázově posunutého



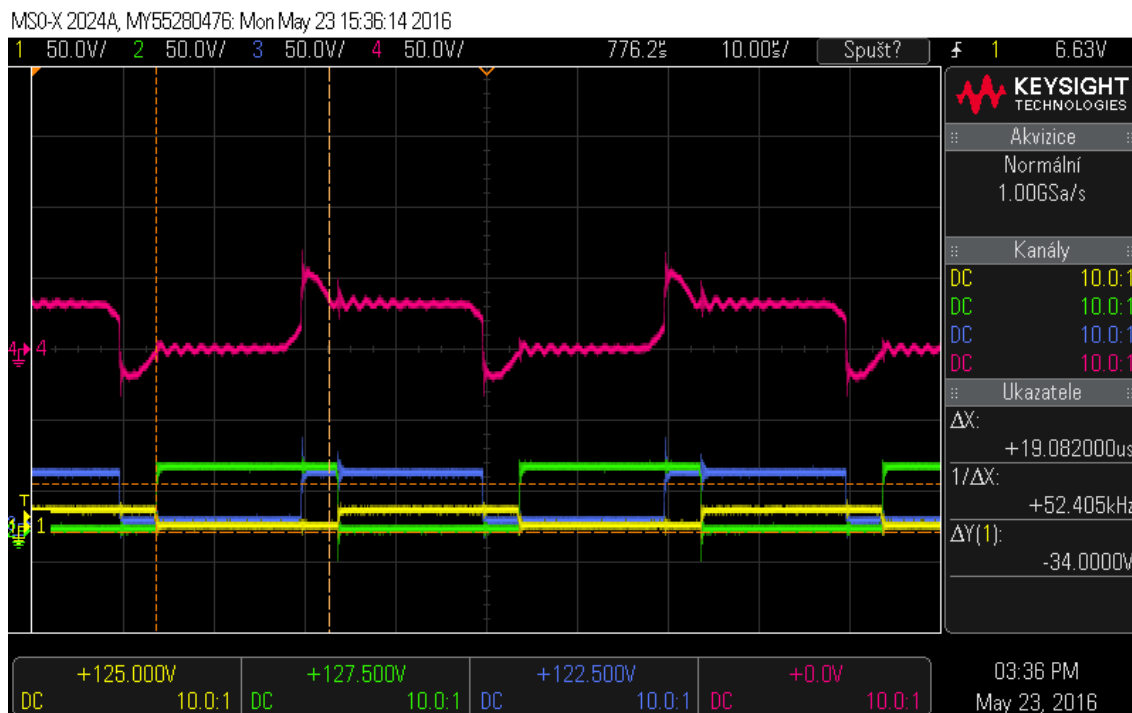
Obr. 4.5: Naměřené průběhy napětí na středech H-můstku a průběhy napětí na výstupu transformátoru naprázdno

PWM signálu je vypočtena z hodnot regulačního registru podle vztahu 4.2. Naměřené a vypočtené hodnoty jsou uvedeny v tabulce 4.2.

$$S = 1 - \frac{REG}{REG_{max}} \cdot 100 = \frac{1024}{600} = 41,4 \quad (4.2)$$

Tab. 4.2: Tabulka regulace výkonu pomocí fázového posunutí PWM

REG	S	U_{OUT}	K
(-)	(%)	V	(-)
1000	2,34	3,3	0,165
800	21,9	58,6	2,93
600	41,4	113	5,65
400	60,1	1575	7,85
200	80,4	198	9.905
0	100	215	10.75



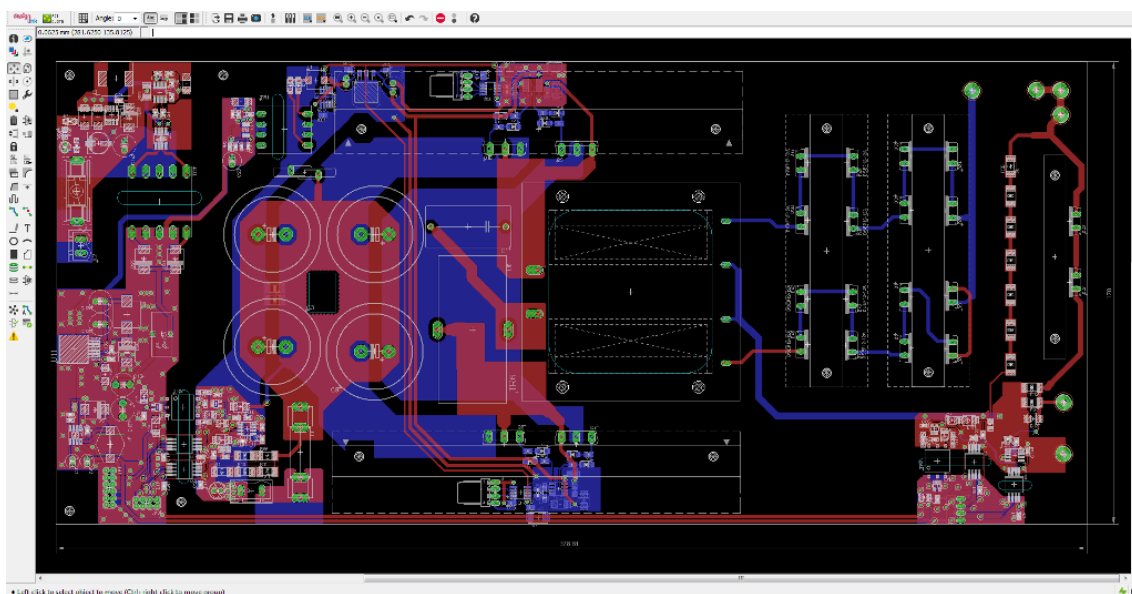
Obr. 4.6: Naměřené průběhy napětí na středech H-můstku a průběh napětí na výstupu transformátoru při zatížení

4.3.3 Použité laboratorní přístroje a měřící pracoviště

Měření bylo uskutečněno ve vývojovém oddělení firmy European Data Project s.r.o. a při měření byly využity laboratorní přístroje z inventáře této firmy. Na obrázku 4.8 je fotografie pracoviště se zapojeným navrženým zdrojem napájeným z laboratorních zdrojů a osciloskop.

Použité laboratorní přístroje:

- 4kanálový laboratorní zdroj Twintex, typ: TP4305, vč: 13100271
- 4kanálový laboratorní zdroj Twintex, typ: TP4305, vč: 13100272
- Multimetr UNI-T, typ: UT60G, vč: 1100865784
- Multimetr UNI-T, typ: UT60G, vč: 1110664778
- RLCG metr Voltcraft, typ: LCR4080, vč: 10002114
- 200MHz Digitální osciloskop Keysight, typ: MSO-X 2024A, vč: MY55280476



Obr. 4.7: Graf závislosti výstupního napětí na střídě generovaného fázově posunutého signálu



Obr. 4.8: Náhled na pracoviště při měření na nízkém napětí a programování

5 ZÁVĚR

V diplomové práci byly nejprve položeny základy problematiky iontových zdrojů a posléze podrobněji popsán iontový zdroj typu „Anode-layer“. V další části byly nastíněny všechny aspekty vedoucí k výběru typu konstrukce zdroje vysokého napětí pro buzení výboje tohoto typu iontového zdroje. Pro buzení výboje iontového zdroje byl na základě předložených faktů vybrán typ DC/DC měniče využívající rezonanci pro bezztrátové spínání MOSFET tranzistorů při nulovém napětí.

Poté byly v práci podrobně popsány principy a úskalí návrhu DC/DC měniče se spínáním v nulovém napětí, z nichž vycházel podrobný návrh střídače a transformátoru obsahující všechny důležité výpočty a úvahy vedoucí k realizaci DC/DC měniče řízeného mikrokontrolérem s architekturou AVR.

V rámci této práce byl vytvořen kód programového vybavení mikrokontroléru se všemi funkcemi potřebnými pro ověření funkce spínání při nulovém napětí a regulace výstupního napětí DC/DC měniče pomocí navzájem fázově posunutých signálů budících výkonové tranzistory střídače.

V poslední části byly zkoumány parametry navrženého zdroje při nízkém napětím na vstupu zdroje. Měřením byly ověřeny základní funkce navrženého zdroje, funkčnost kódu mikrokontroléru a možnost řízení výstupního napětí pomocí fázově posunutého buzení tranzistorů. Z těchto měření také vyplynula skutečnost, kdy chybou při úvahách v rámci návrhu transformátoru došlo k dvojímu započtení koeficientu ztráty střídavy vlivem nabíjení předřazené indukčnosti. Tato chyba ve výpočtech znamená pouze navýšení napěťové rezervy zdroje pro dosažení požadovaného výstupního napětí. Vyšší napětí na výstupu zdroje lze omezit pomocí zpětnovazební regulace, která byla v rámci práce naprogramována.

LITERATURA

- [1] Application note AVR1003: *Using the XMEGA Clock System* [online]:. Atmel Corporation [cit.2016-5-16] Dostupné z: <http://www.atmel.com/images/doc8072.pdf>
- [2] Application note AVR1300: *Using the Atmel AVR XMEGA ADC* [online]:. Atmel Corporation [cit.2016-5-15] Dostupné z: http://www.atmel.com/images/atmel-8032-using-the-atmel-avr-xmega-adc_application-note_avr1300.pdf
- [3] Application note AVR1306: *Using the XMEGA Timer/Counter* [online]:. Atmel Corporation [cit.2016-5-16] Dostupné z: <http://www.atmel.com/images/doc8045.pdf>
- [4] Application note AVR1311: *Using the XMEGA Timer/Counter Extensions* [online]:. Atmel Corporation [cit.2016-5-16] Dostupné z: <http://www.atmel.com/images/doc8076.pdf>
- [5] Application Note 5342 : *General Information for Avago SFH series Plastic Fiber Components (PFC)* [online]:.AVAGO technologies [cit.2016-5-17] Dostupné z: <http://www.avagotech.cn/docs/AV02-2647EN>
- [6] BABANČÍK, J.: *Spínané zdroje* [online]:. HW server s.r.o [cit.2016-1-28] Dostupné z:<http://www.smeps.us/topologies.html>
- [7] CERN Accelerator School *Electron and Ion sources* [online]:.[cit.2016-1-24]Dostupné z: http://cas.web.cern.ch/cas/ZEUTHEN/Zeuthen-talks/250903/scrivens-particle_sources.pdf
- [8] Cosmoferrites :*Datasheet: Material CF139* [online]:.COSMO FERRITES LIMITED [cit.2016-2-11] September 2014 Dostupné z:<http://www.cosmoferrites.com/Downloads/Alnh/CF139.pdf>
- [9] Datasheet :*8/16bit AVR ATXmega A4 Microcontroller* [online]:. Atmel Corporation [cit.2016-5-13] Dostupné z: http://www.atmel.com/images/atmel-8069-8-and-16-bit-avr-amega-a4-microcontrollers_datasheet.pdf
- [10] Datasheet :*SPECIFICATION FOR APPROVAL* [online]:.Semic trade s.r.o. [cit.2016-2-20] Dostupné z: http://www.semic.cz/_obchody/semic.obchodak.net/prilohy/5065/ljf-t200-52b-kd-1680d1.pdf
- [11] Datasheet :*SiHG47N60EF* [online]:.Vishay Siliconix Inc. [cit.2016-2-23] Dostupné z:<http://www.vishay.com/docs/91559/sihg47n60ef.pdf>

- [12] EAG Evans Analytical Group *PVD Processes* [online]:.[cit.2016-1-24]Dostupné z: <http://www.oerlikon.com/metco/en/products-services/coating-equipment/pvd/pacvd/processes/pvd/>
- [13] EAG Evans Analytical Group *SIMS Theory: Ion Beam Sputtering* [online]:.[cit.2016-1-24]Dostupné z: <http://www.eag.com/mc/sims-ion-beam-sputtering.html>
- [14] Ing. Josef Košťál :*Ochranné oddělení* [online]:. odbornecasopisy.cz únor 2005 [cit.2016-5-13] Dostupné z:<http://www.odbornecasopisy.cz/elektro/casopis/tema/ochranne-oddeleni-13768>
- [15] KONÍČEK, V.: *Elektrické stroje* [online]:. VOŠ a SPŠ elektrotechnická Františka Křižíka [cit.2016-1-29] Dostupné z:<http://www.vosaspsekrizik.cz/cs/download/studium/vos/elstroje-a-pristroje/transformatory.pdf>
- [16] LAZAR's POWER ELECTRONICS GUIDE *SWITCHING MODE POWER SUPPLY (SMPS) TOPOLOGIES* [online]:.Lazar Rozenblat , květen 2007 [cit.2016-1-29] Dostupné z:<http://www.smeps.us/topologies.html>
- [17] Lackner,J.M. et al.[online]: *Adhesion Improovment of PVD Coatings by Plasma Threatment With Linear Anode Ion Source.* , Society of Vacuum Coaters 2007. ISSN:0737-5921.
- [18] MCS wiki AVR :*Atxmega16a4u 32a4u 64a4u 128a4u* [online]:.MCS electronics [cit.2016-5-14] Dostupné z: http://wiki.mcselec.com/bavr/index.php?title=File:Atxmega16a4u_32a4u_64a4u_128a4u.png&setlang=en
- [19] Manual :*XMEGA A MANUAL* [online]:. Atmel Corporation [cit.2016-5-17] Dostupné z: <http://www.atmel.com/images/doc8077.pdf>
- [20] Northern Arizona University *Instrumentation* [online]:.[cit.2016-1-25]Dostupné z: <http://nau.edu/cefns/labs/electron-microprobe/gle-510-class-notes/instrumentation/>
- [21] SMPS :*CALCULATING SPACING BETWEEN PCB TRACES FOR VARIOUS VOLTAGE LEVELS* [online]:. SMPS.us [cit.2016-3-16] Dostupné z:<http://www.smeps.us/pcbtracespacing.html>

- [22] Tayyab, M.: *PWM(Pulse Width Modulation) Interfacing With AVR Atmega-16 Bit* [online]:. bitLanders [cit.2016-2-12] Dostupné z: <http://www.summit-tech.com.tw/images/externalionsource507271405.png>
- [23] Texas Instrument Inc. *Phase-Shifted Full Bridge DC/DC Power Converter Design Guide* [online]:. Texas Instrument Inc. [cit.2016-1-29] Dostupné z: <http://www.ti.com/lit/ug/tidu248/tidu248.pdf>
- [24] Wikipedie *Transformátor* [online]:. [cit.2016-1-29] Dostupné z: <https://cs.wikipedia.org/wiki/Transform%C3%A1tor>
- [25] Wikipedie *:Skin efekt* [online]:. Wikipedie [cit.2016-2-13] Dostupné z: https://cs.wikipedia.org/wiki/Skin_efekt
- [26] ZAPLATÍLEK, K.: *Spínané zdroje* [online]:. Univerzita Obrany, Fakulta vojenských technologií Katedra elektrotechniky [cit.2016-1-29] Dostupné z: http://user.unob.cz/zaplatilek/Obecne/Skripta_napajeci%20zdroje/Skripta_napajeci%20zdroje.zip
- [27] Západočeská univerzita v Plzni *Tenké vrstvy* [online]:. [cit.2016-1-24] Dostupné z: http://www.ateam.zcu.cz/tenke_vrstvy_sma.pdf
- [28] vyvoj.hw.cz *:Navrhnout vlastní transformátor? Ne!* [online]:. SOS.electronic 29. Listopad 2011 [cit.2016-5-17] Dostupné z: <http://ww1.hw-server.com/firemni-clanky/sos-electronic/navrhovat-vlastni-transformator-ne.html>
- [29] ABDEL-RAHMAN, S. *:Design of Phase Shifted Full-Bridge Converter with Current Doubler Rectifier* [online]:. Infineon Technologies Corp. [cit.2016-2-6] Dostupné z: http://www.digikey.com/-/media/Images/Product%20Highlights/I/Infineon%20Technologies/smcs/ZVS_Full-Bridge.pdf?la=en-US&ts=be77e52b-3ca6-4cb3-b12d-1988f0050c3e
- [30] ALDEBARAN GROUP FOR ASTROPHYSICS *Co je to plasma?* [online]:. [cit.2016-1-23] Dostupné z: <http://www.aldebaran.cz/astrofyzika/plazma/basics.html>
- [31] ANDERS, A.: *Plasma and Ion Sources in Large Area Coatings: A Review.*, Lawrence Berkeley National Laboratory, University of California February 2005. 42p. LBNL:57127.
- [32] AZONANO *The A to Z of Nanotechnology Applications of Metal Alkyl Precursors for CVD/ALD* [online]:. [cit.2016-1-24] Dostupné z: <http://www.azonano.com/article.aspx?ArticleID=3427>

- [33] Application Note 608: *Power MOSFET Basics: Understanding Gate Charge and Using it to Assess Switching Performance* [online]: VISHAY SILICONIX, Inc.[cit.2016-2-23]Dostupné z:<http://www.vishay.com/docs/73217/73217.pdf>
- [34] Application Note AN-1001: *HA More Realistic Characterization of Power MOS-FET Output Capacitance Coss* [online]: International Rectifier, Inc.[cit.2016-2-3]Dostupné z:<http://www.irf.com/technical-info/appnotes/an-1001.pdf>
- [35] Application Note AN-6076: *Design and Application Guide of Bootstrap Circuit for High-Voltage Gate-Drive IC* [online]: Fairchild Semiconductor, Inc.[cit.2016-2-18]Dostupné z:<https://www.fairchildsemi.com/application-notes/AN/AN-6076.pdf>
- [36] Application Note AN-944: *Use Gate Charge to Design the Gate Drive Circuit for Power MOSFETs and IGBTs* [online]: International Rectifier, Inc.[cit.2016-2-1]Dostupné z:<http://www.irf.com/technical-info/appnotes/an-944.pdf>
- [37] Application Note AN-978: *HV Floating MOS-Gate Driver ICs* [online]: International Rectifier, Inc.[cit.2016-2-2]Dostupné z:<http://www.irf.com/technical-info/appnotes/an-978.pdf>
- [38] Application Note AND9016/D: *Power Heat Sink Selection Guide for Thermally Enhanced* [online]: ON Semiconductor, Inc.[cit.2016-2-23]Dostupné z:http://www.onsemi.com/pub_link/Collateral/AND9016-D.PDF
- [39] BARKHORDARIAN, V.: *Power MOSFET Basics* [online]: International Rectifier, Inc.[cit.2016-2-1]Dostupné z:<http://www.irf.com/technical-info/appnotes/mosfet.pdf>
- [40] Benford, J.: *A Response to Comments on ‘Sails Driven by Diverging Neutral Particle Beams’*[online]: Centauri Dreams 2014 .[cit.2016-1-26] Dostupné z: <http://www.centauri-dreams.org/?p=31419>
- [41] Bergmann, E., Rosello, D.: *Corrosion protection with perfect atomic layers*[online]: Polymedia Meichstry SA, POLYSURFACES Juni 2012 .[cit.2016-1-23] Dostupné z: <http://www.polymedia.ch/OpArticles/view/57>
- [42] Boušek, J., Šandera, J.: *Elektrovakuové přístroje a technika nízkých teplot.*: Vysoké učení technické v Brně, 2011. 123 s.
- [43] CHEMWIKI *Electroplating* [online]:[cit.2016-1-24]Dostupné z: http://chemwiki.ucdavis.edu/Analytical_Chemistry/Electrochemistry/Electrolytic_Cells/Electroplating

- [44] CRAIG, A.: *How to optimize the gate drive design for high-voltage MOSFETs* [online]: AspenCore, Inc. [cit.2016-2-2] Dostupné z: http://www.electronicproducts.com/Analog_Mixed_Signal_ICs/Transistors_Diodes/How_to_optimize_the_gate_drive_design_for_high-voltage_MOSFETs.aspx
- [45] College of Engineering - University of Texas at El Paso *FABRICATION TECHNIQUES* [online]: [cit.2016-1-24] Dostupné z: <http://www.ece.utep.edu/research/cdte/Fabrication/>
- [46] Datasheet: *IRS2186(4)(S)PBF High and Low Side Driver* [online]: International Rectifier, Inc. [cit.2016-2-2] Dostupné z: <http://www.irf.com/product-info/datasheets/data/irs2186pbf.pdf>
- [47] EDN network: *Characterizing the dynamic output capacitance of a MOSFET* [online]: UBM Communities [cit.2016-2-6] Dostupné z: <http://www.edn.com/design/power-management/4421318/2/Characterizing-the-dynamic-output-capacitance-of-a-MOSFET>
- [48] Eagan Technical Services Inc. *Pressure Vapor Deposition (PVD)* [online]: [cit.2016-1-24] Dostupné z: <http://eagantech.com/home/products>
- [49] Elektronické učební texty: *Výpočty chlazení elektronických součástí s řešenými příklady* [online]: SOU technické Chotěboř [cit.2016-4-2] Dostupné z: <http://www.souch.cz/dok/e/chlazení.pdf>
- [50] FEYNMAN, R. P.: *Feynmanovy přednášky z fyziky s řešenými příklady 2/3*: Fragment, 2001. 806 s. ISBN: 80-7200-420-4.
- [51] Institut Jožef Štefan [online]: [cit.2016-01-17]. Dostupné z https://www.ijs.si/ctp/TrdePrevleke_A.htm
- [52] KAZELE, J. a kol.: *Elektrotechnické materiály a výrobní procesy*: Vysoké učení technické v Brně, 2011. 273 s.
- [53] LAP_Portal *A Variety of Plasmas* [online]: [cit.2016-1-24] Dostupné z: http://www.plasma.inpe.br/LAP_Portal/LAP_Site/Text/Variety_of_Plasmas.htm
- [54] MATTOX, D. M.: *Handbook of Physical Vapor Deposition (PVD) Processing, Second Edition*: William Andrew, 2010. 792 p. ISBN: 978-0815520375.

- [55] MATTOX, D. M.: *The foundations of vacuum coating technology.*: William Andrew, 2003. 66 p. 0-8155-1495-6
- [56] NĚNIČKA, J.: *Odstraňování původních povlaků řezných nástrojů před novým povlakováním.*Brno: Vysoké učení technické v Brně, Fakulta strojního inženýrství, 2007. 78 s.
- [57] Plasma lab :*Ion Sources* [online]:.Plasma LAB [cit.2016-2-12]Dostupné z:http://www.plasmalab.ru/depos_ion.htm
- [58] Rahman, A.: *Ion Sources for Use in Research and Low Energy Accelerators*[online]:.International Journal of Instrumentation Science 2012 .[cit.2016-1-26] Dostupné z: <http://article.sapub.org/pdf/10.5923.j.instrument.20120105.02.pdf>
- [59] SESHAN, K.: *Handbook of Thin Film Deposition.*: William Andrew, February 2001. 430 s. ISBN: 978-0-8155-1442-8.
- [60] Summit Tech :*Linear Ion Source* [online]:. The Summit-Tech Company [cit.2016-2-12]Dostupné z:<http://www.summit-tech.com.tw/images/externalionsource507271405.png>
- [61] THORAB, S.I.R.: *Ion Beam Source Construction and Applications.*Cairo: Cairo University, Faculty of Science, 2011. 174 p.
- [62] WILLIAMS, B. W.: *Power Electronics.*: Barry W Williams, 2006. 1708 p. ISBN 978-0-9553384-0-3.
- [63] ZHURIN,V. V.: *Industrial Ion Sources- Broadbeam Gridless Ion Source Technology.*: John Wiley and Sons, November 2011. 326 p. ISBN:978-3527410293.
- [64] ZUK, P., HAVANUR, S.:*Zero-Voltage Switching Full-Bridge Converter: Operation, FOM, and Guidelines for MOSFET Selection* [online]:.Vishay Inc.[cit.2016-2-1]Dostupné z: <http://www.vishay.com/docs/90936/an847.pdf>
- [65] ČEJKA, M.: *Optimalizace tvorby tenkých vrstev kovových materiálů.*Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, 2014. 85 s.

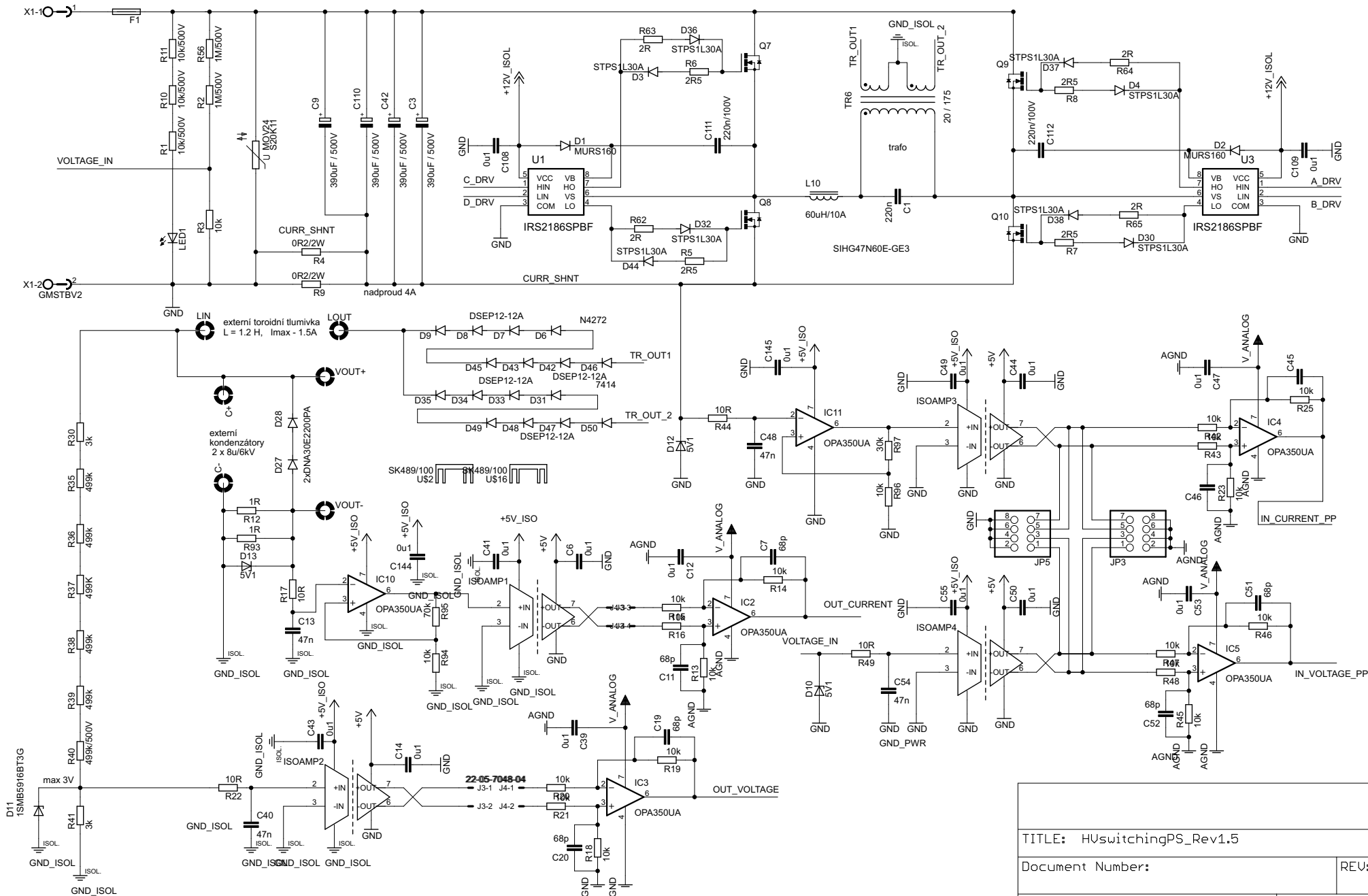
SEZNAM SYMBOLŮ, VELIČIN A ZKRATEK

AC/DC	Střídavý proud na stejnosměrný proud – Alternating Current to Direct Current
AD	Analogově-digitální – Analog to Digital
AWEX	Pokročilé rozšíření generátoru průběhů – Advanced Waveform Extension
BJT	Bipolární transistor – Bipolar Junction Transistor
DC/DC	stejnosměrný proud na stejnosměrný proud – Direct Current to Direct Current
DPS	Deska pločných spojů – Printed circuits Board
IGBT	Bipolární tranzistor s izolovaným hradlem – Insulated Gate Bipolar Transistor
LSB	Bit s nejnižší hodnotou – Low Signature Bit
MFC	Hmotnostní průtokový ventil – Mass Flow Controller
MOSFET	Kov-oxid-polovodič tranzistor řízený elektrickým polem – Metal Oxid Semiconductor Field Effect Transistor
PFC	Upravovač účinníku – Power Factor Corrector
PWM	Pulsní šířková modulace – Pulse Width Modulation
SAC	Cín-Stříbro-Měď – Tin-Silver-Copper
SMT	Povrchová montážní technologie – Surface Mount Technology
SPI	Sériová periferní sběrnice – Serial Peripheral Interface
THT	Technologie montáže skrze díru – Through-hole Technology
TCR	Teplotní koeficient odporu – Temperature Coefficient of Resistance
ZVS	Spínání při nulovém napětí – Zero Voltage Switching

SEZNAM PŘÍLOH

A Schéma elektrického zapojení	84
B Kusovník	89
C Obsah přiloženého CD	96

A SCHÉMA ELEKTRICKÉHO ZAPOJENÍ



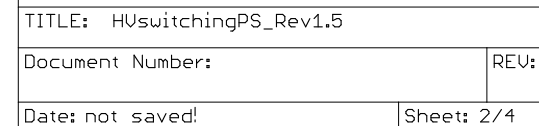
TITLE: HVswitchingPS_Rev1.5

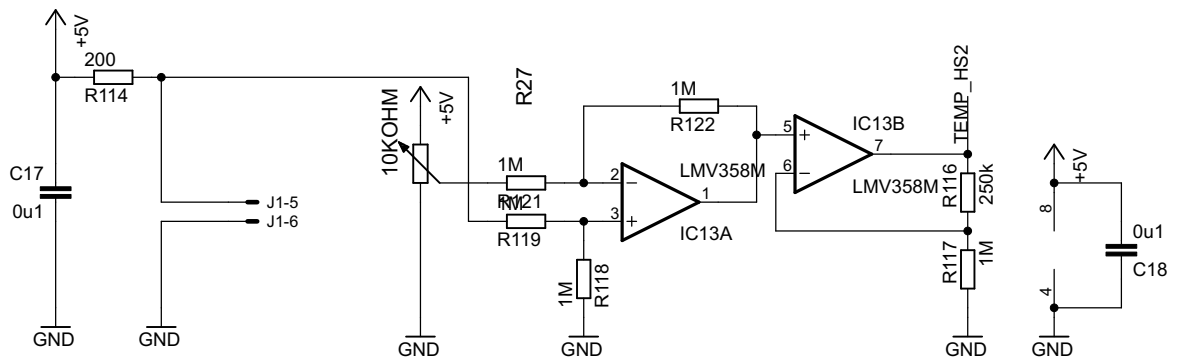
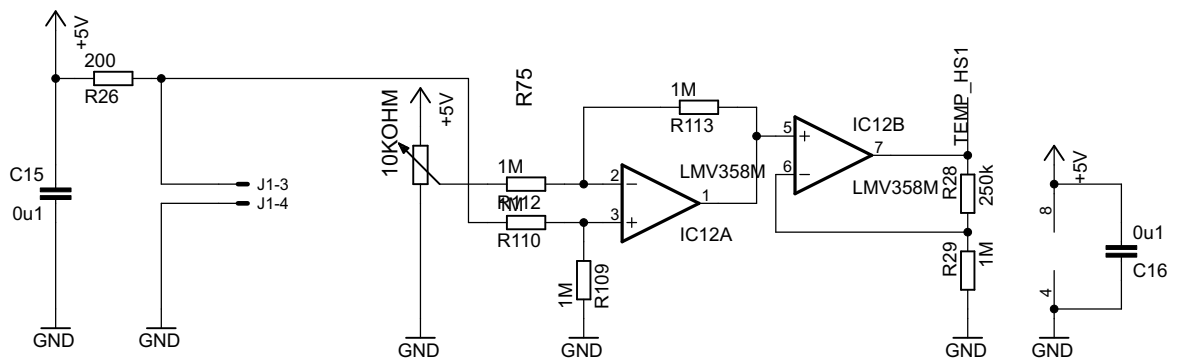
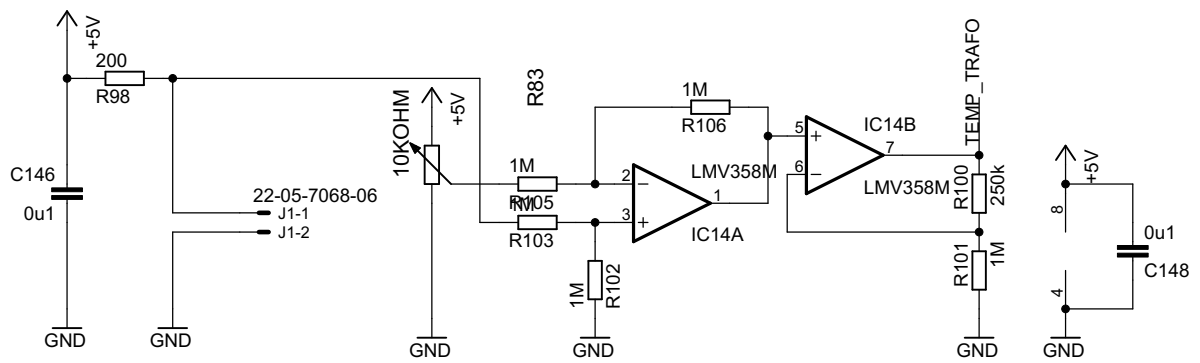
Document Number:

REV:

Date: not saved!

Sheet: 1/4





TITLE: HVswitchingPS_Rev1.5

Document Number:

REV:

Date: 16.5.2016 10:44:08

Sheet: 4/4

B KUSOVNÍK

Součástka	Hodnota	Pouzdro	Výrobce	Kód výrobce	Počet
c1	220n	E8	WIMA	MKP1U022204	1
C2,C6,C12,C14,C24,C29,C30,C31,C32,C39,C41,C43,C44,C47,C49,C50,C53,C55,C64,C73,C75,C80,C82,C88,C94,C107,C116,C120,C124,C125,C126,C127,C128,C133,C136,C143,C144	100 nF	0805	MULTICOMP	MC0805B104K500CT	36
C3,C9,C42,C110,	390 uF / 450V	EB35D (35x40mm)	NICHICON	LGN2W391MELC40	4
C4,C5,	22uF / 16V	5x11mm, Rm 2mm	PANASONIC	ECA1CM220	2
C13,C40,C48,C54	47 nF	0805	AVX	08051C473KAT2A	4
C15,C16,C17,C18,C22,C76,C78,C83,C85,C90,C91,C98,C100,C101,C103,C113,C114,C115,C119,C121,C123,C132,C146,C148,C145	100 nF	0603	MULTICOMP	MC0603B104K250CT	26
C21	10uF / 25V - T	6032	KEMET	T491C106M025AT	1
C23	47uF / 35V	5x11mm, Rm 2mm	PANASONIC	ECA1VM470	1
C25,C27	47uF / 35V - T	7343	KEMET	T491X476K035AT	2
C26	100uF / 35V - E	SMC-D	PANASONIC	EEFT1V101AP	1
C28,C122	22uF / 16V - T	6032	KEMET	T491C226K016AT	2
C33	1n / 100V	0805	MULTICOMP	MC0805B102K500CT	1
C34	4,7uF / 25V - T	3528	KEMET	T491B475K025AT	1
C74,C77,C79,C81,C84,C86,C87	10uF / 25V - T	3528			8
C35,C89	10uF / 35V - T	6032	VISHAY	293D106X9035C2TE3	1
C92	10uF / 35V	5x11mm, Rm 2,5mm	WURTH ELEKTRONIK	860010572002	1
C93	22uF / 100V	8x11mm, Rm 3,5mm	PANASONIC	EEU-FC2A220	1
C95	470p	0603	TDK	C1608C0G2E471J080AA	1
C96,C102	10uF / 6,3V - T	3528	AVX	TAJB106K006RNJ	2
C97,C99,C106	4,7uF / 6,3V - T	3528			3
C104,C105	1uF / 6,3 V - T	3528			2
C108,C109	100nF / 100V	1206	TDK	C3216X7R2A104K160AA	2
C111,C112	220nF / 100V	1206	TDK	CGA5H2X7R2A224K115AA	2
C117,C118	18pF	0603	TDK	C1608C0G1H180J080AA	2

C131,C139	470n	0805	MULTICOMP	MC0805B474K250CT	2
C134,C137	220uF / 35V	8x15mm, Rm 5mm		EEUFM1V221L	2
C140	330 pF / 50V	0805	AVX	08051A331JAT2A	1
C135,C138	150uF / 35V	8x11,5mm, Rm 3,5mm		EEU-FC1V151	2
C141	10uF / 16V -T	6032	KEMET	T491C106K016AT	1
C142	100uF / 35V - E	8x11,5mm, Rm 3,5mm	PANASONIC	EEUFC1V101	1
C147	10n	0603	AVX	06035C103KAT2A	1
C7,C11,C19,C20,C45,C46,C51,C52	68p	0805	MULTICOMP	MC0805N680J500CT	8
D1,D2	MURS160T3G	DO214AC	ON Semiconductors	MURS160T3G	2
D3,D4,D30,D32,D36,D37,D38,D44	STPS1L30A	DO214AC	Stmicroelectronics	STPS1L30A	8
D5	MBRS330T3	DO214AB	ON Semiconductors	MBRS330T3G	1
D6,D7,D8,D9,D31,D33,D34,D35	DSEP12-12A	TO220ACS	IXYS Semi.	DSEP12-12A	8
D14,D15,D16,D17	MBR0520LT	SOD123	ON Semiconductors	MBR0520LT1G	4
D10,D12,D13	1SMB5918BT3G	DO214AA	ON Semiconductors	1SMB5918BT3G	3
D11	1SMB5916BT3G	DO214AA	ON Semiconductors	1SMB5916BT3G	1
D18,D19	MBRA340T3G	DO214AC	ON Semiconductors	MBRA340T3G	2
D20,D21,D22,D23	1SMB5913BT3G	DO214AA	ON Semiconductors	1SMB5913BT3G	4
D24,D25	MBRS540	DO214AB	ON Semiconductors	MBRS540T3G	2
D26,D39	MBRS340	DO214AB	ON Semiconductors	MBRS340T3G	2
D27,D28	DNA30E2200PA	DO220S	IXYS Semi.	DNA30E2200PA	2
D29	ES2A	DO214AA	FAIRCHILD	ES2A	1
D40	1SMA5935BT3G	DO214AC	ON Semiconductors	1SMA5935BT3G	1
D41	1SMA5931BT3G	DO214AC	ON Semiconductors	1SMA5931BT3G	1
LED1		led5mm,RED	MULTICOMP	703-0100	1
LED2,LED3,		led3mm,GREEN	MULTICOMP	703-0087	2
LED4		led3mm,RED	MULTICOMP	703-0090	1
XT1	16MHz,18pF	SMD 5x3,2mm	ABRACON	ABM3B-16.000MHZ-B2-T	1
L1	74454010_L	74454010_L	WURTH ELEKTRONIK	74454010	1
L2	100uH / 1,7Arms	SRR1260	BOURNS	SRR1260-101M	1
L4	10uH / 2Arms	SDR7045	BOURNS	SDR7045-100M	1
L5	75R / 125kHz	0805	WURTH ELEKTRONIK	742792064	1
L6	4,7uH / 490mA	1210	WURTH ELEKTRONIK	744032004	1

L7	120R / 100kHz	0805	WURTH ELEKTRONIK	742792023	1
L8	68uH / 3A				1
L9	47uH / 3Arms	SRP1038A	Bourns	SRP1038A-470M	1
L10	60uH / 10Arms			samovýroba	1
Q2	BSS123	SOT23	DIODES Inc.	BSS123-7-F	1
Q3	2N7002D	SOT363	DIODES Inc.	2N7002DW-7-F	1
Q5	IRF8313P	soic8	IR	IRF8313TRPBF	1
Q7,Q8,Q9,Q10	SIHG47N60E-GE3	TO247BV	Vishay Inc.	SIHG47N60E-E3	4
Q11	NTD3055L104T4G	TO252	ON Semiconductors	NTD3055L104T4G	1
MOV24	420Vdc	S20k11	EPCOS	B72220S0321K101	1
MOV30,MOV31,MOV32,MOV33,MOV34	615Vdc	s14k420	PANASONIC	ERZE14A751	5
F1	0031.8231	0031.8231	SCHURTER	0031.8231	1
F2	0031.8201	0031.8202	SCHURTER	0031.8201	1
FO_IN1,2,3,4,5	SFH551V	SFH551V	BROADCOM Limited	SP000063855	5
IC1	ATXMEGA16A4A	TQFP	ATMEL	ATXMEGA16A4-AU	1
IC2,IC3,IC4,IC5,IC10,IC11,U10	OPA350UA	SOIC-8	TEXAS Instrument	OPA350UA	7
IC6,8	ISO7220C	SO8	TEXAS Instrument	ISO7220CD	2
IC9	78L05SMD	SO8	TEXAS Instrument	UA78L05CD	1
IC12,IC13,IC14	TL082D	SO8	TEXAS Instrument	TL082CD	3
ISOAMP1,ISOAMP2,ISOAMP3,ISOAMP4	ACPL-C79B-000E	SSO-8	BROADCOM Limited	ACPL-C79B-000E	4
REF1	REF3240DBV	SOT23-6	TEXAS Instrument	REF3240AIDBVTG4	1
REG1	LM2940CS-12	TO263-3	TEXAS Instrument	LM2940CS-12/NOPB	1
REG2	MCP1726-3302E/SN	SOIC-8	MICROCHIP	MCP1726-3302E/SN	1
IRD1,IRD2	SFH765v	SFH765v	BROADCOM Limited	SFH756V	2
U1,U3	IRS2186SPBF	SOIC-8	IR	IRS2186SPBF	2
U2,U5	SN6501DBVT	SOT23-5	TEXAS Instrument	SN6501DBVT	2
U4,U6	TPS76350DBVT	SOT23-5	TEXAS Instrument	TPS76350DBVT	2
U7	LT3999	MSOP10-EP	LINEAR Technology	LT3999EMSE#PBF	1
U8	ADS8327IPW	TSSOP-16	TEXAS Instrument	ADS8327IPW	1
U9	ADP2303ARDZ-5.0	SOIC-8-EP	ANALOG DEVICES	ADP2303ARDZ-5.0	1
U11	LM2676s-12	TO263-7	TEXAS Instrument	LM2676S-12/NOPB	1
U12	UCC28089D	SOIC8	TEXAS Instrument	UCC28089D	1
U13	LM2675M-12	SOIC8	TEXAS Instrument	LM2675M-12/NOPB	1

Temp sensor	LM135	TO92	Stmicroelectronics	LM135Z	3
R1,R10,R11	10kΩ / 500V	2512	VISHAY	CRCW251210K0JNEG	3
R2,R56	1MΩ / 500V	2512	VISHAY	CRCW25121M00FKEG	2
R3	10kΩ	1206	VISHAY	CRCW120610K0FKTA	1
R4,R9	0,2Ω / 2W	2512	WALSIN	WW25PR200FTL	2
R5,R6,R7,R8	2,5Ω	0805	MULTICOMP	MC00625W040212R49	4
R12,R93	1Ω	2512	TE CONNECTIVITY	35201R0JT	2
R17,R22,R44,R49	10Ω	0805	VISHAY	CRCW080510R0FKTA	4
R26,R98,R114	200Ω	0805	VISHAY	CRCW0805200RFKEA	3
R27,R75,R83	10kΩ pot.	EVND2A	BOURNS	3306W-1-103	3
R28,R100,R116	250kΩ	0603	VISHAY	CRCW0603249KFKEA	3
R29,R101,R102,R103,R104,R105,R106,R109, R110,R112,R113,R117,R118,R119,R121,R122	1MΩ	0603	VISHAY	CRCW06031M00FKEA	16
R35,36,37,38,39,40	499kΩ / 500V	2512	VISHAY	CRCW2512499KFKEG	6
R41	3kΩ	1206	VISHAY	CRCW12063K00FKEA	1
R50	255kΩ	0603	MULTICOMP	MC0063W06031255K	1
R51,R59,R68,R108	10kΩ	0603	MULTICOMP	MCMR06X1002FTL	4
R52,R86,R87	100kΩ	0603	VISHAY	CRCW0603100KFKA	3
R53	15,8kΩ	0603	VISHAY	CRCW060315K8FKEA.	1
R54	62kΩ	0603	Panasonic	ERJ3GEYJ623V	1
R55	49,9kΩ	0603	VISHAY	CRCW060349K9FKEA	1
R57,R58	20Ω	0603	VISHAY	CRCW060320R0FKEA	2
R60,R107	100Ω	0603	MULTICOMP	MC0063W06035100R	2
R61	0Ω	0805	VISHAY	CRCW08050000Z0EA	1
R62,R63,R64,R65	2Ω	0805	Panasonic	ERJ6GEYJ2R0V	4
R66	0Ω	0603	MULTICOMP	MC0063W06030R	1
R13,R14,R15,R16,R18,R19,R20,R21,R23,R25, R42,R43,R45,R46,R47,R48,R67,R94,R96	10kΩ	0805	MULTICOMP	MC01W0805110K	3
R69	499kΩ	0603	MULTICOMP	MC0063W06031499K	1
R70,R72,R74,R76	845Ω	0805	VISHAY	CRCW0805845RFKEA	4
R71,R73,R79,R80	75Ω	0805	VISHAY	CRCW080575R0FKEA	4
R77,R78	120Ω	0805	VISHAY	CRCW0805120RFKEA	2
R81,R82	47Ω	0603	MULTICOMP	MC0063W0603547R	2

R84	750Ω	1206	PANASONIC	ERJ8GEYJ751V	1
R88	68kΩ	0805	VISHAY	CRCW080568K0FKEA	1
R89	6,8kΩ	0805	VISHAY	CRCW08056K80FKEA	1
R90,R91	20Ω	0805	MULTICOMP	MC01W0805120R	2
R92	20Ω	2010	MULTICOMP	MCPWR10FTFQ0200	1
R95	69,8kΩ	0805	PANASONIC	ERJ6ENF6982V	1
R97	30kΩ	0805	PANASONIC	ERJ6GEYJ303V	1
J1	6p-2,54mm-header	KK7395	MOLEX	22-12-4062	1
	6p-2,54mm-Housing	KK6471	MOLEX	22-01-2065	1
J2	3p-2,54mm-header	KK7395	MOLEX	22-12-4032	1
	3p-2,54mm-	KK6471	MOLEX	22-01-2035	1
J3,J4,J5,J7	4p-2,54mm-header	KK7395	MOLEX	22-12-4042	4
	4p-2,54mm-	KK6471	MOLEX	22-01-2045	4
J6	8p-2,54mm-header	KK7395	MOLEX	22-12-4082	1
	8p-2,54mm-	KK6471	MOLEX	22-01-2085	1
	crimp contact	KK2759	MOLEX	08-50-0113	21
JP1	PH2x1 / RA	MC34	MULTICOMP	MC34745	1
JP2,JP4					2
JP3,JP5					2
SV1	ML6L		Amphenol	T821106A1R100CEU	1
X1	2p-16A-630V	GMSTBVA2,5/2-G-7,62	Phoenix Contact	1766770	1
X2	2p-12A-320V	MSTBVA 2,5/2-G-5,08	Phoenix Contact	1755736	1
External filter capacitors	470u / 500V		NICHICON	LGX2H471MELC58	8
External filter induktor					
jádro					
vodič					
TR1	EE3007H10P	samovýroba			1
kostra					
jádro					
vodič primárního vinutí					
vodič sekundárního vinutí					
mezisekční izolace					
TR2,TR3	750313734	750313734	WURTH		2
TR4	EE1605H8P	samovýroba			1
kostra					

jádro					
vodič primárního vinutí					
vodič sekundárního vinutí					
mezisekční izolace					
TR6	EE8040	samovýroba			
kostra	samovýroba dle TD				
jádro	EE8040 CF139		Cosmo ferrites Limited	CF139EE8040 OL	2
vodič primárního vinutí	AWG38 [120]	návin 30m	Pack-Feindraehte		1
vodič sekundárního vinutí	AWG38 [25]	návin 150m	Pack-Feindraehte		1
mezisekční izolace	Kapton 50mm/33m	páska			1
Zalévací hmota	Sylgard Q3-3600	400ml	Dow Corning		2
HS1,HS2	SK514 150mm		FISCHER Elektronik		1
HS3	SK489 100mm		FISCHER Elektronik		1
HS4	SK480 75mm		FISCHER Elektronik		1
Distanční sloupky keramické M3 20 mm - vnitřní závit			FISCHER Elektronik		10
Distanční sloupky keramické M3 8 mm - vnější a vnitřní závit			FISCHER Elektronik		4
Distanční sloupky keramické M3 10 mm - vnitřní závit			FISCHER Elektronik		4
Distanční sloupky keramické M4 20mm - vnitřní a vnější závit			FISCHER Elektronik		4
Distanční sloupky keramické M4 20mm - vnitřní závit			FISCHER Elektronik		4
Distanční sloupky keramické M4 30mm -vnitřní závit			FISCHER Elektronik		4
silikonové izolační podložky TO247AC Rth=0,3 K/W			FISCHER Elektronik		4
Silikový kaučuk ELASTOSIL E41 - 90ml			VACKER		1

C OBSAH PŘÍLOŽENÉHO CD

```
/ ..... kořenový adresář přiloženého CD
├── data ..... archiv datových výstupů a projekty vývojových prostředí
│   ├── HVsourceCTRLrev1_1.zip ..... archiv projektu do vývojového prostředí
│   │   │   ATMEL studio 6.2
│   ├── HVsource_sw_Výpočet_REV1,1.ods soubor tabulkového procesoru s částí
│   │   │   výpočtů návrhu
│   ├── HVswitchingPS_Rev1.5.brd.projekt návrhu DPS pro vývojové prostředí
│   │   │   Eagle 7.2
│   ├── HVswitchingPS_Rev1.5.sch ..... projekt návrhu schématu pro vývojové
│   │   │   prostředí Eagle 7.2
│   └── loga ..... loga školy a fakulty
│       ├── FEKT-spec-color.eps
│       ├── FEKT-spec-color.pdf
│       ├── logolink-op_vavpi.png
│       ├── RE-spec-color.eps
│       ├── RE-spec-color.pdf
│       └── SIX_logo_zahlavi.png
├── obrazky ..... ostatní obrázky
│   └── Obrazky.zip...archiv obrázků použitých v práci fotografií a screenshotů
│       │   osciloskopických měření
├── pdf ..... pdf stránky generované informačním systémem
│   ├── student-desky.pdf
│   ├── student-titulka.pdf
│   └── student-zadani.pdf
├── prilohy ..... pdf soubory příloh
│   ├── HVswitchingPS_Rev15.pdf
│   ├── HVswitchingPS_Rev15A.pdf
│   └── Kusovnik.pdf
├── text ..... zdrojové textové soubory
│   ├── control.tex
│   ├── design.tex
│   ├── literatura.tex
│   ├── prilohy.tex
│   ├── theory.tex
│   ├── uvod.tex
│   ├── vysledky.tex
│   ├── zaver.tex
│   └── zkratky.tex
├── readme.txt ..... soubor s popisem obsahu CD
├── dipl_prace_jiri_pesl.tex ..... hlavní soubor pro sazbu kvalifikační práce
├── dipl_prace_jiri_pesl.pdf ..... pdf výstup kvalifikační práce
├── nastaveni_udaju.tex ..... soubor tex s nastavením údajů práce
└── thesis.sty ..... balíček pro sazbu kvalifikačních prací
```