VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

BRNO UNIVERSITY OF TECHNOLOGY

FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH TECHNOLOGIÍ
ÚSTAV VÝKONOVÉ ELEKTROTECHNIKY A ELEKTRONIKY

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION
DEPARTMENT OF POWER ELECTRICAL AND ELECTRONIC ENGINEERING

SPÍNANÉ ZDROJE VELKÝCH VÝKONŮ - PARALELNÍ ŘAZENÍ ZDROJŮ

DIZERTAČNÍ PRÁCE
DOCTORAL THESIS

AUTOR PRÁCE Ing. JOSEF KADLEC
AUTHOR

BRNO 2015

VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

BRNO UNIVERSITY OF TECHNOLOGY

FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH TECHNOLOGIÍ

ÚSTAV VÝKONOVÉ ELEKTROTECHNIKY A ELEKTRONIKY

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION

DEPARTMENT OF POWER ELECTRICAL AND ELECTRONIC ENGINEERING

SPÍNANÉ ZDROJE VELKÝCH VÝKONŮ - PARALELNÍ ŘAZENÍ ZDROJŮ

HIGH POWER SWITCH-MODE SUPPLIES - PARALLEL CONNECTION

DIZERTAČNÍ PRÁCE

DOCTORAL THESIS

AUTOR PRÁCE Ing. JOSEF KADLEC

AUTHOR

VEDOUCÍ PRÁCE doc. Dr. Ing. MIROSLAV PATOČKA

SUPERVISOR

BRNO 2015

ABSTRAKT

Tato dizertační práce se zabývá problematikou spínaných síťových zdrojů velkého výkonu, které jsou řešeny jako modulární systémy. V práci jsou popsány možnosti sériového, paralelního a sériově-paralelního řazení zdrojů. Při paralelním řazení měničů může systém dosáhnout extrémně velkých výstupních proudů, sériovým řazením měničů pak extrémně velkých napětí. Hlavní náplní práce je vývoj tzv. rekonfigurovatelného modulárního systému. To je systém, který je schopen za provozu přecházet mezi sériovým, paralelním nebo sériově-paralelním řazením měničů. Tato možnost změny propojení měničů výrazně rozšíří regulační rozsah výstupního napětí a proudu celého systému. Pro všechny zmíněné varianty modulárního systému jsou v práci analyzována a simulována vhodná regulační schémata.

V práci je popsána problematika vícefázové PWM. Pro všechny varianty řazení měničů jsou odvozeny vztahy pro velikost výstupního zvlnění napětí a proudu. Tyto vztahy, které jsou odvozeny jak pro systémy s vícefázovou PWM, tak pro systémy bez fázového posuvu, jsou rovněž dokázány pomocí simulací.

Dále je v práci proveden návrh rekonfigurovatelného modulárního systému o výkonu 9,6 kW, který obsahuje čtyři měniče. Měniče využívají moderní tranzistory a diody z materiálu SiC. Navržený systém byl realizován a úspěšně oživen. Výsledky měření jsou v práci rovněž uvedeny.

KLÍČOVÁ SLOVA

spínaný síťový zdroj, rekonfigurovatelný modulární systém, jednočinný propustný měnič, výkonový impulzní transformátorem, vícefázová PWM, polovodičový materiál SiC

ABSTRACT

This doctoral thesis deals with the issue of high power switched-mode power supplies that are designed as modular systems. The thesis describes series, parallel and series-parallel possibility of connected converters. System can achieve extremely high output current for converters connected in parallel. For converters connected in series, the system can achieve extremely high output voltage. The main goal of this thesis is to develop so-called reconfigurable modular system. It is a system that can change converters connection of serial, parallel or series-parallel connection – during its operation. This option to change converters connection significantly extends the control range of output voltage and output current of the whole system. For all these mentioned variants of the modular system there are described and simulated suitable control schemes.

The issue of interleaved PWM is described in the thesis. Output voltage ripple and current ripple equations were derived for each converters connection. These equations, which were derived either for systems with interleaved PWM or for systems without of phase shifted PWM, are also proved by simulations.

Design of reconfigurable modular system with power of 9.6 kW that contains four converters was introduced in this thesis. Converters use modern transistors and diodes of SiC material. The proposed reconfigurable modular system was successfully manufactured. The measurement results are also shown in the work.

KEYWORDS

switched-mode power supply, reconfigurable modular system, single end forward converter, interleaved PWM, semiconductor SiC material

KADLEC, Josef *Spínané zdroje velkých výkonů - paralelní řazení zdrojů*: dizertační práce. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, Ústav výkonové elektrotechniky a elektroniky, 2015. 191 s. Vedoucí práce byl doc. Dr. Ing. Miroslav Patočka

PROHLÁŠENÍ

Prohlašuji, že svou doktorskou práci na téma „Spínané zdroje velkých výkonů - paralelní řazení zdrojů“ jsem vypracoval(a) samostatně pod vedením vedoucího doktorské práce a s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny citovány v práci a uvedeny v seznamu literatury na konci práce.

Jako autor(ka) uvedené doktorské práce dále prohlašuji, že v souvislosti s vytvořením této doktorské práce jsem neporušil(a) autorská práva třetích osob, zejména jsem nezasáhl(a) nedovoleným způsobem do cizích autorských práv osobnostních a/nebo majetkových a jsem si plně vědom(a) následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., o právu autorském, o právech souvisejících s právem autorským a o změně některých zákonů (autorský zákon), ve znění pozdějších předpisů, včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č. 40/2009 Sb.

Brno ....

podpis autora(-ky)

PODĚKOVÁNÍ

Rád bych poděkoval kolegům, kteří mi pomohli při řešení problémů týkajících se této práce. Jmenovitě pak pánům doc. Ing. Bohumilu Klímovi, Ph.D., Ing. Petru Hutákovi, Ph.D., Ing. Janu Knoblochovi, Ing. Radoslavu Cipínovi, Ph.D., Ing. Ondřeji Vítkovi, Ph.D. a všem ostatním, kteří mi jakýmkoli způsobem pomohli s touto prací.
Velký dík určitě náleží členům mé nejbližší rodiny, jenž mne podporovali při psaní tohoto díla.
Největší dík však patří panu doc. Dr. Ing. Miroslavu Patočkovi za odborné vedení, konzultace, trpělivost a podnětné návrhy k práci.

Brno ....

podpis autora(-ky)

OBSAH

Úvod **12**

1 Současný stav **14**

2 Cíle disertační práce **17**

3 Regulační struktury modulárních systémů **18**

3.1 Nerekonfigurovatelný systém 18

3.1.1 Paralelní řazení měničů 18

3.1.2 Sériové řazení měničů 20

3.1.3 Sériově-paralelní řazení měničů 21

3.2 Rekonfigurovatelný systém 22

3.2.1 Problémy s přenosem dat v rekonfigurovatelných systémech . . 24

3.2.2 Regulace výstupního napětí 26

3.2.3 Regulace výstupního proudu 27

3.2.4 Regulace výstupního výkonu 27

3.2.5 Možnosti přepínání výstupů zdrojů v modulárním systému . . 30

3.2.6 Algoritmus pro přepínání výstupů zdrojů v modulárním systému 34

4 Vícefázová pulzní šířková modulace **47**

4.1 Paralelní řazení měničů 49

4.2 Sériové řazení měničů 54

4.3 Sériově-paralelní řazení měničů 56

5 Ověření teoretických předpokladů simulacemi **59**

5.1 Model jednočinného propustného měniče 59

5.2 Průběhy zvlnění napětí a proudů v jednotlivých zapojeních modulárního systému 64

5.2.1 Modulární systémy s nosnými signály bez fázového posuvu . . 67

5.2.2 Modulární systémy s vícefázovou pulzní šířkovou modulací . . 68

5.2.3 Srovnání zvlnění pro všechny varianty zapojení 71

5.3 Simulace kaskádní regulace jednoho měniče 76

5.4 Simulace paralelně řazených měničů 81

5.5 Simulace sériově řazených měničů 83

5.6 Simulace sério-paralelně řazených měničů 85

5.7 Simulace rekonfigurovatelného systému 88

6 Návrh a realizace funkčního vzorku **97**
6.1 Návrh výkonových obvodů 98
6.1.1 Návrh impulsního transformátoru 98
6.1.2 Návrh LC filtru ve stejnosměrném meziobvodu 101
6.1.3 Návrh výstupního LC filtru 104
6.1.4 Návrh odrušovacích filtrů 106
6.1.5 Dimenzování polovodičových součástek 107
6.1.6 Umístění polovodičových součástek na chladič 114
6.1.7 Dimenzování relé 115
6.2 Návrh regulátorů 117
6.2.1 Návrh proudového regulátoru 118
6.2.2 Návrh napěťového regulátoru 120
6.2.3 Návrh výkonového regulátoru 121
6.3 Hardwarový návrh 122
6.3.1 Procesorová deska 122
6.3.2 Silová deska 126
6.3.3 MASTER deska 130
6.4 Napájecí obvody 132
6.5 Komunikace 132
6.6 Kabelové schéma 137
6.7 Softwarový návrh 138
6.8 Konstrukční řešení modulárního systému 141

7 Experimentální ověření teoretických předpokladů **142**
7.1 Oživování výkonových obvodů 142
7.2 Ověření řídicích obvodů 145
7.3 Ověření základních parametrů modulárního systému 147

8 Závěr **148**

Literatura **150**

Seznam symbolů, veličin a zkratek **155**

Curriculum Vitae **164**

Publikace autora **165**

Seznam příloh **167**

SEZNAM OBRÁZKŮ

3.1 Výkonové možnosti pro šest měničů zapojených paralelně. 19
3.2 Regulační schéma pro paralelně řazené měniče. 19
3.3 Výkonové možnosti pro šest měničů zapojených do série. 20
3.4 Regulační schéma pro sériově řazené měniče. 21
3.5 Výkonové možnosti pro šest měničů. 22
3.6 Regulační schéma pro kombinovaně řazené měniče. 22
3.7 Výkonové možnosti rekonfigurovatelného systému 23
3.8 Schéma pro regulaci napětí pro n bloků – rekonfigurovatelný systém. 26
3.9 Schéma pro regulaci proudu pro n bloků – rekonfigurovatelný systém. 28
3.10 Schéma pro regulaci výkonu pro n bloků – rekonfigurovatelný systém. 29
3.11 Diagram regulace na konstantní výkon 30
3.12 Příklady propojení výstupů pro rekonfigurovatelný MS – přepínače. . 31
3.13 Příklady propojení výstupů pro rekonfigurovatelný MS – polovodiče. . 33
3.14 Vývojový diagram pro určení binárního čísla *Rel_vyst*. 38
3.15 Změna žádané hodnoty výstupního napětí ze 60 V na 61 V. 41
3.16 Vývojový diagram pro bezpřekmitový přepínací algoritmus. 41
3.17 Průběhy veličin pro rekonfigurovatelný MS pracující se šesti měniči. . 45
4.1 Možné tvary nosného pilovitého signálu. 47
4.2 Průběhy základních veličin na jednoduchém LC filtru. 48
4.3 Schéma výstupů měničů zapojených paralelně. 50
4.4 Znázornění zvlnění proudů dílčích tlumivek. 51
4.5 Průběh amplitudy výsledného zvlnění $\Delta I_{\Sigma\mathrm{rel}}$ pro celý rozsah střídy. . 52
4.6 Průběh jedné paraboly funkce $\Delta I_{\Sigma\mathrm{rel}}(s)$ ze spektra střídy. 53
4.7 Srovnání výstupního napětí a proudu pro obě varianty řízení. 54
4.8 Schéma výstupů měničů zapojených do série. 55
4.9 Obecné schéma sériově-paralelního zapojení měničů. 56
5.1 Obvodové schéma pro sestavení modelu jednoho měniče. 59
5.2 Subsystém výstupního filtru jednoho měniče – Simulink. 60
5.3 Subsystém výstupního filtru jednoho měniče – Simscape 61
5.4 Schéma porovnávající simulaci modelů Simulinku a Simscape. 62
5.5 Porovnání průběhů veličin i_{L1}, i_1 a u_{C1} pro sestavené modely 63
5.6 Subsystém MS čtyř měničů. 64
5.7 Subsystém měniče obsahující pulsně šířkový modulátor. 65
5.8 Výsledek simulace zvlnění veličin – bez fázového posuvu. 67
5.9 Výsledek simulace zvlnění veličin – vícefázová PWM (1S4P/4). 68
5.10 Výsledek simulace zvlnění veličin – vícefázová PWM (4S1P/4). 69
5.11 Výsledek simulace zvlnění veličin – vícefázová PWM (2S2P/4). 70

5.12 Model pro srovnání zvlnění napětí. 71
5.13 Průběhy zvlnění výstupního napětí – filtrace signálu. 72
5.14 Srovnání zvlnění výstupního napětí MS – bez posuvu. 74
5.15 Srovnání zvlnění výstupního napětí MS – vícefázová PWM. 75
5.16 Model kaskádní regulace jednoho měniče. 77
5.17 Schémata subsystému pro skokovou změnu a subsystému měniče. . . . 77
5.18 Průběhy regulačních veličin zobrazovače `Scope1` pro jeden měnič. . . 79
5.19 Průběhy výstupních veličin jednoho měniče, zobrazovač (`Scope2`). . . 80
5.20 Model systému paralelně řazených měničů. 81
5.21 Průběhy výstupních veličin systému paralelně řazených měničů. . . . 82
5.22 Model systému sériově řazených měničů. 83
5.23 Průběhy výstupních veličin systému sériově řazených měničů. 84
5.24 Průběhy regulačních veličin systému sériově řazených měničů. 85
5.25 Model systému kombinovaně řazených měničů. 86
5.26 Průběhy regulačních veličin systému kombinovaně řazených měničů. . 86
5.27 Průběhy výstupních veličin systému kombinovaně řazených měničů. . 87
5.28 Model rekonfigurovatelného systému čtyř měničů. 88
5.29 Obsah subsystému `SW algoritmus` – základní varianta algoritmu. . . 89
5.30 Obsah subsystému `SW algoritmus` – bezpřekmitová varianta algoritmu. 90
5.31 Obsah subsystému `Vykonova smycka1`. 91
5.32 Obsah subsystému `Prepinani1` a jeho subsystému `Prepinac1`. 91
5.33 Průběhy výstupních veličin rekonfigurovatelného systému. 93
5.34 Průběhy výstupních veličin rekonfigurovatelného systému. 94
5.35 Průběhy výstupních veličin rek. systému – základní varianta. 95
5.36 Průběhy výstupních veličin rek. systému – bezpřekmitová varianta. . 95
6.1 Fotografie funkčního vzorku a jeho výkonové možnosti. 97
6.2 Ilustrační fotografie impulsního transformátoru `TR1`. 98
6.3 Ilustrační fotografie vstupní tlumivky `L1`, `L3`. 103
6.4 Ilustrační fotografie výstupní tlumivky `L4`, `L5`. 106
6.5 Ilustrační fotografie vstupní kompenzovaných cívek. 107
6.6 Znázornění zapínacích a vypínacích dějů na diodě. 112
6.7 Detail umístění součástek na chladič CH1. 115
6.8 Regulační schéma proudové smyčky. 118
6.9 Regulační schéma napěťové smyčky. 120
6.10 Regulační schéma výkonové smyčky. 122
6.11 Ilustrační obrázek procesorové desky. 125
6.12 Princip HW ochrany. 126
6.13 Ilustrační obrázek Silové desky. 129
6.14 Ilustrační obrázek MASTER desky. 131

6.15 Schéma napěťových úrovní. 133
6.16 Schéma komunikačních sběrnic. 134
6.17 Kabelové propojky mezi jednotlivými deskami. 137
6.18 Postup zapínání a vypínání napěťového meziobvodu jednoho měniče. 139
7.1 Oscilogramy budicího napětí na dolním tranzistoru `T2`. 142
7.2 Oscilogramy napětí na sekundární usměrňovací diodě `D9`. 143
7.3 Oscilogramy napětí na sekundární nulové diodě `D10`. 143
7.4 Oscilogramy napětí na sekundární nulové diodě `D10` – s RC článkem. 144
7.5 Oscilogramy napětí na sekundáru impulzního transformátoru. 144
7.6 Zvlnění proudů jednotlivými tlumivkami (1S4P/4). 145
7.7 Zvlnění proudů jednotlivými tlumivkami (4S1P/4). 145
7.8 Odezva proudové regulační smyčky – prostředí FreeMASTER. 146
7.9 Odezva kaskádní řídicí struktury – prostředí FreeMASTER. 146

SEZNAM TABULEK

1.1 Srovnání základních parametrů Si a CiC součástek. 16
3.1 Možnosti zapojení měničů pro MS s určitým počtem měničů n. 24
3.2 Tabulka Maxwellovy analogie [26]. 30
3.3 Tabulka pro určení čísla *Rel_vyst* systému se šesti měniči. 34
3.4 Tabulka posloupnosti jednotlivých kroků při vykonávání programu. . 39
3.5 Rozsah výstupního napětí celého systému a jednoho měniče 39
5.1 Parametry simulace 63
5.2 Hodnoty zvlnění výstupního napětí systému. 74
6.1 Základní parametry jádra Lj T5020/CF139 [33] 99
6.2 Základní parametry jádra EI 20×20 [35] 102
6.3 Základní parametry jádra Lj ETD4917/CF139 [33] 105
6.4 Základní parametry diody S4M [36]. 108
6.5 Základní parametry tranzistoru CMF10120D [37]. 109
6.6 Základní parametry SiC diody IDH15S120. 110
6.7 Základní parametry rychlé dvojdiody STTH6003CW. 111
6.8 Základní parametry relé RELEH700E12C [44]. 117
6.9 Potřebné veličiny pro návrh regulátorů. 118
6.10 Základní parametry procesoru MC56F8257 [48]. 123
6.11 Kódy možných chyb MS. 136

ÚVOD

Dizertační práce se obecně zabývá problematikou spínaných síťových zdrojů s vysokofrekvenčním impulsním transformátorem. Jedná se o AC/DC zdroje, které jsou napájené ze střídavého síťového napětí. Toto střídavé napětí je usměrněno do stejnosměrného napěťového meziobvodu. Následně je napětí v meziobvodu pomocí polovodičových spínacích prvků (tranzistory IGBT, MOS-FET) přeměněno na střídavé (pulzní) napětí o kmitočtu desítek až stovek kHz. Úroveň tohoto napětí je impulzním transformátorem podle potřeby snížena nebo zvýšena. Transformátor zároveň zajišťuje galvanické oddělení mezi primární a sekundární stranou měniče. Transformované pulzní napětí je usměrněno a vyfiltrováno. Díky vysokému spínacímu kmitočtu jsou rozměry a hmotnost impulzního transformátoru a filtračních tlumivek výrazně menší než kdyby bylo galvanické oddělení řešeno síťovým transformátorem. Velikost výstupního napětí lze plynule regulovat a závisí na pracovní střídě měniče. Mezi základní topologie spínaných zdrojů patří blokující, jednočinné propustné a dvojčinné propustné měniče. Tyto topologie jsou popsány v [1, 2, 3, 4].

Z hlediska velikosti výstupního výkonu lze spínané síťové zdroje rozdělit na zdroje malého výkonu a na zdroje velkého výkonu.

Spínané zdroje malého výkonu (desítky W až 1 kW) jsou obvykle řešeny jako blokující nebo jednočinné propustné měniče, jenž obvykle bývají napájené z jedné fáze sítě (230 V). Typické oblasti použití spínaných zdrojů malého výkonu jsou:

- *napájení spotřební elektroniky* – počítačové zdroje, nabíječky mobilních telefonů a notebooků, nabíječe startovacích akumulátorů atd.
- *napájení průmyslové elektroniky* – slouží k napájení např. programovatelných automatů. Oproti zdrojům pro spotřební elektroniku jsou u nich kladeny vyšší požadavky na spolehlivost.

Spínané zdroje velkého výkonu (1 kW až 100 kW) jsou řešeny jako jednočinné nebo dvojčinné propustné měniče, které již musejí být napájené z třífázové sítě 3×400 V. Typické oblasti použití spínaných zdrojů velkého výkonu jsou:

- *svářečky* – napětí na oblouku např. 26 V, proud 400 A,
- *rychlonabíječe akumulátorů v elektromobilech, elektroletounech atp.* – výstupní napětí závisí na napěťové úrovni použité baterie, např. 360 V při 40 A [5].

Mezi netypické oblasti použití spínaných zdrojů velkého výkonu patří zdroje extrémních parametrů pro:

- *elektrolýzu a galvanizační lázně* – velký výstupní proud při malém výstupním napětí, např. 5000 A/12 V [6],
- *elektrostatické odlučovače popílku* – velké výstupní napětí při malém proudu, např. 80 kV/1 A [7].

V současné době jsou zdroje pro výkonové aplikace obvykle řešeny pouze jedním

spínaným zdrojem (měničem). Netypické zdroje extrémních parametrů jsou zpravidla vyráběné v nízkých sériích. Během návrhu a samotné výroby je nutné vypořádat se s extrémními parametry (např. výstupní proud, závěrné napětí, spínací frekvence, atd.), ať už se jedná o celý systém, tak o jednotlivé součástky. S těmito extrémními parametry se dá vypořádat tak, že lze spínané zdroje extrémních výkonů řešit jako modulární systémy, které jsou složeny z více měničů jednoho typu. Tyto měniče je možné řadit:

- *paralelně* – pro dosažení velkých výstupních proudů,
- *sériově* – pro dosažení velkého výstupního napětí,
- *sériově-paralelně* – pro dosažení obecně velkých výkonů.

V této dizertační práci je prezentován nový přístup řešení modulárního řazení měničů, který je zde pojmenovaný jako *rekonfigurovatelný modulární systém*. Ten spočívá v tom, že je možné za chodu (*on-line*) přepínat mezi paralelně, sériově či sériově-paralelně řazenými měniči. Toto přepínání výrazně rozšíří regulační rozsah výstupního napětí a proudu celého systému.

Vyšší opakovatelnost výroby, malý rozsah náhradních dílů a snazší servis patří mezi největší ekonomické přínosy této koncepce. Vzhledem k tomu, že součástky nepracují v extrémních podmínkách, nebývá problém s jejich dimenzováním a cenou.

Nevýhodou modulárního systému je pak jeho složitost [1], která je příčinou toho, že se modulární systémy téměř nevyužívají. Proto se tato dizertační práce zabývá právě problematikou modulárního řazení měničů.

Práce je rozdělena do dvou základních částí:

- *Teoretický rozbor* (kapitoly 1 – 4) – Kapitola 1 stručně rozebírá současný stav problematiky modulárního řazení zdrojů. Kapitola 2 potom vytyčuje stanovené cíle, které byly řešeny v rámci této práce. Rozbor řídicích struktur modulárních systémů je učiněn v kapitole 3. V kapitole 4 je popsána vícefázová PWM (pulzní šířková modulace) pro jednotlivé varianty zapojení měničů v systému.
- *Řešení funkčního vzorku* (kapitoly 5 – 7) – V kapitole 5 jsou prezentovány modely regulačních schémat (uvedených v kapitole 4). Dále jsou simulacemi potvrzeny vztahy a úvahy uvedené v kapitole 4. Kapitola 6 se zabývá kompletním návrhem a popisem funkčního vzorku, ať už se jedná o hardware, software, tak o konstrukční provedení. V kapitole 7 jsou prezentovány experimentální výsledky naměřené na realizovaném funkčním vzorku.

Realizovaný funkční vzorek je rekonfigurovatelný modulární systém sestavený ze čtyř měničů. Každý dílčí měnič má maximální výstupní napětí 60 V a proud 40 A (2,4 kW). Celý modulární systém, jehož výkon je $4 \times 2{,}4 = 9{,}6$ kW, může dosáhnout maximálního výstupního napětí 360 V (pro sériově řazené měniče) nebo proudu 160 A (paralelně řazené měniče). Systém je napájen z třífázové šestipulzně usměrněné sítě 3×400 V, v napěťovém meziobvodu je pak jmenovité napětí 540 V.

1 SOUČASNÝ STAV

Současný stav techniky v oblasti spínaných zdrojů je nutno sledovat v následujících oblastech: modulární koncepce zdrojů, regulace modulárních systémů, vícefázová PWM a výkonové spínací součástky z nových polovodičových materiálů.

a) Systémy modulárních DC-DC měničů

Jak bylo naznačeno v úvodní kapitole, současné modulární systémy, vyskytující se na trhu, obsahují určitý počet měničů, které jsou natrvalo řazené buď všechny sériově nebo všechny paralelně anebo sériově-paralelně. Během provozu modulárního systému již nelze toto zapojení měnit. Problematika těchto modulárních systémů je řešena například v [8, 9, 10, 11]. Autor literatury [12, 13] se ve svých pracích zabývá modulárními měniči pracujícími v obou směrech – dokáží předávat energii ze zdroje do zátěže a naopak.

Naproti tomu je v této dizertační práci popsán tzv. *rekonfigurovatelný modulární systém*. Ten dokáže změnit propojení měničů (sériové, paralelní, sériově-paralelní) podle požadavků řídicího systému, respektive uživatele. Toto řešení není v současné době publikované. Proto je tomuto tématu věnovaná značná část této práce jak po teoretické, tak po praktické stránce.

Během debaty na mezinárodní konferenci EPE'2015, projevil zástupce firmy Magna-Power zájem o *know-how* při vývoji rekonfigurovatelného modulárního systému popsaného v této práci. Tato firma se zabývá výrobou spínaných zdrojů, které lze využívat samostatně nebo z nich lze jejich vhodným propojením vytvořit modulární systémy. Firma by do budoucna chtěla rozšířit svoje portfolio právě o řešení rekonfigurovatelných modulárních systémů. Téma je tedy v současné době velice aktuální.

b) Regulace modulárních systémů

Problematika regulace modulárních měničů je v současné literatuře řešena nesystémově. Problémem při řízení modulárních systémů je rovnoměrné rozdělení proudů pro paralelně řazené měniče, případně rovnoměrné rozdělení napětí pro sériově řazené měniče. Tyto problémy současná literatura často pomíjí. V této práci jsou proto uvedena řídicí schémata pro všechny varianty řazení měničů v modulárních systémech. Dále je zde uvedeno nové, univerzální řídicí schéma, použitelné jak pro všechny varianty zapojení modulárních systémů, tak pro rekonfigurovatelný modulární systém.

c) Vícefázová PWM

Vícefázová PWM umožňuje omezit zvlnění výstupního i vstupního proudu (či na-

pětí). Modulární systémy, které tuto techniku využívají, jsou v anglicky psané literatuře označeny *interleaved systems*. V databázi IEEE o této problematice pojednávají články např. [14, 15, 16, 17].

Oproti tomu je této dizertační práci je uveden popis vícefázové PWM pro sériově, paralelně i sériově-paralelně řazené měniče. Tento popis ve stávající literatuře uveden není. Důraz je zde kladen na určení velikosti výstupního zvlnění napětí a proudu celého systému.

Tato technika se také využívá v oblasti víceúrovňových měničů (anglicky *multilevel conveters*), viz např. [18, 19].

d) Nové polovodičové materiály

Převážná část spínaných síťových zdrojů v současnosti využívá klasické křemíkové polovodiče. V posledních letech se pozvolna začínají na trhu objevovat součástky s velkou šířkou zakázaného energetického pásma. Mezi tyto součástky patří polovodiče vyrobené z materiálů karbidu křemíku (SiC), galia nitridu (GaN) a diamantu. Šířka pásma pro klasické křemíkové polovodiče odpovídá 1,12 eV (elektronvoltu), polovodiče typu SiC 3,03 eV, polovodiče typu GaN 3,45 eV a diamantové polovodiče 5,45 eV [20]. Kvůli ekonomické náročnosti výroby se neočekává, že budou diamantové polovodiče nejbližších 20 let používané. Technologie pro výrobu tranzistorů z materiálu GaN ještě není vyvinuta do použitelné podoby [21]. Tranzistory a diody z materiálu SiC se však pozvolna začínají využívat ve spínaných zdrojích. Všechny vyrobené měniče v realizovaném funkčním vzorku obsahují jak spínací tranzistory, tak i demagnetizační diody vyrobené touto moderní technologií.

MOS-FET tranzistory vyrobené z materiálu SiC mají oproti křemíkovým tranzistorům následující výhody [22]:

- vyšší tepelná vodivost,
- vyšší závěrné napětí,
- menší odpor kanálu v sepnutém stavu,
- mnohem kratší zapínací a vypínací doba,
- mnohem vyšší pracovní teplota.

Rovněž diody vyrobené z materiálu SiC mají oproti křemíkovým diodám lepší vlastnosti. Především pak krátkou zotavovací dobu t_{rr}, čemuž odpovídá nepatrný zotavovací náboj Q_{rr} [23, 24]. Nevýhodou těchto součástek je jejich vyšší cena, kvůli které se tyto součástky v praxi vyskytují jen zřídka. Tabulka 1.1 ukazuje srovnání křemíkových polovodičových součástek a součástek vyrobených z materiálu SiC. Zkratka t_{off} představuje typický čas vypnutí tranzistoru.

Tab. 1.1: Srovnání základních parametrů klasických křemíkových součástek a součástek vyrobených z materiálu SiC:

materiál	součástka	parametry
Si	běžný MOS-FET 600 V/10 A	$t_{\mathrm{off}} = 300$ ns
Si	CoolMOS 650 V/40 A (Infineon)	$t_{\mathrm{off}} = 60$ ns
SiC	MOS-FET 1200 V/20 A (CREE)	$t_{\mathrm{off}} = 60$ ns
Si	běžná dioda 600 V/10 A	$t_{\mathrm{rr}} = 120$ ns
SiC	dioda 600 V/6 A	$t_{\mathrm{rr}} = 4$ ns

2 CÍLE DISERTAČNÍ PRÁCE

Původní cíle disertační práce byly definovány následovně:

a) Analýza výkonových obvodů spínaných zdrojů. Návrh nejvhodnější varianty pro realizaci zdrojů nízkého výstupního napětí a velkého proudu, nebo velkého napětí a malého proudu.

b) Matematické modely a teoretický popis řídicích a regulačních obvodů spínaných zdrojů s důrazem na řešení problémů při paralelním řazení většího počtu zdrojů. Stanovení požadavků na regulační obvody.

c) Obvodový a konstrukční návrh zvoleného systému spínaného zdroje s důrazem na dobré technicko-ekonomické ukazatele. Realizace funkčního vzorku zdroje, jeho oživení.

d) Experimentální ověření a měření parametrů realizovaného funkčního vzorku. Porovnání experimentálních výsledků s teoretickými předpoklady.

V průběhu prací se ukázalo, že bude vhodné řešit ještě následující oblasti:

e) Kromě paralelního řazení měničů rozšířit práci o podrobnou analýzu sériového řazení většího počtu měničů.

f) Návrh modulární koncepce spínaných zdrojů. Ověření možností rekonfigurovatelného sériově-paralelního řazení většího počtu měničů.

g) Ověření regulačních struktur a signálové komunikace v případě rekonfigurovatelného řazení měničů.

3 REGULAČNÍ STRUKTURY MODULÁRNÍCH SYSTÉMŮ

Kvůli velké složitosti modulárního systému (dále jen MS) je nezbytné pro tyto systémy zajistit vhodné řídicí struktury. Regulační struktury pro nerekonfigurovatelné a rekonfigurovatelné MS jsou prezentovány v následujících podkapitolách.

Pokud se v této práci vyskytne slovo měnič, tak se bude vždy jednat o *jednočinný propustný měnič s transformátorem.* Tato koncepce byla zvolena proto, že se jedná o základní typ měniče, jehož výstupní napětí lze regulovat v celém rozsahu. Další typy měničů jsou popsány v literatuře [1, 2, 3, 4].

Ve všech následujících regulačních schématech bude každý měnič označen jako stavební blok SMPS x (anglická zkratka pro spínaný zdroj – *Switched-Mode Power Supply*, v regulačních schématech označuje měnič s pořadovým číslem x), jehož parametry jsou následující:

- maximální výstupní napětí jednoho měniče $U_{\mathrm{out1,max}} = 60$ V,
- maximální výstupní proud jednoho měniče $I_{\mathrm{out1,max}} = 40$ A,
- tedy maximální výstupní výkon jednoho měniče $P_{\mathrm{out1,max}} = 2{,}4$ kW.

Stejné parametry mají i měniče v realizovaném funkčním vzorku.

3.1 Nerekonfigurovatelný systém

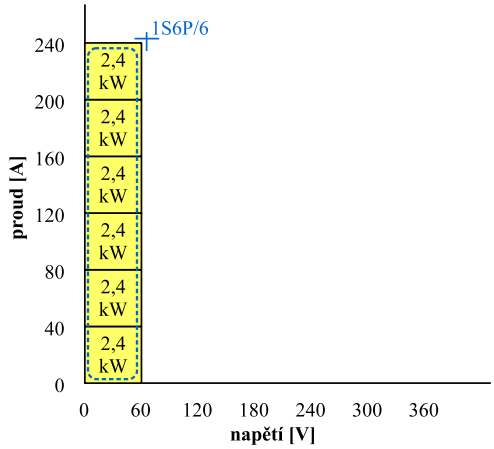
Nerekonfigurovatelným systémem je myšleno to, že modulární systém po celou dobu provozu nemění propojení výstupů jednotlivých měničů – např. všechny výstupy měničů jsou natrvalo zapojeny paralelně.

Pro nerekonfigurovatelný systém je výhodné použít kaskádní regulaci na nadřízenou napěťovou smyčkou a podřízenou proudovou smyčkou. Výhodou této řídicí struktury je, že proudový regulátor (v regulačních schématech označen PI-I) odstraňuje setrvačnost výstupní tlumivky, čímž se snižuje řád soustavy o jedna [1]. Nadřízený napěťový regulátor (v regulačních schématech PI-U) může být rozumně pomalejší než podřízený proudový. Tento typ regulace se úspěšně využívá v oboru elektrických pohonů, kde proud tekoucí tlumivkou odpovídá proudu tekoucímu motorem a výstupní napětí měniče odpovídá otáčkám motoru. Nyní následuje výčet možných zapojení výstupů měničů a k nim jednotlivé řídicí struktury.

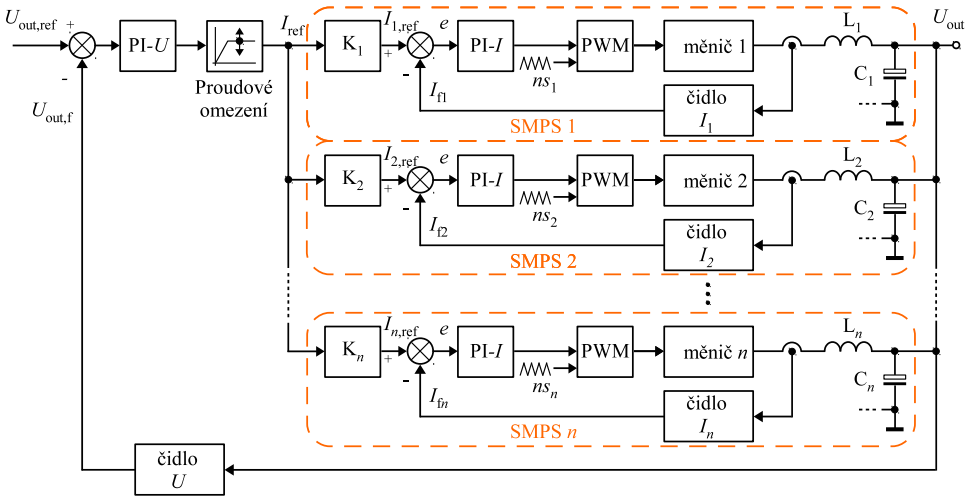
3.1.1 Paralelní řazení měničů

Výstupy měničů se řadí paralelně pro dosažení velkého proudu při malém napětí. Maximální výstupní proud MS závisí na počtu měničů zapojených paralelně.

Obr. 3.1 znázorňuje MS šesti měničů zapojených paralelně, s maximálními výstupními parametry celého MS: $I_{\mathrm{out,max}} = 240$ A, $U_{\mathrm{out,max}} = 60$ V a $P_{\mathrm{out,max}} = 14{,}4$ kW. Pracovní bod se samozřejmě může nacházet kdekoli ve žlutém poli diagramu. Označení $(n_{\mathrm{ser}})\mathrm{S}(n_{\mathrm{par}})\mathrm{P}/n$ pak znamená zapojení n_{ser} měničů do série krát n_{par} měničů zapojených paralelně, přičemž modulární systém obsahuje n měničů[1]. V MS jsou nevyužité měniče pokud $n_{\mathrm{ser}} \cdot n_{\mathrm{par}} < n$, tento stav bude popsán v kapitole 3.2. Pro tento obrázek tedy 1S6P/6 znamená, že je všech šest ze šesti měničů zapojených paralelně.



Obr. 3.1: Výkonové možnosti pro šest měničů zapojených paralelně.



Obr. 3.2: Regulační schéma s nadřízenou napěťovou smyčkou a podřízenými proudovými smyčkami – paralelní řazení měničů.

Na Obr. 3.2 je znázorněno regulační schéma s nadřízenou napěťovou smyčkou a podřízenými proudovými smyčkami pro MS s n měniči. Proudová smyčka

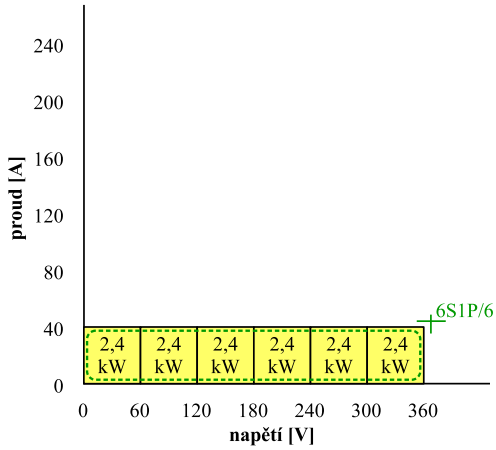
[1]Značení $(n_{\mathrm{ser}})\mathrm{S}(n_{\mathrm{par}})\mathrm{P}/n$ se bude využívat i v dalších částech této práce.

pro každý měnič je nezbytná pro *rovnoměrné rozdělení proudů*. Pokud mají jednotlivé měniče SMPS x stejné výstupní parametry, lze ve schématu vynechat bloky K_1 až K_n. Tyto bloky pouze zvyšují univerzálnost celého systému a umožňují spolupráci měničů různých proudových řad.

Toto řazení měničů má velkou výhodu v tom, že jsou všechny měniče zapojeny paralelně, tudíž výstupy a stejně tak i obvody řízení *leží na stejném potenciálu*.

3.1.2 Sériové řazení měničů

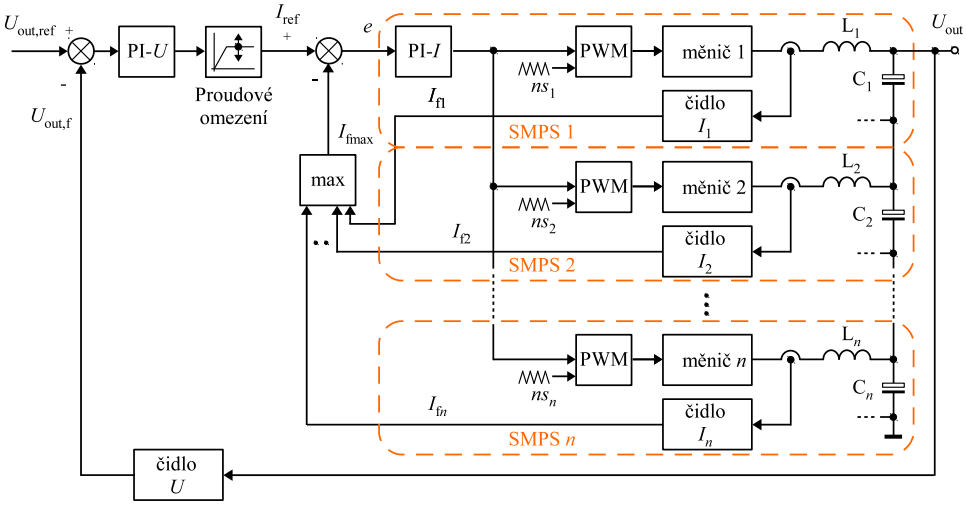
MS s měniči zapojenými do série umožňují dosáhnout velkých hodnot výstupního napětí při malém proudu, kdy velikost výstupního napětí závisí na počtu měničů. Obr. 3.3 znázorňuje systém šesti měničů zapojených do série (6S1P/6) s maximálními výstupními parametry: $I_{\text{out,max}} = 40$ A, $U_{\text{out,max}} = 360$ V a $P_{\text{out,max}} = 14{,}4$ kW.



Obr. 3.3: Výkonové možnosti pro šest měničů zapojených do série.

Obr. 3.4 zobrazuje regulační schéma s nadřízenou napěťovou smyčkou a podřízenou proudovou smyčkou pro n měničů. Na rozdíl od paralelního řazení obsahuje toto schéma pouze jeden proudový regulátor (PI-I), neboť jsou všechny měniče zapojeny do série a teče přes jejich výstupy jeden společný proud. Kdyby byla pro každý měnič použita vlastní proudová regulační smyčka, docházelo by k přetlačování se mezi jednotlivými regulátory. Blok max vybere ze zpětnovazebních signálů proudu vždy ten největší. Kdyby ve schématu tento blok nebyl a měřil by se proud tekoucí pouze jednou tlumivkou, mohlo by se stát, že by proud jinou tlumivkou mohl mírně přesáhnout žádanou hodnotu proudu I_{ref} ba dokonce proudové omezení.

Ze schématu je dále patrné, že pro tuto konfiguraci musí první blok SMPS 1 řešit proudovou regulační smyčku a výstup z regulátoru poslat ostatním měničům na pulsně šířkové modulátory (PWM). Oproti paralelnímu řazení zde výstupy měničů a řídicích obvodů *nejsou na stejném potenciálu*. Systém tedy musí obsahovat



Obr. 3.4: Regulační schéma s nadřízenou napěťovou smyčkou a podřízenou proudovou smyčkou – sériové řazení měničů.

vhodné galvanické oddělení signálů mezi jednotlivými bloky. Problémy s přenosem dat a systémové řešení této úlohy jsou popsány v kapitole 3.2.1.

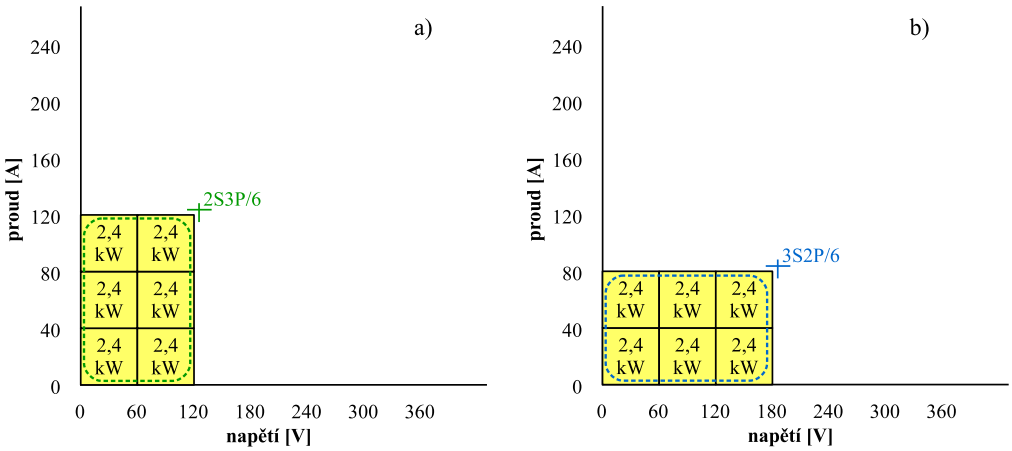
3.1.3 Sériově-paralelní řazení měničů

Sériově-paralelní uspořádání měničů umožňuje systému dosáhnout v podstatě libovolných výstupních parametrů. Obr. 3.5 znázorňuje sériově-paralelní uspořádání pro šest měničů ($P_{out,max} = 14{,}4$ kW).

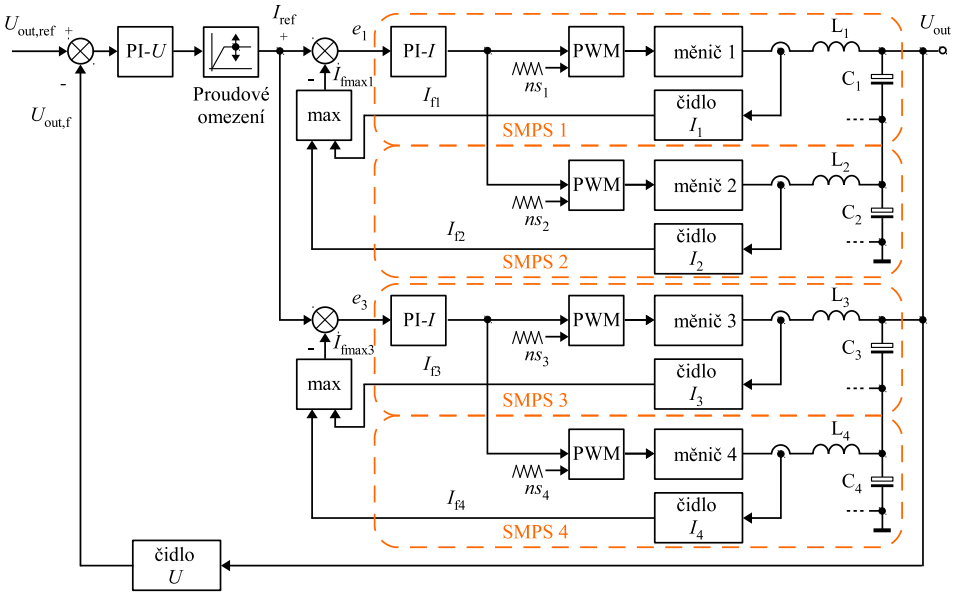
V případě a) jsou měniče uspořádány třikrát dva do série (2S3P/6), takže jejich maximální výstupní parametry jsou: $I_{out,max} = 120$ A a $U_{out,max} = 120$ V. V případě b) jsou měniče uspořádány dvakrát tři do série (3S2P/6), takže jejich maximální výstupní parametry jsou: $I_{out,max} = 80$ A a $U_{out,max} = 180$ V.

Obr. 3.6 znázorňuje regulační schéma sériově-paralelního zapojení varianty 2S2P/4. Je patrné, že schéma vzniklo kombinací dvou předchozích regulačních schémat. Každá proudová smyčka musí obsahovat stejný počet měničů, jinak budou výkony jednotlivých smyček rozděleny nerovnoměrně.

Bloky max jsou v řídicím schématu opět použity kvůli tomu, aby proud žádnou tlumivkou nepřekročil žádanou hodnotu proudu nebo proudové omezení. Tyto bloky jsou použity n_{par}-krát a mají vždy n_{ser} vstupů.



Obr. 3.5: Výkonové možnosti pro šest měničů zapojených:
a) dva do série krát tři paralelně, b) tři do série krát dva paralelně.



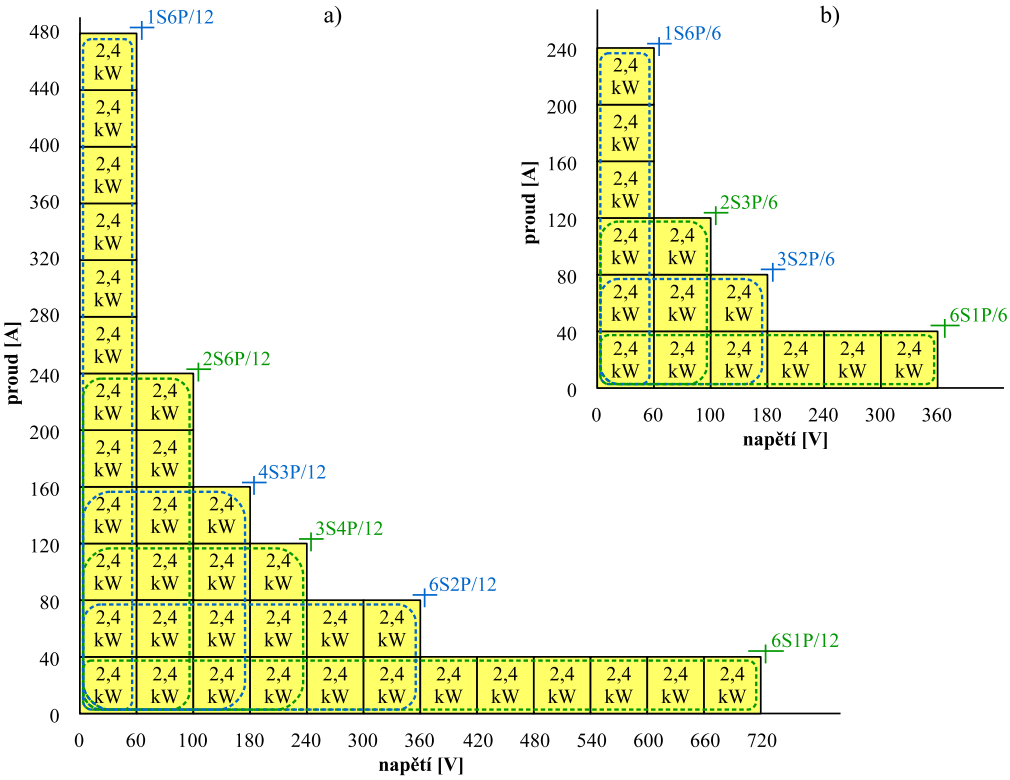
Obr. 3.6: Regulační schéma s nadřízenou napěťovou smyčkou a dvěma podřízenými proudovými smyčkami – kombinované řazení měničů.

3.2 Rekonfigurovatelný systém

Rekonfigurovatelný systém umožňuje pracovat ve velkém pracovním rozsahu výstupního napětí a proudu. Řídicí algoritmus (popřípadě uživatel) tedy může překonfigurovat měniče do zapojení, které vyhovuje požadavkům na velikost maximálních výstupních veličin[2]. Tento fakt znázorňuje Obr. 3.7 pro rekonfigurovatelný MS

[2]Na rozdíl od nerekonfigurovatelného systému, u kterého nelze za chodu takto měnit výstupní módy zapojení.

s a) dvanácti měniči, b) s šesti měniči. Na obrázku je vidět, jakých kombinací zapojení výstupů je systém schopen dosáhnout. Pracovní bod se opět může nacházet kdekoli ve žlutém poli diagramu. Rekonfigurovatelný MS může obsahovat teoreticky libovolný počet měničů[3]. Pokud platí, že $n_{\mathrm{ser}} \cdot n_{\mathrm{par}} = n$, tak dochází k *plnému využití systému*[4]. To znamená, že jsou všechny měniče v systému využity. Pokud MS obsahuje 2, 3, 4, 6, 8, 12, 24 a 36 měničů, potom je tento systém plně využit ve všech módech výstupního zapojení měničů. Tabulka 3.1 znázorňuje výčet možností zapojení od 2 do 24 měničů. Tučně označené možnosti značí plně využitý systém[5]. Tabulka odpovídá maximálnímu možnému využití systému pro n měničů tak, aby vznikly diagramy typu Obr. 3.7.



Obr. 3.7: Výkonové možnosti rekonfigurovatelného systému pro:
a) dvanáct měničů, b) šest měničů.

Vzhledem k tomu, že v rekonfigurovatelném systému dochází k přepínání mezi paralelním, sériově-paralelním a sériovým řazení měničů, je nutné, aby byl řídicí systém schopen měřit napětí a proudy na měničích při jakémkoli módu zapojení.

[3]Minimálně však dva, jeden měnič netvoří modulární systém.

[4]n_{ser} a n_{par} jsou proměnné ze zkratky $(n_{\mathrm{ser}})\mathrm{S}(n_{\mathrm{par}})\mathrm{P}/n$.

[5]Pro určité aplikace může být výhodné nevyužít všechny měniče, např. z důvodu optimalizace účinnosti.

Pokud bude každý měnič mít svůj řídicí počítač, je nutné, aby byly mezi sebou tyto počítače z hlediska komunikace galvanicky odděleny.

Tab. 3.1: Možnosti zapojení měničů pro MS s určitým počtem měničů n:

$/n$	možné kombinace zapojení							
2	**1S2P**	**2S1P**						
3	**1S3P**	**3S1P**						
4	**1S4P**	**2S2P**	**4S1P**					
5	**1S5P**	2S2P	**5S1P**					
6	**1S6P**	**2S3S**	**3S2P**	**6S1P**				
7	**1S7P**	2S3S	3S2P	**7S1P**				
8	**1S8P**	**2S4P**	**4S2P**	**8S1P**				
9	**1S9P**	2S4P	**3S3P**	4S2P	**9S1P**			
10	**1S10P**	**2S5P**	3S3P	**5S2P**	**10S1P**			
11	**1S11P**	2S5P	3S3P	5S2P	**11S1P**			
12	**1S12P**	**2S6P**	**3S4P**	**4S3P**	**6S2P**	**12S1P**		
13	**1S13P**	2S6P	3S4P	4S3P	6S2P	**13S1P**		
14	**1S14P**	**2S7P**	3S4P	4S3P	**7S2P**	**14S1P**		
15	**1S15P**	2S7P	**3S5P**	**5S3P**	7S2P	**15S1P**		
16	**1S16P**	**2S8P**	3S5P	**4S4P**	5S3P	**8S2P**	**16S1P**	
17	**1S17P**	2S8P	3S5P	4S4P	5S3P	8S2P	**16S1P**	
18	**1S18P**	**2S9P**	**3S6P**	4S4P	**6S3P**	**9S2P**	**18S1P**	
19	**1S19P**	2S9P	3S6P	4S4P	6S3P	9S2P	**19S1P**	
20	**1S20P**	**2S10P**	3S6P	**4S5P**	**5S4P**	6S3P	**10S2P**	**20S1P**
21	**1S21P**	2S10P	**3S7P**	4S5P	5S4P	**7S3P**	10S2P	**21S1P**
22	**1S22P**	**2S11P**	3S7P	4S5P	5S4P	7S3P	**11S2P**	**22S1P**
23	**1S23P**	2S11P	3S7P	4S5P	5S4P	7S3P	11S2P	**23S1P**
24	**1S24P**	**2S12P**	**3S8P**	**4S6P**	**6S4P**	**8S3P**	**12S2P**	**24S1P**
...	...	...	...	...	...	...	...	...

3.2.1 Problémy s přenosem dat v rekonfigurovatelných systémech

Jsou dva úhly pohledu, jak prakticky řešit MS:

A) Jeden řídicí systém (počítač) je společný pro celý MS. Pracuje tak, že načte potřebné údaje ze všech měničů, ty pak zpracuje, spočítá regulační odezvy a na-

staví pulsně šířkové modulátory (PWM) všech měničů[6]. Toto řešení má výhodu v tom, že je celé řízení obsaženo v jednom počítači, na jednom místě. Dále lze pro tuto možnost řešit řízení rekonfigurovatelného systému tak, že se systém bude přepínat mezi regulačními schématy uvedenými v předchozích kapitolách. Nevýhodou však je, že jsou kladeny vysoké nároky na výpočetní výkon počítače pro systém s velkým počtem měničů. Vzhledem k tomu, že pracovní kmitočet každého měniče je v řádu desítek kHz, měničů je více a pro všechny je třeba spočítat napěťovou smyčku, rychlé proudové smyčky atp., stane se úloha od určitého počtu měničů nerealizovatelnou. Dále, vázání se na jeden počítač zhoršuje univerzálnost systému – ať už ze softwarového (celková složitost programu, omezení paměti), tak i z hardwarového hlediska (nároky na velký počet vstupů a výstupů, zmíněná výpočetní rychlost atd.).

B) Systém obsahuje jeden hlavní počítač a dále, každý měnič má vlastní, podřízený počítač. Svým způsobem se jedná o vestavěné systémy, anglicky *Embedded systems*. Myšlenka vestavěných systémů spočívá v tom, že každý prvek systému, zastávající specifickou funkci, má vlastní počítač a skrze něj komunikuje po sběrnici podle potřeby s ostatními prvky [25]. Značnou výhodou tohoto systému je, že jsou regulační výpočty rozděleny mezi větší počet počítačů, takže dílčí počítače zdaleka nemusejí mít velké požadavky na výpočetní výkon. Tento fakt se pozitivně projeví i na ceně řídicích obvodů, neboť výkonná výpočetní stanice je výrazně dražší než běžné digitální signálové procesory (DSP) používané ve vestavěných systémech. Další výhodou je, že lze pomocí této architektury flexibilně sestavit MS s různým počtem měničů, přičemž počet měničů systému je teoreticky neomezený. Nevýhodou však je, že pro různé módy zapojení nelze použít jednoduchá regulační schémata popsaná v rámci kapitol 3.1.1, 3.1.2 a 3.1.3, protože by byl problém s neustálým *přepínáním regulačních módů*. Dále, jednotlivé počítače by mezi sebou musely neustále komunikovat a každou periodu nastavovat hodnoty pro PWM[7], což by kladlo *vysoké nároky na rychlost komunikace* mezi dílčími počítači. Proto je nezbytné použít složitější regulační schémata pro řízení rekonfigurovatelného MS, která se funkčně ztotožňují s myšlenkou vestavěných systémů, a díky nimž se výrazně zjednoduší komunikační sběrnice celého systému.

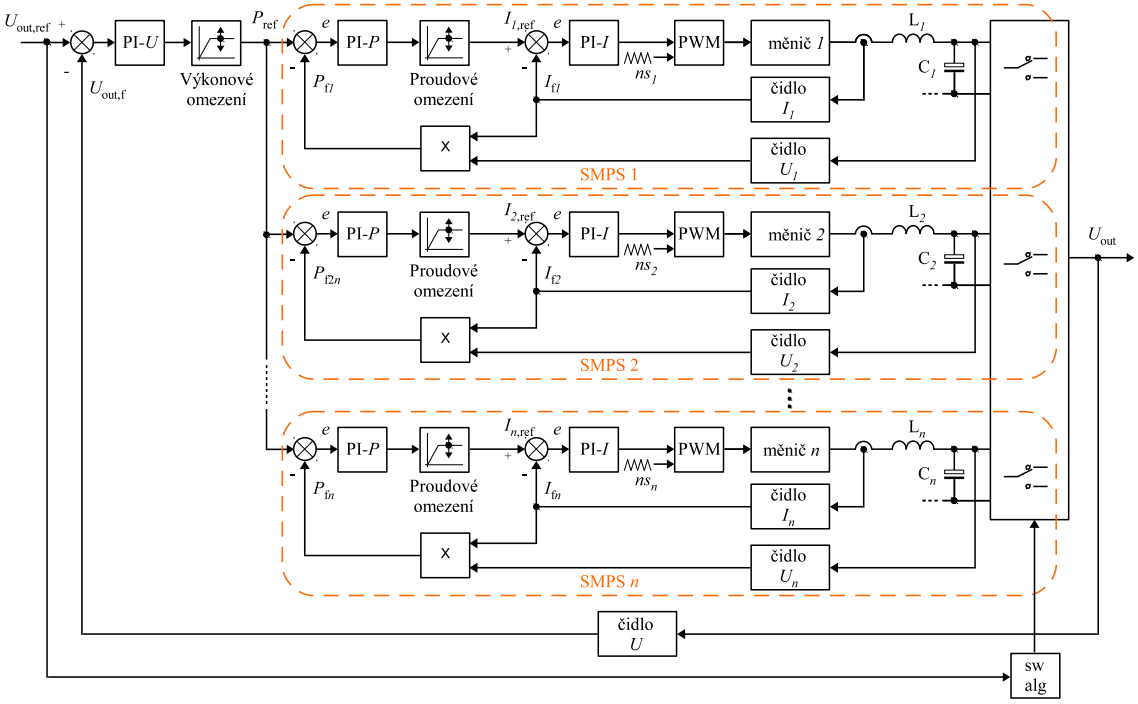
Realizovaný funkční vzorek byl vytvořen v duchu co možná největší univerzálnosti, a proto se ideově drží druhé koncepce. Následující podkapitola představuje zmíněná sice složitější, ale zato univerzální regulační schémata.

[6]Počítač v MS řeší spoustu dalších operací, zde jsou však myšleny pouze operace týkající se regulace.

[7]V případě sériového (Obr. 3.4) či sériově-paralelního uspořádání (Obr. 3.6).

3.2.2 Regulace výstupního napětí

Jak bylo naznačeno v předchozí kapitole, při použití univerzálnější varianty systému B), je záhodno zjednodušit komunikaci mezi měniči (potažmo datovou sběrnici). To především tak, aby se mezi dílčími počítači nepřenášela data týkající se proudu (např. $I_{\mathrm{f}x}$), neboť tyto data se musí zpracovávat co nejrychleji – pokud možno se stejnou frekvencí jako je pracovní frekvence měniče. Proto je nezbytné, aby se proudová regulace řešila v rámci dílčího počítače, čili v každém měniči. To je však v rozporu s regulačním schématem sériového řazení měničů (Obr. 3.4), kde dochází k předávání údajů potřebných k regulaci proudu. Jedním z přínosů této práce je, že byla navržena univerzální regulační schémata pro rekonfigurovatelný MS. V těchto schématech je mezi nadřízenou napěťovou smyčku (která je společná pro celý systém) a každou podřízenou proudovou smyčku umístěn regulátor výkonu – a to pro každý měnič. Jako skutečná hodnota výkonu $P_{\mathrm{f}x}$ do jeho rozdílového členu vstupuje součin výstupního napětí z dílčího měniče a proud danou tlumivkou. Výsledkem je regulační schéma, které prezentuje Obr. 3.8.



Obr. 3.8: Schéma pro regulaci napětí pro n bloků (měničů). Každý blok obsahuje nadřízenou výkonovou a podřízenou proudovou smyčku.

Při srovnání regulačního schématu (Obr. 3.4) pro sériové řazení měničů a schématu s vnořenou výkonovou regulací je zjevné, že mezi měniči vzájemně nedochází k přenosu dat. Co se týče dat potřebných k regulaci, dílčí měniče pouze přijímají žádanou hodnotu výkonu P_{ref}. Tato hodnota je však společná pro všechny měniče,

a proto jsou všechny měniče stejně výkonově namáhány. Navíc, přenos žádané hodnoty výkonu P_{ref} nemusí probíhat na tak velké frekvenci, na jaké by se musela posílat informace z proudových smyček. Důležité je, že toto schéma je společné pro všechny varianty zapojení.

Díky tomu, že si počítače dílčích měničů sami řeší výkonovou a hlavně proudovou smyčku, není hlavní počítač regulačními výpočty tolik zatížen. Musí však řešit algoritmus (v regulačních schématech Obr. 3.8, 3.9 a 3.10 označen blokem sw alg), který v závislosti na žádané hodnotě napětí nastaví požadovaný mód zapojení výstupů měničů. Výsledkem tohoto algoritmu je údaj o tom, do jakého módu se mají měniče překonfigurovat. Tento údaj se po sběrnici pošle dílčím měničům. Nároky na rychlost pro přepnutí výstupů měničů opět nejsou vysoké. Zmíněný algoritmus pro nastavení výstupního módu (zjištění stavu $(n_{\mathrm{ser}})\mathrm{S}(n_{\mathrm{par}})\mathrm{P}/n$) je popsán v kapitole 3.2.6. S ohledem na flexibilitu a univerzálnost systému je záhodno, aby každý měnič sám disponoval přepínací prvky (ve schématu blok s přepínači), pomocí kterých je možno nastavit požadovaný mód zapojení. Způsob propojení měničů je popsán v kapitole 3.2.5.

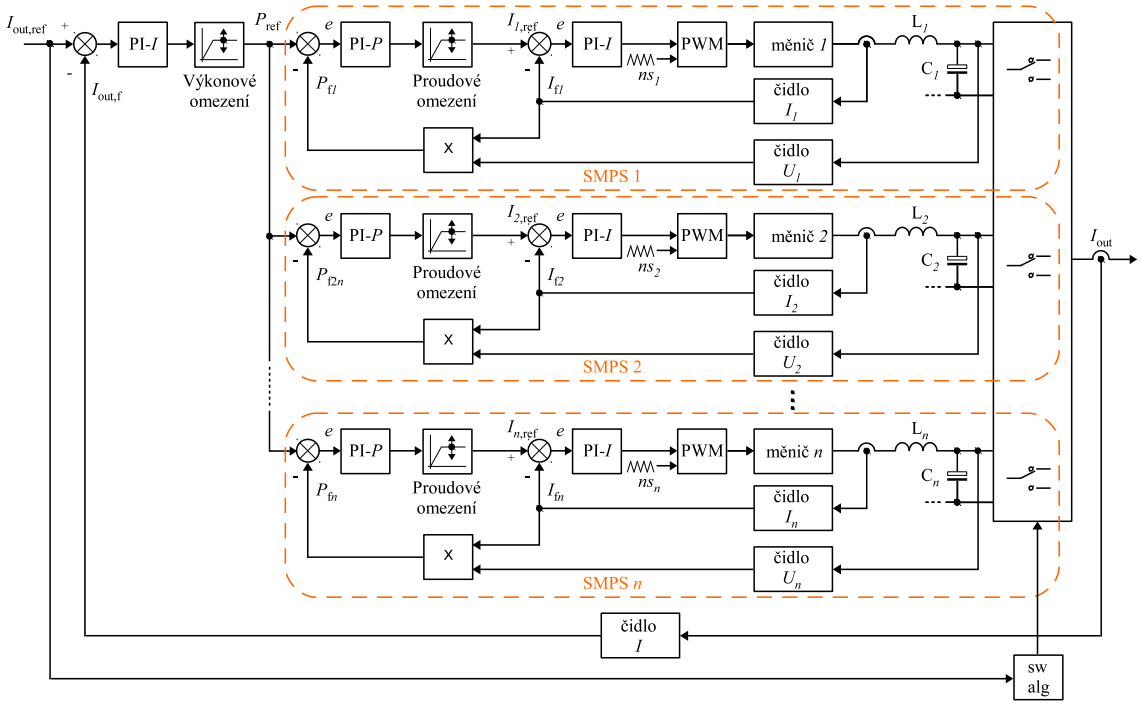
3.2.3 Regulace výstupního proudu

Díky vnořené výkonové smyčce lze v rekonfigurovatelném systému regulovat celkový výstupní proud, tak jak to naznačuje Obr. 3.9. Podřízená proudová smyčka v měniči dynamicky kompenzuje setrvačnost tlumivky, kdežto nadřízená proudová smyčka může být opět pomalejší. Pracuje totiž s celkovým výstupním proudem, který teče až za LC filtry a je ovlivněn přítomností kapacit ve filtrech.

3.2.4 Regulace výstupního výkonu

Nadřízené výkonové smyčky umožňují elegantně řešit regulaci výstupního výkonu. Schéma pro regulaci výkonu je znázorněno na Obr. 3.10. Žádaná hodnota výkonu $P_{\mathrm{out,ref}}$, která se pouze podělí počtem měničů (vznikne P_{ref}), se přivede přímo na vstupy podřízených počítačů jednotlivých měničů. Pro takovéto regulační schéma platí podobné podmínky jako pro schémata uvedená v předchozí kapitole. Nadřazený počítač tedy nemusí řešit výkonovou smyčku, protože tu zpracovávají podřízené počítače měničů.

Obr. 3.11 znázorňuje diagram regulace konstantního výkonu pro šest a třináct měničů. Systém s šesti měniči nabízí maximální výkon 14,4 kW, pro plynulou regulaci však může disponovat pouze polovinou výkonu, tedy 7,2 kW. Zde je velice dobře vidět výhoda rekonfigurovatelného modulárního systému: kdyby byla tato konkrétní úloha ($P_{\mathrm{out,max}} = 7{,}2$ kW při $U_{\mathrm{out,max}} = 360$ V nebo $I_{\mathrm{out,max}} = 240$ A) řešena pouze



Obr. 3.9: Schéma pro regulaci proudu pro n bloků (měničů). Každý blok obsahuje nadřízenou výkonovou a podřízenou proudovou smyčku.

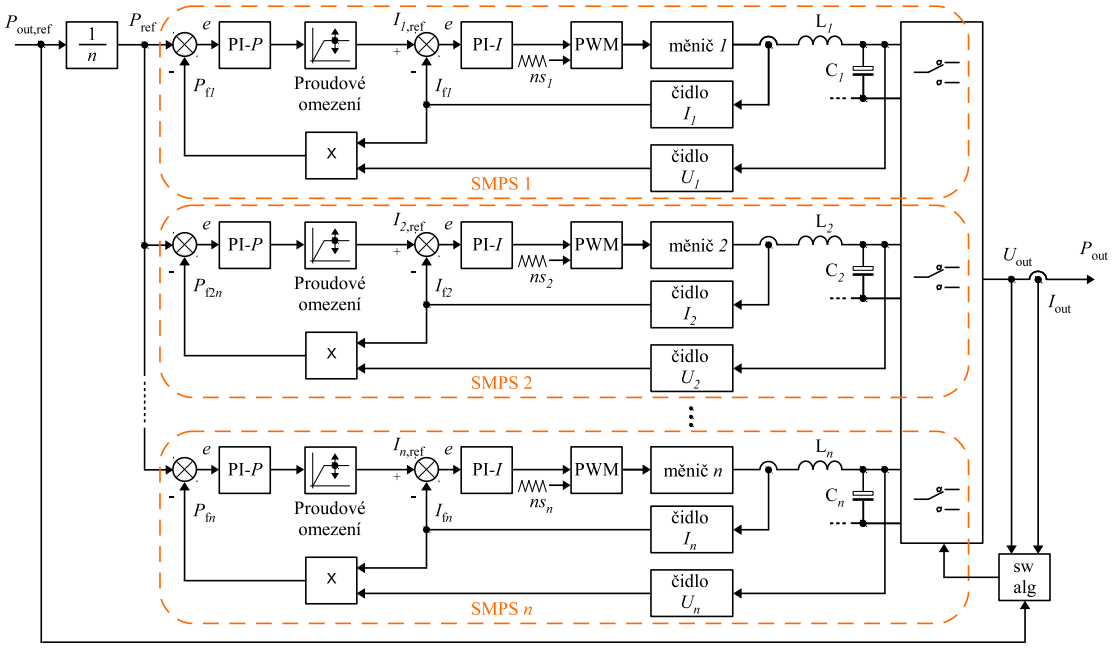
jedním měničem, musel by daný měnič nabízet výstupní výkon 86,4 kW. Při větším počtu měničů přibude počet „schodů“ v diagramu. Obecná formule pro využití MS pro regulaci na konstantní výkon $P_{\mathrm{max,const}}$ je

$$P_{\mathrm{max,const}} = P_{\mathrm{out1,max}} \cdot n \oslash 2, \tag{3.1}$$

kde $P_{\mathrm{out1,max}}$ představuje maximální výstupní výkon jednoho měniče, n počet měničů modulárního systému a „$\oslash$“ je symbol pro celočíselné dělení. Při aplikaci rovnice (3.1) na Obr. 3.11b) tedy pro systém se třinácti měniči dostaneme maximální konstantní výkon

$P_{\mathrm{max,const,13}} = 2{,}4\ \mathrm{kW} \cdot 13 \oslash 2 = 14{,}4\ \mathrm{kW}$.

Stejná hodnota by vyšla i pro systém se dvanácti měniči. Liché počty měničů vždy způsobují to, že maximální konstantní výkon bude stejně velký, jako maximální konstantní výkon o jedničku menšího (sudého) počtu měničů. Systém však může samozřejmě dosáhnout větších maximálních hodnot výstupního napětí $U_{\mathrm{out,max}}$ a proudu $I_{\mathrm{out,max}}$. Z Obr. 3.11b) je opět patrné, že pro systém disponující konstantním výkonem 14,4 kW s $U_{\mathrm{out,max}} = 780$ V a $I_{\mathrm{out,max}} = 520$ A se nemusí použít jeden měnič s výkonem 405,5 kW, nýbrž je možno použít modulární systém se třinácti měniči o celkovém výkonu $P_{\mathrm{out,max}} = 28{,}8$ kW.



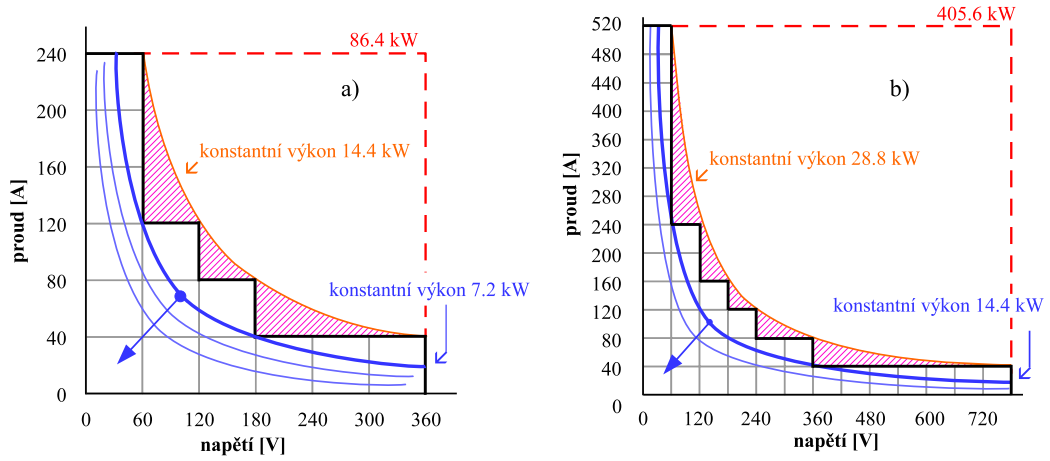
Obr. 3.10: Schéma pro regulaci výkonu pro n bloků (měničů). Každý blok obsahuje nadřízenou výkonovou a podřízenou proudovou smyčku.

Dalo by se říct, že princip regulace výkonu (a obecně rekonfigurovatelných systémů), je ve své podstatě stejný jako u převodovky se stupňovitým převodem. Pro tento příklad je výhodné využít tzv. Maxwellovu analogii [26, 27], která umožňuje přecházet mezi fyzikálními doménami pomocí výkonové vazby[8]. Tabulka 3.2 znázorňuje Maxvellovu analogii pro vybrané fyzikální domény, kde první veličinou je zobecněná síla (či úsilí) a druhou veličinou je zobecněná rychlost (či tok). Součin těchto dvou veličin dá vždy výkon ve wattech. Případu převodovky a rekonfigurovatelného modulárního systému náleží mechanická rotační a elektrická doména, pro které se určí výkon

$$P = T \cdot \omega \cong u \cdot i. \tag{3.2}$$

Převodovka se stupňovitým převodem má určitý počet rychlostí, díky kterým je schopna pro určité stupně (v závislosti na okamžitém převodovém poměru i) i-krát zvýšit otáčivou rychlost ω na úkor i-krát sníženého točivého momentu T stroje[9] a naopak. Rekonfigurovatelný MS s celkovým výkonem $P_{\text{out,max}}$ a n měniči (převodovými stupni) může podle výstupního zapojení zvyšovat výstupní proud při snižování výstupního napětí. U obou systémů dochází k transformaci energie nespojitě.

[8]Maxwellova analogie se používá pro modelování pomocí vazebních grafů.
[9]Za předpokladu, že má převodovka stoprocentní účinnost.



Obr. 3.11: Diagram regulace na konstantní výkon pro:
a) šest měničů (konstantní výkon 7,2 kW),
b) třináct měničů (konstantní výkon 14,4 kW).

Tab. 3.2: Tabulka Maxwellovy analogie [26]:

fyzikální doména	zobecněná síla, úsilí (e - *effort*)	zob. rychlost, tok (f - *flow*)
mechanická rotační	$T\,[\mathrm{N \cdot m}]$	$\omega\,[\mathrm{rad/s}]$
mechanická translační	$F\,[\mathrm{N}]$	$v\,[\mathrm{m/s}]$
elektrická	$u\,[\mathrm{V}]$	$i\,[\mathrm{A}]$
hydraulická	$p\,[\mathrm{Pa}]$	$Q\,[\mathrm{m^3/s}]$
tepelný přenos	$\Theta\,[\mathrm{K}]$	$\dot{S}\,[\mathrm{J \cdot s^{-1} \cdot K^{-1}}]$
...	...	...

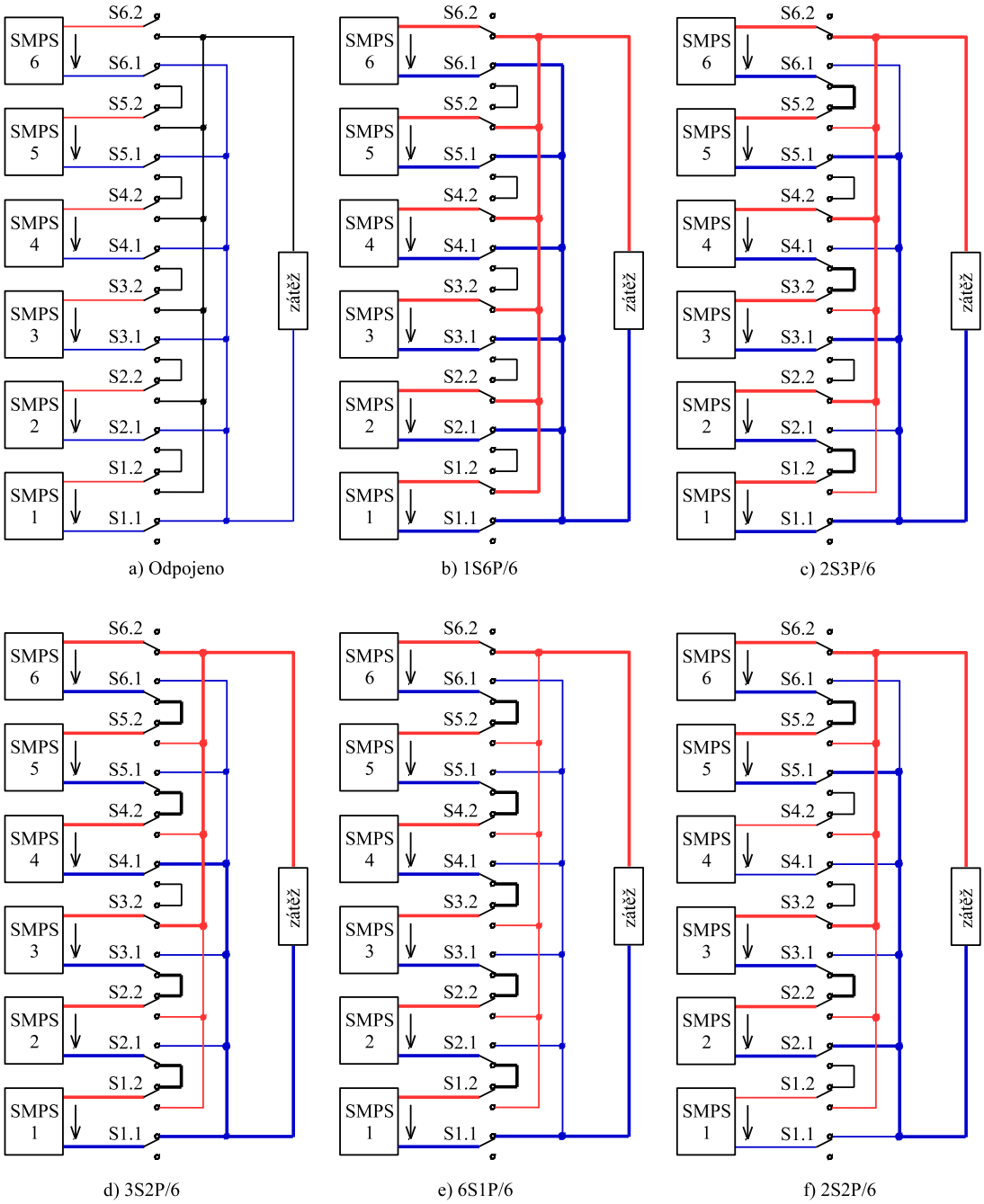
3.2.5 Možnosti přepínání výstupů zdrojů v modulárním systému

Pro realizaci rekonfigurovatelného modulárního systému je nezbytné vyřešit problematiku přepínání dílčích zdrojů do určitého módu $(n_{\mathrm{ser}})\mathrm{S}(n_{\mathrm{par}})\mathrm{P}/n$. Možný způsob přepínání rekonfigurovatelného systému se šesti měniči prezentuje Obr. 3.12. Každý měnič SMPS x má na obou výstupních vývodech připojen přepínací kontakt[10]. Propojovací schéma pro každý případ obsahuje tři důležité body:

- *záporný uzel* – jsou s ním spojeny všechny rozpínací kontakty (NC, horní pin) přepínačů připojené na záporné vývody měničů, včetně záporné svorky zátěže.
- *kladný uzel* – jsou s ním spojeny všechny spínací kontakty (NO, dolní pin) přepínačů připojené na kladné vývody měničů, včetně kladné svorky zátěže.

[10]Může se jednat například o přepínač nebo relé s přepínacím kontaktem.

- *propojovací uzly* – propojují dva sousední měniče, a to tak, že horní rozpínací pin z kladné svorky měniče je spojen s dolním spínacím pinem přepínače na záporné svorce. Pouze přepínače (S1.1 a S6.2) mají zmíněné piny nezapojeny, neboť tvoří krajní body systému.



Obr. 3.12: Příklady propojení výstupů pro rekonfigurovatelný modulární systém se šesti měniči pomocí přepínacích kontaktů.

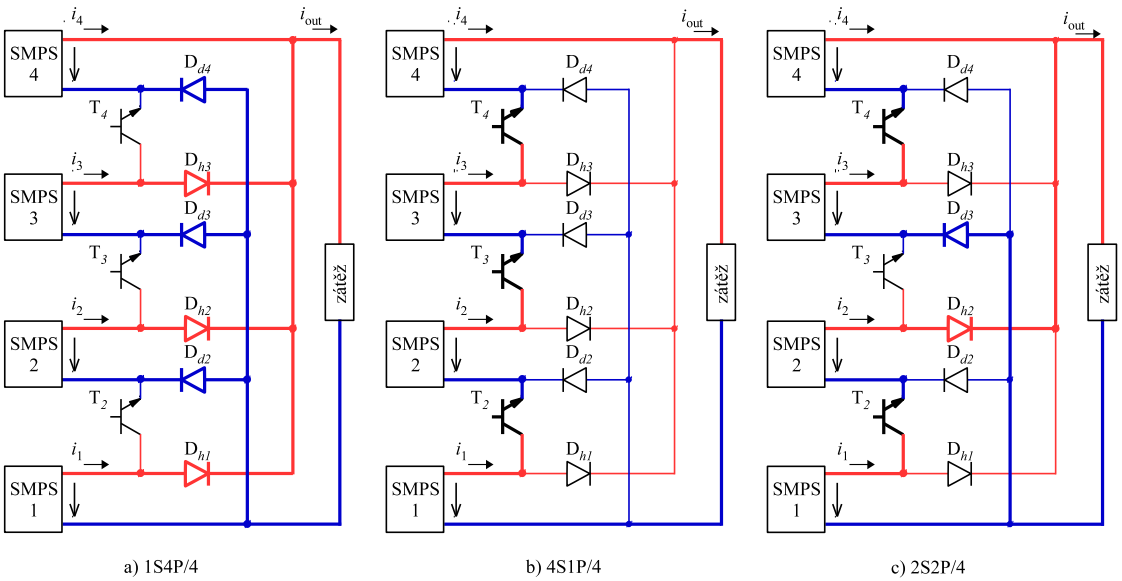
Přepínač S1.1 je v každém stavu odepnut. Ve schématu je uveden kvůli zachování univerzality systému. Následující body komentují jednotlivá zapojení z Obr. 3.12:

a) odpojeno – MS je odpojen od zátěže. Všechny záporné výstupní vývody měničů jsou připojeny na záporný uzel a tedy i na zápornou svorku zátěže. Kladné vývody měničů jsou připojené na vlastní propojovací uzly, které však nikam nevedou. Zátěží tedy nemůže téct žádný proud. Jedná se o výchozí stav systému, tzn., že při spouštění nebo poruše jsou všechny měniče odpojené.
b) 1S6P/6 – Všechny měniče jsou zapojeny paralelně. Jedná se o stav s nejnižší úrovní napětí a zároveň nejvyšší úrovní proudu. Žádný propojovací uzel není využit.
c) 2S3P/6 – Paralelní trojice, kdy každý člen trojice obsahuje dva měniče v sérii. Jsou využity tři propojovací uzly.
d) 3S2P/6 – Paralelní dvojice, kdy je každý člen dvojice složen ze třech měničů zapojených do série. Systém využívá čtyři propojovací uzly.
e) 6S1P/6 – Všechny měniče jsou zapojeny do série. Jedná se o stav s nejvyšším možným výstupním napětím systému a nejnižším dosažitelným proudem. Všechny propojovací uzly jsou využity.
f) 2S2P/6 – Paralelní dvojice dvou měničů v sérii. SMPS 1 a SMPS 4 nejsou zapojeny. Tento případ ukazuje, že lze některé měniče odpojit či vynechat (např. vlivem poruchy). Nelze tak však učinit vždy, problematické je z tohoto pohledu sériové řazení, kde lze vynechat pouze krajní měniče, ty prostřední by se musely vyřadit anebo překlenout. V paralelním spojení je možno vynechat/odpojit libovolný měnič.

Výhoda použití přepínacích kontaktů spočívá v jednoduchosti a jednoznačnosti. Nevýhodou by mohla být rychlost přepínání, která by u reléových přepínačů nemusela splňovat požadavky na rychlé překonfigurování systému. Kvůli těmto požadavkům je možné použít systém přepínání s polovodičovými součástkami, viz Obr. 3.13. V tento okamžik není podstatné, zda se jedná o bipolární či unipolární tranzistory, schéma se pouze snaží objasnit princip funkce. Následující body vysvětlují jednotlivé varianty obrázku a zároveň naznačuje princip přepínání mezi těmito stavy:

a) 1S4P/4 – Všechny čtyři měniče jsou zapojeny paralelně. Tranzistory jsou vypnuté, veškerý pracovní proud teče skrze diody. Jedná se o stav s nejnižší úrovní napětí a nejvyšší úrovní proudu a zároveň o výchozí stav do kterého se systém navrátí po případném vypnutí tranzistorů.
b) 4S1P/4 – Všechny čtyři měniče jsou zapojeny v sérii díky sepnutým tranzistorům mezi měniči. Žádná dioda nevede proud.

   Přechod ze stavu 1S4P/4 na 4S21/4: Diody připojené na kladných svorkách měničů D_{hx} se vypnuly díky tomu, že na zátěži je nyní větší napětí než na jednotlivých měničích, a proto jsou tyto diody v závěrném směru. Podobně pře-



Obr. 3.13: Příklady propojení výstupů pro rekonfigurovatelný modulární systém se čtyřmi měniči pomocí polovodičových součástek.

stanou vést i diody D_{dx} zapojené na záporné svorky měničů, neboť se záporné výstupy z měničů nacházejí potenciálově výš než záporná svorka zátěže a diody jsou tudíž v závěrném směru.

c) 2S2P/4 – Paralelní dvojice dvou měničů v sérii.
Přechod ze stavu 4S1P/4 na 2S2P/4: Při vypnutí tranzistoru T_3 dojde dočasně k vytvoření dvou plovoucích bodů na kolektoru a emitoru. První se nachází na anodě diody D_{h2}. Tou začne téct proud ve chvíli, kdy na zátěži klesne napětí (klesá, protože T_3 je vypnutý) pod velikost napětí, která je na měničích SMPS 1 a SMPS 2. Druhý plovoucí bod je na katodě diody D_{d3}. Vzhledem k tomu, že je kladný výstup měniče spojen přímo se zátěží (na které kleslo napětí díky odpojení tranzistoru T_3), nachází se záporná svorka měniče SMPS 3 potenciálově níž než záporná svorka zátěže. Proto začne diodou D_{d3} protékat proud.
Přechod ze stavu 1S4P/4 na 2S2P/4: K přechodu dojde při sepnutí tranzistorů T_2 a T_4. Při sepnutí T_2 dojde k sériovému spojení SMPS 1 a SMPS 2. Dioda D_{d2} se odpojí, protože napětí na katodě má vyšší potenciál než na anodě – ta je připojena přímo na zápornou svorku zátěže. Dále, dioda D_{h1} již nepovede, neboť napětí na její anodě je nižší než napětí na katodě (která je přímo připojená na kladnou svorku zátěže). Podobně tomu platí pro měniče SMPS 3 a SMPS 4.

Výše uvedený systém s polovodičovými součástkami neumožňuje vynechání měničů oproti systému s přepínacími kontakty. Aby tomu tak bylo, musely by i di-

ody být nahrazeny tranzistory, což by vedlo k větší složitosti systému. Při srovnání Obr. 3.12 a 3.13 je patrné, že díky diodám je možné přepínat jednotlivé stavy s menším počtem spínacích prvků. Pro obě varianty musejí být spínací prvky dimenzované na jmenovitý proud jednoho měniče a závěrné napětí, které odpovídá výstupnímu napětí sériově uspořádaného systému.

3.2.6 Algoritmus pro přepínání výstupů zdrojů v modulárním systému

Tato část publikace se pokusí odvodit algoritmus pro přepínání výstupů zdrojů v modulárním systému. Algoritmus rozhoduje o tom, do jakého výstupního módu $(n_{\mathrm{ser}})\mathrm{S}(n_{\mathrm{par}})\mathrm{P}/n$ se rekonfigurovatelný systém přepne. Výsledkem tohoto algoritmu je binární číslo *Rel_vyst* o délce $2 \cdot n$ bitů, protože každý měnič má přepínač na obou výstupních vývodech. Jednička představuje stav sepnuto, nula vypnuto.

Tab. 3.3: Tabulka pro určení čísla *Rel_vyst* systému se šesti měniči – pro všechny výstupní módy $(n_{\mathrm{ser}})\mathrm{S}(n_{\mathrm{par}})\mathrm{P}/n$:

měnič	přepínač	odpojeno	1S6P/6	2S3P/6	3S2P/6	6S1P/6
SMPS 6	S6.2	0	1	1	1	1
	S6.1	0	0	1	1	1
terminál 5		~	×	–	–	–
SMPS 5	S5.2	0	1	0	0	0
	S5.1	0	0	0	1	1
terminál 4		~	×	×	–	–
SMPS 4	S4.2	0	1	1	0	0
	S4.1	0	0	1	0	1
terminál 3		~	×	–	×	–
SMPS 3	S3.2	0	1	0	1	0
	S3.1	0	0	0	1	1
terminál 2		~	×	×	–	–
SMPS 2	S2.2	0	1	1	0	0
	S2.1	0	0	1	1	1
terminál 1		~	×	–	–	–
SMPS 1	S1.2	0	1	0	0	0
	S1.1	0	0	0	0	0
n_{TEpar} (počet ×)		0	5	2	1	0
n_{TEser} (počet –)		0	0	3	4	5
Počet ~		5	0	0	0	0
$n_{\mathrm{TE}\Sigma}$ (součet spojů)		0	5	5	5	5

LEGENDA:

Terminály

1 – 0 sériový spoj

0 × 1 zakončení (paralelní spoj)

0 ~ 0 odpojení

Binární číslo *Rel_vyst* pro 3S2P/6

11 01 00 11 01 00

Tabulka 3.3 znázorňuje stavy přepínačů *Rel_vyst* pro všechny módy rekonfigurovaného systému se šesti měniči – tabulka vychází z výkonových možností Obr. 3.7b) a možností zapojení Obr. 3.12. Nejméně významný bit odpovídá přepínači S1.1,

nejvíce významný bit přepínači S6.2. Nejméně významný bit je vždy roven nule. Pro systém, který není odpojen, je nejvíce významný bit naopak roven vždy jedničce – musí připojit systém k výstupu. Pro mód 3S2P/6 tedy odpovídá dvanáctibitové číslo *Rel_vyst* = {11 01 00 11 01 00}. Mezery v tomto binárním čísle představují terminály, což jsou vlastně možnosti spojení dvou sousedních měničů, a znamenají:

– symbol označuje sériový spoj, tedy sériové spojení mezi dvěma po sobě jdoucími měniči – jinak řečeno, připojí tyto měniče do *propojovacího uzlu*. Tento terminál je obklopen binárními digity 1,0, tedy 1(–)0. n_{TEser} udává počet sériových spojů v modulárním systému.

× symbol označuje paralelní spoj, je to jakési zakončení. Tento terminál připojí kladný výstup prvního ze dvojice po sobě jdoucích měničů na *kladný uzel* (kladnou svorku zátěže) a záporný výstup následujícího měniče na *záporný uzel* (zápornou svorku zátěže). Terminál je obklopen digity 0,1, tedy 0(×)1. n_{TEpar} udává počet paralelních spojů v modulárním systému.

∼ symbol označuje, že terminál odpojí oba po sobě jdoucí měniče. To znamená, že připojí kladný výstup prvního ze dvojice po sobě jdoucích měničů na *propojovací uzel* a záporný výstup následujícího měniče na *záporný uzel* (zápornou svorku zátěže). Pro MS, u kterých nejsou využity více jak dva měniče, by tento terminál oddělil právě ty dva nevyužité měniče.

Nyní, po definici pojmů a vysvětlení tabulky, následuje odvození algoritmu přepínání výstupů pro jednotlivé varianty rekonfigurovatelného MS. Algoritmus pak využívají řídicí obvody v systému.

a) **Algoritmus přepínání výstupů pro regulaci výstupního napětí**

Algoritmus je optimalizován k tomu, aby jej bylo možné jednoduše zpracovat v DSP. Veškeré operace počítají s celočíselnými proměnnými. *Algoritmus se spustí jen při změně žádané hodnoty napětí.* Pokud algoritmus zjistí, že došlo ke změně výstupního módu, přepne výstupy měničů do požadovaného zapojení.

V prvé řadě je třeba určit maximální napětí $U_{\mathrm{out,max}}$, kterého je MS s n měniči schopen dosáhnout, tedy

$$U_{\mathrm{out,max}} = n \cdot U_{\mathrm{out1,max}}, \tag{3.3}$$

kde $U_{\mathrm{out1,max}}$ představuje maximální výstupní napětí jednoho měniče. Žádaná hodnota napětí pro celý systém tedy musí ležet v intervalu $U_{\mathrm{out,ref}} \in \langle 0, U_{\mathrm{out,max}} \rangle$.

Nyní se podle žádané hodnoty napětí $U_{\mathrm{out,ref}}$ určí počet měničů zapojených do série:

pro $U_{\mathrm{out,ref}} < U_{\mathrm{out,max}}$

$$n_{\mathrm{ser}} = U_{\mathrm{out,ref}} \oslash U_{\mathrm{out1,max}} + 1 \tag{3.4}$$

nebo pro $U_{\text{out,ref}} = U_{\text{out,max}}$

$$n_{\text{ser}} = n. \tag{3.5}$$

„$\oslash$“ je opět symbol pro celočíselné dělení, neboť n_{ser} a n_{par} jsou celočíselné hodnoty.

V další fázi se určí počet měničů zapojených paralelně

$$n_{\text{par}} = n \oslash n_{\text{ser}}. \tag{3.6}$$

Modulární systém tedy může pro tento počet měničů zapojených paralelně poskytnout zátěži maximální proud

$$I_{\text{out,max}} = n_{\text{par}} \cdot I_{\text{out1,max}}. \tag{3.7}$$

Nyní je třeba přepočítat počet měničů v modulárním systému zapojených do série

$$n_{\text{ser}} = n \oslash n_{\text{par}}, \tag{3.8}$$

aby se zaručilo maximální využití měničů. K tomu by totiž nedošlo v případě, že je dán systém např.: $n = 4$, $U_{\text{out1,max}} = 60$ V, $U_{\text{out,ref}} = 150$ V. Při použití rovnic (3.3), (3.4) a (3.6) vyjde $U_{\text{out,max}} = 240$ V, $n_{\text{ser}} = 3$ a $n_{\text{par}} = 1$. Údaj n_{par} je již konečný. Podle něj je nutné uzpůsobit údaj n_{ser} podle rovnice (3.8), aby bylo využito všech měničů při sériovém řazení[11].

Součinem počtu měničů zapojených do série a počtem měničů zapojených paralelně se určí počet využitých měničů rekonfigurovatelného systému

$$n_x = n_{\text{ser}} \cdot n_{\text{par}}. \tag{3.9}$$

Z něj se spočte celkový součet spojů v modulárním systému, kterých je vždy o jedna méně než počet využitých měničů n_x, tedy

$$n_{\text{TE}\Sigma} = n_x - 1. \tag{3.10}$$

Dále je třeba určit počet paralelních spojů v modulárním systému

$$n_{\text{TEpar}} = n_{\text{TE}\Sigma} \oslash n_{\text{ser}}, \tag{3.11}$$

a pak počet sériových spojů v modulárním systému

$$n_{\text{TEser}} = n_{\text{TE}\Sigma} - n_{\text{TEpar}}. \tag{3.12}$$

Z těchto dvou veličin se určí počet po sobě jdoucích sériových spojů (terminálů) v modulárním systému

$$n_{\text{TEser_line}} = n_{\text{TE}\Sigma} \oslash n_{\text{par}}. \tag{3.13}$$

[11] Systém je vždy plně využit, pokud jsou všechny měniče zapojeny do série nebo všechny měniče zapojeny paralelně (viz tabulka 3.1).

A konečně, binární proměnnou *Rel_vyst*, jejíž jednotlivé bity určují výstupní zapojení systému, lze určit pomocí zdrojového kódu ze složeného cyklu FOR[12] uvedeného na Obr. 3.14b), část obrázku a) znázorňuje vývojový diagram tohoto programu. Kód funguje tak, že se podprogram nadřazeného cyklu FOR (viz komentář kódu //2) vykoná tolikrát, kolik je v daném módu paralelních spojů n_{TEpar} plus jedna. Plus jedna je způsobeno tím, že je jako operátor podmínky použito menší nebo rovno (symbol $\leq$), a je tu proto, aby zakončila poslední terminál jedničkou. Podprogram vnořeného cyklu FOR (komentář //3) se vykoná tolikrát, kolik je pro daný mód sériových spojů jdoucích po sobě $n_{\mathrm{TEser_line}}$. K naplnění binární proměnné *Rel_vyst* jedničkami (respektive nulami) slouží funkce bitového posuvu doleva (v kódu dvě levé ostré závorky << na řádcích komentářů //4 a //6). Pomocí proměnné „posuv“ se nastavuje počet kroků (bitů) onoho bitového posuvu. V binární soustavě to také značí, kolikrát se dané číslo vynásobí dvěma[13]. Na konci každého z podprogramů cyklu FOR se k proměnné „posuv“ přičte dvojka (symbol + = na řádcích komentářů //5 a //7), čímž se program posune k dalšímu terminálu. Svislé lomítko „|“ představuje zkratku pro bitový součet – při použití v tomto programu vždy přičítá jedničku, která se bitově posune na určitou pozici ke stávající hodnotě binárního čísla *Rel_vyst*.

Pro lepší představu bude celý algoritmus včetně složeného cyklu FOR předveden na konkrétním příkladě:

Příklad: Rekonfigurovatelný MS disponuje sedmi měniči $n = 7$ s výstupními parametry dílčího měniče $U_{\mathrm{out1,max}} = 60$ V a $I_{\mathrm{out1,max}} = 40$ A. Předchozí žádaná hodnota napětí $U_{\mathrm{out,ref}} = 50$ V přepnula výstupní relé do módu 1S6P/7, tedy stav sepnutí *Rel_vyst* = {10 10 10 10 10 10 10}.

Určete mód zapojení $(n_{\mathrm{ser}})\mathrm{S}(n_{\mathrm{par}})\mathrm{P}/n$ a binární číslo *Rel_vyst* pro žádanou hodnotu napětí, která se změnila na $U_{\mathrm{out,ref}} = 150$ V.

Postupně se bude dosazovat do rovnic (3.3) až (3.13):

Rovnice (3.3): $U_{\mathrm{out,max}} = n \cdot U_{\mathrm{out1,max}} = 7 \cdot 60 = 420$ V

Rovnice (3.4)[14]: $n_{\mathrm{ser}} = U_{\mathrm{out,ref}} \oslash U_{\mathrm{out1,max}} + 1 = 150 \oslash 60 + 1 = 3$

Rovnice (3.6): $n_{\mathrm{par}} = n \oslash n_{\mathrm{ser}} = 7 \oslash 3 = 2$

Rovnice (3.7): $I_{\mathrm{out,max}} = n_{\mathrm{par}} \cdot I_{\mathrm{out1,max}} = 2 \cdot 40 = 80$ A

Rovnice (3.8): $n_{\mathrm{ser}} = n \oslash n_{\mathrm{par}} = 7 \oslash 2 = 3$

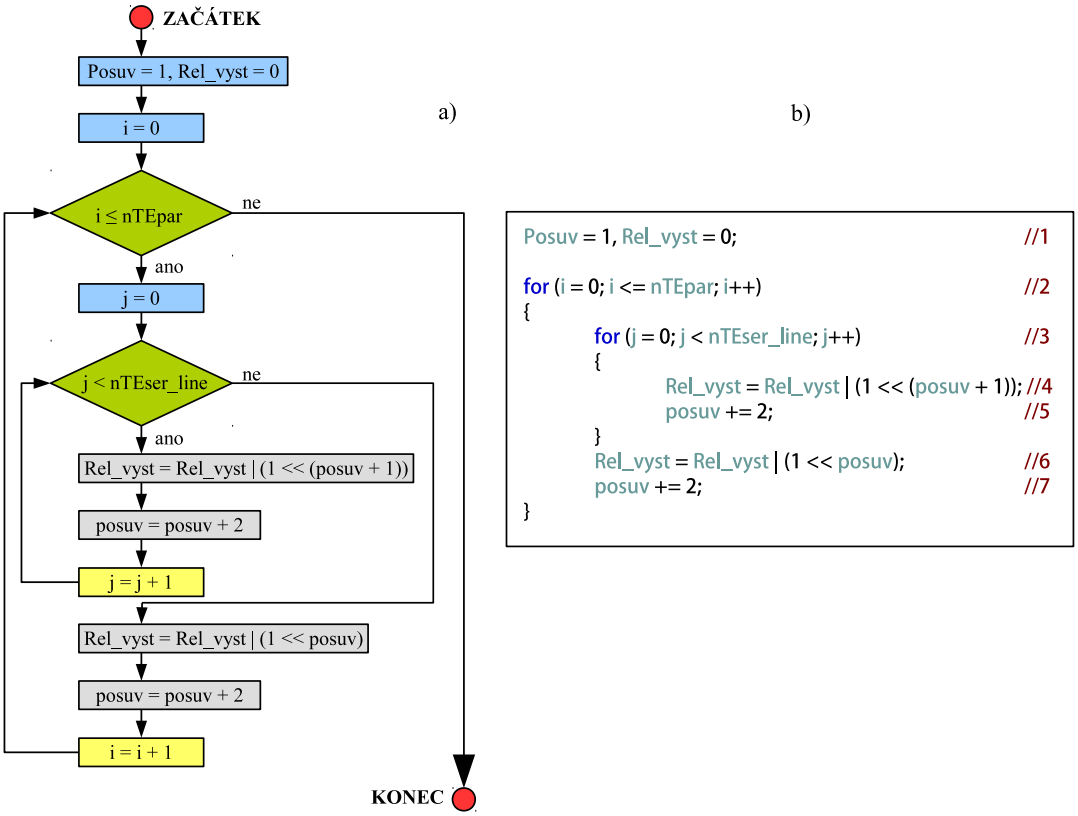
Rovnice (3.9): $n_x = n_{\mathrm{ser}} \cdot n_{\mathrm{par}} = 3 \cdot 2 = 6$

Rovnice (3.10): $n_{\mathrm{TE}\Sigma} = n_x - 1 = 6 - 1 = 5$

[12]Jedná se o programovací jazyk C++. Na obrázku nejsou definice a datové typy proměnných, obrázek pouze znázorňuje to, jak se dojde k binárnímu číslu *Rel_vyst*.

[13]U bitového posuvu doprava (>>) se dané číslo naopak dělí dvěma.

[14]Vzhledem k tomu, že $U_{\mathrm{out,ref}} < U_{\mathrm{out,max}}$, bylo využito rovnice (3.4), nikoli (3.5).



Obr. 3.14: Vývojový diagram a) a jeho zdrojový kód b) se složeným cyklem FOR pro určení binárního čísla *Rel_vyst*.

Rovnice (3.11): $n_{\mathrm{TEpar}} = n_{\mathrm{TE\Sigma}} \oslash n_{\mathrm{ser}} = 5 \oslash 3 = 1$

Rovnice (3.12): $n_{\mathrm{TEser}} = n_{\mathrm{TE\Sigma}} - n_{\mathrm{TEpar}} = 5 - 1 = 4$

Rovnice (3.13): $n_{\mathrm{TEser_line}} = n_{\mathrm{TE\Sigma}} \oslash n_{\mathrm{par}} = 5 \oslash 2 = 2$

Rekonfigurovatelný systém tedy bude pracovat v módu 3S2P/7. MS v tomto módu není plně využit, zapojení pracuje s šesti měniči. Nyní, když byly spočítané všechny potřebné proměnné, je možno spustit program z Obr. 3.14. Podprogram vnějšího cyklu se vykoná celkem dvakrát, protože v podmínce cyklu je $i \leq n_{\mathrm{TEpar}}$, po dosazení $i \leq 1$. Proměnné i, j jsou vždy před vstupem do cyklu vynulovány. Proměnná i tedy může nabýt hodnot $\{0, 1\}$. Podobně, vnitřní cyklus je ohraničen nerovností $j < n_{\mathrm{TEser_line}}$, kde $n_{\mathrm{TEser_line}} = 2$, a proměnná j může nabýt hodnot $\{0, 1\}$. Tabulka 3.4 vypisuje jednotlivé kroky programu krok za krokem.

Na závěru programu bylo dosaženo výsledku *Rel_vyst* = {00 11 01 00 11 01 00}. Nuly jsou na pozici měniče SMPS 7 automaticky. Aby byl výsledek zřetelnější, lze do něj připsat terminály: *Rel_vyst* = {00×11–01–00×11–01–00}. První symbol „×“ (levý) hraje roli zakončení, druhý paralelní spoj.

Tímto způsobem lze jednoduše použít program pro všechny ostatní módy zapo-

Tab. 3.4: Tabulka posloupnosti jednotlivých kroků při vykonávání programu dle Obr. 3.14:

krok	i	j	posuv	Rel_vyst
1		**ZAČÁTEK**	1	0
2	$0 \leq 1$			
3		$0 < 2$		$1 << (1 + 1)$
4				$0 \mid \overbrace{1\ 00} = 1\ 00$
5			$1 + 2 = 3$	
6		$1 < 2$		$1 << (3 + 1)$
7				$1\ 00 \mid \overbrace{1\ 00\ 00} = 1\ 01\ 00$
8			$3 + 2 = 5$	
9		$\cancel{2 < 2}$		$1 << (5)$
10				$1\ 01\ 00 \mid \overbrace{10\ 00\ 00} = 11\ 01\ 00$
11			$5 + 2 = 7$	
12	$1 \leq 1$			
13		$0 < 2$		$1 << (7 + 1)$
14				$11\ 01\ 00 \mid \overbrace{1\ 00\ 00\ 00\ 00} = 1\ 00\ 11\ 01\ 00$
15			$7 + 2 = 9$	
16		$1 < 2$		$1 << (9 + 1)$
17				$1\ 00\ 11\ 01\ 00 \mid \overbrace{1\ 00\ 00\ 00\ 00\ 00} = 1\ 01\ 00\ 11\ 01\ 00$
18			$9 + 2 = 11$	
19		$\cancel{2 < 2}$		$1 << (11)$
20				$1\ 01\ 00\ 11\ 01\ 00 \mid \overbrace{10\ 00\ 00\ 00\ 00\ 00} = 11\ 01\ 00\ 11\ 01\ 00$
21			$11 + 2 = 13$	
22	$\cancel{2 \leq 1}$	**KONEC**		

jení. Jak již bylo zmíněno, program se spouští jen při změně žádané hodnoty napětí $U_{\text{out,ref}}$, a navíc obsahuje elementární matematické funkce, tudíž není pro řídicí obvod zátěží. Při použití více měničů než šestnáct, kdy přesahuje délka binárního čísla *Rel_vyst* 32 bitů, je třeba toto číslo rozdělit do více proměnných.

Rozsahy výstupního napětí celého systému a k nim přiřazený rozsah výstupního napětí pro dílčí měnič jsou pak pro jednotlivé módy zapojení zobrazeny v tabulce 3.5. Kromě paralelní varianty zapojení pracují vždy dílčí měniče v horní polovině svého rozsahu výstupního napětí. Rozsahy výstupního napětí MS z tabulky odpovídají Obr. 3.7b).

Tab. 3.5: Rozsah výstupního napětí celého systému a jednoho měniče pro MS složený ze šesti měničů – pro jednotlivé módy zapojení:

mód zapojení	rozsah napětí systému	rozsah napětí měniče
1S6P/6	0 – 60 V	0 – 60 V
2S3P/6	60 – 120 V	30 – 60 V
3S2P/6	120 – 180 V	40 – 60 V
6S1P/6	180 – 240 V	30 – 60 V

Dle algoritmu popsaného výše závisí výstupní mód měničů přímo na velikosti žádané hodnoty výstupního napětí $U_{\text{out,ref}}$. Přepínání mezi jednotlivými módy, ať už

se jedná o relé či polovodičové prvky, probíhá skokově. Výstupní LC filtr a především výstupní kondenzátor však ze své podstaty neumožňují okamžitou změnu regulovaného napětí. Pro napěťové řízení nehraje zásadní roli doba přepnutí přepínacího prvku. Jakmile totiž dojde k dočasnému rozpojení obvodu, výstupní napětí jednoho měniče je drženo pomocí zmíněné velké kapacity kondenzátoru.

Nyní budou rozebrány tři případy přepínacího děje z módu 1S4P/4 na mód 2S2P/4, tedy z $n_{\mathrm{ser}} = 1$, na $n_{\mathrm{ser}} = 2$, kde $U_{\mathrm{out1,max}} = 60\ V$[15]:

i) *změna z nižšího napětí na vyšší* – při změně žádané hodnoty výstupního napětí systému $U_{\mathrm{out,ref}}$ např. ze 40 V na 100 V algoritmus vykoná přepnutí mezi módy. Pokud se žádané hodnoty podělí jejich příslušným počtem měničů zapojených do série n_{ser}, žádaná hodnota napětí pro jeden měnič se změní ze 40 na 50 V. Po přepnutí bude okamžitá hodnota výstupního napětí $2 \cdot 40 = 80$ V. Regulátor musí doregulovat hodnotu výstupního napětí na 100 V. V tomto případě nedochází se změnou módu k překmitu výstupního napětí systému.

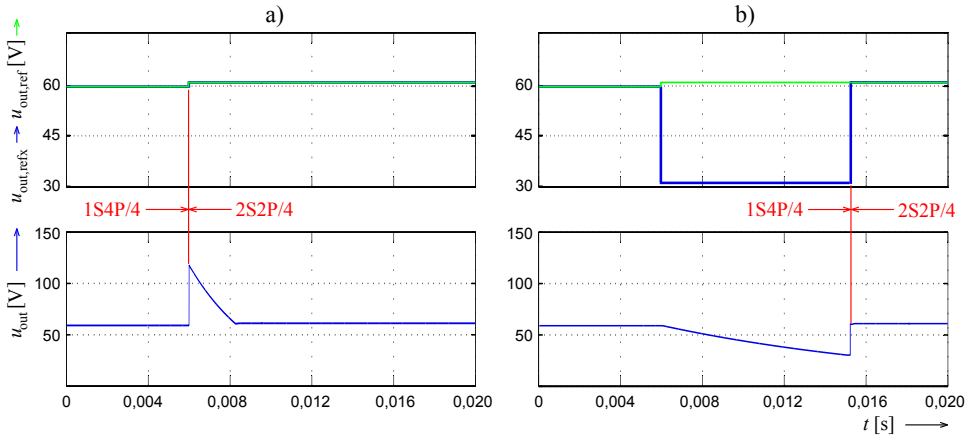
ii) *změna na stejnou úroveň napětí* – k této změně dojde, když se žádaná hodnota výstupního napětí zvýší např. ze 40ti na 80 V. Po změně módu je tedy na jednom měniči rovněž 40 V – jak žádaná tak i skutečná hodnota výstupního napětí jsou nyní 80 V a regulátor teoreticky nedetekuje žádnou změnu. V tomto případě rovněž nedojde k překmitu výstupního napětí systému.

iii) *změna z vyššího napětí na nižší* – tento případ nastane např. při změně z 50 V na 70 V. Po přepnutí se hodnota napětí na jenom měniči musí změnit z 50 na 35 V. Díky poměrně velké kapacitě výstupního kondenzátoru se na zátěži systému objeví 100 V, regulátor sice zareaguje, požadovaná hodnota napětí se však na výstupu objeví až se na tuto hodnotu kondenzátor vybije. K extrému dochází při plynulém přechodu mezi módy, např. z napětí 60 na napětí 61 V, viz Obr. 3.15a). Požadovaná hodnota výstupního napětí se sice změní jen o jeden V, vlivem přepnutí však napětí na jednom měniči musí klesnout na polovinu žádané hodnoty, tedy 30,5 V – k tomuto poklese samozřejmě nedojde okamžitě, a proto se na výstupu systému objeví překmit dosahující 120 V.

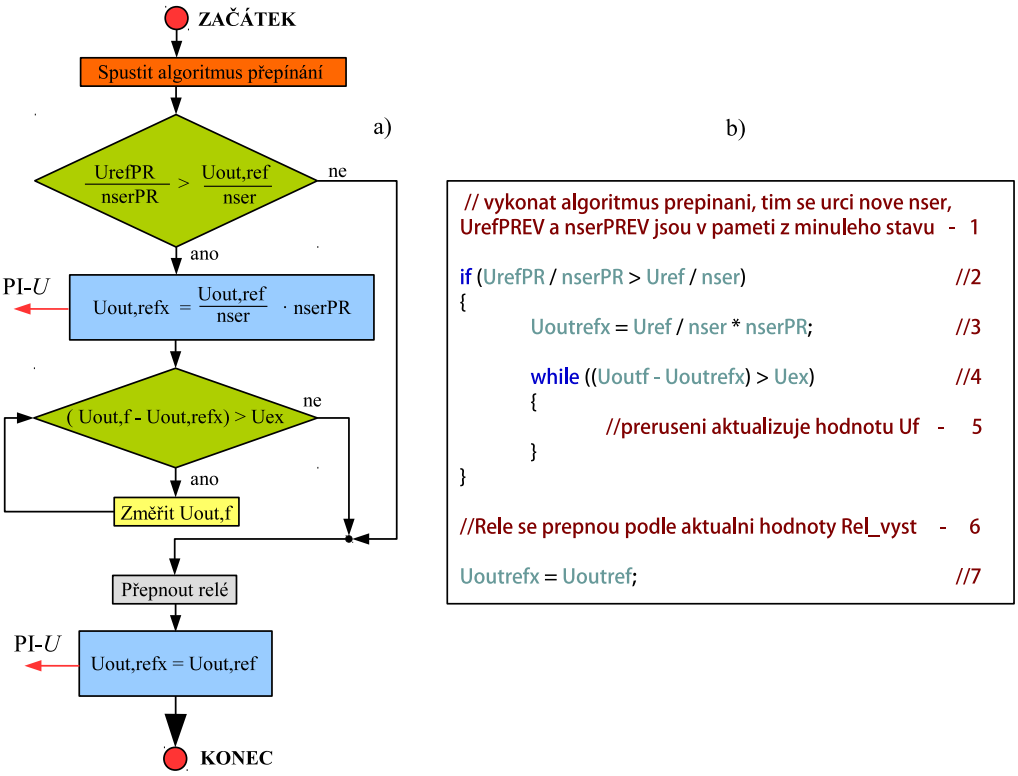
Pro některé aplikace překmit výstupního napětí způsobený změnou módu nemusí vadit. Naopak spousta zařízení by mohla být tímto napěťovým překmitem, potažmo proudem způsobeným tímto napěťovým překmitem, zcela zničena. Nehledě na to, že kvůli těmto překmitům by vzrůstaly nároky na přepínací součástky (relé či polovodiče). Tento problém lze vyřešit tak, že pokud je třeba provést přepnutí z vyššího napětí na nižší – případ iii), samotné překonfigurování systému se provede až ve chvíli, kdy poklesne původní napětí na novou hodnotu napětí na jednom

[15] Popsané změny napětí mohou nastat mezi dvěma libovolnými módy oběma směry, tedy např. i z módu 4S1P/4 na mód 1S4P/4.

měniči – případ ii). To znamená, že při změně výstupního napětí systému z 60 V na 61 V musí být na jednom měniči napětí 30,5 V, jak to znázorňuje Obr. 3.15b).



Obr. 3.15: Změna žádané hodnoty výstupního napětí ze 60 V na 61 V (simulováno): a) základní algoritmus, b) přepínací algoritmus bez překmitu.



Obr. 3.16: a) Vývojový diagram, b) jeho zdrojový kód pro bezpřekmitový přepínací algoritmus.

Bezpřekmitový přepínací algoritmus se aktivuje při změně žádané hodnoty napětí $U_{\mathrm{out,ref}}$. Důležité však je, aby si program uložil do paměti předchozí žádanou

hodnotu napětí U_{refPR} a předchozí počet měničů zapojených do série n_{serPR}. Vývojový diagram pro bezpřekmitový přepínací algoritmus a jeho zdrojový kód jsou znázorněny na Obr. 3.16. V prvé fázi tohoto diagramu se provede přepínací algoritmus (rovnice (3.3) až (3.13) plus vývojový diagram z Obr. 3.14), jehož výsledkem je binární číslo *Rel_vyst*, dále bude pracováno s novým počtem měničů zapojených do série n_{ser}. Přepnutí mezi módy se však zatím nevykoná. Dále se porovná, zda je původní napětí na jednom měniči větší než nové žádané napětí na jednom měniči (komentář //2 v kódu). Pokud ne, výstupní žádaná hodnota napětí $U_{\mathrm{out,refx}}$ (pro napěťový regulátor PI-U) z algoritmu se přímo rovná nové žádané hodnotě napětí $U_{\mathrm{out,ref}}$. Dále dojde ke změně módu – přepnutím relé či tranzistorů. Pokud je první podmínka (komentář //2) splněna, žádaná hodnota napětí pro regulátor se nastaví na hodnotu

$$U_{\mathrm{out,refx}} = \frac{U_{\mathrm{out,ref}}}{n_{\mathrm{serPR}}} \cdot n_{\mathrm{serPR}}, \tag{3.14}$$

tedy na výstupní hodnotu napětí jednoho měniče po přepnutí. Pomocí cyklu `while` (komentář //4) program čeká, dokud regulační odchylka (určena rozdílem $U_{\mathrm{out,f}}$ – $U_{\mathrm{out,refx}}$) neklesne pod hodnotu referenční regulační odchylky U_{ex}[16]. Hodnota této referenční odchylky se nastaví tak, aby byla několikrát větší než střední ustálená hodnota regulační odchylky. Po ukončení cyklu `while` se provede přepnutí módu, dále se nastaví žádaná hodnota pro regulátor na novou hodnotu napětí $U_{\mathrm{out,ref}}$.

Poznámka: Princip bezpřekmitového algoritmu je podobný jako přeřazování jednotlivých rychlostních stupňů u synchronizované převodovky [28]. Před tím, než v převodovce dojde k propojení ozubených kol, synchronizační kroužky nejprve vyrovnají otáčky na obou kolech. V případě měničů se před změnou módu (případ iii)) vyrovnají napěťové úrovně na dílčím měniči a také dojde k plynulému přepnutí.

b) **Algoritmus přepínání výstupů pro regulaci výstupního proudu**

Algoritmus přepínání výstupů pro regulaci výstupního proudu funguje podobně, jako při regulaci výstupního napětí, avšak referenční hodnotou je žádaná hodnota proudu $I_{\mathrm{out,ref}}$.

Analogicky s předchozím postupem (avšak nyní pro proud) se určí maximální výstupní proud, kterého je MS schopen dosáhnout:

$$I_{\mathrm{out,max}} = n \cdot I_{\mathrm{out1,max}}, \tag{3.15}$$

kde $I_{\mathrm{out1,max}}$ představuje maximální výstupní proud jednoho měniče. Žádaná hodnota proudu pro celý systém tedy musí ležet v intervalu $I_{\mathrm{out,ref}} \in \langle 0, I_{\mathrm{out,max}} \rangle$.

[16] Cyklus `while` se vykonává tak dlouho, dokud se jeho podmínka nerovná nule. To však neohrozí stabilitu řídicího systému, protože funkce měření výstupního napětí $U_{\mathrm{out,f}}$ se vykonává v přerušení.

Nyní se podle žádané hodnoty napětí $I_{\text{out,ref}}$ určí počet měničů zapojených paralelně:
pro $I_{\text{out,ref}} < I_{\text{out,max}}$

$$n_{\text{par}} = I_{\text{out,ref}} \oslash I_{\text{out1,max}} + 1 \tag{3.16}$$

nebo pro $I_{\text{out,ref}} = I_{\text{out,max}}$

$$n_{\text{par}} = n. \tag{3.17}$$

V další fázi se určí počet měničů zapojených do série

$$n_{\text{ser}} = n \oslash n_{\text{par}}. \tag{3.18}$$

Modulární systém tedy může pro tento počet měničů zapojených do série poskytnout zátěži maximální výstupní napětí

$$U_{\text{out,max}} = n_{\text{ser}} \cdot U_{\text{out1,max}}. \tag{3.19}$$

Ze stejného důvodu, jako při regulaci napětí (rovnice (3.8)) je třeba přepočítat počet měničů zapojených paralelně

$$n_{\text{par}} = n \oslash n_{\text{ser}}. \tag{3.20}$$

V této fázi byl vypočítán potřebný mód $(n_{\text{ser}})\text{S}(n_{\text{par}})\text{P}/n$ a od této chvíle je algoritmus totožný s algoritmem pro regulaci výstupního napětí. Nyní se tedy dopočítají potřebné neznámé n_x, $n_{\text{TE}\Sigma}$, n_{TEpar}, n_{TEser} a $n_{\text{TEser_line}}$ podle rovnic (3.9) až (3.13) a nakonec se pomocí programu popsaném na Obr. 3.14 určí binární číslo *Rel_vyst*.

Z předchozí (napěťové) varianty řízení vyplývá, doba přepnutí přepínacího prvku nehraje pro přepínací děje tak zásadní roli. Pro proudové řízení, a obecně pro proudový signál, není situace tak jednoduchá. Pokud totiž dojde k dočasnému rozpojení výstupů, výstupní proud jednoho měniče bude roven nule a proudový regulátor na to zareaguje tak, že jeho výstupní signál bude maximální. To by vedlo k tomu, že na výstupu každého měniče bude maximální hodnota napětí. Ať už bude žádaná hodnota proudu jakákoli, při opětovném spojení (například kontaktů relé) bude tento okamžik doprovázen maximálním špičkovým proudem. Tento proudový překmit se dá omezit tak, že se před samotným přepnutím módu nastaví žádaná hodnota proudu na nulu a po vykonání přepnutí regulace pokračuje již podle nové žádané hodnoty proudu.

Z předchozího odstavce je tedy patrné, pro rekonfigurovatelné systémy s regulací výstupního proudu není příliš vhodné přepínat výstupní mód $(n_{\text{ser}})\text{S}(n_{\text{par}})\text{P}/n$ „za chodu“.

c) **Algoritmus přepínání výstupů pro regulaci výstupního výkonu**

Oproti přepínacímu algoritmu pro regulaci napětí či proudu, v případě regulace výkonu, při přepínání výstupů nestačí algoritmus počítat pouze při změně žádané hodnoty. Jak již bylo ukázáno na Obr. 3.11, pro konstantní žádanou hodnotu napětí dochází k přepínání mezi výstupními módy podle velikosti zátěže. Žádaná hodnota výkonu se nachází v itervalu $P_{\text{out,ref}} \in \langle 0, P_{\text{max,const}} \rangle$, přičemž maximální konstantní výkon $P_{\text{max,const}}$ pro MS s určitým počtem měničů byl definován rovnicí (3.1) v kapitole 3.2.4.

Dříve, než se začne mluvit o algoritmu pro regulaci výkonu, je třeba objasnit souvislosti mezi jednotlivými veličinami v systému. K tomu by měl posloužit jednoduchý Obr. 3.17, který znázorňuje průběhy napětí a proudů při změně žádané hodnoty výkonu na konstantní odporové zátěži, anebo změně odporové zátěže při konstantním výkonu. Na zatěžovací charakteristice jsou červeně vyznačeny body B0 – B4. Pro tyto body jsou zakresleny zmíněné průběhy veličin do zatěžovací charakteristiky rekonfigurovatelného systému pracujícího se šesti měniči. Parametry dílčího měniče jsou opět $U_{\text{out1,max}} = 60$ V a $I_{\text{out1,max}} = 40$ A. Při změně výkonu nebo zátěže mají napěťové křivky tvar inverzní paraboly. Tento fakt vyplývá ze známé rovnice $P = U^2/R$, kdy v závislosti na změně žádané hodnoty výkonu při konstantní odporové zátěži (na obrázku čas t_0 až t_1 a t_4 až t_5) se okamžitá hodnota napětí rovná

$$u = \sqrt{p \cdot R} \tag{3.21}$$

nebo v závislosti na změnu zátěže při konstantním výkonu (t_2 až t_3 a t_6 až t_7)

$$u = \sqrt{r \cdot P}. \tag{3.22}$$

Křivka proudu naopak vychází ze základního tvaru $P = R \cdot I^2$. Pro závislost proudu na žádané hodnotě výkonu při konstantní odporové zátěži (t_0 až t_1 a t_4 až t_5) má křivka rovněž tvar inverzní paraboly díky rovnici

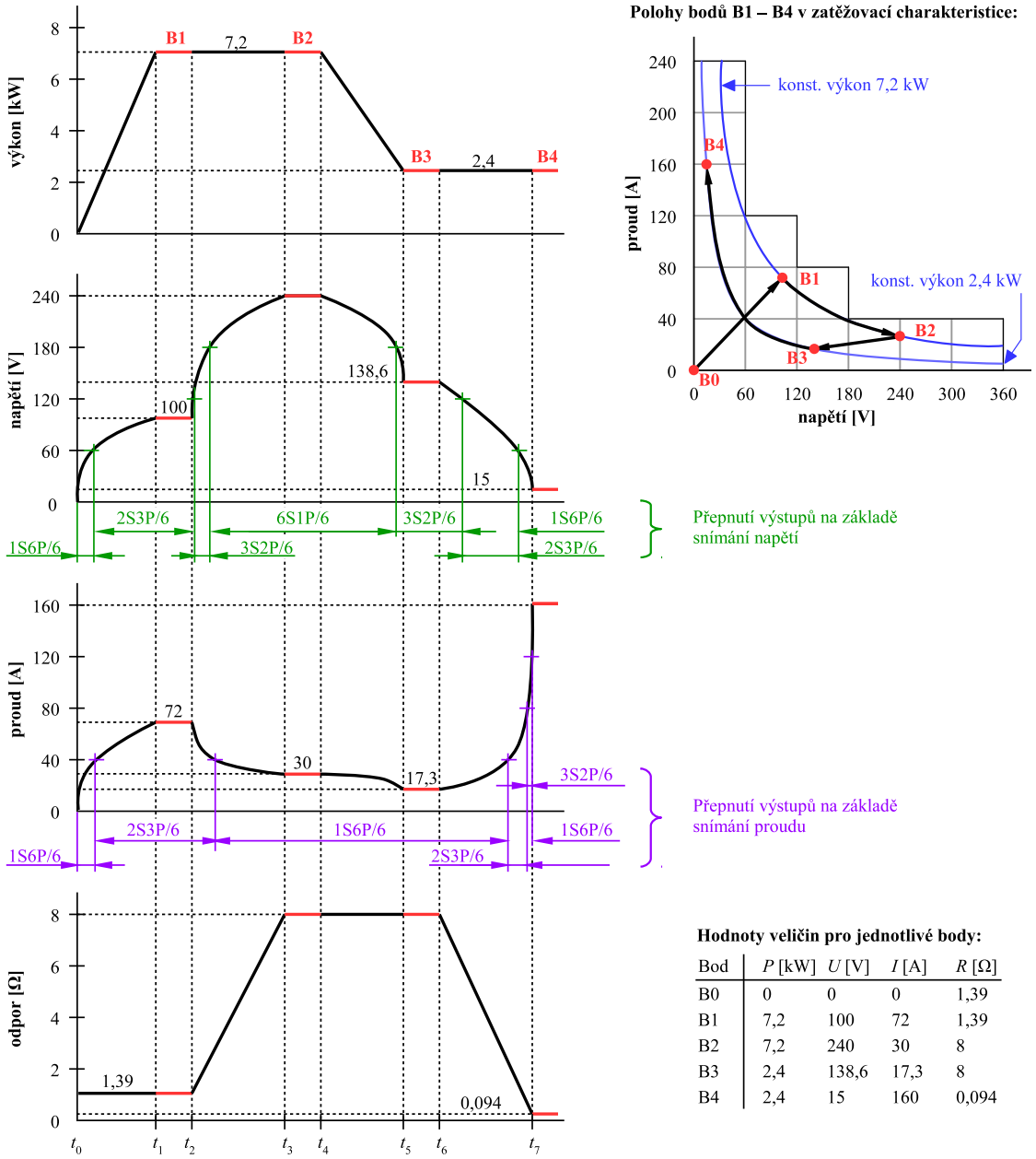
$$i = \sqrt{\frac{p}{R}}. \tag{3.23}$$

Naopak pro situaci, že se mění odpor zátěže a žádaný výkon je konstantní (t_2 až t_3 a t_6 až t_7) platí vztah

$$i = \sqrt{\frac{P}{r}}, \tag{3.24}$$

a proto je křivka typu $y = \frac{1}{\sqrt{x}}$.

Nyní konečně zpět k samotnému algoritmu. Jak již bylo zmíněno, systému nestačí, aby se algoritmus spouštěl při změně žádané hodnoty výkonu. Pro danou žádanou hodnotu konstantního výkonu se totiž systém musí umět překonfigurovat



Bod	P [kW]	U [V]	I [A]	R [Ω]
B0	0	0	0	1,39
B1	7,2	100	72	1,39
B2	7,2	240	30	8
B3	2,4	138,6	17,3	8
B4	2,4	15	160	0,094

Obr. 3.17: Průběhy napětí a proudu při změně výkonu nebo odporu zátěže pro rekonfigurovatelný MS pracující se šesti měniči – bez přechodových dějů při přepínání.

v závislosti na velikosti výstupního napětí nebo proudu – a to pro všechny kombinace zapojení výstupů. Úloha se proto musí řešit tak, že se systém rozhodne pro změnu módu na základě okamžité hodnoty výstupního napětí nebo výstupního proudu:

Snímání výstupního napětí a následné časové intervaly výstupních módů jsou znázorněny zelenými čarami a kótami v grafu závislosti napětí na čase v Obr. 3.17. Řídicí systém tedy zná přepínací úrovně mezi jednotlivými módy a jakmile sku-

tečná hodnota napětí vystoupá na hranici mezi dvěma módy, překonfiguruje systém z módu nižšího napětí na vyšší. Podobně se systém chová při klesání napětí, tedy klesne-li hodnota výstupního napětí systému na hranici mezi módy, v systému se překonfiguruje výstupní zapojení na mód s nižší úrovní napětí. Konkrétní příklad obsahuje přepínací úrovně 60, 120 a 180 V, úroveň 360 V je již mezní (saturační) úrovní MS. Z obrázku je patrné, že se systém při snímání napětí překonfiguruje dohromady šestkrát.

Snímání výstupního proudu je zakresleno fialově v grafu závislosti proudu na čase. Princip je stejný jako u snímání napětí s tím rozdílem, že řídicí obvod má proudové referenční (přepínací) hodnoty 40, 80, 120 A. Hodnota 240 A je mezní hodnota proudu celého systému. Pro daný průběh proudu se musí systém překonfigurovat celkem pětkrát.

Pro výkonové regulátory není až tak podstatné, co se děje na výstupu systému, každý tento regulátor (viz Obr. 3.10) má na starosti udržet si ve své výkonové smyčce výkon $1/n$ krát menší, než je žádaná hodnota výkonu pro celý systém. Kvůli případnému kmitání[17] měřené veličiny je vhodné mít na úrovni mezi dvěma přepínacími módy hysterezi. Algoritmy přepínání popsané ve dvou předchozích podkapitolách leze tedy vhodně spustit při dosažení referenčních úrovní buď napětí, anebo proudu.

[17] Toto kmitání je způsobeno vzorkováním analogově-digitálního převodníku.

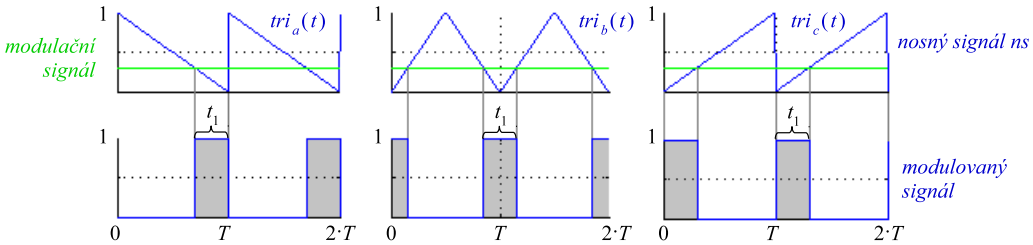
4 VÍCEFÁZOVÁ PULZNÍ ŠÍŘKOVÁ MODULACE

Tato kapitola nejprve čtenáři objasní základní pojmy a souvislosti týkající se pulzně šířkové modulace. V podkapitolách jsou potom popsány způsoby řešení PWM v modulárních systémech především z hlediska zvlnění výstupního napětí a proudu.

Při realizaci spínaných zdrojů hraje pulzní šířková modulace významnou roli. Obr. 4.1 znázorňuje tři známé signály, které hrají zásadní roli při modulaci, tedy modulační, modulovaný a nosný signál. *Modulační signál* je složka, která určuje informaci, jenž se musí převést ve výsledný dvouhodnotový (diskrétní) *modulovaný signál* o frekvenci f (respektive periodě T) a střídě s. Střída je definovaná

$$s = t_1/\mathrm{T} = t_1 \cdot f, \tag{4.1}$$

kde t_1 je časový úsek při pulsně šířkové modulaci, po který je nosný signál menší než modulační signál – jedná se o aktivní (pracovní) časový úsek z periody. Modulovaný signál se tedy získá tak, že se porovná[1] modulační a *nosný pilovitý signál ns*, přičemž frekvence tohoto signálu udává výslednou frekvenci modulovaného signálu.



Obr. 4.1: Možné tvary nosného pilovitého signálu.

Pilovitá funkce nosného signálu v závislosti na čase je v této práci obecně definovaná jako $tri_x(t)$, kde $x \in \{a, b, c\}$. Dle Obr. 4.1 tedy $tri_a(t)$ představuje klesající pilovitý signál, jehož strmý náběžný úsek odpovídá sestupné hraně modulovaného signálu. Funkce $tri_c(t)$ představuje naopak stoupající pilovitý signál, jehož strmý sestupný úsek odpovídá náběžné hraně modulovaného signálu. A konečně funkce $tri_b(t)$ představuje souměrnou pilu, jejíž nejnižší bod odpovídá středu pracovní části modulovaného signálu. Z obrázku je patrné, že pro danou periodu, při stejné úrovni modulačního signálu, není z hlediska výsledné pracovní střídy důležitý tvar pilovitého signálu.

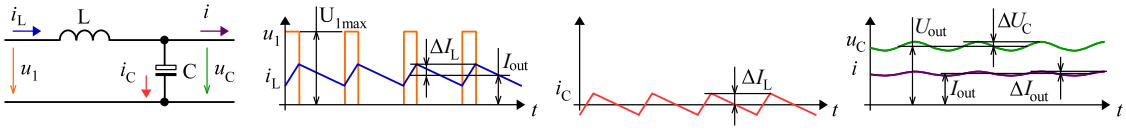
[1] Při analogovém řešení modulátoru se pro porovnávání používá komparátor, v digitální technice modulaci provádí instrukce v procesoru.

U jednočinného propustného měniče odpovídá aktivní časový úsek modulovaného signálu přímo době sepnutí tranzistorů. Z topologie jednočinného propustného měniče s transformátorem je zřejmé, že se tento obdélníkový signál promítne jako vstupní napětí u_1 o amplitudě $U_{1\max}$ (maximální hodnota sekundárního napětí impulsního transformátoru) na výstupní LC filtr. Délka náběžné hrany pilovitého průběhu proudu i_1 potom odpovídá přímo času t_1 (Obr. 4.2). Pro okamžité zvlnění proudu v závislosti na pracovní střídě platí

$$\Delta I_{\mathrm{L}}(s) = s \cdot (1 - s) \cdot \frac{U_{1\max}}{2 \cdot f \cdot L}. \tag{4.2}$$

Závislost $s \cdot (1 - s)$ odpovídá parabole (viz Obr. 4.5 pro $n = 1$) s extrémem při $s = 0,5$. Obvykle se však maximální pracovní střída jednočinného propustného měniče $s_{\max}$ volí menší[2], tedy až 0,48. Potom pro maximální zvlnění měniče platí

$$\Delta I_{\mathrm{L}\max} = s_{\max} \cdot (1 - s_{\max}) \cdot \frac{U_{1\max}}{2 \cdot f \cdot L}. \tag{4.3}$$



Obr. 4.2: Průběhy základních veličin na jednoduchém LC filtru.

Proud I_{out} pak představuje střední hodnotu proudu – jedná se o pracovní proud jdoucí z měniče. Podobně napětí U_{out} odpovídá střední hodnotě výstupního napětí měniče.

Dalo by se říct, že zvlnění proudu $\Delta I_{\mathrm{L}}(s)$ odpovídá přímo proudu kondenzátorem i_C, jehož střední hodnota je rovna nule. Průběh napětí na kondenzátoru má potom tvar dvou navzájem na sebe navazujících parabol, které na sebe navazují v inflexních bodech[29]. Funkce těchto parabol se obdrží řešením rovnice

$$u_{\mathrm{C}}(t) = U_{\mathrm{out}} + \frac{1}{C} \int i_C\,(t) \cdot \mathrm{d}t. \tag{4.4}$$

Pro zvlnění napětí na kondenzátoru C, resp. zvlnění výstupního napětí platí

$$\Delta U_{\mathrm{C}}(s) = \frac{\Delta I_{\mathrm{L}}(s)}{8 \cdot f \cdot C} = \frac{s \cdot (s - 1) \cdot U_{1\max}}{16 \cdot f^2 \cdot L \cdot C}. \tag{4.5}$$

Pro maximální zvlnění výstupního napětí měniče, které odpovídá maximální pracovní střídě měniče platí

$$\Delta U_{\max} = \frac{\Delta I_{\mathrm{L}\max}}{8 \cdot f \cdot C} = \frac{s_{\max} \cdot (s_{\max} - 1) \cdot U_{1\max}}{16 \cdot f^2 \cdot L \cdot C}. \tag{4.6}$$

[2] Aby demagnetizační proud impulsním transformátorem bezpečně klesl do nuly.

Výstupní zvlnění proudu pro ohmickou zátěž r se vždy vypočítá ze zvlnění napětí pomocí Ohmova zákona

$$\Delta i_{\mathrm{out}} = \frac{\Delta U_{\mathrm{C}}(s)}{r}. \tag{4.7}$$

Předchozí rovnice jsou v dalších částech práce aplikované na různé módy zapojení měničů modulárního systému. Důležité však je, že rovnice pro výpočet zvlnění proudu tlumivkou $\Delta I_{\mathrm{L}}(s)$ (4.2) a rovnice pro výpočet maximálního zvlnění tlumivkou ΔI_{Lmax} (4.3) platí pro všechny módy zapojení.

Z hlediska fáze mezi jednotlivými nosnými signály ns_1 až ns_n (viz regulační schémata 3.2, 3.4, 3.6, 3.8, 3.9 a 3.10) lze modulární systémy rozdělit do dvou kategorií:

a) **Nosné signály bez fázového posuvu**
Tento způsob spočívá v tom, že všechny PWM modulátory budou mít společný vstupní pilovitý průběh, tedy

$$ns_j(t) = tri_x(t), \quad j = \{1, \ \dots, n-1, n\}. \tag{4.8}$$

b) **Fázově posunuté nosné signály (vícefázová PWM)**
V této kategorii mají pulzně šířkové modulátory na vstupu nosné pilovité signály o stejné frekvenci f (a stejného typu ($tri_x(t)$)), leč fázový posun nosných signálů mezi dvěma měniči odpovídá T/n. Pro jednotlivé nosné signály tedy platí

$$ns_j(t) = tri_x\left(t + \frac{j \cdot T}{n}\right) \quad j = \{1, \ \dots, n-1, n\}. \tag{4.9}$$

Pro variantu a) bez fázového posuvu dochází ke vzájemnému sčítání zvlnění napětí, popř. proudu v systému. Naopak pro variantu b) s fázovým posunem dochází v systému ke kompenzaci zvlnění napětí, respektive proudu.

Výsledky simulací v kapitole 5.2 potom potvrzují pravost tvrzení prezentovaných v následujících podkapitolách, jejichž obsah se zabývá změnami zvlnění napětí popř. proudů pro jednotlivé módy zapojení obou variant.

Znalost zvlnění výstupního napětí a proudu je důležitá pro správné dimenzování výstupních LC filtrů dílčích měničů, ať už jde o nerekonfigurovatelný či rekonfigurovatelný modulární systém.

4.1 Paralelní řazení měničů

V tomto módu jsou sekundáry jednotlivých propustných měničů zapojeny paralelně (viz Obr. 4.3). Vzhledem tomu, že jsou výstupy paralelně, tak i výstupní napětí (respektive výsledné zvlnění napětí) je společné. Paralelní řazení měničů také způsobí to, že se sčítá výsledná kapacita všech kondenzátorů v LC filtrech, podle obrázku tedy

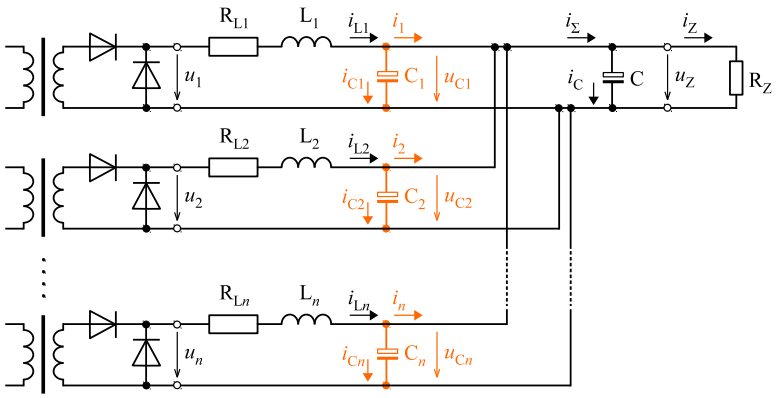
$$C = C_1 + C_2 + \dots + C_n. \tag{4.10}$$

Pokud mají kondenzátory stejně velkou kapacitu, což by kvůli velké opakovatelnosti výroby měničů měly mít, pro výslednou kapacitu platí

$$C = n \cdot C_1. \tag{4.11}$$

Každým kondenzátorem tedy teče $1/n$-násobek z celkového zvlnění proudu i_C. Ze schématu je rovněž patrné, že se sčítají výstupní proudy z měničů, proto lze napsat

$$i_\Sigma = i_1 + i_2 + ... + i_n \approx n \cdot i_1. \tag{4.12}$$



Obr. 4.3: Schéma výstupů měničů zapojených paralelně.

a) **Zvlnění výstupního napětí systémů s nosnými sig. bez fázového posuvu**

Pro tuto variantu dochází k superpozici zvlnění výstupních proudů dílčích měničů (pro určitou pracovní střídu)

$$\Delta I_\Sigma(s) = \Delta I_{\mathrm{L1}}(s) + \Delta I_{\mathrm{L2}}(s) + ... + \Delta I_{\mathrm{Ln}}(s) \approx n \cdot \Delta I_{\mathrm{L1}}(s). \tag{4.13}$$

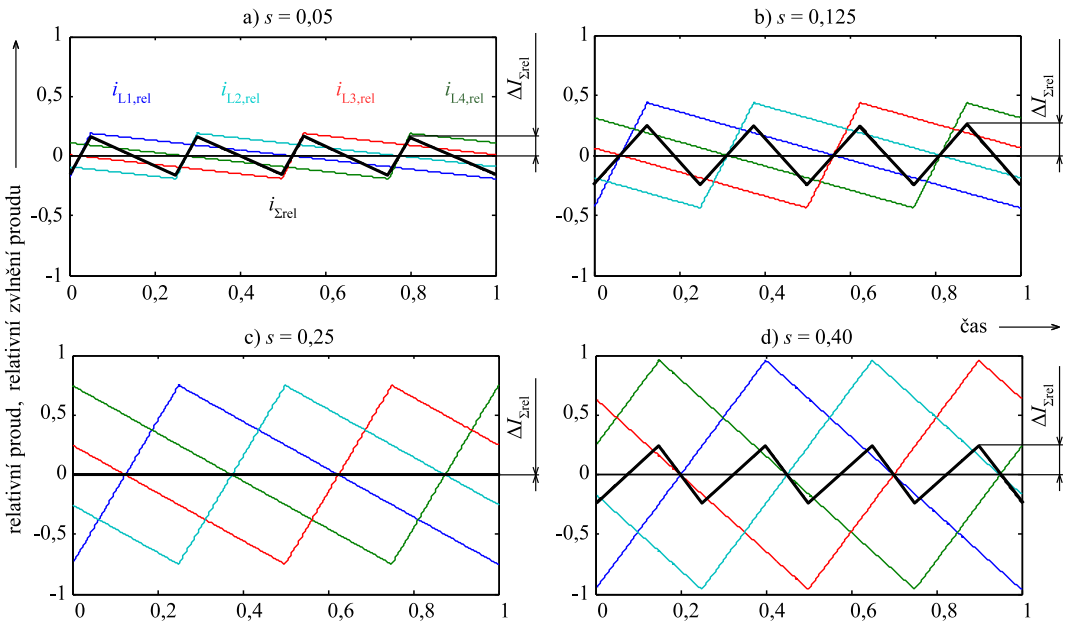
Jak již bylo zmíněno, zvlnění proudu tlumivkou $\Delta I_{\mathrm{L}}(s)$ se pro všechny módy zapojení a varianty nosných signálů určí podle rovnice (4.2). Na základě předchozích rovnic, se tedy určí výsledné zvlnění napětí

$$\Delta U_{\mathrm{out}}(s) = \frac{\Delta I_{\mathrm{L}}(s) \cdot n}{8 \cdot f \cdot C_1 \cdot n} = \frac{\Delta I_{\mathrm{L}}(s)}{8 \cdot f \cdot C_1}. \tag{4.14}$$

Symbol n se v čitateli objevil kvůli tomu, že se sčítají dílčí proudy měničů a zároveň i jejich proudová zvlnění (rovnice (4.13)). Ve jmenovateli se tento symbol objevil díky platnosti rovnice (4.11). Proto se v čitateli i jmenovateli vykrátí n, a proto je pak tato rovnice stejná jako rovnice pro obecný tvar zvlnění výstupního napětí měniče (4.5). Pak i pro maximální hodnotu zvlnění výstupního napětí modulárního systému platí obecná rovnice (4.6).

b) **Zvlnění výstupního napětí systémů s vícefázovou PWM**

Díky platnosti rovnice (4.12) dochází vlivem fázovému posuvu nosných pilovitých signálů ns_x ke kompenzaci zvlnění proudu $i_{\Sigma\text{rel}}$ před filtračním kondenzátorem[3]. Obr. 4.4 zobrazuje, jak vypadá kompenzace zvlnění relativních proudů dílčích tlumivek $i_{\text{L1,rel}}$ až $i_{\text{L4,rel}}$ modulárního systému obsahujícího čtyři měniče pro střídy 0,05, 0,125, 0,25 a 0,40.



Obr. 4.4: Znázornění proudů dílčích tlumivek $i_{\text{L1,rel}}$ - $i_{\text{L4,rel}}$ a jejich zvlnění včetně výsledného zvlnění ($\Delta I_{\Sigma\text{rel}}$) na proudu $i_{\Sigma\text{rel}}$ v závislosti na čase pro různé pracovní střídy s.

Svislá osa je v relativních jednotkách zvlnění, kdy 1 (popřípadě -1) odpovídá maximálnímu zvlnění proudu jednou tlumivkou. Časová osa je pro názornost rovněž v relativních jednotkách. Jak již bylo ukázáno na rovnici (4.2), maximální zvlnění proudu jednoho měniče odpovídá střídě 0,5 (viz Obr. 4.5 $n = 1$). Celkové relativní zvlnění proudu $\Delta I_{\Sigma\text{rel}}$ má n-krát větší frekvenci. Průběh závislosti výsledného relativního zvlnění $\Delta I_{\Sigma\text{rel}}$ pro celé spektrum střídy $s \in \langle 0, 1\rangle$ určitých počtů měničů je vyobrazeno na Obr. 4.5. Tučnou čarou je zvýrazněno zvlnění pro střídu menší než 0,4. Amplituda výsledného relativního zvlnění určitého počtu měničů pro celé spektrum střídy se vypočítá

$$\Delta I_{\Sigma\text{rel,max}} = 1/n. \tag{4.15}$$

[3]Pracovní proudy dílčích měničů I_{out1} až $I_{\text{out}n}$ se samozřejmě sčítají.

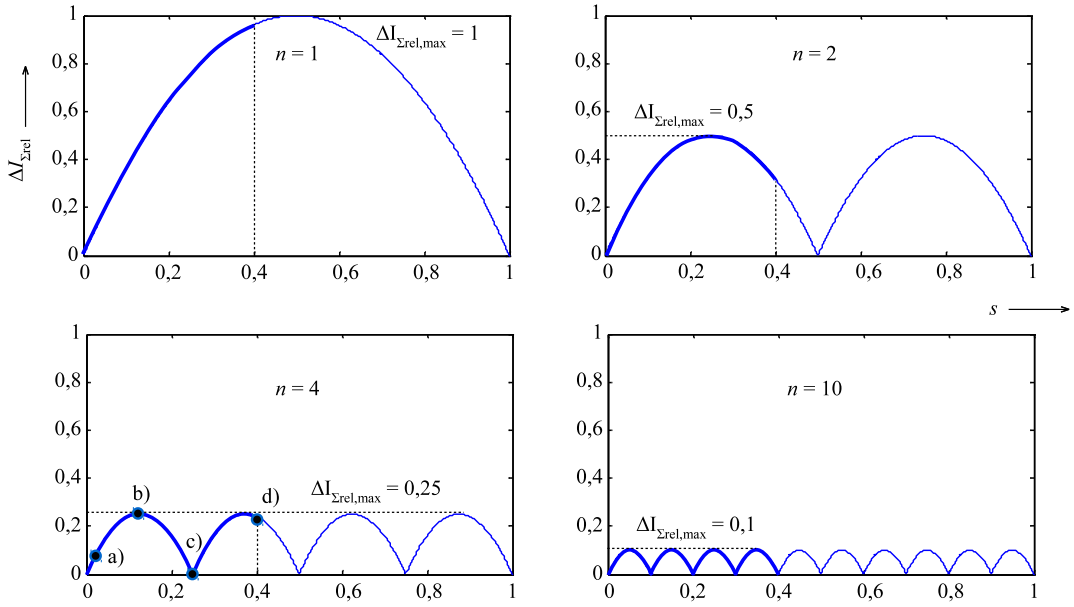
Těchto maxim je pro daný počet měničů v celém rozsahu střídy vždy n a náleží střídám

$$s_{\Delta\max,j,n} = \frac{2 \cdot j - 1}{2 \cdot n}, \quad j = \{1, \ \dots, n-1, n\}\,. \tag{4.16}$$

Dále funkce obsahuje vždy n+1 bodů, pro které je výsledné zvlnění systému rovno nule. Tato minima se vyskytují při střídách

$$s_{\Delta\min,k,n} = \frac{k}{n}, \quad k = \{0, 1, \ \dots, n-1, n\}\,. \tag{4.17}$$

Spektrum pro určitý počet měničů se vždy skládá z n dílčích parabol ohraničených body, které jsou určeny pomocí rovnic (4.15) až (4.17).



Obr. 4.5: Průběh amplitudy výsledného zvlnění $\Delta I_{\Sigma\mathrm{rel}}$ pro celý rozsah střídy – pro MS s určitým počtem měničů n.

Body a) – d) v Obr. 4.5 pro spektrum $n = 4$ odpovídají situaci zvlnění pro určité střídy na Obr. 4.4:

a) $s = 0{,}05$ – bod se nachází ve stoupající části paraboly, proto je náběžná část výsledného zvlnění relativního proudu $i_{\Sigma\mathrm{rel}}$ kratší jak sestupná.

b) $s = 0{,}125$ – bod se nachází v prvním maximu relativního zvlnění $\Delta I_{\Sigma\mathrm{rel,max}}$. Trojúhelníkový signál výsledného redukovaného proudu $i_{\Sigma\mathrm{rel}}$ má proto stejně dlouhou jak stoupající, tak i klesající část paraboly.

c) $s = 0{,}25$ – bod se nachází v minimu mezi první a druhou parabolou. Došlo zde k úplnému vykompenzování zvlnění proudů.

d) $s = 0{,}40$ – bod se nachází na klesající části druhé paraboly, proto je náběžná část výsledného relativního zvlnění proudu $i_{\Sigma\mathrm{rel}}$ kratší jak sestupná.

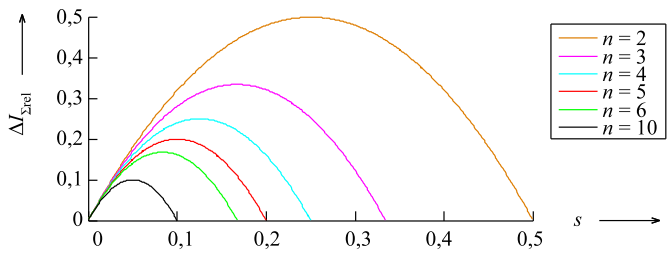
Vzhledem k tomu, že se výsledná funkce skládá z n parabol posunutých o $1/n$ střídy, je vhodné určit si pro daný počet měničů funkci $\Delta I_{\Sigma\mathrm{rel}}(\mathrm{s})$ první paraboly. Průběhy prvních parabol pro n měničů jsou znázorněny na Obr. 4.6. Žádanou střídu náležící intervalu $s \in \langle 0, 1\rangle$ je vhodné přepočítat na redukovanou střídu $s_{\mathrm{red}}(s)$, pro kterou díky opakování se paraboly platí stejná hodnota funkce $\Delta I_{\Sigma\mathrm{rel}}(\mathrm{s})$, jako pro onu žádanou střídu s. Redukovaná střída se tedy určí

$$s_{\mathrm{red}}(s) = s - \left[s_{\Delta\mathrm{min},1,n} \cdot \left(s \oslash s_{\Delta\mathrm{min},1,n}\right)\right], \quad s \in \langle 0, 1\rangle, \tag{4.18}$$

kde symbol $s_{\Delta\mathrm{min},1,n}$ představuje střídu nespojitého bodu, kde končí první parabola a začíná druhá. Bod se určí pomocí rovnice (4.17) pro $k = 1$.

Redukovaná střída $s_{\mathrm{red}}(s)$ se nyní dosadí do rovnice první paraboly pro daný počet měničů

$$\Delta I_{\Sigma\mathrm{rel}}(s) = -4 \cdot n \cdot s_{\mathrm{red}}(s)^2 + 4 \cdot s_{\mathrm{red}}(s). \tag{4.19}$$



Obr. 4.6: Průběh jedné paraboly funkce $\Delta I_{\Sigma\mathrm{rel}}(s)$ ze spektra střídy pro MS s určitým počtem měničů n.

Na základě informací uvedených v předchozích obrázcích a textu, lze pro tuto variantu nosných signálů určit maximální zvlnění napětí

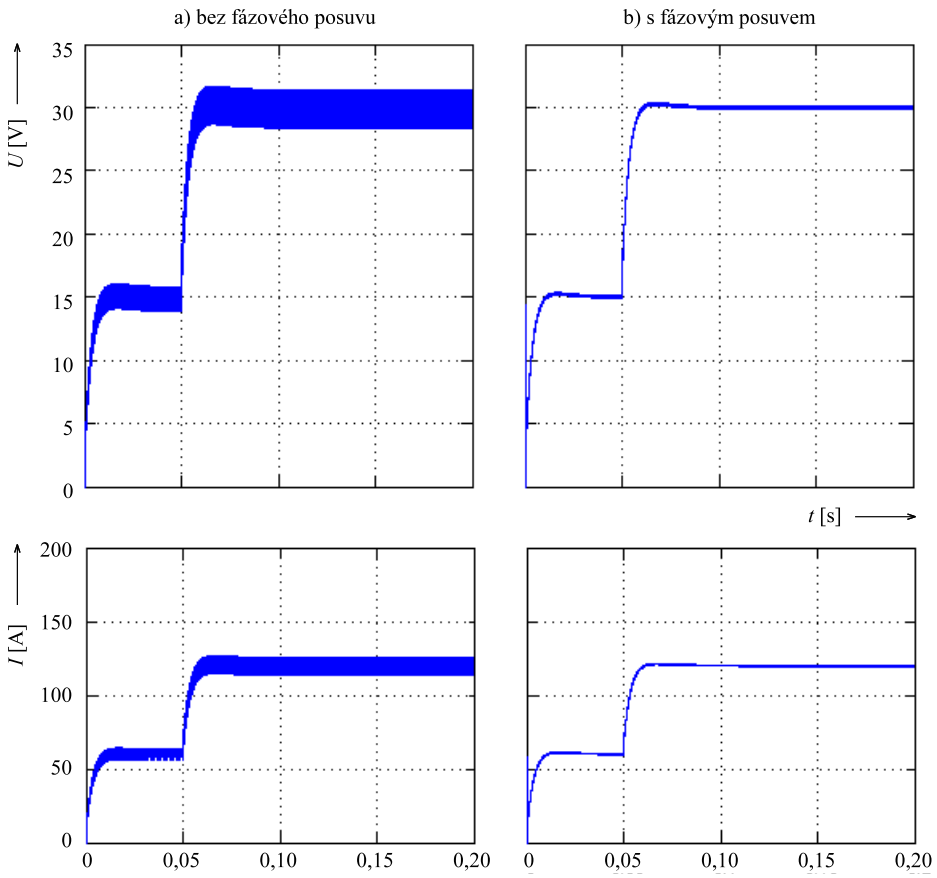
$$\Delta U_{\mathrm{out,max}} = \frac{\Delta I_{\mathrm{Lmax}} \cdot \Delta I_{\Sigma\mathrm{rel,max}}}{8 \cdot n \cdot f \cdot n \cdot C_1} = \frac{\Delta I_{\mathrm{Lmax}}/n}{8 \cdot n \cdot f \cdot n \cdot C_1} = \frac{\Delta I_{\mathrm{Lmax}}}{8 \cdot f \cdot C_1 \cdot n^3}. \tag{4.20}$$

V čitateli je $1/n$ díky platnosti rovnice (4.15), ve jmenovateli je další n z důvodu n-krát vyšší frekvence výsledného zvlnění a poslední n se ve jmenovateli nachází díky platnosti rovnice (4.11).

Výstupní zvlnění v závislosti na okamžité střídě se spočítá na základě znalosti průběhu funkce $\Delta I_{\Sigma\mathrm{rel}}(s)$ pro určitou střídu (viz rovnice (4.18) a (4.18)), tedy

$$\Delta U_{\mathrm{out}}(s) = \Delta I_{\Sigma\mathrm{rel}}(s) \cdot \frac{\Delta I_{\mathrm{Lmax}}}{8 \cdot f \cdot C_1 \cdot n^2}. \tag{4.21}$$

Z podílu rovnic (4.6) a (4.20) je zřejmé, že oproti jednoduché variantě a) vykazuje druhá varianta s fázovým posuvem n^3-krát menší zvlnění výstupního napětí (resp.



Obr. 4.7: Srovnání výstupního napětí a proudu pro obě varianty nosných signálů pro odporovou zátěž – dvě skokové změny ($n = 3$).

proudu). Výsledek simulace na Obr. 4.7 makroskopicky naznačuje tento rozdíl.

Poznámka: V anglicky psané literatuře je řízení s vícefázovou PWM pojmenováno *interleaved converter control*. Pokud mají modulární měniče společný napěťový meziobvod, dochází také ke kompenzaci vstupního proudového zvlnění. Toto téma je popsané v literatuře [30].

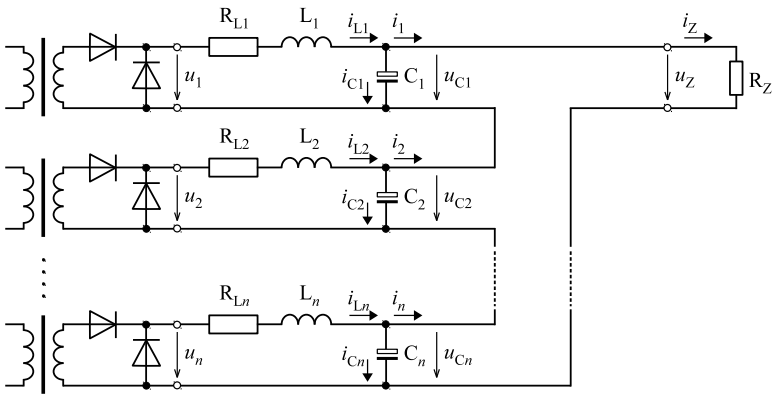
4.2 Sériové řazení měničů

V tomto módu jsou sekundáry jednotlivých propustných měničů zapojeny do série (viz Obr. 4.8), proto proud zátěže odpovídá výstupnímu proudu dílčího měniče

$$i_z = i_1 = i_2 = ... = i_n. \tag{4.22}$$

Stejně tak i výstupní proudové zvlnění systému Δi_{out} je společné pro všechny měniče. Výsledné výstupní napětí je potom dáno součtem napětí na dílčích měničích

$$u_{\text{z}} = u_{\text{C1}} + u_{\text{C1}} + ... + u_{\text{C}n}. \tag{4.23}$$



Obr. 4.8: Schéma výstupů měničů zapojených do série.

a) **Zvlnění výstupního napětí systémů s nosnými sig. bez fázového posuvu**

Rovnice (4.23) naznačuje, že výstupní napěťové zvlnění systému se určí sečtením zvlnění napětí na kondenzátorech dílčích měničů. Pokud bude opět platit podmínka, že mají všechny LC filtry stejné parametry, určí se výsledné zvlnění napětí tak, že se zvlnění na jednom kondenzátoru vynásobí počtem měničů

$$\Delta U_{\text{out}}(s) = n \cdot \Delta U_{\text{C1}}(s) = n \cdot \frac{\Delta I_{\text{L}}(s)}{8 \cdot f \cdot C_1}. \tag{4.24}$$

Pro maximální hodnotu zvlnění napětí MS zapojeného do série tedy platí

$$\Delta U_{\text{out,max}} = n \cdot \frac{\Delta I_{\text{Lmax}}}{8 \cdot f \cdot C_1}. \tag{4.25}$$

b) **Zvlnění výstupního napětí systémů s vícefázovou PWM**

Rovnice pro výpočet výsledného napětí (4.23) samozřejmě platí i pro tento případ, ovšem výsledné zvlnění napětí se musí určit podobně, jako se pro měniče zapojené paralelně určí výsledné zvlnění proudu $i_{\Sigma\text{rel}}$. Tam totiž dojde kvůli fázovému posuvu mezi nosnými signály ke vzájemnému vykompenzování zvlnění proudu. Analogicky se tedy určí výsledné zvlnění napětí. Napěťové zvlnění každého měniče má tvar popsaný rovnicí (4.4). Tyto zvlněné průběhy se díky vzájemnému fázovému posuvu rovněž kompenzují. Maximální zvlnění se tedy pro sériově řazené měniče určí

$$\Delta U_{\text{out,max}} = \frac{\Delta I_{\text{Lmax}}}{8 \cdot n \cdot f \cdot C_1} \cdot \Delta I_{\Sigma\text{rel,max}} = \frac{\Delta I_{\text{Lmax}}}{8 \cdot n \cdot f \cdot C_1} \cdot \frac{1}{n} = \frac{\Delta I_{\text{Lmax}}}{8 \cdot f \cdot C_1 \cdot n^2}. \tag{4.26}$$

Ve jmenovateli je symbol n z důvodu n-krát větší frekvence výstupního napěťového zvlnění a za zlomkem podíl $1/n$ představuje výslednou amplitudu pro n měničů v systému – viz $i_{\Sigma\mathrm{rel}}$ z Obr. 4.5.

Výstupní zvlnění v závislosti na okamžité střídě se tedy pro určitou střídu určí ze vztahu

$$\Delta U_{\mathrm{out}}(s) = \Delta I_{\Sigma\mathrm{rel}}(s) \cdot \frac{\Delta I_{\mathrm{Lmax}}}{8 \cdot f \cdot C_1 \cdot n}. \tag{4.27}$$

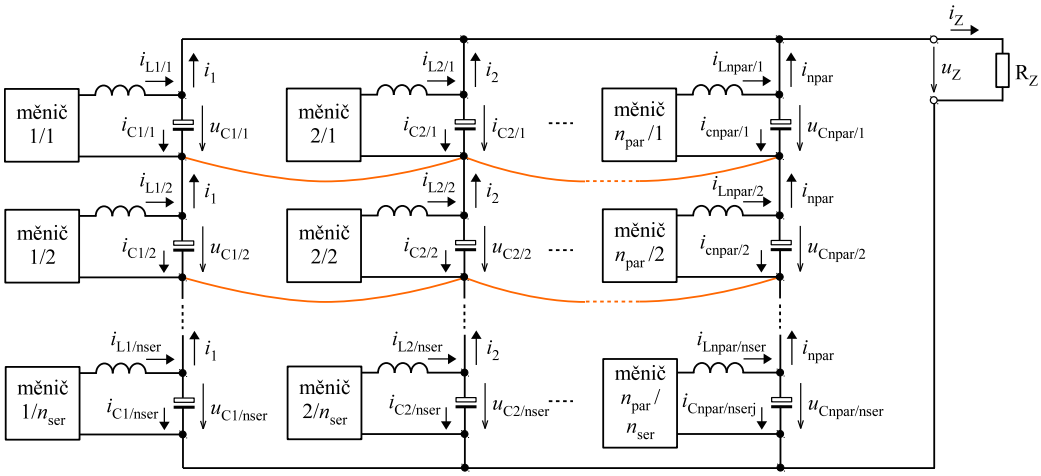
4.3 Sériově-paralelní řazení měničů

Obecné sériově-paralelní zapojení, které bylo sestaveno pomocí algoritmu popsaného v kapitole 3.2.6, naznačuje Obr. 4.9. Výstupní napětí odpovídá součtu napětí v jedné sériové větvi. Tyto větve jsou paralelně, takže je na nich stejné napětí

$$u_{\mathrm{z}} = u_{\mathrm{C}j/1} + u_{\mathrm{C}j/2} + \ldots + u_{\mathrm{C}j/\mathrm{nser}}, \quad j = \{1, \ \ldots, n-1, n_{\mathrm{par}}\}. \tag{4.28}$$

Za předpokladu, že mají všechny měniče stejné parametry výstupních filtrů (to je opět žádoucí z hlediska vysoké opakovatelnosti výroby), lze rovnici (4.28) zjednodušit na tvar

$$u_{\mathrm{z}} = n_{\mathrm{ser}} \cdot u_{\mathrm{C1/1}}. \tag{4.29}$$



Obr. 4.9: Obecné schéma sériově-paralelního zapojení měničů.

Díky zmíněnému předpokladu, že jsou na všech měničích stejná napětí, se uzly určitých napěťových úrovní (na Obr. 4.9 spojené oranžovými křivkami) nacházejí na stejném potenciálu.

a) **Zvlnění výstupního napětí systémů s nosnými sig. bez fázového posuvu**

Pomocí rovnice (4.29) lze (za podmínky, že mají LC filtry stejné parametry) určit výsledné zvlnění napětí v závislosti na střídě

$$\Delta U_{\mathrm{out}}(s) = n_{\mathrm{ser}} \cdot \Delta U_{\mathrm{C1}}(s) = n_{\mathrm{ser}} \cdot \frac{\Delta I_{\mathrm{L}}(s)}{8 \cdot f \cdot C_1}. \tag{4.30}$$

Výsledek bude stejný i v případě, že by byly spojené propojovací uzly (viz oranžové propojky na Obr. 4.9). Celkové proudové zvlnění by sice vždy bylo na jedné ředě měničů zapojených paralelně n_{par}-krát zvětšené (v čitateli), na druhou stranu by se zase n_{par}-krát zvětšila výsledná kapacita (ve jmenovateli), protože kondenzátory jsou v této řadě paralelně. Těchto paralelních skupin je v systému zapojených n_{ser}, tudíž pro celkové zvlnění napětí lze aplikovat opět rovnici (4.30). Z rovnice tedy plyne, že přidávání sériových větví (zvětšování čísla n_{par}) nemá vliv na výsledné zvlnění napětí[4].

Pro maximální hodnotu zvlnění napětí MS zapojeného do určité sériově-paralelní kombinace platí vztah

$$\Delta U_{\mathrm{out,max}} = n_{\mathrm{ser}} \cdot \frac{\Delta I_{\mathrm{Lmax}}}{8 \cdot f \cdot C_1}. \tag{4.31}$$

Rovnice (4.30) a (4.31) platí obecně pro jakoukoli variantu výstupního zapojení nerekonfigurovatelného i rekonfigurovatelného systému s nosnými signály bez fázového posuvu.

b) **Zvlnění výstupního napětí systémů s vícefázovou PWM**

Všech n měničů má v tomto modulárním (rekonfigurovatelném) systému vzájemně fázově posunuté nosné signály. Dochází zde tedy opět redukci zvlnění. Při pohledu na rovnice (4.20) a (4.26) lze díky myšlence virtuálních propojení (Obr. 4.9) psát rovnici maximální napěťové zvlnění systému jako

$$\Delta U_{\mathrm{out,max}} = \frac{\Delta I_{\mathrm{Lmax}} \cdot \Delta I_{\Sigma\mathrm{rel,max}}}{8 \cdot n \cdot f \cdot n_{\mathrm{par}} \cdot C_1} = \frac{\Delta I_{\mathrm{Lmax}}/n}{8 \cdot n \cdot f \cdot n_{\mathrm{par}} \cdot C_1} = \frac{\Delta I_{\mathrm{Lmax}}}{8 \cdot f \cdot C_1 \cdot n_{\mathrm{par}} \cdot n^2}. \tag{4.32}$$

Na rozdíl od předchozí varianty bez fázového posuvu totiž záleží na tom, kolik měničů je zapojených paralelně – kvůli sčítání kapacit kondenzátorů.

Výstupní zvlnění v závislosti na střídě se pak tedy spočítá

$$\Delta U_{\mathrm{out}}(s) = \Delta I_{\Sigma\mathrm{rel}}(s) \cdot \frac{\Delta I_{\mathrm{Lmax}}}{8 \cdot f \cdot C_1 \cdot n_{\mathrm{par}} \cdot n}. \tag{4.33}$$

Rovnice (4.32) a (4.33) platí rovněž obecně pro jakoukoli variantu výstupního zapojení nerekonfigurovatelného i rekonfigurovatelného systému s vícefázovou PWM.

[4] V případě nosných signálů bez fázového posuvu.

Důležité však je, aby byl systém vždy plně využitý, musí tedy platit

$$n = n_{\mathrm{ser}} \cdot n_{\mathrm{par}}. \tag{4.34}$$

Pro rekonfigurovatelný systém, který obsahuje např. sedm měničů a je přepnut do módu 3S2P/7 je třeba, aby se změnilo i přenastavení fázového posuvu nosných signálů z $1/7 \cdot T$ na $1/6 \cdot T$.

Podělením obecných rovnic (4.31) a (4.32) pro maximální zvlnění napětí systému $\Delta U_{\mathrm{out,max}}$ vznikne

$$\frac{\dfrac{n_{\mathrm{ser}} \cdot \Delta I_{\mathrm{Lmax}}}{8 \cdot f \cdot C_1}}{\dfrac{\Delta I_{\mathrm{Lmax}}}{8 \cdot f \cdot C_1 \cdot n_{\mathrm{par}} \cdot n^2}} = n_{\mathrm{ser}} \cdot n_{\mathrm{par}} \cdot n^2 \cong n^3. \tag{4.35}$$

Systém s vícefázovou PWM má tedy n^3-krát menší maximální hodnotu zvlnění výstupního napětí než systém bez fázového posuvu.

5 OVĚŘENÍ TEORETICKÝCH PŘEDPOKLADŮ SIMULACEMI

Veškeré simulace, popsané v následujících podkapitolách, byly vytvořeny v programech MATLAB 7.10.0.499 (R2010a) a Simulink 7.5.(R2010a), vyvíjených společností MathWorks.

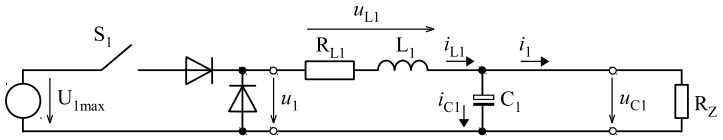
MATLAB je interaktivní programové prostředí a vysokoúrovňový skriptovací jazyk určený pro řešení numerických úloh, vizualizaci a aplikační vývoj. Umožňuje uživateli vytvářet grafická rozhraní, analyzovat a zpracovávat data pro celou řadu vědních disciplín [31].

Důležitou součástí MATLABU je Simulink, což je program určený k simulaci dynamických systémů. Jedná se o interaktivní prostředí, které je díky svému grafickému zpracování velice intuitivní. Sestavení složitých funkcí se však neobejde bez znalosti jazyka MATLAB [32].

Díky celé řadě knihoven (Toolboxů) lze oba programy použít pro simulace úloh v daném oboru. Součástí každé knihovny je dokumentace a vzorové příklady (Dema), které začínajícímu uživateli usnadní řešení prvních úloh. V této práci se využívá výhradně knihovny Simscape, která obsahuje prostředí pro modelování v oblastech elektrotechniky, mechaniky a hydrauliky. Uživatel je díky této knihovně schopen pracovat s konkrétními prvky ze svého oboru – pro elektrotechniku to je například rezistor, dioda, akumulátor, asynchronní motor atd.

5.1 Model jednočinného propustného měniče

Jak již bylo dříve zmíněno, základním prvkem modulárního systému je jednočinný propustný měnič s transformátorem. Pro potřebu syntézy regulačních smyček není důležitá topologie měniče. Ten bude pro potřeby simulací nahrazen obecným spínačem, který připojuje na LC filtr napětí $U_{1\max}$. Není nutno uvažovat výkonový transformátor, protože ten se z hlediska dynamiky chová jako ideální proporcionální člen bez dopravního zpoždění, a proto nemá na stabilitu kybernetických smyček vliv [1]. Obr. 5.1 pak znázorňuje schéma jednoho měniče.



Obr. 5.1: Obvodové schéma pro sestavení modelu jednoho měniče.

Nyní bude ukázáno, jak se sestaví model měniče a) pouze pomocí bloků Simulinku a následně stejný model pomocí nástrojů knihovny Simscape b).

a) **Sestavení modelu pouze pomocí bloků Simulinku**

Pro blok filtru jsou zvoleny vstupní veličiny u_1 a $\mathrm{R_z}$, dále konstanty $\mathrm{L_1}$, $\mathrm{C_1}$, $\mathrm{R_{L1}}$ a výstupní veličiny i_{L1} a u_{C1}. Obvod se dá popsat Kirchhoffovými rovnicemi následovně:

$$u_{\mathrm{C1}}(t) = u_1(t) - u_{\mathrm{L1}}(t), \tag{5.1}$$

$$i_{\mathrm{L1}}(t) = i_1(t) + i_{\mathrm{C1}}(t). \tag{5.2}$$

Nyní se rovnice (5.1) a (5.2) upraví tak, aby popisovaly dynamické chování soustavy se zadanými parametry a veličinami. Pravé strany tedy budou obsahovat vstupní veličiny u_1 a $\mathrm{R_z}$, konstanty $\mathrm{L_1}$, $\mathrm{C_1}$ a derivace výstupních funkcí i_{L1} a u_{C1}

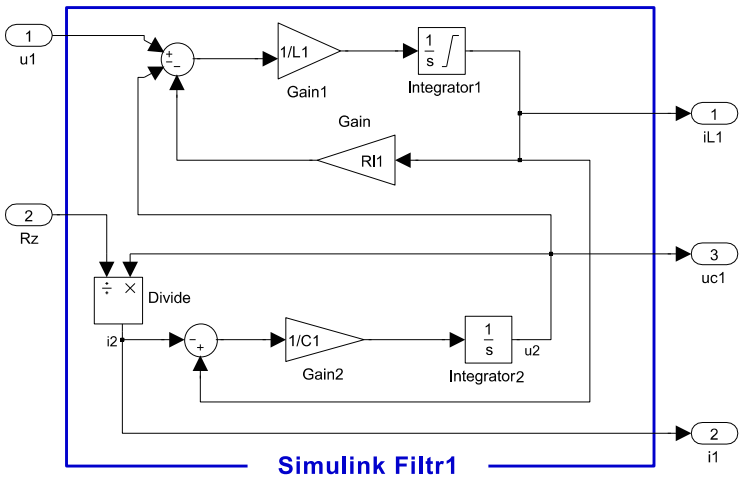
$$u_{C1}(t) = u_1(t) - L_1 \cdot \frac{\mathrm{d}i_{\mathrm{L1}}(t)}{\mathrm{d}t} - R_{\mathrm{L1}} \cdot i_{L1}(t), \tag{5.3}$$

$$i_{\mathrm{L1}}(t) = \frac{u_{\mathrm{C1}}(t)}{R_{\mathrm{z}}} + C_1 \cdot \frac{\mathrm{d}u_{\mathrm{C1}}(t)}{\mathrm{d}t}. \tag{5.4}$$

Po úpravě do tvaru potřebného pro sestavení modelu v Simulinku

$$\frac{\mathrm{d}i_{\mathrm{L1}}(t)}{\mathrm{d}t} = \frac{1}{L_1} \cdot \left[u_1(t) - u_{\mathrm{C1}}(t) - R_{\mathrm{L1}} \cdot i_{L1}(t)\right], \tag{5.5}$$

$$\frac{\mathrm{d}u_{\mathrm{C1}}(t)}{\mathrm{d}t} = \frac{1}{C_1} \cdot \left[i_{\mathrm{L1}}(t) - \frac{u_{\mathrm{C1}}(t)}{R_{\mathrm{z}}}\right]. \tag{5.6}$$



Obr. 5.2: Subsystém výstupního filtru jednoho měniče sestaveného z bloků Simulink.

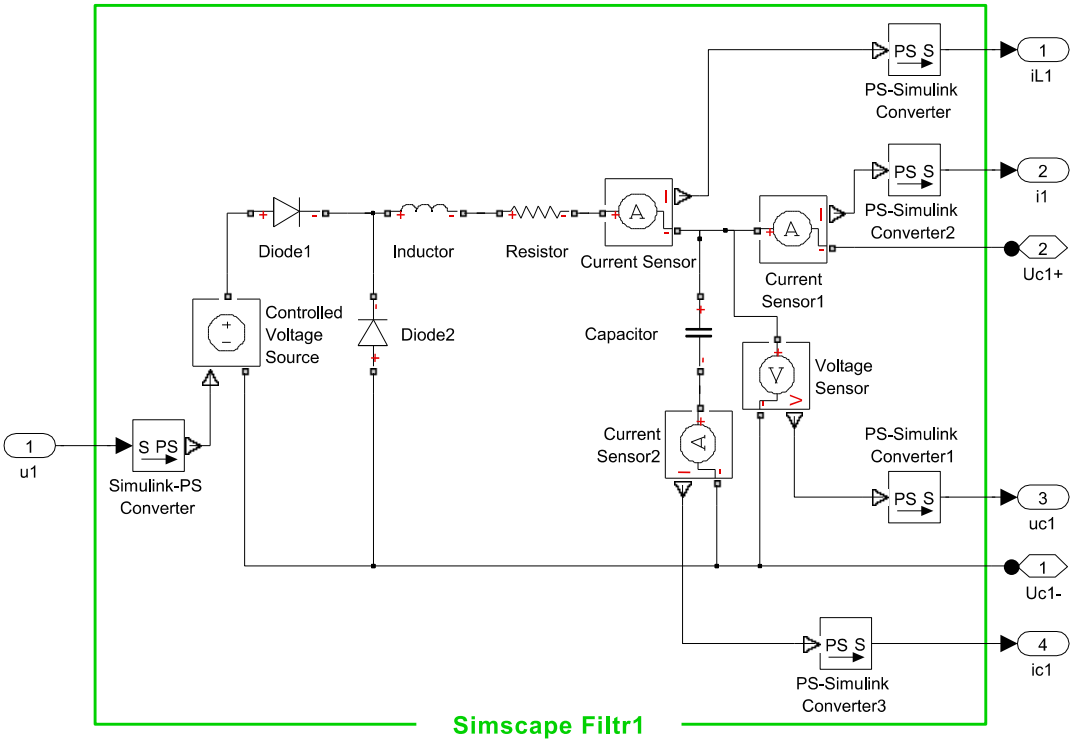
Pomocí těchto rovnic lze v Simulinku vytvořit subsystém[1] pro výstupní filtr znázorněný na Obr. 5.2. V bloku `Integrator 1` musí být zapnutá saturace, a to od nuly do nekonečna, neboť se před filtrem nachází usměrňovač, který umožňuje vést proud pouze jedním směrem. Oválné bloky s čísly uprostřed jsou vstupní či výstupní porty subsystému, které umožňují propojit mezi sebou subsystém a nadřazený systém (viz Obr. 5.4).

b) **Sestavení modelu pomocí knihovny Simscape**

Model sestavený pomocí knihovny Simscape je znázorněn na Obr. 5.3. Oproti modelu `Simulink Filtr1`, který je složen pouze z bloků Simulinku, obsahuje následující specifické bloky:

- `Simulink-PS converter` – převodník signálu jdoucího ze Simulinku do prostředí Simscape (Physical Signal).
- `PS-Simulink converter` – jde o opačný převod než v předchozím případě.
- `Electrical Reference` – port elektrické reference (země), ve schématu musí být alespoň jeden tento blok (viz Obr. 5.4).

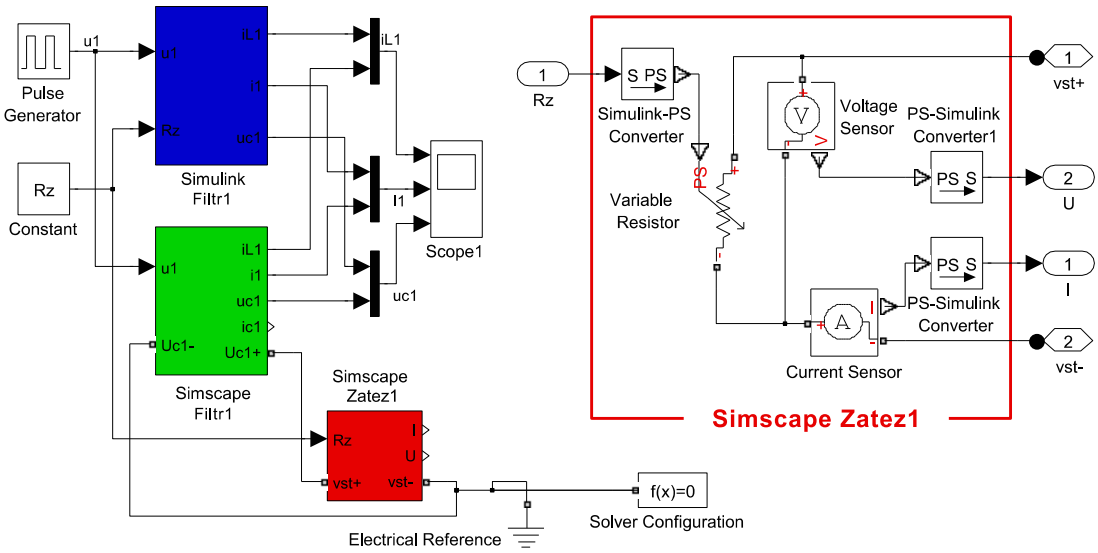
[1]Jedná se o blok, který uvnitř obsahuje další bloky. V táto práci jsou všechny subsystémy zvýrazněny barevně. Obsah subsystému je pak v detailním obrázku ohraničen danou barvou.



Obr. 5.3: Subsystém výstupního filtru jednoho měniče sestaveného pomocí toolboxu Simscape.

- `Solver Configuration` – definuje nastavení řešiče simulací, v tomto případě je použit řešič `ode23t(mod.stiff/Trapezoidal)`, opět Obr. 5.4.
- `Controlled Voltage Source` – řízený napěťový zdroj, tvar výstupního napětí určuje nadřízený blok v Simulinku.
- `Current Sensor`, `Voltage Sensor` – bloky, které měří elektrické napětí a elektrický proud v dané části obvodu.
- `Diode`, `Inductor`, `Resistor`, `Capacitor` – běžné elektrotechnické součástky.
- Šestiúhelníkové bloky s číslicí uvnitř představují vstupní a výstupní porty pro toolbox Simscape mezi subsystémem a nadřazeným systémem.

Velkou výhodou Simscape oproti běžnému Simulinku je, že uživatel nemusí sestavovat rovnice (v tomto případě (5.1) – (5.6)), ale stačí pouze, aby pro potřeby simulace sestavil požadované schéma. Navíc, každé součástce se dají jednoduše nastavit její typické parametry – pro diodu to je např. napětí v propustném směru, odpor v propustném směru, atd.



Obr. 5.4: Schéma porovnávající simulaci modelů vytvořených ryze v Simulinku a v knihovně Simscape. Dále zobrazuje obsah subsystému `Simscape Zatez1`.

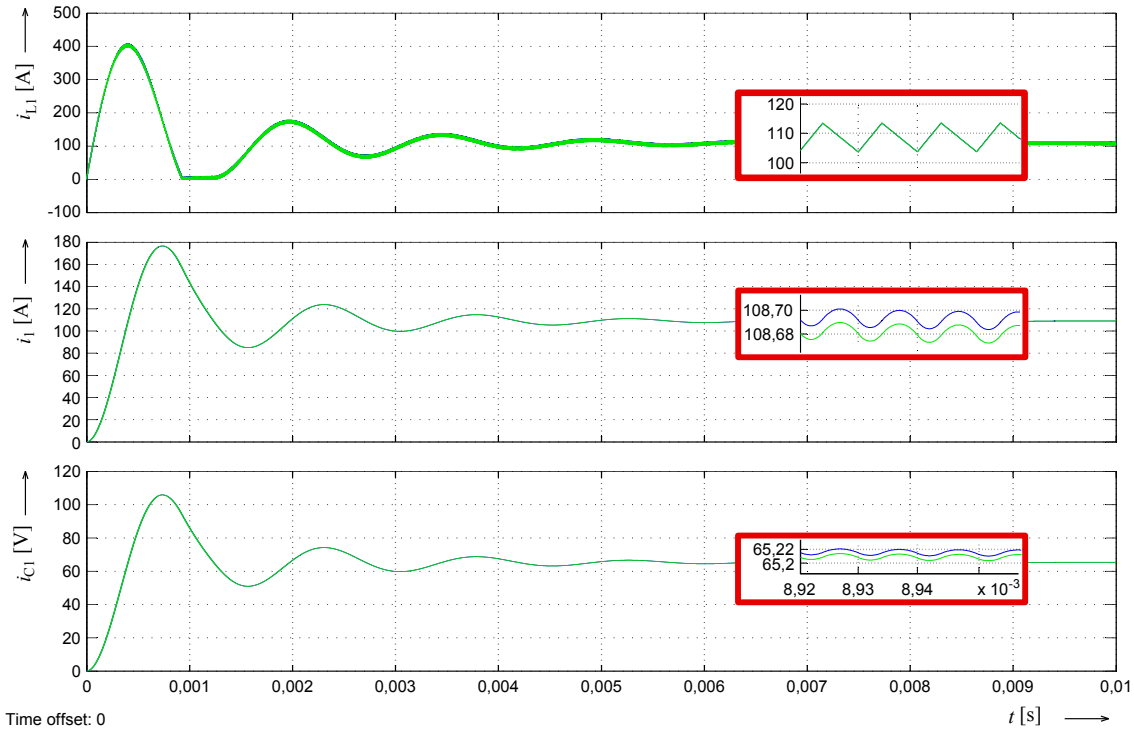
Nyní bude ukázáno srovnání subsystémů obou modelů. Obr. 5.4 vlevo zobrazuje potřebný model pro toto srovnání. Model vytvořený pomocí simscape je doplněn subsystémem `Simscape Zatez1` (Obr. 5.4 vpravo), který obsahuje blok proměnného rezistoru `Variable Resistor`. Tento subsystém má vyvedené měření napětí a proudu. To bude využito pro složitější modely s více měniči, navíc výstupní napětí a proud odpovídá výstupům `uc1` a `i1`. Velikost zatěžovacího rezistoru R_z je pro oba subsystémy nastavena blokem `Constant`. Výstupní veličiny i_{L1}, i_1 a u_{C1} jsou pomocí tří multiplexerů zavedeny do zobrazovací jednotky `Scope1`. Jako zdroj napětí

(měnič) je použit blok `Pulse Generator`, na jehož výstupu je obdélníkový signál o pracovní frekvenci f, amplitudě $U_{1\max}$ a konstantní střídě s (bez regulace).

Aby bylo srovnání obou modelů věrohodné, muselo být pro obě diody v modelu `Simscape Filtr1` nastaveno napětí v propustném směru a odpor v propustném směru na nulovou hodnotu, protože model `Simulink Filtr1` tyto parametry neobsahuje. V tabulce 5.1 jsou uvedeny hodnoty součástek a parametry vstupního signálu, pro které byla tato simulace provedena. Parametry simulace jsou v souladu s návrhem měniče popsaným v kapitole 6.1. Hodnoty konstantních parametrů (levý sloupec) a napětí $U_{1\max}$ uvedené v tabulce 5.1 budou platit pro všechny simulace.

Tab. 5.1: Parametry simulace:

Konstantní paramentry	Vstupní parametry
$C_1 = 1360\ \mu\text{F}$	$U_{1\max} = 164$ V
$L_1 = 40\ \mu\text{H}$	$R_z = 0{,}6\ \Omega$
$R_{L1} = 2{,}4$ mΩ	$s = 0{,}4$
$f = 100$ kHz	

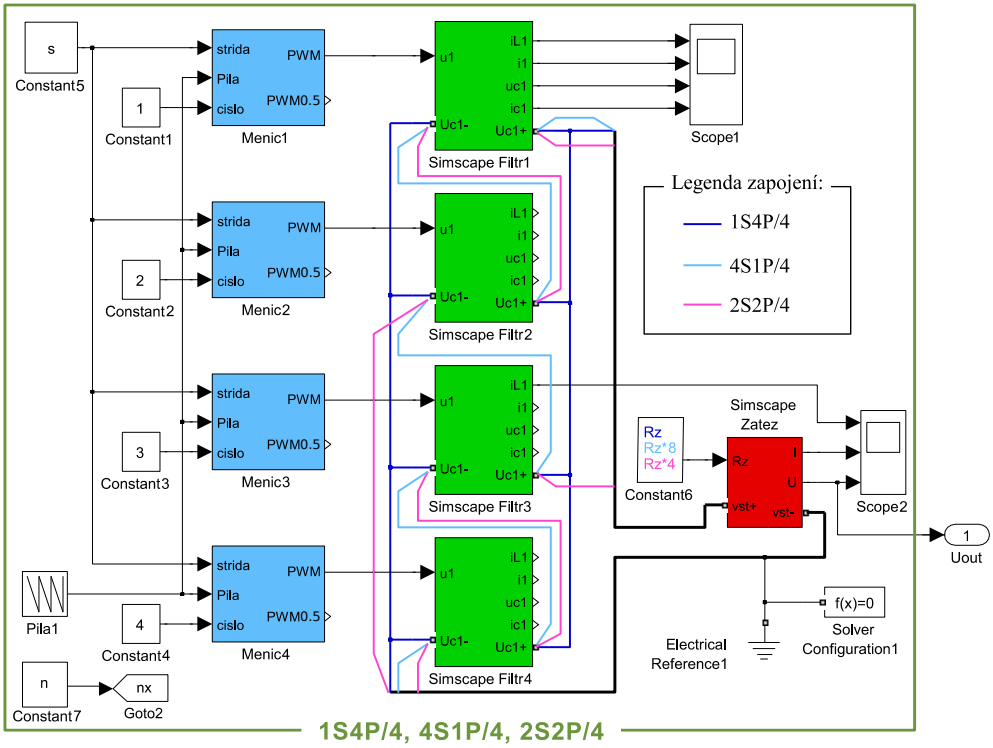


Obr. 5.5: Porovnání průběhů veličin i_{L1}, i_1 a u_{C1} pro modely sestavené pomocí Simulinku (modře) a knihovny Simscape (zeleně).

Výsledek simulace je znázorněn na Obr. 5.5. Detaily na obrázku znázorňují tvar zvlnění jednotlivých veličin. Průběhy obou modelů se překrývají[2], což potvrzuje správnost modelů. V dalších simulacích bude pro sekundární část měniče použit model `Simscape Filtr1`. V této simulaci nebyl využit výstup subsystému `ic1` (proud kondenzátorem C_1). Ten má opodstatnění v kapitole 5.2.

5.2 Průběhy zvlnění napětí a proudů v jednotlivých zapojeních modulárního systému

V této kapitole budou ukázány výsledky simulací jednotlivých veličin modulárního systému pro některé varianty zapojení. Průběhy budou uvedeny jak pro systémy s nosnými signály bez fázového posuvu, tak pro nosné signály s fázovým posuvem. Dále se díky těmto výsledkům potvrdí správnost rovnic pro výpočet zvlnění výsledného napětí ($\Delta U_C(s)$ a ΔU_{max}). Nyní bude popsán model (popř. subsystém) pro zobrazení zvlnění výstupních veličin. Tento model je znázorněn na Obr. 5.6.

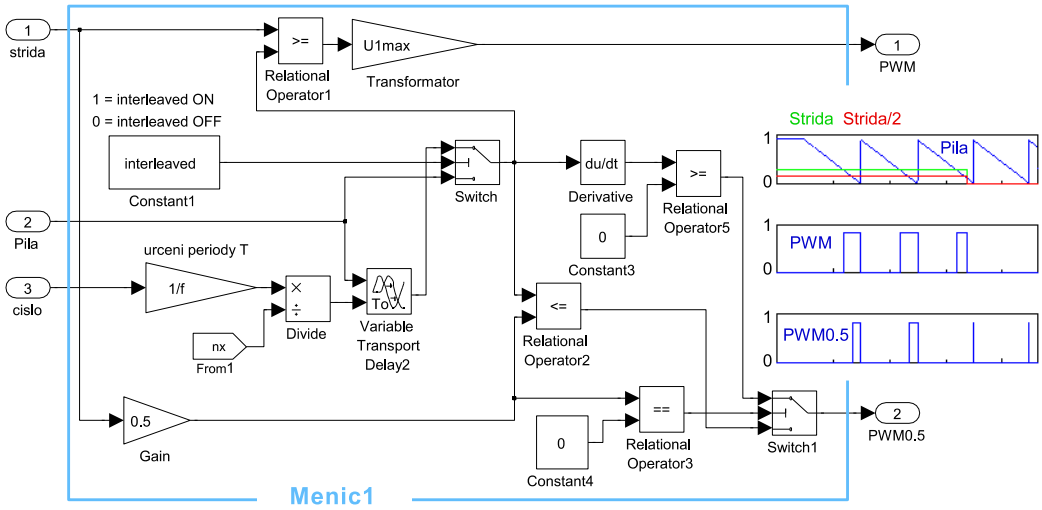


Obr. 5.6: Subsystém MS čtyř měničů zapojených (pole barvy) paralelně, sérivě a sériově-paralelně.

[2]Pro výstupní napětí a proud je vidět menší rozdíl, který je způsobený tím, že mají modely v knihovně Simscape další volitelné parametry.

Tři barevné varianty propojení bloků `Filr1` – `Filtr4` reprezentují tři varianty propojení výstupů měničů, a to paralelní, sériové a sériově-paralelní.

Blok `Pila` generuje nosný pilovitý signál, v tomto případě klesající variantu – dle Obr. 4.1 jde o signál $tri_a(t)$. Tento signál je přiveden na subsystémy `Menic1` – `Menic4`. Obsah těchto subsystémů znázorňuje Obr. 5.7.



Obr. 5.7: Subsystém měniče obsahující pulsně šířkový modulátor. Dále umožňuje funkci fázového posuvu nosného signálu.

Pokud je proměnná `Interleaved` v jedničce, povoluje model nastavit fázový posuv nosného pilovitého signálu (`pila`) – pokud je proměnná `interleaved` v nule, všechny měniče mají společný nosný pilovitý signál. Vypnutí nebo zapnutí fázového posuvu nosných pilovitých signálů, dle Obr. 4.1, vykonává přepínač `Switch`. Hodnota fázového posuvu se pro daný měnič spočítá tak, že se načte aktuální počet měničů n (resp. počet využitých měničů n_x z odkazu `From1`), dále hodnota `cislo`, která určuje, o jaký násobek podílu $1/f$ se signál `Pila` v dílčím subsystému posune. Samotný fázový posuv signálu pak vykoná blok `Variable Transport Delay`. Počáteční hodnota tohoto bloku musí být nastavena na jedničku kvůli první periodě, protože pulzně šířkový modulátor je v simulacích nastaven tak, že je měnič v sepnutém stavu, pokud je hodnota signálu `strida` (modulační signál) větší jak nosný pilovitý signál (pokud by tedy byl v nule, měnič by byl v sepnutém stavu). Blok `Relation Operator1` pak zastává funkci samotného pulsně šířkového modulátoru – jedná se o komparátor. Výstupem tohoto komparátoru je pak přímo modulovaný signál nabývající hodnot 0 nebo 1. Blok `Gain` pak vynásobí modulovaný signál hodnotou $U_{1\max}$, čímž se dosáhne toho, že výstup tohoto subsystému odpovídá výstupnímu napětí z impulzního transformátoru jednočinného propustného měniče.

Pulzní signál jdoucí z portu `PWM0.5` má stejnou frekvenci, ale poloviční střídu

oproti signálu jdoucímu z portu `PWM`. Náběžná hrana tohoto signálu začíná přesně v polovině signálu `PWM`, viz průběhy v Obr. 5.7. Tento výstup bude využit v regulačních modelech (kapitola 5.3 - 5.6). V době náběžné hrany signálu se odečte (navzorkuje) velikost proudu tekoucího tlumivkou, čímž se získá tzv. „okamžitá střední hodnota“ proudu. Principiálně stejně je řešeno měření proudu u funkčního vzorku. Při nulové střídě by byla na výstupu `PWM0.5` trvale nula a proud tlumivkou by nebyl měřen. Pokud tedy komparátor `Relation Operator3` zaznamená tento stav, přepne na výstup `PWM0.5` pulzy, jejichž náběžná hrana odpovídá náběžné hraně signálu `Pila`. Tyto pulzy se vytvoří tak, že se pilovitý signál pro modulátor zderivuje pomocí bloku `Derivate`, a tento derivovaný signál[3] se pak porovná s nulou. Díky tomu dochází ke vzorkování proudu i při nulové střídě.

Model znázorněný na Obr. 5.6 může pracovat samostatně nebo jej lze použít jako subsystém. Samostatně jej bude využito pro znázornění průběhů zvlnění veličin i_{L1}, i_1, u_{C1} a i_{C1} (viz Obr. 5.1). Tyto průběhy jsou zobrazeny v kapitolách 5.2.1 a 5.2.2. Jako subsystém bude model využit v kapitole 5.2.3. Tato kapitola srovnává celkové zvlnění výstupního napětí pro jednotlivé varianty zapojení MS. Výstupem tohoto subsystému je právě celkové napětí, v modelu označeného `Uout`.

Kvůli zjištění teoretických průběhů žádaných veličin a zároveň kvůli ověření rovnic pro výpočet zvlnění výsledného napětí ($\Delta U_{\mathrm{C}}(s)$ a $\Delta U_{\max}$) je žádoucí, aby všechny měniče pracovaly se stejnou střídou s (v modelu blok `Constant5`).

Hodnota ohmické zátěže (proměnná `Rz`) je nastavená tak, aby pro všechny tři varianty zapojení tekl dílčím měničem stejný proud. Pak budou v průběhy proudu tekoucího tlumivkou i_{L1} pro všechny varianty stejné. Díky společné hodnotě střídy budou napětí na dílčích měničích také stejná. V zapojení 1S4P/4 činí hodnota zátěže 0,1125 Ω. Zapojení 2S2P/4 má oproti předešlé variantě dvakrát větší výstupní napětí, paralelně zapojené jsou už jen dva měniče. Proto, aby dílčím měničem tekl stejný proud, musí být hodnota zátěže čtyřikrát větší než v předešlé variantě, a proto je v modelu pro variantu 2S2P/4 zátěž `Rz*4`. Podobně, pro variantu 4S1P/4, kdy je výstupní napětí čtyřikrát větší a výstupní proud má být čtyřikrát menší, je hodnota zátěže šestnáctkrát zvětší než v první variantě, tedy `Rz*16`. Důležité však je poznamenat, že velikost zvlnění *proudu tlumivkou* i_{L} *nezávisí na velikosti pracovního proudu měniče*, viz rovnice (4.2). Vzhledem k tomu, že jsou parametry $U_{1\max}$, f a L po celou dobu simulace neměnné, závisí zvlnění proudu pouze na hodnotě střídy. Všechny úvahy a simulace jsou provedeny v oblasti nepřerušovaných proudů.

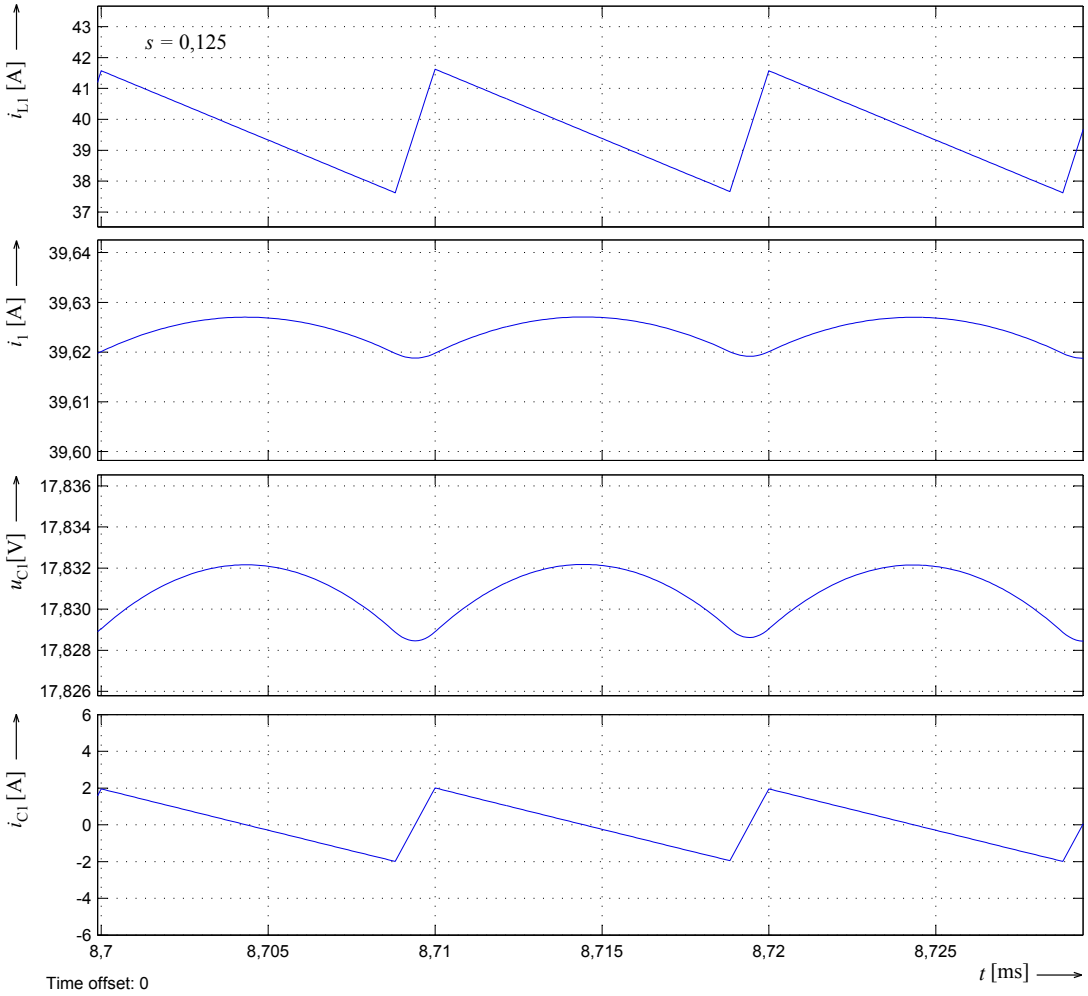
Všechny průběhy simulací uvedených v následujících podkapitolách jsou výřezy časového intervalu trvajícího 30 μs. Počátky těchto výřezů se liší, intervaly byly vybrány v okamžiku, kdy byly průběhy dostatečně ustálené.

[3] Náběžná hrana signálu `Pila` má kladnou derivaci, sestupná hrana ji má zápornou.

5.2.1 Modulární systémy s nosnými signály bez fázového posuvu

Z obsahu kapitoly 4 plyne, že v modulárních systémech s nosnými signály bez fázového posuvu *nedochází ke kompenzaci zvlnění veličin napětí či proudu.* Velikost zvlnění těchto veličin se podle konfigurace zapojení výstupů měničů sčítá nebo zůstává stejná. Zvlnění výstupních veličin jednoho dílčího měniče zůstává stejné pro všechny módy $(n_{\mathrm{ser}})\mathrm{S}(n_{\mathrm{par}})\mathrm{P}/n$.

Obr. 5.8 znázorňuje výsledek simulace, tedy průběhy zvlnění veličin i_{L1}, i_1, u_{C1} a i_{C1} jednoho měniče pro systém pracující v módu 1S4P/4. Jak již bylo zmíněno, průběhy těchto veličin jsou stejné i pro módy 4S1P/4 a 2S2P/4. Tvar průběhu napětí na kondenzátoru je vždy dán rovnicí (4.4).



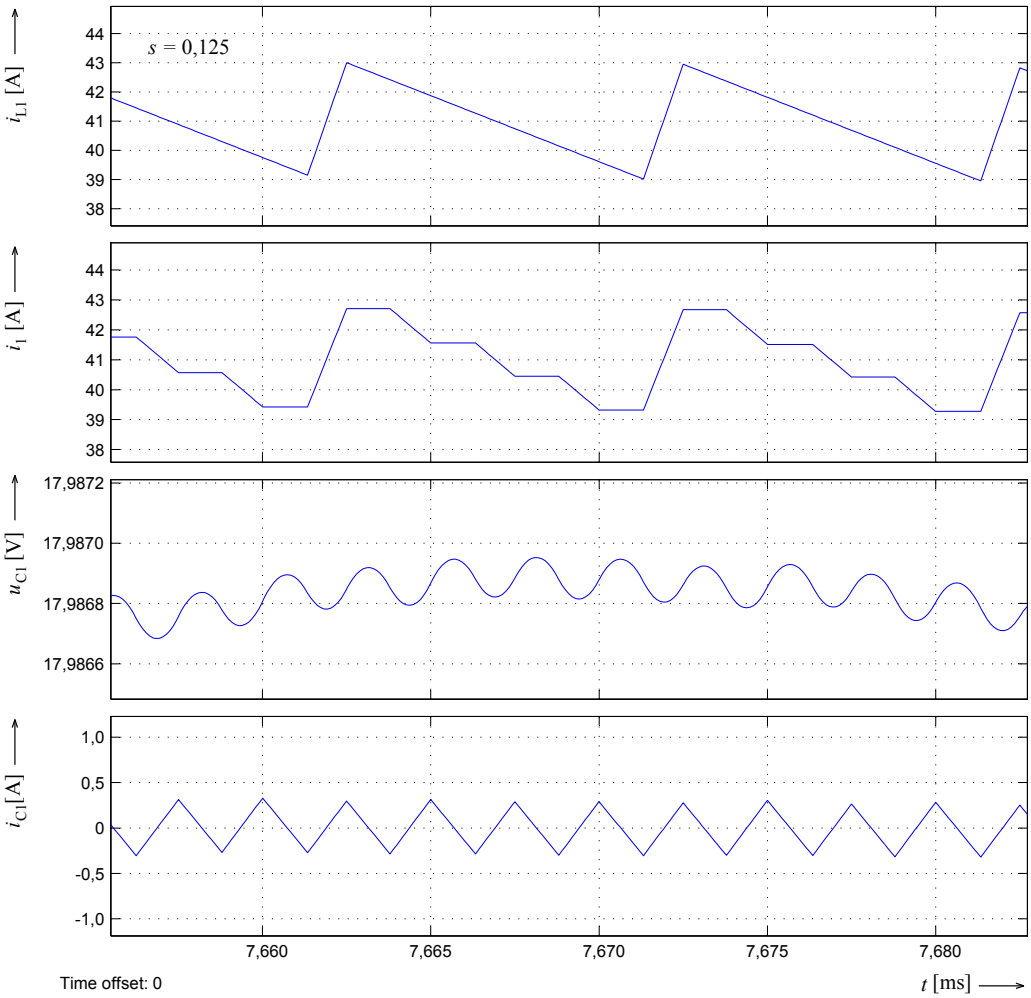
Obr. 5.8: Výsledek simulace vybraných výstupních veličin jednoho měniče pro varianty zapojení 1S4P/4, 4S1P/4 a 2S2P/4 – nosné signály bez fázového posuvu.

5.2.2 Modulární systémy s vícefázovou pulzní šířkovou modulací

Jak bylo naznačeno v kapitole 4, v systémech s vícefázovou PWM dochází k určité kompenzaci zvlnění napětí a proudů, a to vždy podle toho, v jakém módu $(n_{\mathrm{ser}})\mathrm{S}(n_{\mathrm{par}})\mathrm{P}/n$ systém pracuje. Následující body umožňují porovnat průběhy vybraných veličin pro všechny tři varianty zapojení.

a) Paralelní řazení měničů

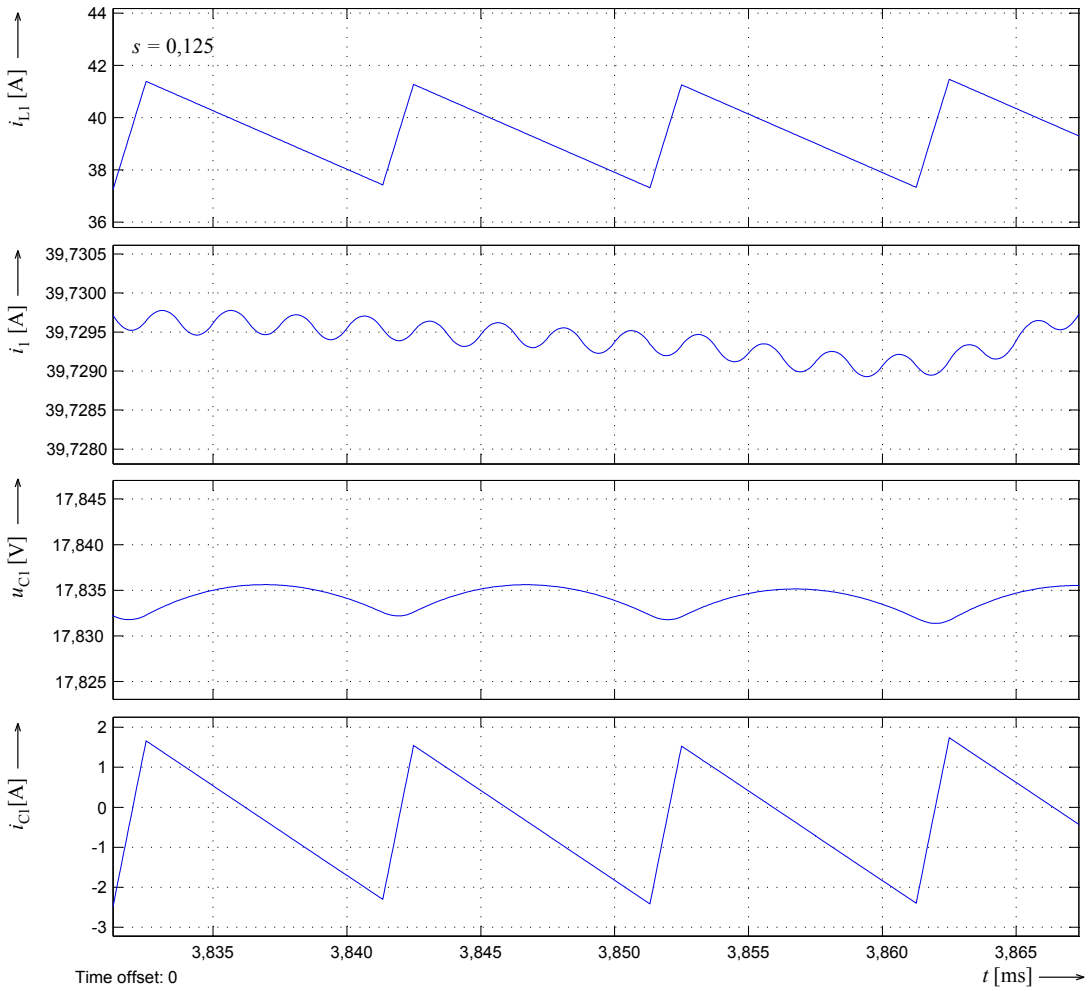
Obr. 5.9 znázorňuje průběhy zvlnění veličin i_{L1}, i_1, u_{C1} a i_{C1} pro paralelně řazené měniče. V tomto módu dochází k největšímu vykompenzování zvlnění proudu tekoucího kondenzátorem LC filtru.



Obr. 5.9: Výsledek simulace vybraných výstupních veličin jednoho měniče pro variantu zapojení 1S4P/4 – nosné signály s fázovým posuvem.

b) Sériové řazení měničů

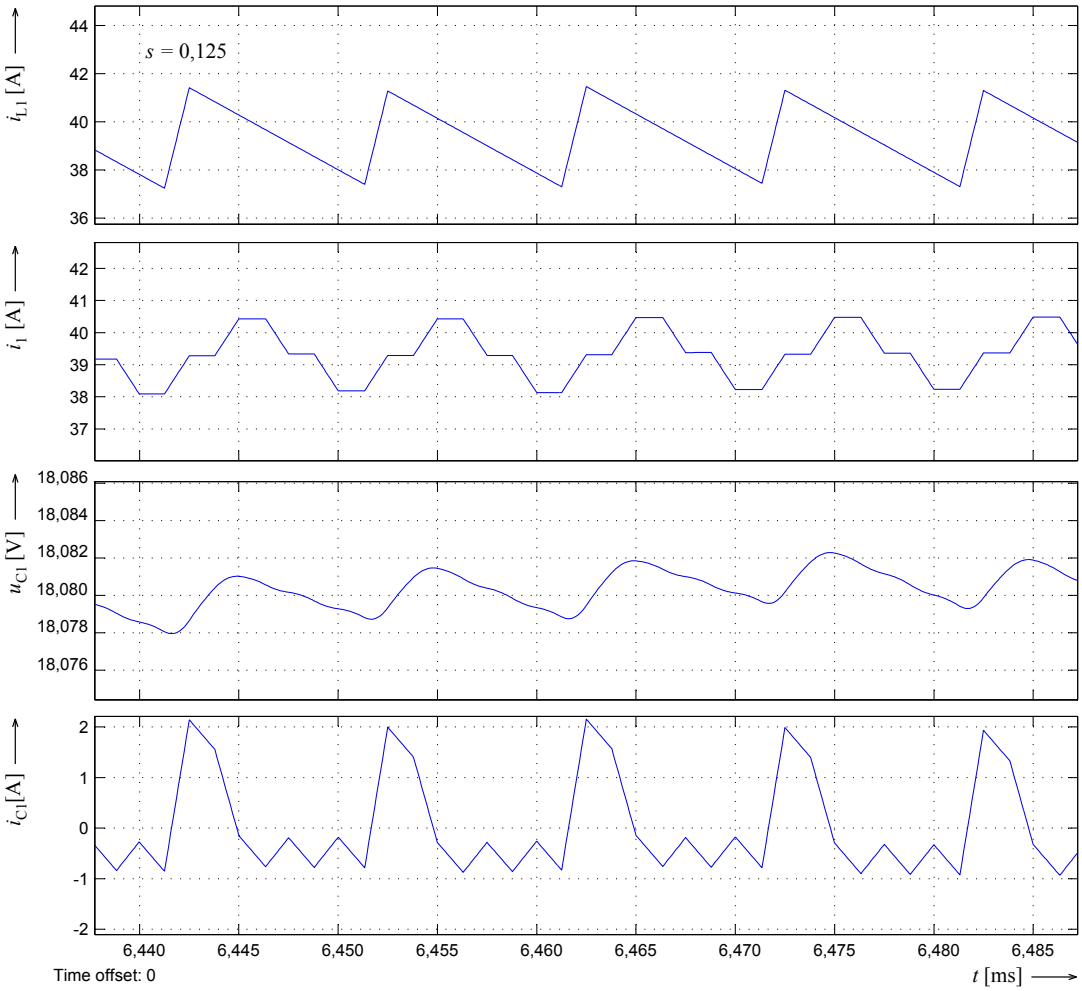
Pro sériově řazené měniče odpovídá zvlnění proudu tlumivkou přímo proudu kondenzátorem, tudíž nedochází ke kompenzaci zvlnění proudu kondenzátorem. Zvlnění napětí na kondenzátorech mezi jednotlivými měniči je fázově posunuto, a proto se vykompenzuje až výsledné zvlnění napětí celého MS. Výstupní proud měniče i_1 je zároveň výstupním proudem celého systému.



Obr. 5.10: Výsledek simulace vybraných výstupních veličin jednoho měniče pro variantu zapojení 4S1P/4 – nosné signály s fázovým posuvem.

c) Sériově-paralelní řazení měničů

U sériově-paralelního řazení dochází k částečnému vykompenzování proudu kondenzátorem i_{C1}, jak naznačuje Obr. 5.11. Ke špičce zvlnění dochází v aktivní fázi spínání měniče (při sepnutí tranzistoru). Tvarem průběhu proudu kondenzátorem je opět ovlivněn průběh zvlnění napětí na kondenzátoru. Výstupní napětí systému však již vykompenzované je[4].



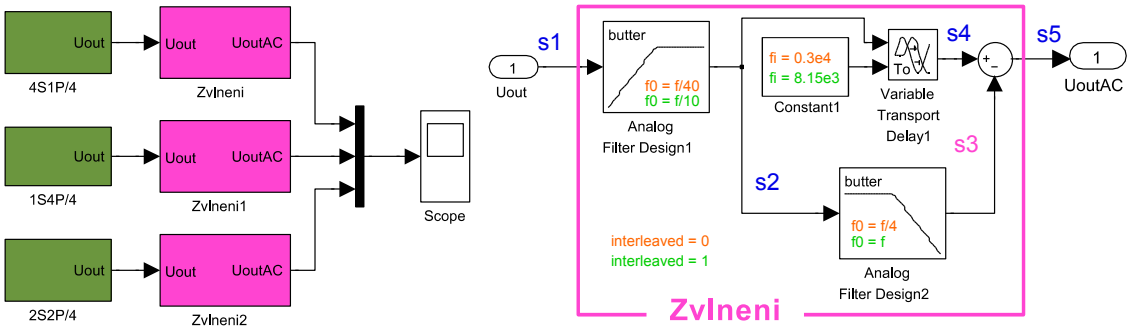
Obr. 5.11: Výsledek simulace vybraných výstupních veličin jednoho měniče pro variantu zapojení 2S2P/4 – nosné signály s fázovým posuvem.

[4]Srovnání tvarů zvlnění výstupního napětí celého systému pro jednotlivé případy prezentuje podkapitola 5.2.3.

5.2.3 Srovnání zvlnění pro všechny varianty zapojení

Model potřebný k porovnání zvlnění všech variant zapojení je znázorněn v levé části Obr. 5.12. Subsystémy odpovídající jednotlivým variantám zapojení výstupů `1S4P/4`, `4S1P/4` a `2S2P/4` byly popsány na Obr. 5.6.

Ze signálů výstupních napětí `Uout` jednotlivých porovnávaných variant zapojení je třeba dokonale odstranit nejen stejnosměrnou složku, ale i parazitní náhodný signál o proměnném kmitočtu. Tento nežádoucí signál je patrně způsoben nepřesnostmi numerického řešiče, zdá se, že není výsledkem regulačních dějů. Amplituda signálu je sice velmi malá, ale bohužel je srovnatelná s amplitudou vyhodnocovaného pravidelného zvlnění, tudíž znemožňuje porovnání zvlnění u jednotlivých variant zapojení. Kmitočet parazitního signálu je náhodný a navíc blízký kmitočtu pravidelného zvlnění, proto nelze signál odstranit prostou kmitočtovou filtrací. Z toho důvodu byl vytvořen subsystém `Zvlneni`, viz Obr. 5.12 vpravo. Průběhy zvlněného výstupního napětí U_{out} ve vyznačených bodech tohoto filtračního subsystému jsou pak znázorněny na Obr. 5.13.

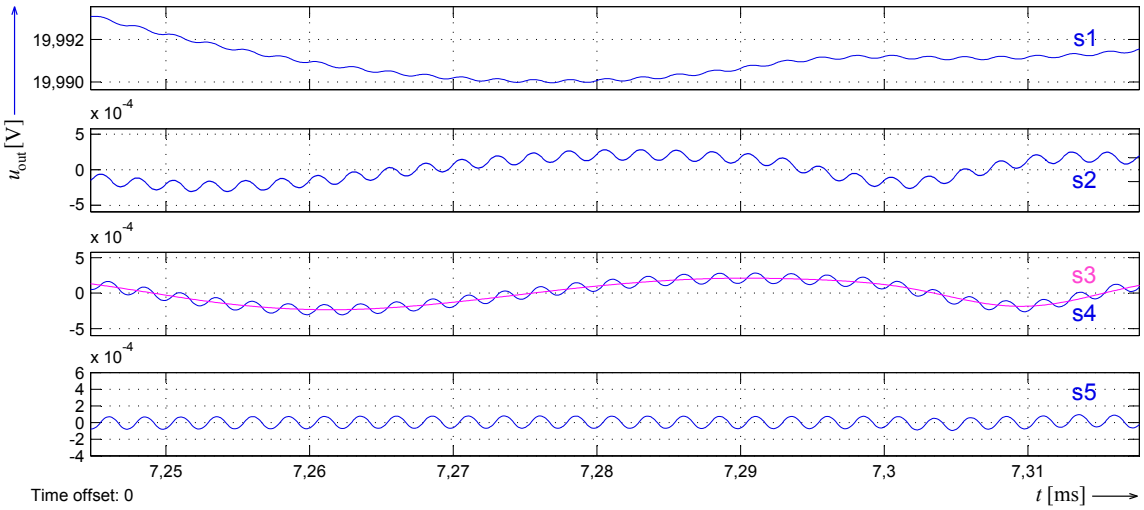


Obr. 5.12: Model pro srovnání zvlnění napětí pro varianty zapojení 1S4P/4, 4S1P/4 a 2S2P/4 (vlevo). Vpravo je znázorněn obsah subsystému `Zvlneni`.

Následující odrážky popisují jednotlivé signály, které jsou vyznačeny v subsystému `Zvlneni`:

s1 – vstupní signál jdoucí do subsystému, jedná se o výstupní napětí U_{out} MS, který je zapojen do módu 1S4P/4, 2S2P/4 nebo 4S1P/4. Ze signálu je zřejmé, že je amplituda zvlnění výstupního napětí systému výrazně menší než ustálená hodnota tohoto napětí.

s2 – vznikne tak, že se ze vstupního signálu s1 odstraní stejnosměrná složka pomocí horní propusti osmého řádu (blok `Analog Filter Design1`). Mezní kmitočet filtru musí být asi o řád menší než kmitočet sledovaného vysokofrekvenční zvlnění, aby byl zachován skutečný tvar signálu (při použití vyšší hodnoty mezního kmitočtu dochází ke zkreslení signálu). Díky takto nízko položenému



Obr. 5.13: Průběhy zvlnění výstupního napětí U_{out} v měřených bodech `s1` – `s5` filtračního subsystému `Zvlneni`.

meznímu kmitočtu je však sledované vysokofrekvenční zvlnění superponované na nežádoucím nízkofrekvenčním průběhu. Proto je třeba signál dále filtrovat.

s3 – nachází se na výstupu dolní propusti osmého řádu (`Analog Filter Design2`). Tento signál představuje nežádoucí nízkofrekvenční náhodný signál, na němž je superponováno zvlnění výstupního napětí systému. Dolní propust způsobila fázové zpoždění signálu s3 oproti signálu s2.

s4 – jedná se o časově zpožděný signál s2. Zpoždění bylo vykonáno blokem `Variable Transport Delay1` o hodnotu uvedenou v bloku `Constant1`. Tato konstanta odpovídá časovému zpoždění mezi signály s2 a s3.

s5 – představuje vyfiltrovanou střídavou složku hledaného vysokofrekvenčního zvlnění výstupního napětí U_{out} pro dané zapojení systému. Tento signál vznikne odečtením signálu s3 od signálu s4.

Multiplexer potom sloučí vyfiltrované průběhy (signály s5) zvlnění výstupních napětí ze subsystémů `Zvlneni`, `Zvlneni1` a `Zvlneni2` do jednoho grafu.

Srovnání zvlnění výstupního napětí MS zmíněných třech variant zapojení pro *systém s nosnými signály bez fázového posuvu* znázorňuje Obr. 5.14. Obrázek obsahuje dva grafy srovnávající zvlnění výstupního napětí. První graf srovnává průběhy zvlnění pro střídu $s = 0{,}125$. Inflexní body (ve srovnávacích grafech označené červeným křížkem) naznačují hranici mezi dvěma parabolami, ze kterých je vždy dílčí křivka složená. Tvar těchto parabol[5] je popsán rovnicí (4.4). Potom tedy parabola otevřená nahoru odpovídá aktivní fázi měniče (sepnutí tranzistorů) a parabola otevřená dolů odpovídá neaktivní fázi měniče. Druhý graf zobrazuje stejnou situaci

[5] V rovnici je nutné zohlednit aktuální mód zapojení výstupů měničů.

pro střídu $s = 0{,}5$. Pro systém bez fázového posuvu se jedná o extrémní střídu s maximálním zvlnění výstupního napětí $\Delta U_{\mathrm{out,max}}$. To dokazuje fakt, že se inflexní body nacházejí na ose x, a křivky zvlnění proto mají stejně vysokou jak kladnou část maximálního zvlnění, tak i zápornou část maximálního zvlnění napětí. Toto neplatí pro graf průběhů zvlnění napětí se střídou $s = 0{,}125$, kde má kladná část křivky menší amplitudu než záporná část křivky. Jak kladná, tak i záporná část křivky však mají stejnou plochu pod křivkou[6]. Důležité tedy je, že takzvaná **hodnota špička-špička** (amglicky *peak-to-peak*) **průběhu zvlnění pro jakoukoli variantu zapojení odpovídá dvojnásobku zvlnění**, které se obdrží výpočtem pomocí rovnic uvedených v kapitole 4.

Obr. 5.15 popisuje podobné srovnání s tím rozdílem, že se jedná o systém s *vícefázovou PWM*. Horní graf obrázku popisuje situaci pro střídu $s = 0{,}3$, při které, podobně jak u předchozího obrázku, dochází k nesymetrii mezi horní a dolní částí křivek zvlnění napětí. Spodní graf pro střídu $s = 0{,}125$ pak odpovídá stavu, kdy zvlnění napětí dosahuje svého maxima $\Delta U_{\mathrm{out,max}}$. Tato střída tedy podle rovnice (4.16) odpovídá střídě s prvním maximem zvlnění $s_{\Delta\mathrm{max},1,4}$. Křivky jsou pak symetrické, protože se inflexní body nacházejí na ose x.

Při srovnání obrázků 5.14 a 5.15 je zřejmé, že zvlnění výstupního napětí systému s fázovým posuvem má čtyřikrát větší frekvenci oproti systému bez fázového posuvu. Dále lze pozorovat evidentní pokles zvlnění výstupního napětí pro systém s fázovým posuvem. Tento pokles je způsoben již zmíněnou kompenzací zvlnění fázově posunutých veličin systému.

Tabulka 5.2 obsahuje hodnoty zvlnění výstupního napětí systému pro jednotlivé varianty zapojení, a to jak pro systémy bez fázového posuvu, tak pro systémy s fázovým posuvem. Hodnoty jsou určeny pomocí vzorců uvedených v kapitole 4. Podělí-li se hodnota špička-špička zvlnění daného průběhu z obou obrázků dvěma, pak tato hodnota přesně odpovídá dané hodnotě z tabulky. Tato shoda potvrzuje správnost rovnic uvedených v kapitole 4.

Nyní bude proveden příklad výpočtu druhého řádku tabulky 5.2, tedy pro mód 2S2P/4 ($n_{\mathrm{ser}} = 2$, $n_{\mathrm{par}} = 2$ a $n = 4$):

V prvé fázi je třeba určit hodnotu zvlnění proudu pro střídu $s = 0{,}125$. K tomu se využije rovnice (4.2), po dosazení

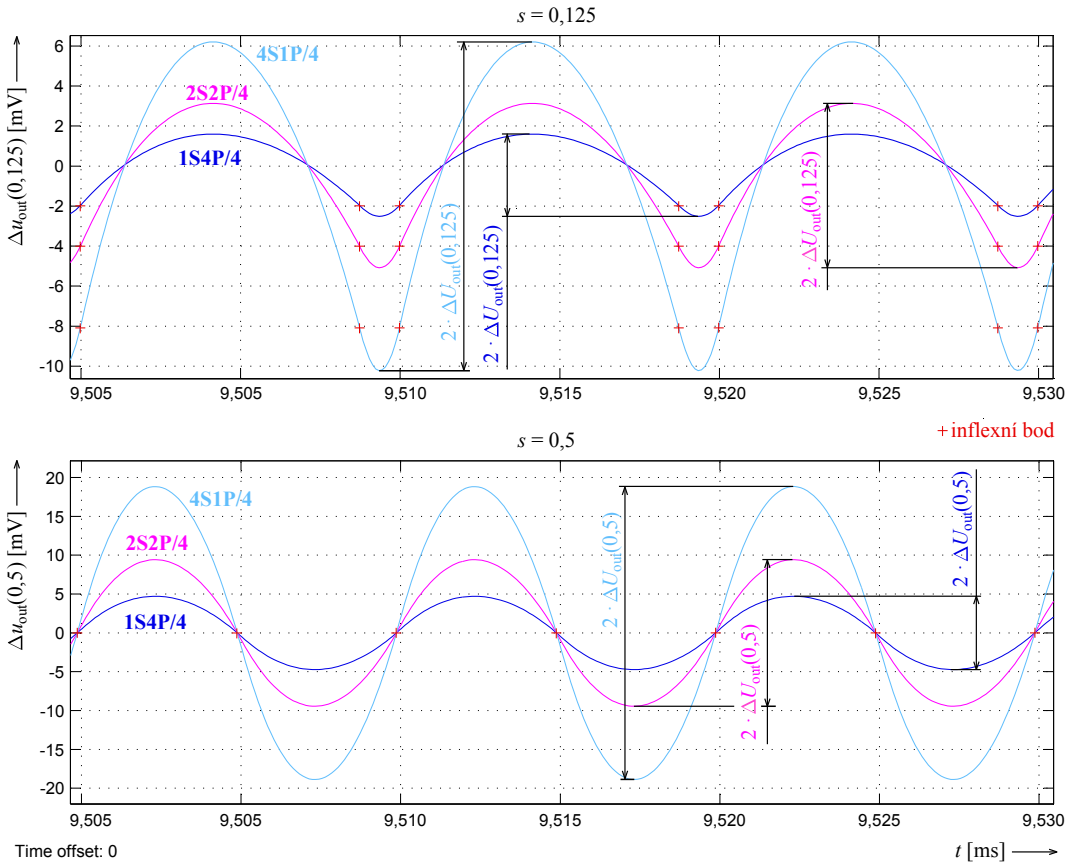
$$\Delta I_{\mathrm{L}}(0{,}125) = s \cdot (1 - s) \cdot \frac{U_{1\mathrm{max}}}{2 \cdot f \cdot L} = \frac{0{,}125 \cdot (1 - 0{,}125) \cdot 164\,\mathrm{V}}{2 \cdot 100\,\mathrm{kHz} \cdot 40\,\mu\mathrm{H}} = 2{,}24\,\mathrm{A}.$$

Toto zvlnění lze pozorovat na proudu i_{L1} v Obr.5.8 – Obr.5.11, protože v těchto simulacích pracuje systém se společnou střídou právě $s = 0{,}125$. S touto hodnotou bude počítáno pouze pro určení hodnot $\Delta U_{\mathrm{out}}(0{,}125)$ – bez fázového posuvu.

[6]Střední hodnota je rovna nule, protože stejnosměrná složka byla kompletně odstraněna pomocí bloku `Zvlneni`.

Tab. 5.2: Hodnoty zvlnění výstupního napětí systému pro jednotlivé varianty zapojení:

nosné signály	bez fázového posuvu		s fázovým posuvem	
zvlnění výstupního napětí	$\Delta U_{\text{out}}(0{,}125)$	$\Delta U_{\text{out}}(0{,}5)$	$\Delta U_{\text{out}}(0{,}3)$	$\Delta U_{\text{out}}(0{,}125)$
1S4P/4	2,06 mV	4,71 mV	47,1 μV	73,6 μV
2S2P/4	**4,12 mV**	**9,42 mV**	**94,2 μV**	**147,2 μV**
4S1P/4	8,24 mV	18,84 mV	188,4 μV	294,4 μV

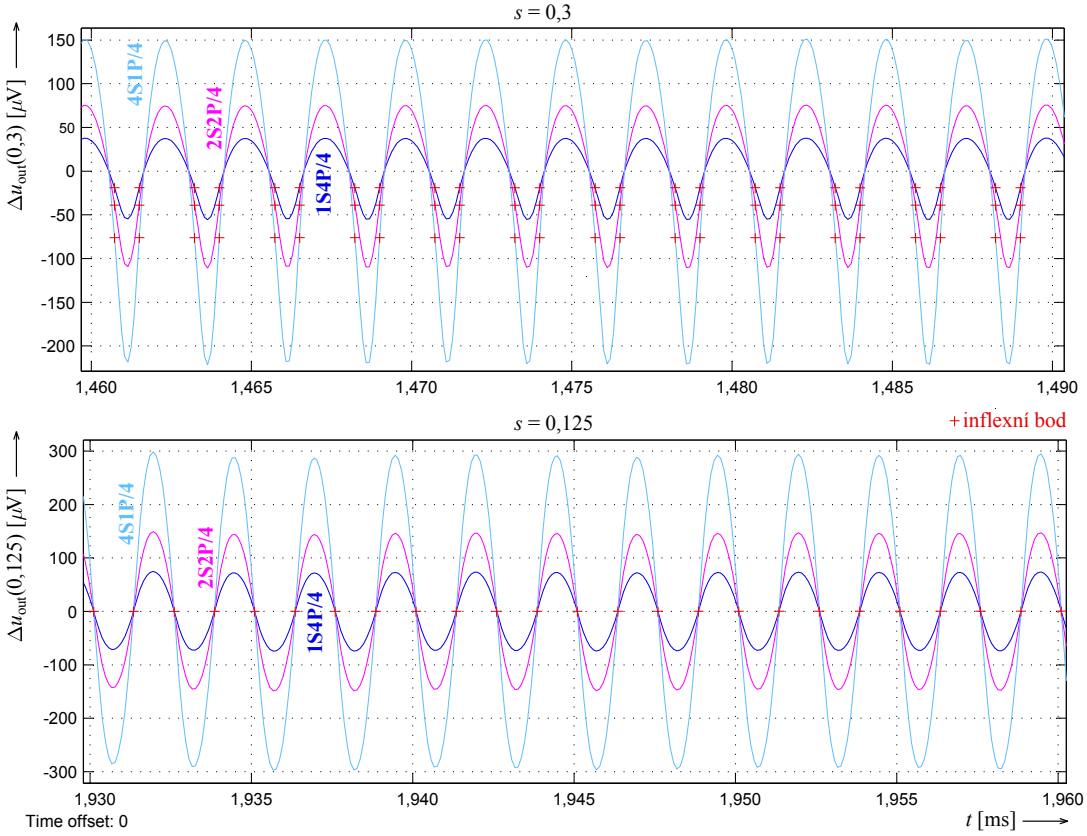


Obr. 5.14: Srovnání zvlnění výstupního napětí MS pro zapojení 1S4P/4, 4S1P/4 a 2S2P/4 – nosné signály bez fázového posuvu (pro střídy 0,125 a 0,5).

Dále je třeba určit maximální zvlnění proudu pro střídu $s_{\text{max}} = 0{,}5$ podle rovnice (4.3)

$$\Delta I_{\text{Lmax}} = s_{\text{max}} \cdot (1 - s_{\text{max}}) \cdot \frac{U_{1\text{max}}}{2 \cdot f \cdot L} = \frac{0{,}5 \cdot (1 - 0{,}5) \cdot 164\ \text{V}}{2 \cdot 100\ \text{kHz} \cdot 40\ \mu\text{H}} = 5{,}13\ \text{A}.$$

Tato hodnota bude využita pro výpočet hodnot $\Delta U_{\text{out}}(0{,}5)$ – bez fázového posuvu a $\Delta U_{\text{out}}(0{,}3)$, $\Delta U_{\text{out}}(0{,}125)$ – s fázovým posuvem.



Obr. 5.15: Srovnání zvlnění výstupního napětí MS pro zapojení 1S4P/4, 4S1P/4 a 2S2P/4 – nosné signály s fázovým posuvem (pro střídy 0,3 a 0,125).

Po výpočtu zvlnění proudu lze přistoupit k samotnému určení jednotlivých zvlnění výstupního napětí pro mód 2S2P/4:

a) zvlnění napětí pro systém s nosnými signály bez fázového posuvu

Zvlnění výstupního napětí pro střídu $s = 0{,}125$ se určí podle obecného tvaru rovnice (4.30), tedy

$$\Delta U_{\mathrm{out}}(0{,}125) = n_{\mathrm{ser}} \cdot \frac{\Delta I_{\mathrm{L}}(0{,}125)}{8 \cdot f \cdot C_1} = \frac{2 \cdot 2{,}24\ \mathrm{A}}{8 \cdot 100\ \mathrm{kHz} \cdot 1360\ \mu\mathrm{F}} = \mathbf{4{,}12\ mV}.$$

Jak již bylo naznačeno, zvlnění napětí $\Delta U_{\mathrm{out}}(0{,}5)$ odpovídá maximálnímu zvlnění $\Delta U_{\mathrm{out,max}}$, které se určí podle rovnice (4.31) následovně

$$\Delta U_{\mathrm{out,max}} = n_{\mathrm{ser}} \cdot \frac{\Delta I_{\mathrm{Lmax}}}{8 \cdot f \cdot C_1} = \frac{2 \cdot 5{,}13\ \mathrm{A}}{8 \cdot 100\ \mathrm{kHz} \cdot 1360\ \mu\mathrm{F}} = \mathbf{9{,}42\ mV}.$$

b) zvlnění napětí pro systém s vícefázovou PWM

Pro zvlnění výstupního napětí se střídou $s = 0{,}3$ je nutné podle rovnice (4.18) nejprve určit redukovanou střídu

$$s_{\mathrm{red}}(0{,}3) = s - [s_{\Delta\mathrm{min},1,n} \cdot (s \oslash s_{\Delta\mathrm{min},1,n})] = 0{,}3 - [0{,}25 \cdot (0{,}3 \oslash 0{,}25)] = 0{,}05,$$

kde střída nespojitého bodu $s_{\Delta\mathrm{min},1,n}$ pro $n = 4$ odpovídá 0,25.

Redukovaná střída se nyní dosadí do rovnice první paraboly (4.19), tedy

$$\Delta I_{\Sigma\mathrm{rel}}(0{,}3) = -4 \cdot n \cdot s_{\mathrm{red}}(s)^2 + 4 \cdot s_{\mathrm{red}}(s) = -4 \cdot 4 \cdot 0{,}05^2 + 4 \cdot 0{,}05 = 0{,}16.$$

Zvlnění výstupního napětí pro střídu $s = 0{,}3$ se pak určí podle obecného tvaru rovnice (4.33), tedy

$$\Delta U_{\mathrm{out}}(0{,}3) = \frac{\Delta I_{\Sigma\mathrm{rel}}\,(0{,}3) \cdot \Delta I_{\mathrm{Lmax}}}{8 \cdot f \cdot C_1 \cdot n_{\mathrm{par}} \cdot n} = \frac{0{,}16 \cdot 5{,}13\ \mathrm{A}}{8 \cdot 100\ \mathrm{kHz} \cdot 1360\ \mu\mathrm{F} \cdot 2 \cdot 4} = \mathbf{94{,}2}\ \boldsymbol{\mu}\mathbf{V}.$$

Jak bylo naznačeno dříve v textu, zvlnění výstupního napětí $\Delta U_{\mathrm{out}}(0{,}125)$ odpovídá maximálnímu zvlnění $\Delta U_{\mathrm{out,max}}$. To se určí podle rovnice (4.32) následovně

$$\Delta U_{\mathrm{out,max}} = \frac{\Delta I_{\mathrm{Lmax}}}{8 \cdot f \cdot C_1 \cdot n_{\mathrm{par}} \cdot n^2} = \frac{5{,}13\ \mathrm{A}}{8 \cdot 100\ \mathrm{kHz} \cdot 1360\ \mu\mathrm{F} \cdot 2 \cdot 4^2} = \mathbf{147{,}2}\ \boldsymbol{\mu}\mathbf{V}.$$

Poznámka: Zvlnění napětí $\Delta U_{\mathrm{out}}(0{,}5)$ v tabulce 5.2 je stokrát větší než zvlnění $\Delta U_{\mathrm{out}}(0{,}3)$. Tuto okolnost lze vysvětlit tak, že pokud se podělí rovnice (4.31) a (4.32), vznikne právě číslo sto, tedy

$$\frac{\dfrac{n_{\mathrm{ser}} \cdot \Delta I_{\mathrm{Lmax}}}{8 \cdot f \cdot C_1}}{\dfrac{\Delta I_{\Sigma\mathrm{rel}}\,(0{,}3) \cdot \Delta I_{\mathrm{Lmax}}}{8 \cdot f \cdot C_1 \cdot n_{\mathrm{par}} \cdot n}} = \frac{n_{\mathrm{ser}} \cdot n_{\mathrm{par}} \cdot n}{\Delta I_{\Sigma\mathrm{rel}}\,(0{,}3)} = \frac{2 \cdot 2 \cdot 4}{0{,}16} = 100.$$

5.3 Simulace kaskádní regulace jednoho měniče

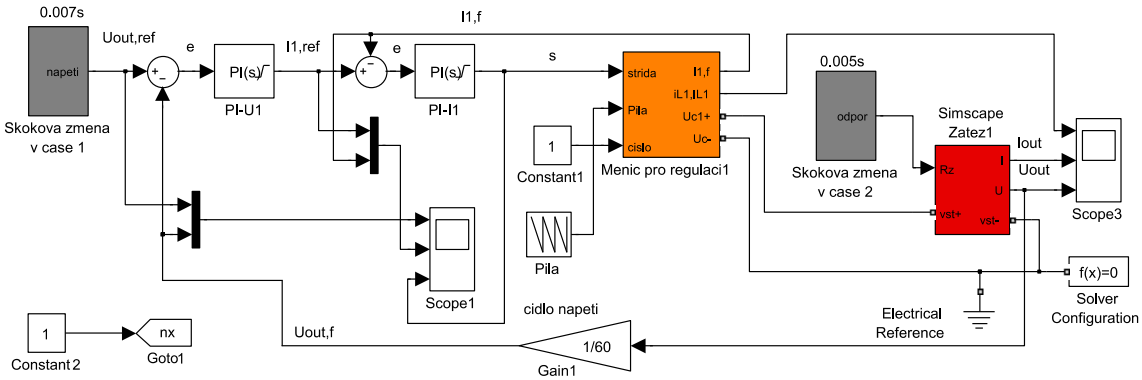
Kaskádní regulace s nadřízenou napěťovou a podřízenou proudovou smyčkou je základní regulační struktura používaná pro řízení měničů. Tato podkapitola prezentuje model a simulaci této regulační struktury pro jeden měnič. Hlavním úkolem podkapitoly je však simulací potvrdit správnost teoretického návrhu napěťového a proudového regulátoru, jenž byl proveden v kapitole 6.2.

Samotný model kaskádní regulace jednoho měniče s nadřízenou napěťovou a podřízenou proudovou smyčkou je znázorněn na Obr. 5.16. Blok proudového regulátoru je v obrázku označen `PI-I1`, blok napěťového regulátoru je označen `PI-U1`. Jedná se o standardní bloky z knihovny Simulinku, ve kterých lze nastavit následující základní parametry:

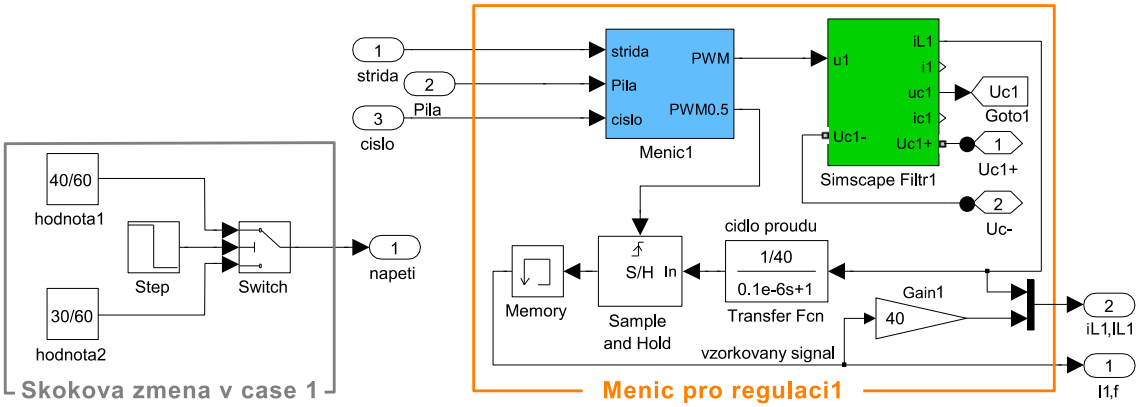
- časová doména – zde si je možné vybrat, zda má být regulátor číslicový nebo spojitý. Simulace budou provedeny s regulátory ve spojitém tvaru.
- konstanty regulátorů – nastavení typu regulátoru P, I, PI, PID, PD pomocí proporcionální, integrační, derivační složky. Konstanty obou PI regulátorů odpovídají konstantám regulátorů navržených v kapitole 6.2.

- mezní hodnoty regulátoru – lze nastavit meze výstupní veličiny. Výstup napěťového regulátoru může dosáhnout hodnot 0 až 1, proudový regulátor hodnot 0 až 0,4[7].
- ostatní volitelné parametry, které pomohou uživateli nastavit potřebné vlastnosti regulátoru.

Blok `Gain1` reprezentuje zesílení čidla napětí pro napěťový regulátor. Blok `Constant2` má hodnotu 1, protože se v této simulaci využije pouze jeden měnič.



Obr. 5.16: Model kaskádní regulace jednoho měniče s nadřízenou napěťovou a podřízenou proudovou smyčkou.



Obr. 5.17: Schéma subsystému, který umožňuje skokovou změnu veličiny v čase (vlevo). Vpravo je detail subsystému měniče použitého v regulačních schématech.

Obsah šedého subsystému `Skokova zmena v case 1` znázorňuje Obr. 5.17 vlevo. Tento subsystém skokově změní hodnotu 1 na hodnotu 2 v daném čase, který je nastaven blokem `Step`. Blok Switch pak provede samotné přepnutí z hodnoty 1 na hodnotu 2. V simulaci je tohoto bloku použito ke změně žádané hodnoty napětí v čase

[7]Hodnota 0,4 odpovídá maximální střídě pulzně šířkového modulátoru.

0,007 s a také hodnoty zátěže `Rz` v čase 0,005 s. Žádaná hodnota napětí je tedy skokově změněna ze 40 na 30 V a hodnota zátěžného odporu je skokově změněna z 1,5 na 2 Ω. Vpravo na Obr. 5.17 je pak znázorněn subsystém měniče pro regulaci. Bloky `Sample and Hold` a `Memory` provádějí vzorkování proudu tlumivkou – první zmíněný odebere vzorek, druhý jej uchová až do dalšího odběru. Jak bylo popsáno v předchozí kapitole, vzorek je odebrán tak, aby pro každou periodu nesl informaci o tzv. „okamžité střední hodnotě“ proudu[8]. Blok `Gain1` v tomto subsystému potom přepočítává hodnotu proudu s maximem v jedničce zpět na skutečnou hodnotu – tento zpětný přepočet je zde jen kvůli vykreslení „okamžité střední hodnoty“ proudu tlumivkou I_{L1} do jednoho grafu s okamžitou hodnotou proudu i_{L1}. Blok `Transfer Fcn` reprezentuje přenosovou funkci proudového čidla (viz kapitola 6.2). Port `Goto1` představuje globální odkaz proměnné `Uc1`[9]. Subsystémy `Menic1` a `Simscape Filtr 1` byly popsány v předchozích podkapitolách. Samotná simulace trvá 10 ms.

Průběhy výstupních veličin měniče, přivedených na `Scope2`, jsou znázorněny na Obr. 5.19. Jedná se o okamžitou hodnotu proudu tlumivkou i_{L1} a okamžitou střední hodnotu proudu tlumivkou I_{L1}, proud zátěží i_{out} a napětí na zátěži u_{out}. Obr. 5.18 zobrazuje průběhy veličin spojené s regulací (blok `Scope1`), tedy: a) žádaná hodnota výstupního napětí $u_{\mathrm{1,out,ref}}$ a skutečná hodnota výstupního napětí $u_{\mathrm{out,f}}$ (včetně detailů překmitů), b) žádaná hodnota proudu tlumivkou $i_{\mathrm{1,ref}}$ (výstup z regulátoru napětí) a skutečná hodnota proudu tlumivkou i_{f}, c) střída s (výstup z regulátoru proudu). Při pohledu na schodovitou funkci průběhu proudu na tlumivce, ať už se jedná o průběhy i_{L1}, I_{L1} nebo $i_{\mathrm{1,ref}}$, $i_{\mathrm{1,f}}$, lze simulaci rozdělit na pět intervalů:

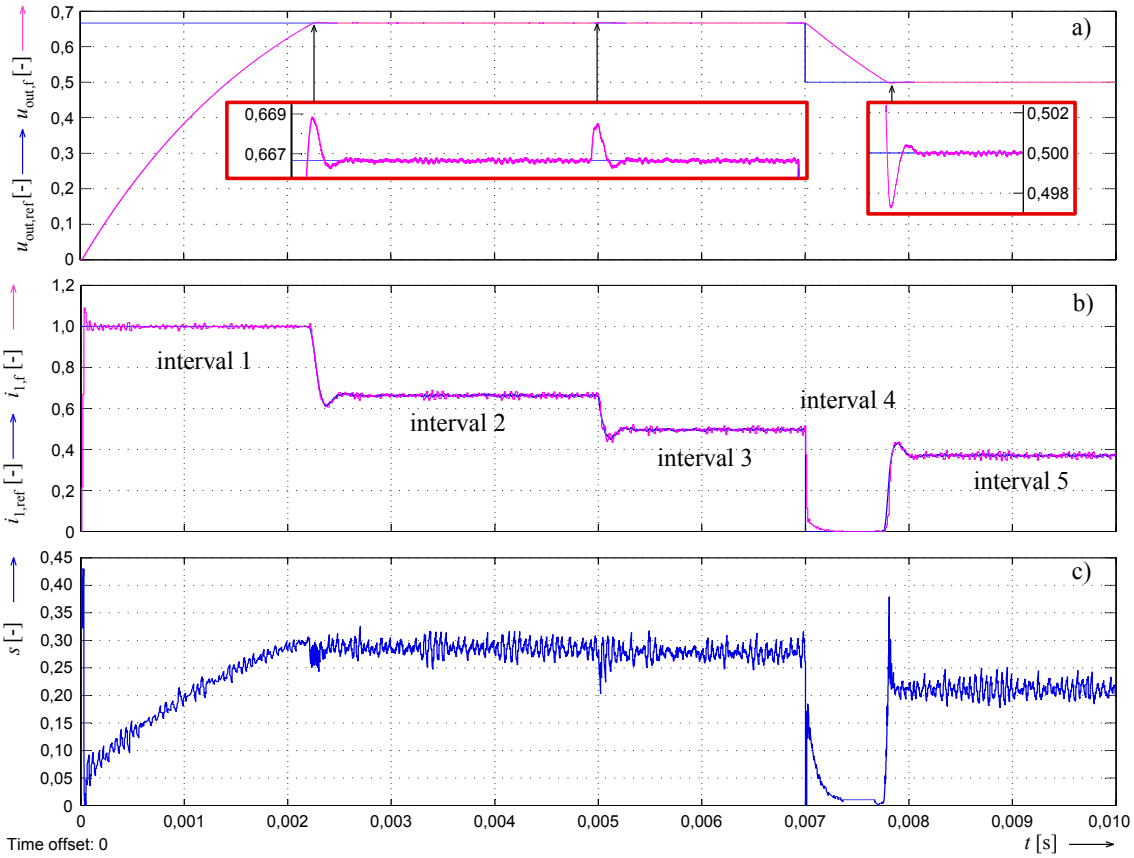
- interval 1 – v tomto intervalu dochází k nabíjení výstupního kondenzátoru. Proudový regulátor drží proud tlumivkou na hodnotě 40 A, což odpovídá proudovému omezení měniče – kondenzátor se tedy v tomto intervalu nabíjí konstantním proudem. S rostoucí hodnotou výstupního napětí musí narůstat i hodnota střídy s a s rostoucí střídou se zvětšuje zvlnění proudu i_{L1}. Výstupní proud i_{out} je podle Ohmova zákona přímo úměrný výstupnímu napětí u_{out}, zátěž má hodnotu $R_{\mathrm{z}} = 1{,}5\ \Omega$. Začátek tohoto intervalu je doprovázen drobným překmitem proudu tlumivkou.
- interval 2 – tato časová oblast začíná dosažením žádané hodnoty výstupního napětí $u_{\mathrm{out}} = 40$ V. V tomto okamžiku dochází k mírnému překmitu regulované veličiny, který je možné pozorovat na detailním výřezu průběhu skutečné hodnoty napětí $u_{\mathrm{out,f}}$.
- interval 3 – tento časový úsek začíná skokovou změnou zátěže na hodnotu $R_{\mathrm{z}} = 2\ \Omega$ v čase 0,005 s. Tato změna je opět doprovázena mírným zakmitáním

[8] Takto je odstraněno zvlnění proudu tlumivkou, díky tomu jsou odezvy proudového regulátoru názornější.

[9] Tento odkaz bude použit v dalších podkapitolách.

výstupního napětí, které je způsobeno skokovým poklesem výstupního proudu.

- interval 4 – tento časový úsek začíná skokovou změnou žádané hodnoty napětí na $u_{\text{out}} = 30$ V v čase 0,007 s. Výstup z napěťového regulátoru $i_{1,\text{ref}}$ je roven nule, protože dochází k vybíjení napětí na výstupním kondenzátoru. I když střída s (výstup z proudového regulátoru) není nulová, proud z měniče do tlumivky prakticky neteče.
- interval 5 – tento interval začíná v době, kdy napětí na kondenzátoru klesne na novou úroveň žádané hodnoty napětí $u_{\text{out}} = 30$ V. Tento okamžik je opět doprovázen drobným zakmitáním. Od této chvíle je již nezbytné udržovat výstupní napětí na této hodnotě, a proto tlumivkou opět teče pracovní proud.

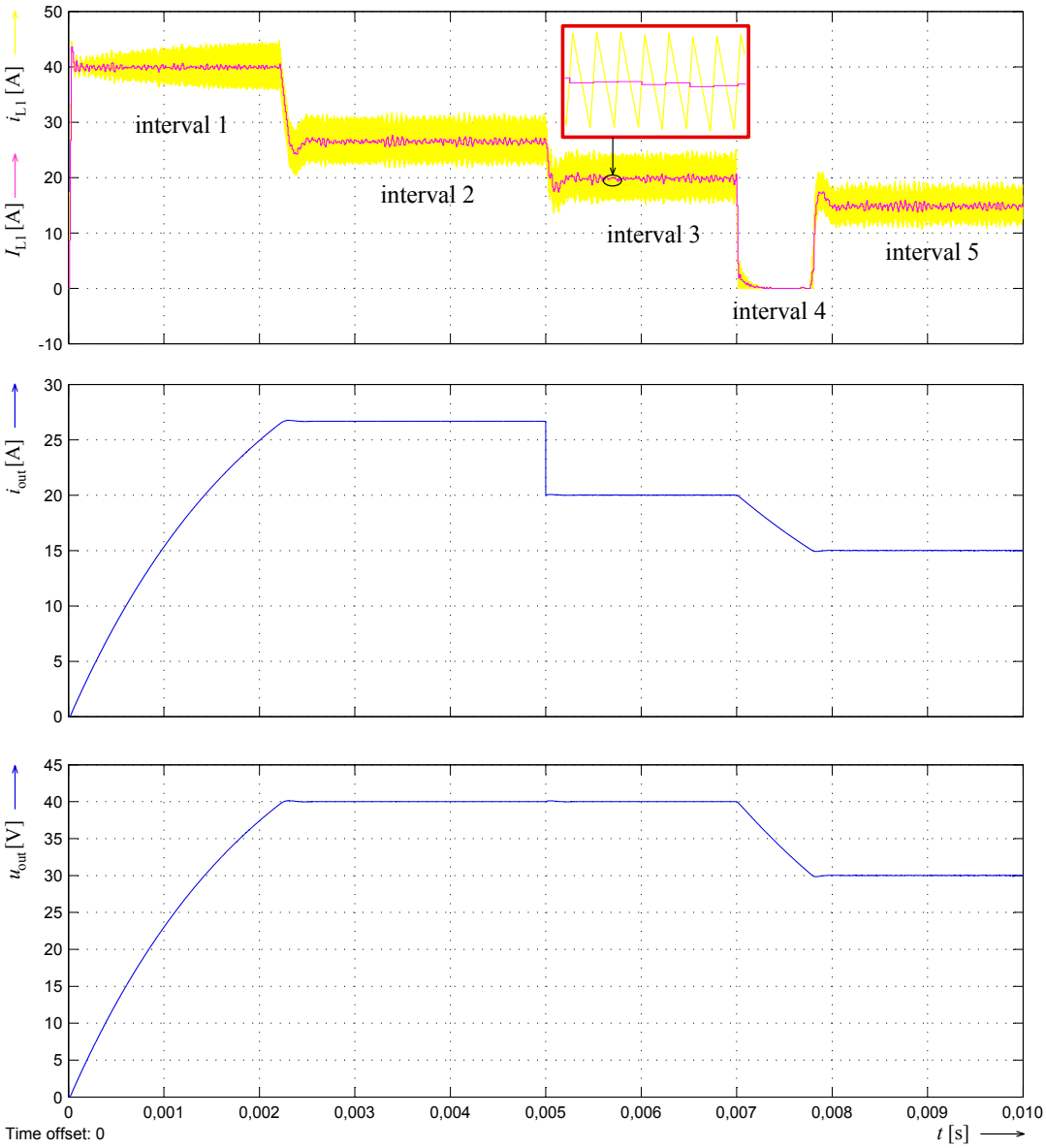


Obr. 5.18: Průběhy regulačních veličin zobrazovače `Scope1` pro jeden měnič.

Z výsledků simulace je patrné, že jsou regulátory dobře navržené. Proudová smyčka je velice rychlá, protože skutečná hodnota proudu i_{f} téměř kopíruje žádanou hodnotu proudu $i_{1,\text{ref}}$. Plní tedy svůj účel proudové smyčky, kterým je eliminace setrvačnosti tlumivky. Co se týče rychlosti, na napěťový regulátor nejsou kladeny tak vysoké požadavky jako na proudový regulátor, protože je smyčka zpomalena

velkou setrvačností kondenzátoru. Napěťový regulátor pracuje také dobře, překmity při změně žádané hodnoty nebo poruše jsou minimální a výstupní napětí po ustálení odpovídá přesně žádané hodnotě.

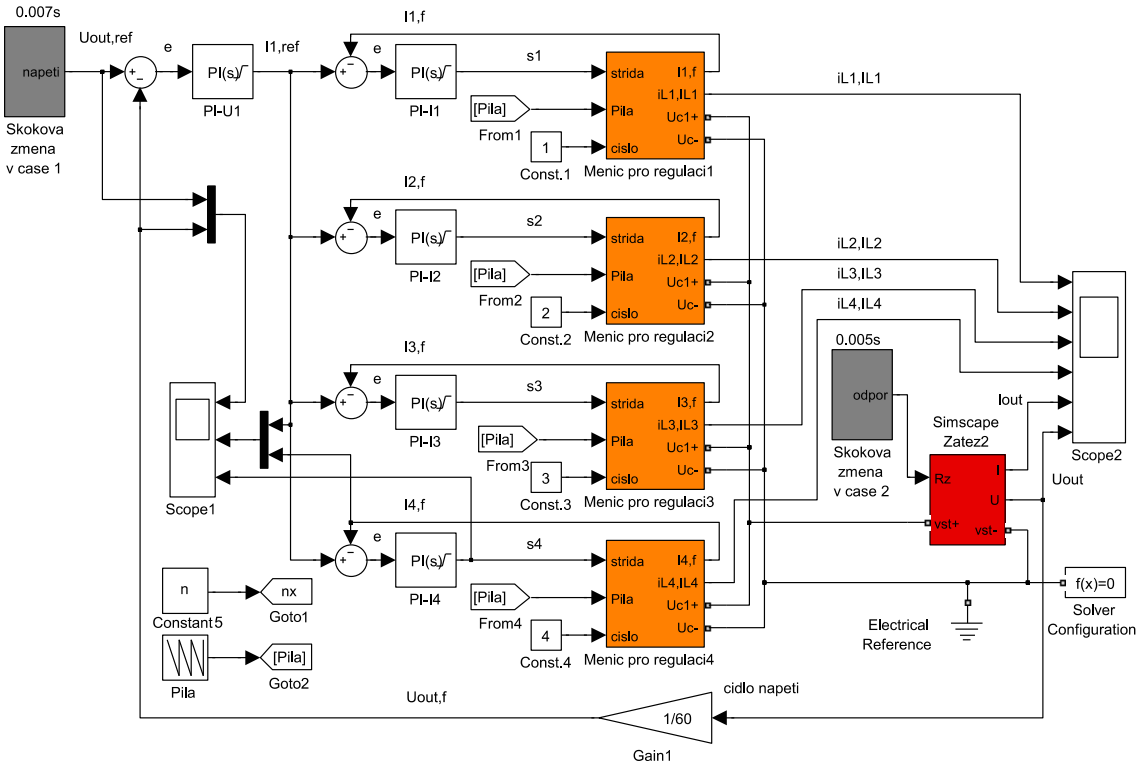
Tato podkapitola tedy úspěšně ověřila správnost návrhu regulátorů uvedeného v části 6.2. Simulace paralelně, sériově i sériově-paralelně řazených měničů budou složeny ze stejných bloků a subsystémů popsaných v této podkapitole. Stejně tak regulační zásahy pro ně budou probíhat v pěti výše popsaných intervalech.



Obr. 5.19: Průběhy výstupních veličin jednoho měniče, zobrazovač (`Scope2`).

5.4 Simulace paralelně řazených měničů

Model systému čtyř měničů zapojených paralelně je znázorněn na Obr. 5.20. Signál `Pila` je ke všem měničům přiveden skrze bloky `From` a `Goto`. Tato simulace (stejně tak i simulace sériového a sériově-paralelního řazení měničů) opět trvala 10 ms. Ve stejných časech byly provedeny obě skokové změny, pouze hodnoty zátěže byly čtyřikrát zmenšeny[10]. Změna zátěže R_z tedy bude 0,375 Ω a 0,5 Ω. Zobrazovači `Scope2` byly přidány tři vstupy, aby bylo možné zobrazit všechny čtyři proudy tlumivkami.



Obr. 5.20: Model kaskádní regulace systému s jednou nadřízenou napěťovou smyčkou a čtyřmi podřízenými proudovými smyčkami – paralelní řazení měničů.

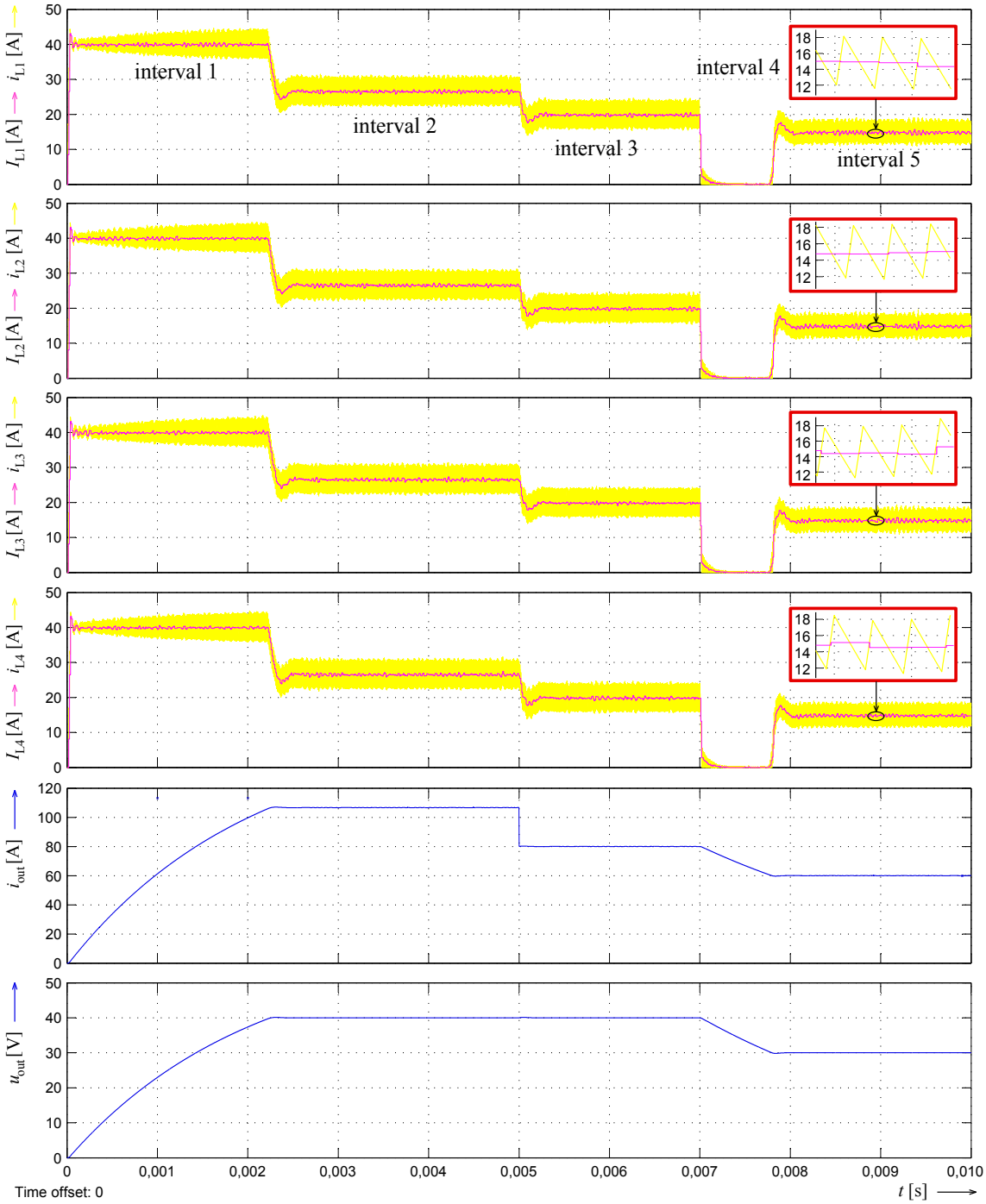
Poznámka: Počínaje tímto modelem, budou všechny ostatní simulace systémů s fázově posunutými nosnými signály. Vliv na výsledné zvlnění výstupních veličin pro systémy bez fázově posunutých nosných signálů byl popsán v kapitole 5.2.

Průběhy výstupních veličin (`Scope2`) jsou znázorněny na Obr. 5.21. Proudy tlumivkami jsou rozděleny rovnoměrně, zvětšení ukazuje vzájemný posuv zvlnění proudu. Výstupní proud i_{out} je pak čtyřikrát větší než při variantě s kaskádní regulací jednoho měniče. Regulační odezvy na zobrazovači `Scope1` jsou shodné s odezvami

[10] Díky tomu poteče stejný proud dílčí tlumivkou jaký tekl výstupní tlumivkou při simulaci provedené v předchozí kapitole.

znázorněnými na Obr. 5.18, proto nejsou přiloženy. Stejně tak i popis jednotlivých intervalů z průběhů simulace odpovídá popisu vytvořeného v podkapitole 5.3.

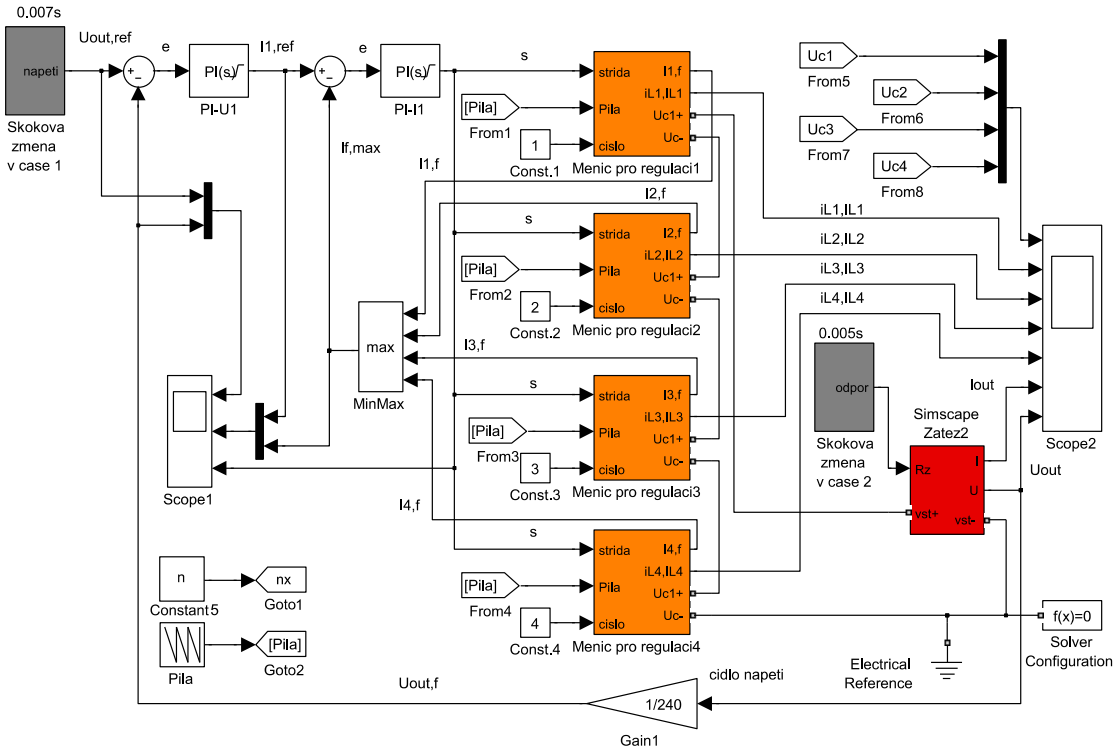
Měniče pracují paralelně, proto je výstupní napětí stejné jako napětí na dílčím měniči. Systém je stabilní, proudy jsou rozděleny rovnoměrně.



Obr. 5.21: Průběhy výstupních veličin systému se čtyřmi měniči řazenými paralelně, zobrazovač (`Scope2`).

5.5 Simulace sériově řazených měničů

Model kaskádní regulace s jednou nadřízenou napěťovou a jednou podřízenou proudovou smyčkou pro řízení čtyř měničů zapojených do série znázorňuje Obr. 5.22. Aby tlumivkami tekl stejný proud, jako v minulých simulacích, byla zátěž R_z čtyřikrát zvětšena oproti simulaci jednoho měniče. Zátěž se tedy skokově změní v čase 0,005 s z 6 Ω na 8 Ω. Sériové spojení čtyř měničů čtyřikrát zvýší hodnotu výstupního napětí systému, proto je třeba čtyřikrát zvýšit rozsah čidla napětí (`Gain1`). Změna žádané hodnoty napětí v čase 0,007 s je ze 150 V na 100 V[11]. Blok `MinMax` vybere maximální skutečnou hodnotu proudu tlumivkou $I_{\mathrm{f,max}}$ (viz kapitola 3.1.2). Zobrazovači Scope2 byl přidán další segment, který naráz znázorní všechny čtyři napětí na dílčích měničích.

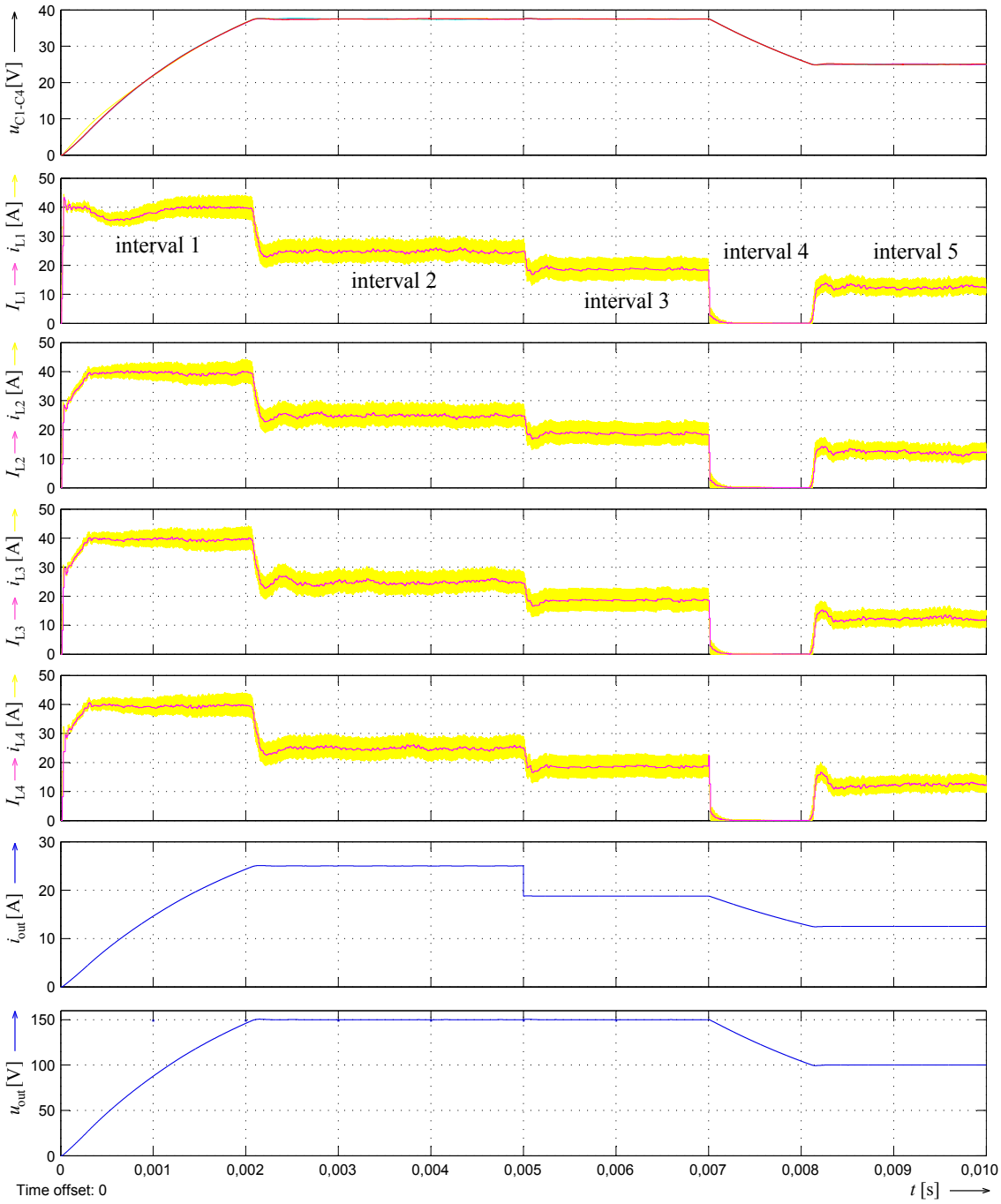


Obr. 5.22: Model kaskádní regulace systému s jednou nadřízenou napěťovou smyčkou a jednou podřízenou proudovou smyčkou – sériové řazení měničů.

Průběhy výstupních veličin znázorňuje Obr. 5.23. Proudy tlumivkami jsou vždy po ustálení rovnoměrně rozložené. Omezující blok `MinMax` ve zpětné vazbě nedopustí, aby žádný ustálený proud tlumivkou překročil omezení proudu, které je nastaveno

[11] v subsystému `Skokova zmena v case1` se `hodnota1` nastaví 150/240 a `hodnota2` 100/240, protože vstupy a výstupy regulátorů leží v intervalu 0 až 1.

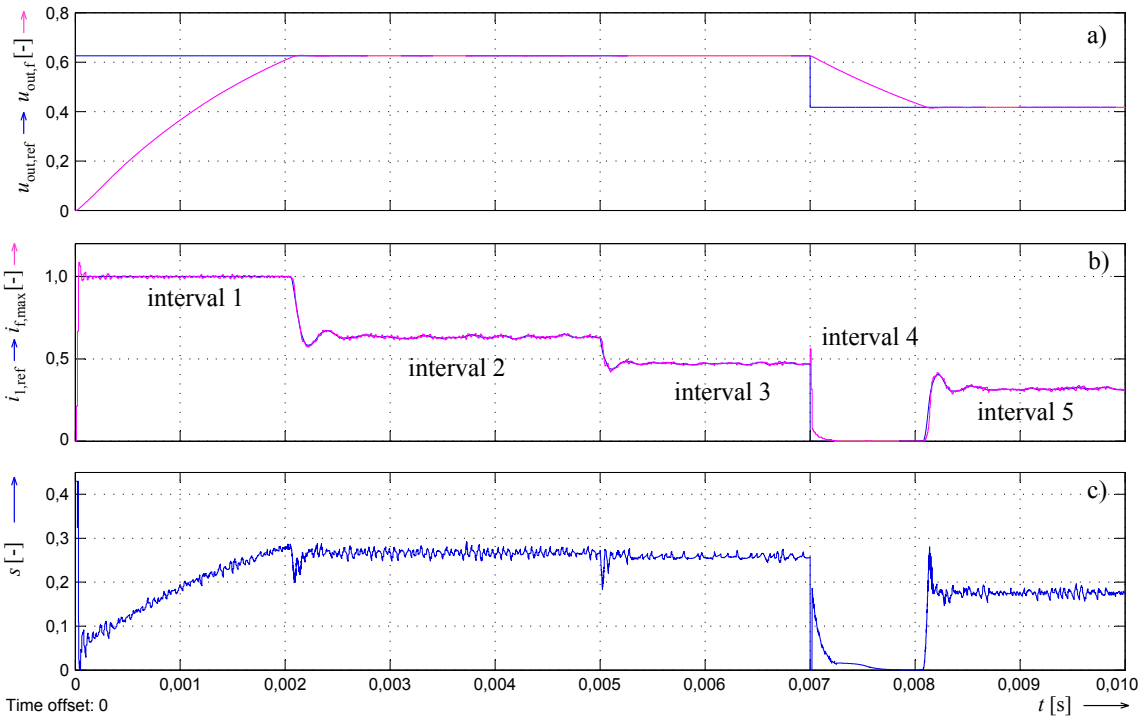
na 40 A. Průběhy výstupních napětí u_{C1-C4} se prakticky překrývají, v systému tudíž nedochází k rozvážení napětí na jednotlivých měničích.



Obr. 5.23: Průběhy výstupních veličin systému se čtyřmi měniči řazenými do série, zobrazovač (`Scope2`).

Regulační odezvy systému jsou znázorněny na Obr. 5.24. Průběhy jednotlivých veličin jsou opět velice podobné s průběhy veličin na Obr. 5.18. Proudový regulátor velice rychle reaguje, a proto průběh skutečné hodnoty proudu $I_{f,max}$ téměř kopíruje

průběh žádané hodnoty proudu $I_{1,\mathrm{f}}$. Po ustálení skutečné hodnoty napětí je regulační odchylka nulová, systém je stabilní, napětí na měničích jsou rozdělena rovnoměrně.

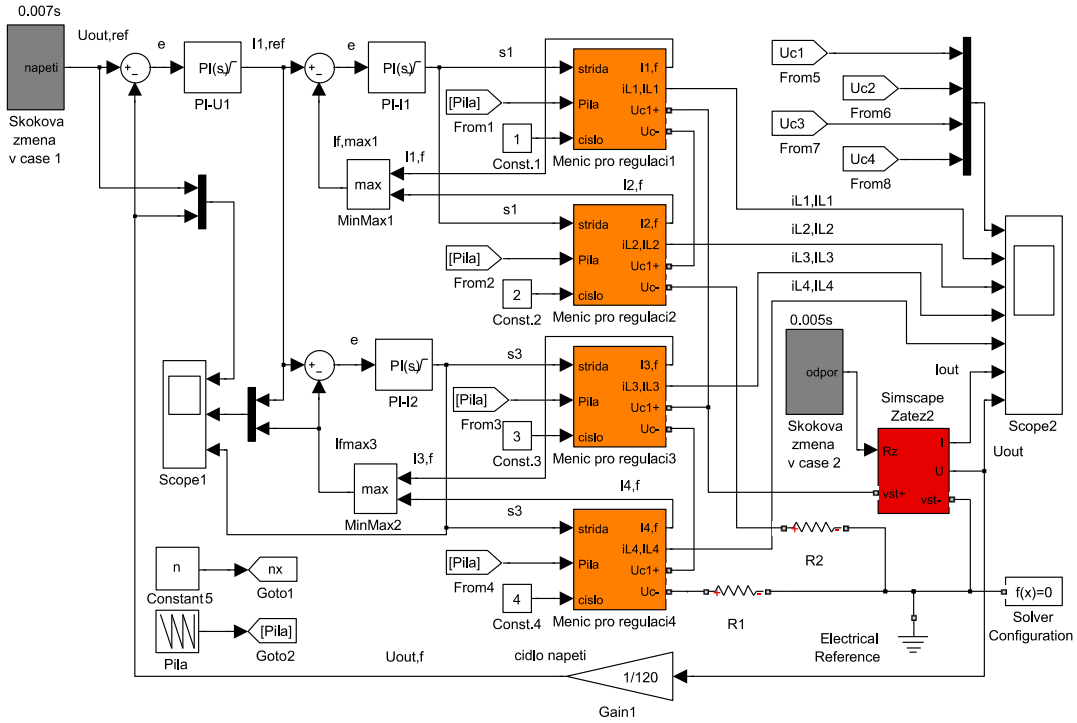


Obr. 5.24: Průběhy regulačních veličin zobrazovače `Scope1` pro čtyři měniče zapojené do série.

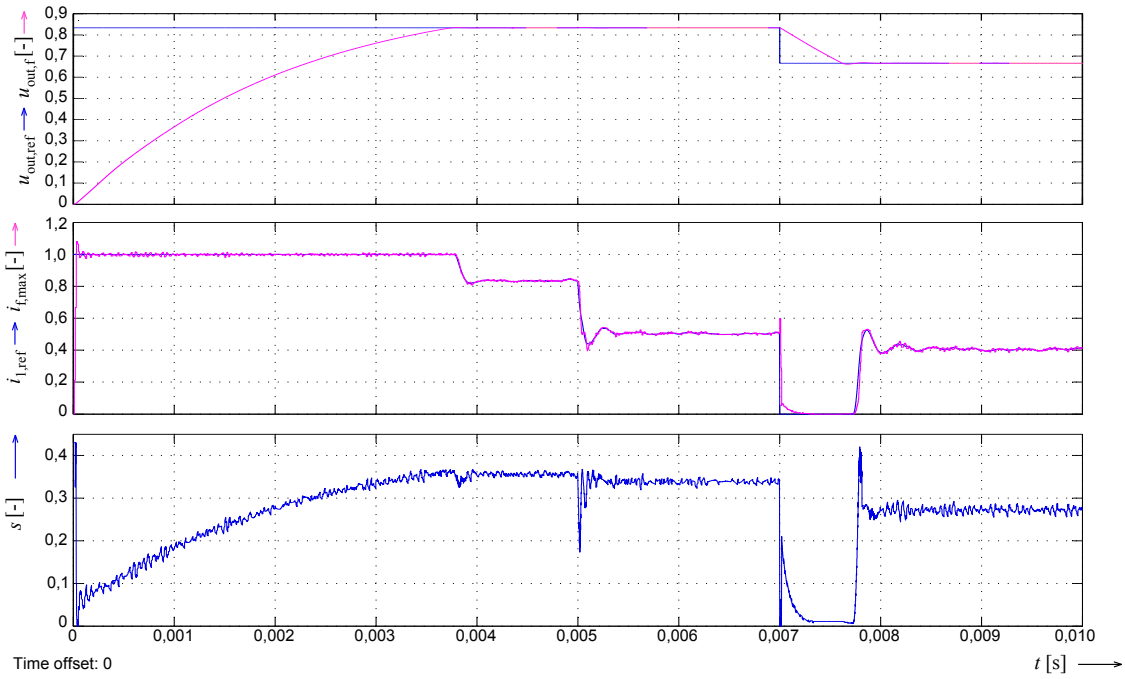
5.6 Simulace sério-paralelně řazených měničů

Model sériově-paralelního systému čtyř měničů zapojených v módu 2S2P/4 znázorňuje Obr. 5.25. Jedná se o jednu nadřízenou napěťovou smyčku a dvě podřízené proudové smyčky. Každá proudová smyčka musí mít blok `Max`, který vybírá vždy tu větší ze dvou skutečných hodnot proudu. Díky tomu se nestane, že jednou tlumivkou poteče větší proud než je proudové omezení či žádaná hodnota proudu. Schéma je doplněno dvěma vyrovnávacími odpory `R1`, `R2`, které v praxi představují odpor propojek. Tyto odpory, které mají hodnotu jednotky miliohmů, spojující sériově propojené měniče, zvyšují stabilitu výpočtu.

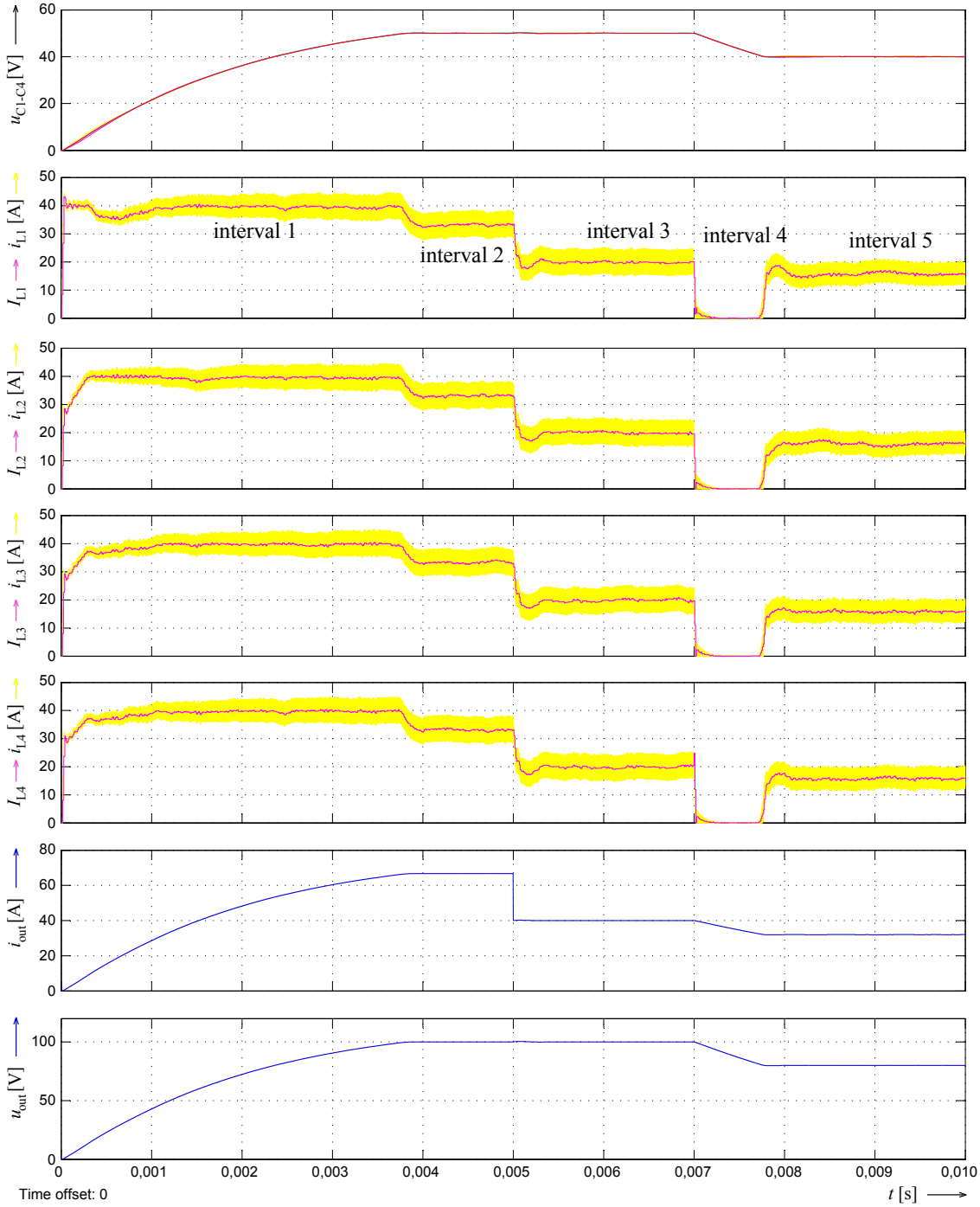
Průběhy výstupních veličin znázorňuje Obr. 5.27. Při přechodových jevech se proudy tlumivkami sice mírně liší, po ustálení jsou však vyrovnané. Stejně tak napěťové křivky jednotlivých měničů $u_{\mathrm{C1-C4}}$ se překrývají. Průběhy regulačních veličin, znázorněných na Obr. 5.26, signalizují, že jde opět o stabilní regulaci.



Obr. 5.25: Model kaskádní regulace systému s jednou nadřízenou napěťovou smyčkou a jednou podřízenou proudovou smyčkou – sériově-paralelní řazení měničů.



Obr. 5.26: Průběhy regulačních veličin zobrazovače `Scope1` pro čtyři měniče zapojené sériově-paralelně.

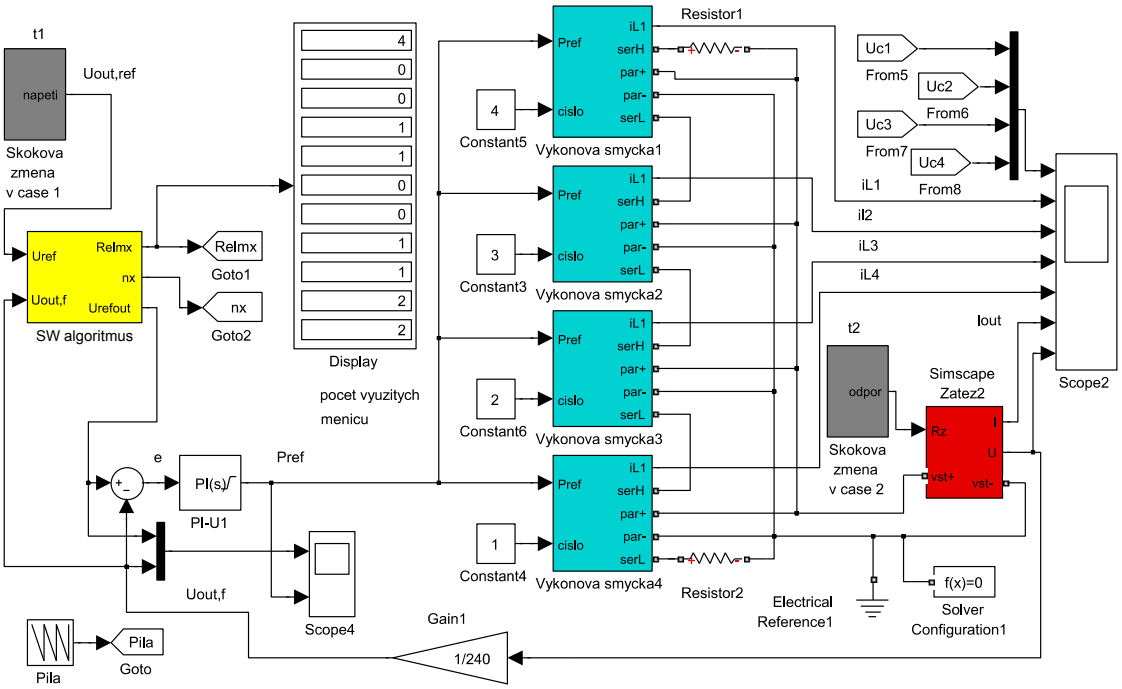


Obr. 5.27: Průběhy výstupních veličin systému se čtyřmi měniči řazenými sériově-paralelně, zobrazovač (`Scope2`).

Skoková změna žádané hodnoty výstupního napětí byla tentokrát ze 100 na 80 V. Zátěž se skokově změnila v čase 0,005 s z 1,5 Ω na 2,5 Ω.

5.7 Simulace rekonfigurovatelného systému

Z rekonfigurovatelných modulárních systémů bude simulována varianta **regulace výstupního napětí** (popsaná v kapitole 3.2.2), protože tato řídicí struktura je použita v realizovaném funkčním vzorku. Model rekonfigurovatelného systému čtyř měničů je znázorněn na Obr. 5.28.



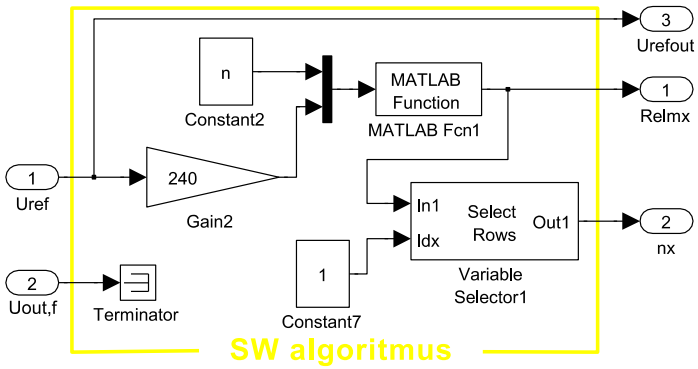
Obr. 5.28: Model rekonfigurovatelného systému čtyř měničů.

Subsystém `SW algoritmus` rozhoduje o tom, do jakého výstupního módu se systém nakonfiguruje, a to v závislosti na žádané hodnotě napětí `Uout,ref`. V kapitole 3.2.6 byl tento přepínací algoritmus popsán pro dvě varianty přepínání:

a) *Základní varianta algoritmu* – subsystém pro tuto variantu je znázorněn na Obr. 5.29. Tato varianta rozhoduje o aktuálním módu zapojení pouze na základě žádané hodnoty napětí `Uout,ref`[12]. Proto je na nevyužitý vstup se signálem skutečné hodnoty napětí `Uout,f` připojen zakončovací blok `Terminator`. Základem celého subsystému je blok `MATLAB Fcn2`. Obecně se jedná o velice užitečný blok reprezentující funkci, kterou lze naprogramovat jazykem MATLAB. Tímto blokem se tedy nahradí složitá schémata složená z bloků Simulinku – zdrojový kód bývá někdy přehlednější a názornější. Vstupem do funkce `Fcn2` je vektor obsahující počet měničů `n` a žádanou hodnotu napětí

[12] Z toho důvodu je signál ze vstupního portu `1` poslán přímo na výstupní port číslo `3`, odkud je po opuštění subsystému přiveden na vstup nadřízené napěťové regulační smyčky.

`Uout,ref`, která je pomocí bloku `Gain2` přepočtena zpět z jednotkové do skutečné podoby. Zdrojový kód funkce je pak vypsán v příloze A.1. Tato funkce je sestavena podle algoritmu uvedeného v kapitole 3.2.6. Rozdíl je pouze v tom, že číslo *Rel_vyst* zde není binární. Výstupem tohoto bloku je totiž vektorová proměnná `Relmx`, kde první číslo ve vektoru představuje počet využitých měničů `nx`, na pozici 2 až $2 \cdot n + 1$ se nachází informace o stavu přepínačů[13] a poslední dvě pozice zobrazují aktuální mód měniče (čísla n_{ser} a n_{par}). Blok `Variable selector1` vybere z první pozice (viz jednička v bloku `Constant7`) vektorové proměnné `Relmx` informaci o hodnotě proměnné `nx`, podle které se nastavuje fázový posuv nezi nosnými pilovitými signály[14] v subsystému `Menic1` (Obr. 5.7).



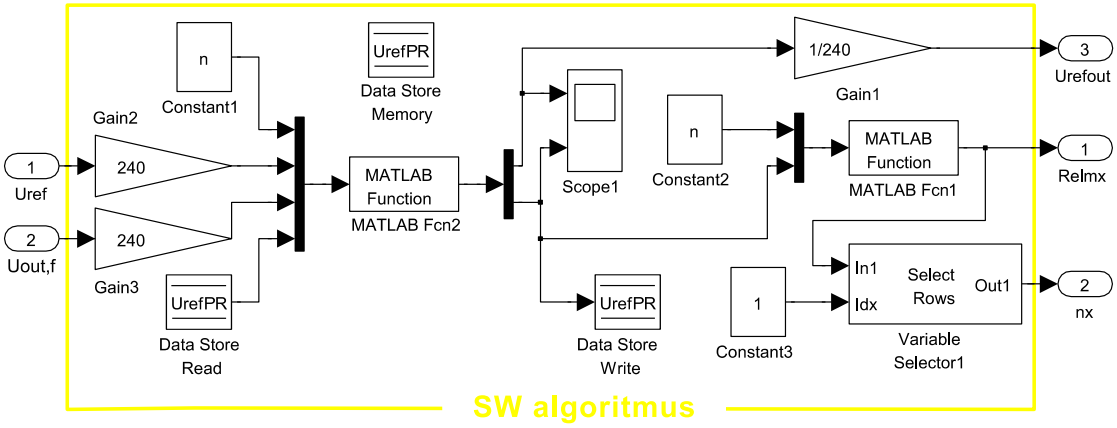
Obr. 5.29: Obsah subsystému `SW algoritmus` – základní varianta algoritmu.

b) *Varianta bez překmitů napětí* – subsystém této pokročilejší varianty znázorňuje Obr. 5.30. Obsah subsystému principiálně odpovídá vývojovému diagramu, jenž byl znázorněn na Obr. 3.16a). Subsystém již využívá skutečnou hodnotou výstupního napětí `Uout,f`. Stejně tak, jak se přepočítává žádaná hodnota `Uref` zpět z jednotkové podoby na skutečnou hodnotu pomocí bloku `Gain2`, tak se i skutečná hodnota takto přepočítává pomocí bloku `Gain3`. Samotný bezpřekmitový algoritmus pak řeší funkce `Fcn2` skrze blok `MATLAB Fcn2`. Zdrojový kód této funkce je v jazyce MATLAB vypsán v příloze A.2. Oproti vývojovému diagramu, funkce nesmí obsahovat cyklus `while`, protože funkce nemůže probíhat zároveň s programem běžícím mimo funkci – tak jak tomu v reálu obvykle bývá. Cyklus `while` je tedy vhodně nahrazen cyklem `if`. Všechny prvky výstupního vektoru funkce z bloků `MATLAB Function` musejí být po skončení

[13] V podstatě se jedná se o jinou formu práce s číslem *Rel_vyst* – každému bitu binárního čísla *Rel_vyst* náleží jedna pozice ve vektorové proměnné `Relmx`, a to buď nula nebo jednička.

[14] Simulace je provedena pro čtyři měniče, což je počet, kdy je systém při jakémkoli módu plně využit (viz tabulka 3.1). Možnost změny fázového posuvu je v modelu z důvodu jeho větší univerzálnosti, tedy pro případné využití pro simulace nejen plně využitých systémů.

funkce jasně definované. Proto všechny cykly `if` musejí obsahovat i nepovinnou část `else`. První číslo z výstupního vektoru funkce `Fcn2` představuje upravenou žádanou hodnotu výstupního napětí $U_{\mathrm{out,refx}}$ – pro napěťovou regulační smyčku, tak jak je to znázorněno na Obr. 3.15. Druhé číslo vektoru reprezentuje signál, který pomocí bloků `Data Store Memory`, `Read` a `Write` pracuje s informací o předchozí hodnotě žádané hodnoty `UrefPR`. Do paměti tohoto úložiště se zapíše nová hodnota žádaného napětí, jakmile regulační odchylka klesne pod referenční regulovanou odchylku. V ten moment dojde i ke změně módu. Tu provede pravá část tohoto subsystému, jenž je tvořena základní variantou algoritmu, viz odstavec a). Oba bloky `MATLAB Function` se v simulaci spouštějí jednou za 0,2 ms, aby tolik nezatěžovaly výpočet[15].

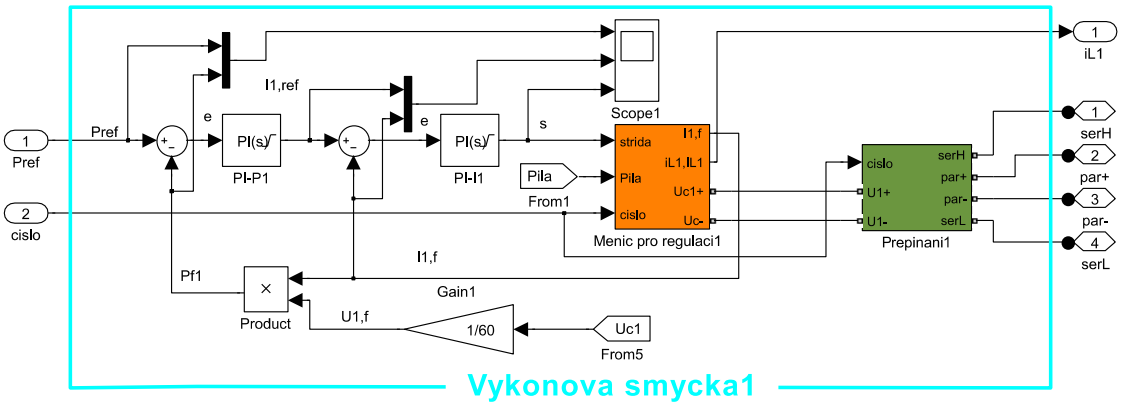


Obr. 5.30: Obsah subsystému `SW algoritmus` – bezpřekmitová varianta algoritmu.

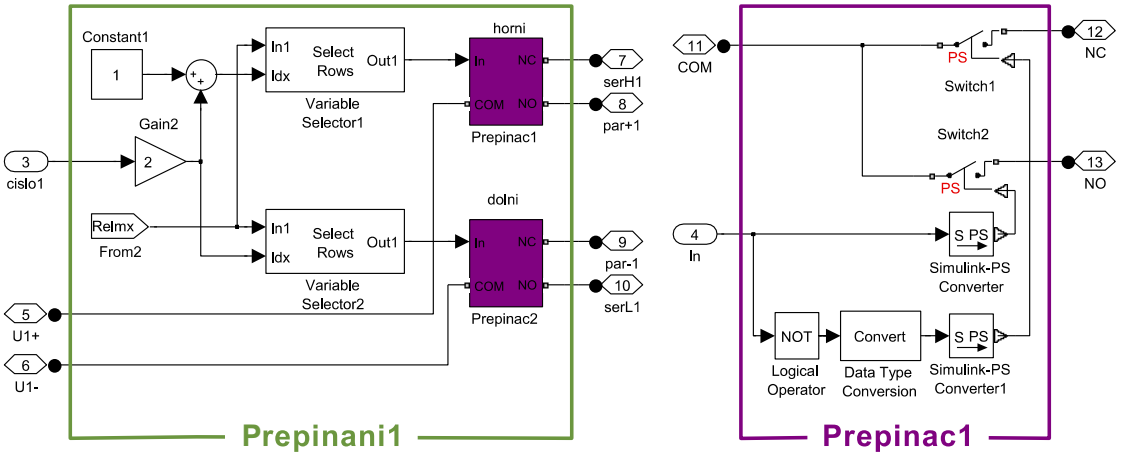
Obě tyto varianty přepínacích algoritmů budou srovnány v rámci 2. simulace uvedené v této podkapitole. Blok `Display` v modelu zobrazuje jednotlivé členy vektorové proměnné `Relmx`. Prvky `Resistor1` a `Resistor2` zakončují nepřipojené kontakty přepínačů prvního a posledního měniče. Jejich hodnota 2 MΩ prakticky nemá žádný vliv na výsledky simulace, bez nich by však simulace nešla spustit.

Každý měnič má svoji výkonovou smyčku, která obsahuje nadřízený výkonový regulátor a podřízený proudový regulátor. Obsah jedné výkonové smyčky je znázorněn na Obr. 5.31. Konstanty všech regulátorů použitých v tomto modelu opět vycházejí z návrhu a úvah provedených v kapitole 6.1. Blok `Gain1` v tomto subsystému opět představuje zesílení čidla napětí, blok `Product` pak provede vynásobení napětí a proudu jednoho měniče, čímž se obdrží informace o skutečné hodnotě výkonu jednoho měniče. Subsystém `Menic pro regulaci1` byl popsán v podkapitole 5.3. Součástí výkonové smyčky je subsystém `Prepinani1`, jehož obsah znázorňuje Obr. 5.32.

[15]Nastavení vzorkovací doby lze provést pomocí veličiny *sample time*. Tento parametr lze nastavit ve většině bloků.



Obr. 5.31: Obsah subsystému `Vykonova smycka1`.



Obr. 5.32: Obsah subsystému `Prepinani1` a jeho vnořeného subsystému `Prepinac1`.

Subsystém `Prepinani1` vykoná potřebné propojení výstupů jednotlivých měničů podle požadovaného módu – jak to bylo popsáno v kapitole 3.2.5. Subsystém si načte aktuální číslo měniče ze vstupu `3` a to vynásobí dvakrát. Toto číslo určuje pozici ve vektorové proměnné `Relmx`, na níž se nachází stav dolního přepínače `Prepinac2` – záporná výstupní svorka `U1-` z měniče. K výběru čísla z potřebné pozice opět slouží blok `Variable Selector`. Pro horní přepínač `Prepinac1` (kladná výstupní svorka `U1+` z měniče) se číslo vybere podobným způsobem, pozice této informace je o jedničku větší než v prvním případě, viz blok `Constant1`. Oba přepínače jsou subsystémy obsahující další prvky, viz Obr.5.32 `Prepinac1`. Používaná verze Simulinku v toolboxu Simscape nenabízí požadovaný přepínací prvek. Proto byl přepínač nahrazen dvěma klasickými spínači spojenými na jedné straně a ovládací signál byl pro `Switch2` znegován blokem `NOT`. Tímto jednoduchým subsystémem tedy lze přepínač nahradit.

Na popsaném modelu budou učiněny dvě následující simulace:

Simulace číslo 1: Zvýšení napětí jednoho měniče, změna zátěže

Délka této simulace trvala 0,01 s. Žádaná hodnota napětí se změnila ze 150 V na 80 V v čase `t1` = 0,005 s. Výstupní mód se tedy mění z 2S2P/4 na 4S1P/4, změna napětí na jednom měniči proto bude z 37,5 na 40 V. Vzhledem k tomu, že se napětí na jeden měnič zvýší, tak se bude systém chovat stejně jak při použití základního algoritmu, tak i bezpřekmitového algoritmu. Během simulace dojde ke změně zátěže v čase `t2` = 0,007 s a to z 5 Ω na 2,5 Ω.

Průběhy regulačních veličin této simulace znázorňuje Obr. 5.34, průběhy výstupních veličin zase Obr. 5.33. Průběhy veličin obou obrázků lze, podobně jako v předchozích podkapitolách, rozdělit na pět časových intervalů:

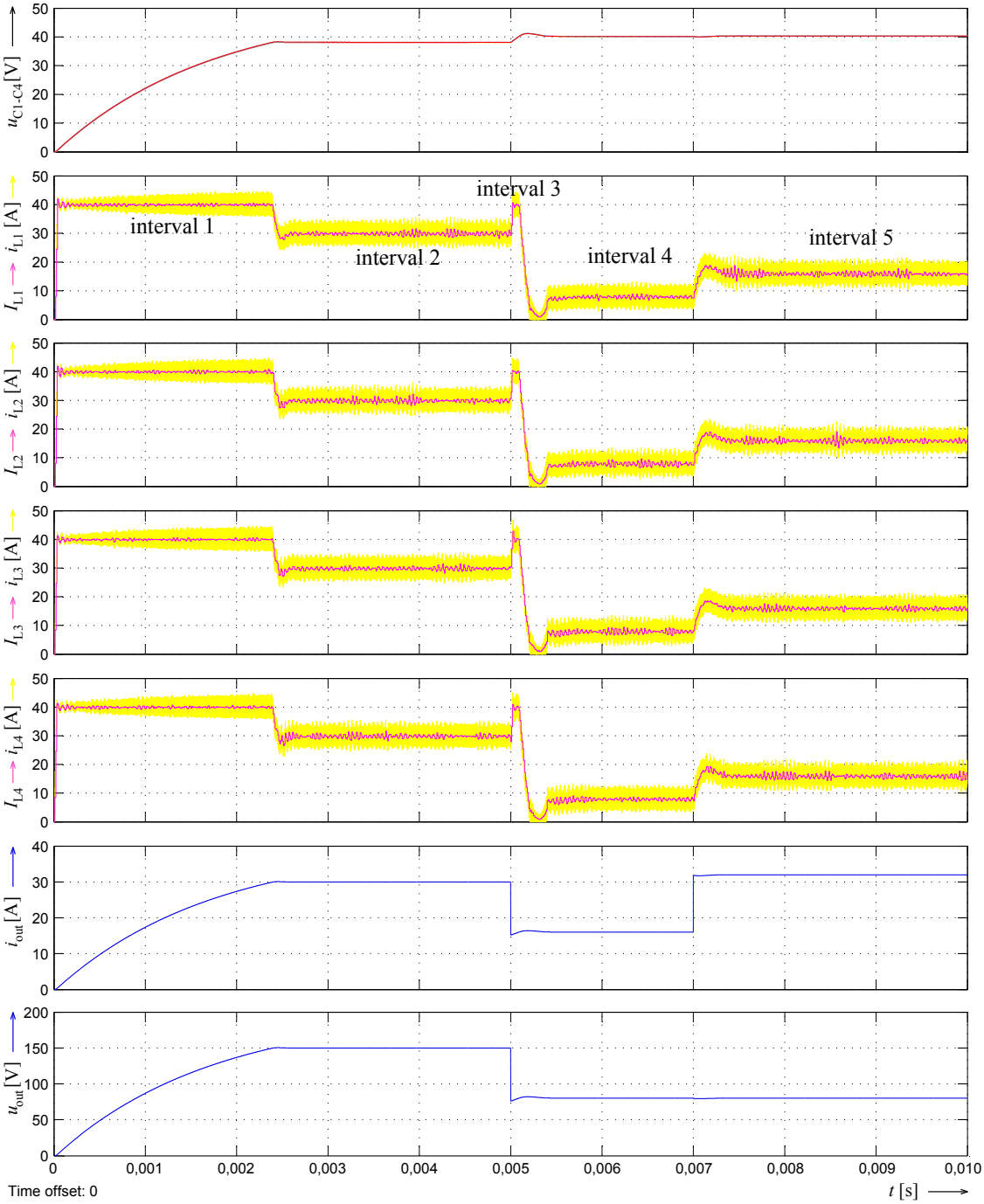
- interval 1 – dochází k nabíjení výstupních kondenzátorů na žádané napětí. Na průběhu skutečné hodnoty výstupního napětí $U_{\mathrm{out,f}}$ lze opět pozorovat velkou setrvačnost kapacity těchto kondenzátorů.
- interval 2 – v tomto intervalu je již skutečná hodnota výstupního napětí $U_{\mathrm{out,f}}$ ustálená na 150 V.
- interval 3 – tento časový interval začne v okamžiku přepnutí módů. Dochází k prudkému nárůstu napětí, proto během této doby, stejně jako v prvním intervalu, dává měnič maximální možný proud (proudové omezení je 40 A).
- interval 4 – skutečná hodnota napětí je již v tomto intervalu ustálena na požadovaných 80 V. Tomuto ustálení napětí předchází mírný napěťový překmit.
- interval 5 – tento interval začne v okamžiku, kdy se skokově snížila hodnota zátěže. Tato změna je doprovázena krátkým přechodovým dějem, na výstupním napětí téměř nepozorovatelným.

Při pohledu na průběhy regulačních veličin lze konstatovat, že se soustava jako celek chová velice stabilně. Během simulací byl odzkoušen i případ, že se v jedné výkonové smyčce o 5 % změnila referenční úroveň napěťového nebo proudového čidla. Podobný jev, avšak ne v tak velkém rozsahu, nastane v praxi pokaždé, protože každý analogově digitální převodník bude mít trošku jinou referenční hodnotu. Výsledná nesouměrnost se projevovala tím, že měniče zapojené do série neměly zcela stejné výstupní napětí, naopak měniče zapojené paralelně dodávaly do zátěže mírně odlišné proudy. Analogicky se pak takto mírně odlišovaly tyto veličiny i v sériově paralelním módu. Modulární systém se však navenek choval velice stabilně, tyto vnitřní drobné nevyrovnanosti díky výkonovým smyčkám zdaleka neohrozily ani vnitřní stabilitu systému.

Simulace číslo 2: Porovnání základního a bezpřekmitového algoritmu

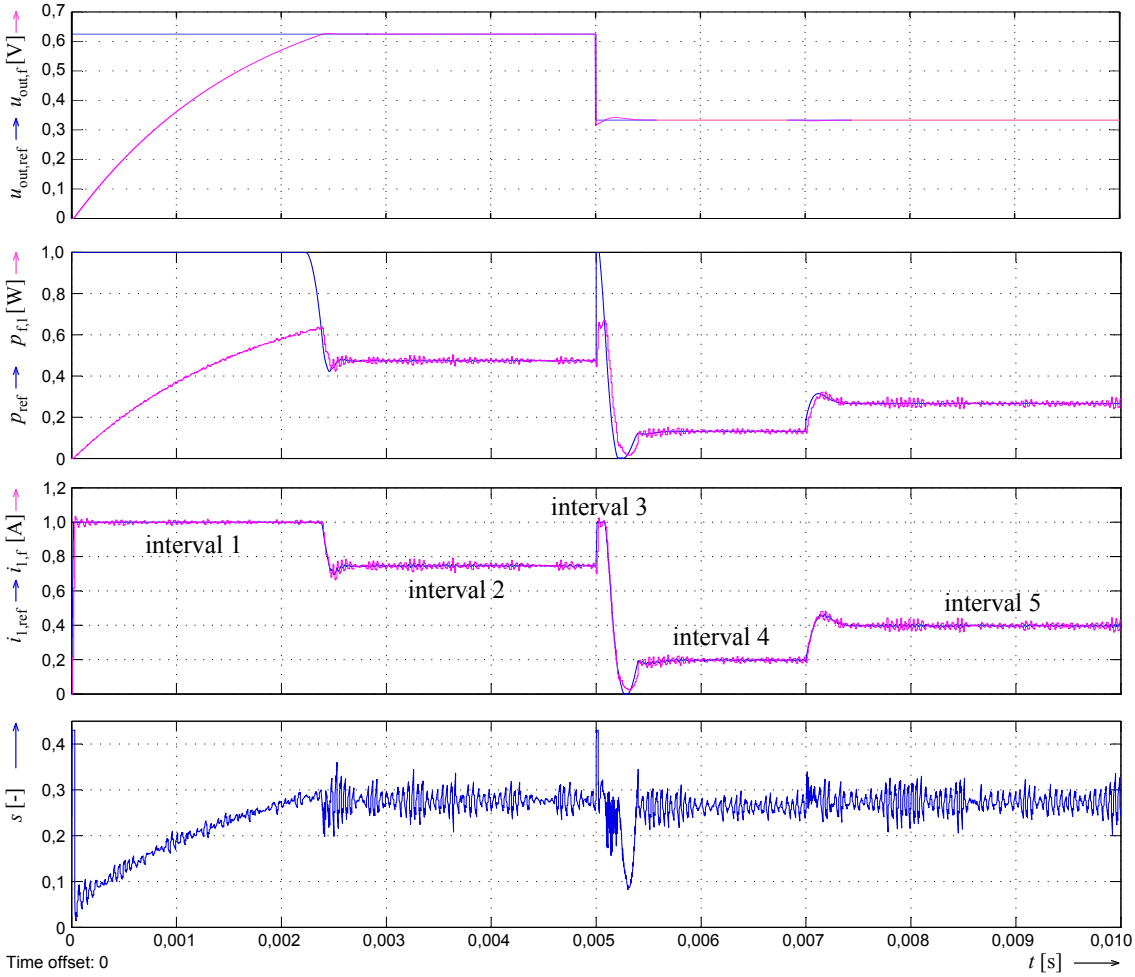
Tyto simulace srovnávají základní a bezpřekmitový algoritmus. Délka simulace je 0,02 s. Skoková změna žádané hodnoty výstupního napětí z 59 V (1S4P/4) na 61 V

(2S2P/4) nastane v čase t1 = 0,006 s. Skokový pokles výstupního napětí jednoho měniče je tedy z 59 V na 30,5 V. Zátěž je po celou dobu simulace konstantní, a sice 2,5 Ω.



Obr. 5.33: Průběhy výstupních veličin rekonfigurovatelného systému se čtyřmi měniči, zobrazovač (`Scope2`).

Simulace výstupních veličin základního algoritmu znázorňuje Obr. 5.35, algorit-



Obr. 5.34: Průběhy regulačních veličin rekonfigurovatelného signálu pro čtyři měniče.

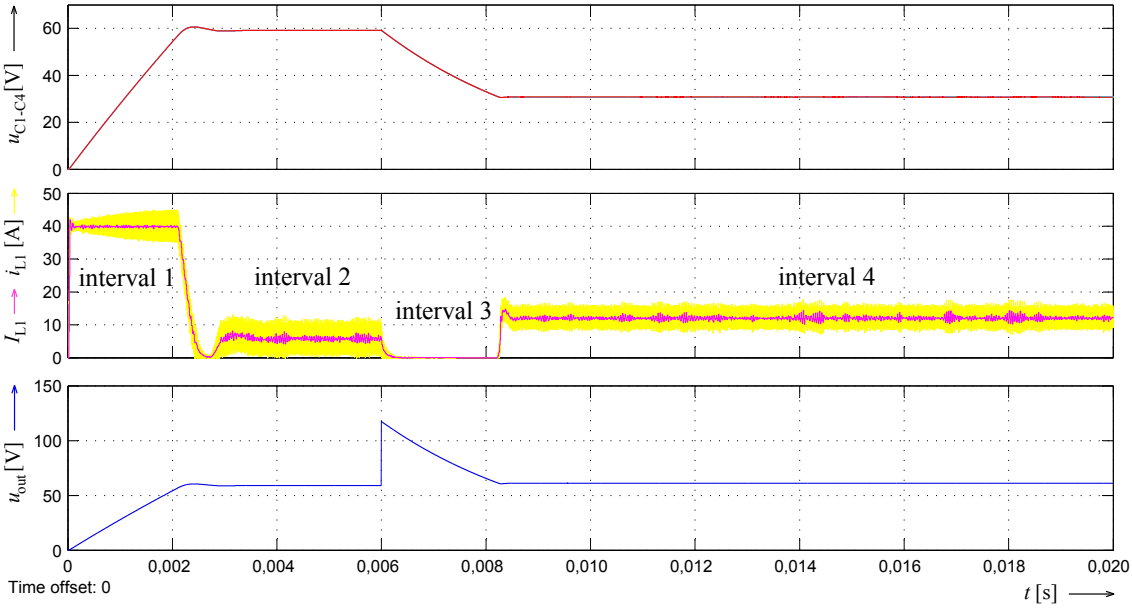
mus bez překmitů při přepínání pak Obr. 5.36. Průběhy lze rozdělit na čtyři časové intervaly. Tři intervaly jsou pro obě varianty přepínání principiálně společné:

- interval 1 – v prvním intervalu opět dochází k nabíjení kondenzátorů.
- interval 2 – ve druhém intervalu je již plně ustálená hodnota výstupního napětí, a to 59 V.
- interval 4 – ve čtvrtém intervalu je plně ustálená hodnota výstupního napětí na 61 V.

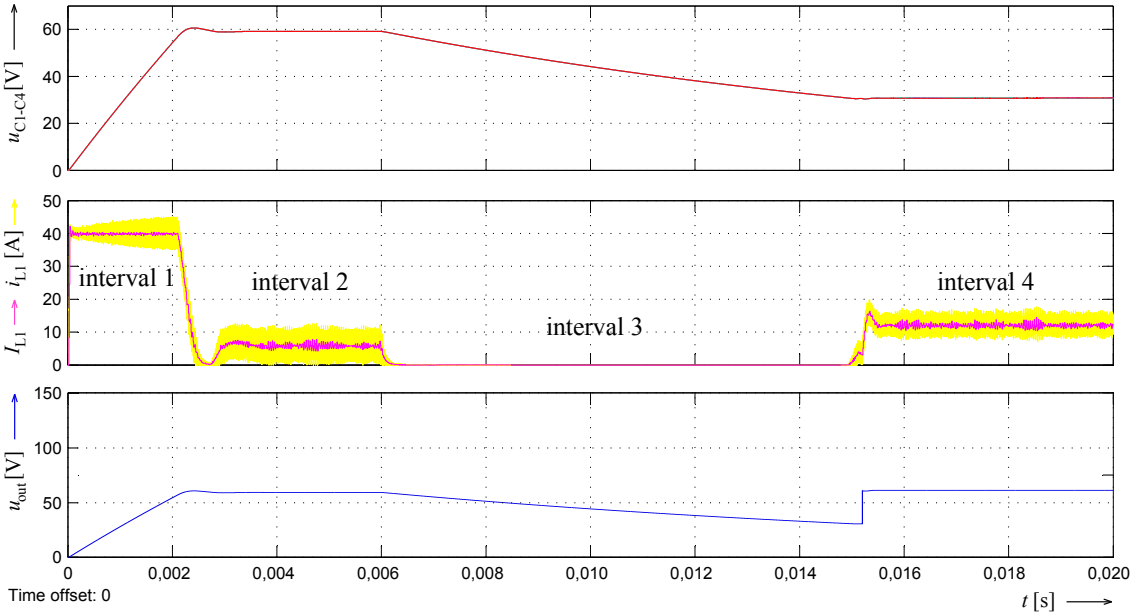
Interval 3 se odlišuje podle použitého algoritmu.

V systému se základním algoritmem dochází ke změně módu přímo v čase 0,006 s, během které nastane napěťový překmit o velikosti 59 V (viz Obr. 5.35). Křivky proudu nejsou přiloženy, protože proud je přímo úměrný výstupnímu napětí.

Na Obr. 5.36 dojde k přepnutí mezi módy v čase cca. 0,015 s – tedy jakmile kleslo napětí na jednom měniči na adekvátní hodnotu. V systému s bezpřekmitovým



Obr. 5.35: Průběhy vybraných výstupních veličin rekonfigurovatelného systému při změně napětí z 59 na 61 V – základní varianta algoritmu.



Obr. 5.36: Průběhy vybraných výstupních veličin rekonfigurovatelného systému při změně napětí z 59 na 61 V – bezpřekmitová varianta algoritmu.

přepínáním (Obr.5.36) překmit nenastává, přepnutí je však doprovázeno podkmitem hlubokým 30,5 V, který však zdaleka není tak nebezpečný pro zátěž jako překmit v předchozím případě.

V simulacích bylo uvažováno s tím, že přepínací prvek byl ideálně rychlý, tedy

doba změny stavu byla rovna nule.

Kondenzátory v LC filtrech jednotlivých měničů se vybíjejí ze stejného napětí 59 V na stejnou úroveň napětí 30,5 V. Pokles napětí na jednom měniči (průběhy $u_{\mathrm{C1-C4}}$) oproti základnímu algoritmu trvá čtyřikrát déle. Doba poklesu napětí z hodnoty U_0 na hodnotu U_1 se obecně určí podle rovnice

$$t = C \cdot R \cdot \ln \frac{U_0}{U_1}. \tag{5.7}$$

Poměr napětí v logaritmu odpovídá pro obě varianty číslu 1,97 – v první variantě je podíl napětí 120/61 a ve druhé 60/30,5. Vybíjecí odpor obvodu je také stejný pro obě varianty, tedy 2,5 Ω.V prvním případě jsou dva kondenzátory paralelně krát dva sériově, celková kapacita systému je tedy pouze C_1. Ve druhé variantě je pak čtyřikrát větší kapacita, tedy $4 \cdot C_1$. Tato čtyřikrát větší kapacita tedy vysvětluje čtyřikrát delší čas poklesu napětí.

Zhodnocení simulací

Srovnáním všech průběhů regulovaných veličin (paralelní – Obr. 5.18, sériová – Obr. 5.24, sériově-paralelní Obr. 5.27, rekonfigurovatelná struktura – Obr. 5.34) lze tvrdit, že paralelní a rekonfigurovatelná řídicí struktura jsou nejkvalitnější. Je to proto, že každý měnič v těchto strukturách má vlastní proudovou smyčku, která rovnoměrně rozdělí proudy. Sériová a sériově-paralelní struktura z principu nemůže za všech okolností rovnoměrně rozdělit proudy, protože proudovou smyčku sdílí více měničů. K tomuto nerovnoměrnému rozložení však dochází pouze při přechodových dějích (změna žádané hodnoty napětí, změna zátěže), po ustálení přechodového děje již proudy rovnoměrně rozděleny jsou. Pokud by tedy byl požadavek na rovnoměrně rozložené proudy za všech okolností, je možnost u sériových a sériově-paralelních struktur využít vnořenou výkonovou smyčku stejně jako v rekonfigurovatelných systémech.

Poznámka: Všechny modely ze simulací jsou součástí přiloženého CD.

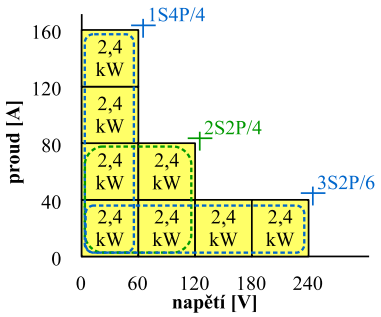
6 NÁVRH A REALIZACE FUNKČNÍHO VZORKU

V této kapitole bude popsán realizovaný funkční vzorek. Jedná se o modulární systém obsahující čtyři měniče. Parametry jednoho měniče jsou následující:

- maximální výstupní napětí jednoho měniče $U_{\mathrm{out1,max}} = 60$ V,
- maximální výstupní proud jednoho měniče $I_{\mathrm{out1,max}} = 40$ A,
- tedy maximální výstupní výkon jednoho měniče $P_{\mathrm{out1,max}} = 2{,}4$ kW,
- pracovní kmitočet $f = 100$ kHz,
- vstupní napětí měniče $U_{\mathrm{vst}} = 3 \times 400$ V,
- jmenovitá hodnota napětí v meziobvodu $U_{\mathrm{d}} = 540$ V.

Systém pracuje s rekonfigurovatelnou řídicí strukturou s regulací výstupního napětí (viz kapitola 3.2.2). Maximální výstupní proudy a napětí dané konfigurace jsou znázorněny na Obr. 6.1a). Maximální výstupní výkon $P_{\mathrm{out,max}}$ celého systému je tedy 9,6 kW.

a)



mód zapojení	$U_{\mathrm{out,max}}$	$I_{\mathrm{out,max}}$
1S4P/4	60 V	160 A
2S2P/4	120 V	80 A
4S1P/4	240 V	40 A

b)

Obr. 6.1: a) Výstupní napětí a proud pro jednotlivé módy zapojení MS obsahujícího čtyři měniče. b) Ilustrační fotografie realizovaného funkčního vzorku.

Ve všech třech módech zapojení systém pracuje s pulzní šířkovou modulací s fázově posunutými nosnými signály, viz kapitola 4. Zvlnění výstupního napětí se tedy výrazně vykompenzuje a jeho kmitočet je čtyřikrát větší než kmitočet jednoho měniče, tedy 400 kHz.

Následující části této kapitoly se podrobně zabývají návrhem a popisem celého funkčního vzorku, jehož ilustrační fotografii znázorňuje Obr. 6.1b).

6.1 Návrh výkonových obvodů

Postup návrhu výkonových obvodů je podrobně popsán v literatuře [1]. V rámci této podkapitoly pak bude postup popsaný v literatuře [1] stručně aplikován pro návrh výkonových obvodů jednoho měniče realizovaného MS. Jak již bylo zmíněno dříve, jedná se *jednočinný propustný měnič s transformátorem*. Celkové schéma měniče je uvedeno v příloze B.1.1.

6.1.1 Návrh impulsního transformátoru

Výkonový impulsní transformátor, ve schématu B.1.1 označen `TR1`, má výkonové a měřicí sekundární vinutí. První sekundární vinutí slouží jako pracovní vinutí měniče, druhé je určeno pro měření napětí v meziobvodu (viz kapitola 6.3.2). Ilustrační fotografii transformátoru znázorňuje Obr. 6.2.

Obr. 6.2: Ilustrační fotografie impulsního transformátoru `TR1` (pohled na sekundární stranu).

Jádro transformátoru tvoří dva feritové toroidy Lj T5020, z materiálu CF139. Technická parametry a rozměry tohoto jádra jsou zobrazeny v tabulce 6.1.

V prvé řadě bude určen počet závitů primárního vinutí podle

$$N_1 = \frac{U_\mathrm{d}}{2 \cdot f \cdot (B_\mathrm{max} - B_\mathrm{r}) \cdot S_\mathrm{Fe}}, \tag{6.1}$$

kde $B_\mathrm{max} - B_\mathrm{r}$ odpovídá rozdílu maximální a remanentní indukce a S_Fe odpovídá celkovému průřezu jádra. Po dosazení hodnot $U_\mathrm{d} = 540$ V, $f = 100$ kHz, $(B_\mathrm{max} - B_\mathrm{r}) = 0{,}3\ T$ a $S_\mathrm{Fe} = 2 \cdot 195{,}7\ \mathrm{mm}^2$ vyjde číslo 22,9. Primární vinutí tedy obsahuje 23 závitů.

Počet závitů sekundárního pracovního vinutí se určí podle vztahu

$$N_2 = \frac{U_\mathrm{out1,max} \cdot N_1}{U_\mathrm{d} \cdot s_\mathrm{max}}. \tag{6.2}$$

Tab. 6.1: Základní parametry jádra Lj T5020/CF139 [33]:

označení	popis	hodnota
d_1	vnější průměr	50 mm
d_2	vnitřní průměr	30 mm
h	výška jádra	20 mm
S_{Fe}	průřez jádra	195,7 mm^2
Λ	magnetická vodivost jádra	4300 nH

Maximální střída $s_{\max}$ byla zvolena 0,4. Po dosazení $U_{\mathrm{out1,max}} = 60$ V, $N_1 = 23$ a $U_{\mathrm{d}} = 540$ V vyjde číslo 6,39. Sekundární pracovní vinutí je tedy navinuto 7 závity. Měřicí vinutí představuje pouze jeden závit.

Maximální hodnota sekundárního napětí impulsního transformátoru lze určit podle převodu

$$U_{1\max} = U_{\mathrm{d}} \cdot \frac{N_2}{N_1}. \tag{6.3}$$

Pro pracovní sekundární vinutí, které obsahuje 7 závitů, vyjde tato maximální hodnota napětí 164 V[1], pro měřicí vinutí s jedním závitem na sekundární straně pak 23,5 V.

Aby bylo možné dimenzovat průřezy vodičů obou vinutí, je třeba určit efektivní hodnou proudu nejprve sekundárním pracovním vinutím

$$I_{2\mathrm{ef}} = I_{\mathrm{out1,max}} \cdot \sqrt{s_{\max}}, \tag{6.4}$$

a pak efektivní hodnotu proudu primárním vinutím[2]

$$I_{1\mathrm{ef}} = I_{2\mathrm{ef}} \cdot \frac{N_2}{N_1}. \tag{6.5}$$

Po dosazení $I_{\mathrm{out1,max}} = 40$ A a $s_{\max} = 0{,}4$ do rovnice (6.4) vyjde efektivní hodnota sekundárního proudu proudu 25,3 A. Dosazením této hodnoty a hodnot $N_1 = 23$ a $N_2 = 7$ do rovnice (6.5) vyjde efektivní hodnota primárního proudu 7,7 A.

Průřez vodiče pro zvolenou proudovou hustotu σ se pro primární vinutí určí podle vztahu

$$S_{\mathrm{Cu1}} = \frac{I_{1\mathrm{ef}}}{\sigma} \tag{6.6}$$

a pro průřez vodiče sekundárního pracovního vinutí podle

$$S_{\mathrm{Cu2}} = \frac{I_{2\mathrm{ef}}}{\sigma}. \tag{6.7}$$

[1] Tato hodnota byla využita při simulacích v kapitole 5.

[2] V efektivní hodnotě primárního proudu není zahrnut magnetizační proud, protože ten je oproti pracovnímu proudu zanedbatelný.

Proudová hustota je pro prvotní návrh transformátoru zvolena $\sigma = 2$ A/mm^2. Po dosazení této hodnoty a $I_{1\mathrm{ef}} = 7{,}7$ A do rovnice (6.6) vyjde průřez primárního vodiče 3,85 mm^2. Podobně, dosazením $\sigma = 2$ A/mm^2 a $I_{2\mathrm{ef}} = 25{,}3$ A do rovnice (6.7) vyjde průřez sekundárního vodiče 12,65 mm^2.

Kvůli skinefektu musí být vinutí z vysokofrekvenčního lanka. Hloubka vniku se pro měď určí podle vztahu

$$\delta = \frac{65}{\sqrt{f}}. \tag{6.8}$$

Po dosazení frekvence měniče $f = 100$ kHz vyjde hloubka vniku 0,21 mm. Maximální průměr jedné izolované žíly vysokofrekvenčního lanka nesmí být větší než dvojnásobek hloubky vniku. V případě kmitočtu 100 kHz tedy musí být průměr jedné žíly menší než 0,42 mm.

Na primární straně bylo použito lanka Rupalit 120 × 0,2 mm s dvojnásobnou izolací a celkovým průřezem 3,77 mm^2. Dosazením tohoto průřezu a dále proudu primárním vinutím $I_{1\mathrm{ef}} = 7{,}7$ A do rovnice (6.6) vyjde proudová hustota 2,04 A/mm^2.

Pro pracovní vinutí na sekundární straně bylo použito lanka Rupalit 300 × 0,2 mm s trojnásobnou izolací a celkovým průřezem 9,42 mm^2. Tento průřez a proud $I_{2\mathrm{ef}} = = 25{,}3$ A se dosadí do rovnice (6.7). Řešením rovnice je proudová hustota 2,68 A/mm^2. Tato hodnota je vyšší než hodnota pro prvotní návrh. Není však tak velká, aby se muselo používat vysokofrekvenční lanko s vyšším počtem žil. Zvolené toroidní jádro má poměrně velkou „plochu okna“, které je vinutími zaplněno asi tak z poloviny. Vnitřkem jádra tedy může proudit vzduch ochlazující především sekundární pracovní vinutí, protože to je navinuto na primárním vinutí. Vyšší proudová hustota sekundárního vinutí tedy nehraje roli. Měřicí sekundární vinutí je tvořeno slabým izolovaným lankovým vodičem.

Indukčnost primárního vinutí se určí podle vztahu

$$L_1 = N_1^2 \cdot \Lambda \tag{6.9}$$

a z ní lze potom určit indukčnost sekundárního vinutí

$$L_2 = L_1 \cdot \left(\frac{N_2}{N_1}\right)^2. \tag{6.10}$$

Kvůli tomu, že jsou použita dvě jádra Lj T5020/CF139, jejich magnetická vodivost má hodnotu $\Lambda = 2 \cdot 4300$ nH. Po dosazení $N_1 = 23$ a $N_2 = 7$ do rovnic (6.9), (6.10) vyjde indukčnost primárního vinutí 4,55 mH a indukčnost sekundárního vinutí 421 μH. Z indukčnosti primárního vinutí lze určit maximální hodnotu magnetizačního proudu následovně

$$I_{\mu,\max} = \frac{U_\mathrm{d} \cdot s_\max}{L_1 \cdot f}. \tag{6.11}$$

Dosazením výše spočtené indukčnosti, dále $U_\mathrm{d} = 540$ V, $f = 100$ kHz a $s_\mathrm{max} = 0{,}4$ do této rovnice vyjde maximální hodnota magnetizačního proudu 0,49 A.

Experimentálně byl určen vnější činitel vazby transformátoru $k = 0{,}9992$. Toto číslo svědčí o tom, že vazba mezi vinutími je těsná.

6.1.2 Návrh LC filtru ve stejnosměrném meziobvodu

Šestipulsně usměrněné síťové napětí je tak málo zvlněné, že hodnoty kapacity C a indukčnosti L ve vstupním filtru nejsou kritické [29].

Velikost kapacity kondenzátoru se určí podle vztahu uvedeného v [34] následovně:

$$C = \frac{\mathrm{T}}{2} \cdot \frac{I_\mathrm{d}}{\Delta U} \cdot \left[\frac{1}{3} - \frac{1}{\pi} \cdot \arccos(1-\delta)\right]. \tag{6.12}$$

Nyní budou definovány konstanty z této rovnice.

Řecký znak δ v tomto případě označuje relativní napěťový pokles, který se určí

$$\delta = \frac{\Delta U}{U_\mathrm{m}} = \frac{\Delta U}{\sqrt{2} \cdot U_\mathrm{vst}}, \tag{6.13}$$

kde ΔU představuje jmenovitý pokles napětí – pro návrh byl zvolen 50 V. Symbol U_m odpovídá amplitudě třífázového střídavého napětí. Tato amplituda pro vstupního síťové napětí $U_\mathrm{vst} = 400$ V odpovídá hodnotě 565,7 V. Dosazením těchto veličin do rovnice (6.13) vyjde relativní pokles napětí 0,088. Perioda T tohoto napětí je 20 ms (50 Hz).

Symbol I_d představuje střední hodnotu proudu tlumivkou, jenž se určí

$$I_\mathrm{d} = \frac{P_\mathrm{out1,max}}{U_\mathrm{d}}. \tag{6.14}$$

Dosazením maximálního výstupního výkonu jednoho měniče $P_\mathrm{out1,max} = 2400$ W a jmenovité hodnoty napětí meziobvodu $U_\mathrm{d} = 540$ V do této rovnice vyjde střední hodnota proudu 4,4 A.

Dosazením výše určených číselných hodnot do rovnice (6.12) vyjde hodnota kapacity 176,4 μF. Pro měnič jsou použity dva kondenzátory 560 μF/400 V zapojené do série (celková kapacita je tedy 280 μF). Kondenzátory jsou ve schématu B.1.1 označeny `C3` a `C11`. Paralelně k těmto kondenzátorům jsou výkonové rezistory `R2` a `R3`, které jednak zaručí, že napětí na obou kondenzátorech bude stejné, dále při vypnutí měniče vybijí napěťový meziobvod. Oba mají hodnotu 33 Ω/3 W.

Indukčnost tlumivky lze určit podle vztahu uvedeného v [34] následovně:

$$L = 0{,}00904 \cdot \frac{U_\mathrm{m}}{\Delta I \cdot \omega} = 0{,}00904 \cdot \frac{U_\mathrm{m}}{\Delta I \cdot 2 \cdot \pi \cdot f_s}, \tag{6.15}$$

kde ΔI představuje zvlnění proudu tlumivkou, které bylo zvoleno 1 A. Po dosazení síťové frekvence $f_s = 50$ Hz a $U_\mathrm{m} = 565{,}7$ V vyjde hodnota indukčnosti tlumivky 16,3 mH.

Nyní je třeba zkontrolovat, zda je rezonanční kmitočet LC filtru dostatečně menší než kmitočet šestipulzně usměrněné sítě ($6 \cdot f_s = 300$ Hz). Musí tedy platit nerovnice

$$f_0 = \frac{1}{2 \cdot \pi \cdot \sqrt{L \cdot C}} << 300 \text{ Hz}. \tag{6.16}$$

Po dosazení výše navržených hodnot $C = 280$ μF a $L = 16{,}3$ mH vyjde rezonanční kmitočet 74,5 Hz a podmínka je tedy splněna.

Vypočítaná indukčnost bude rozdělena do dvou tlumivek (ve schématu B.1.1 označených `L1` a `L3`). Případné rušení tedy bude omezeno jak tlumivkou v kladné části napěťového meziobvodu `L1`, tak v záporné části meziobvodu `L3`.

Nyní bude následovat návrh tlumivky o indukčnosti odpovídající hodnotě indukčnosti zhruba 8 mH. Jádro tlumivky bude sestaveno ze 40 kusů plechů EI 20, při tloušťce jednoho plechu 0,5 mm[3]. Parametry tohoto jádra potřebné pro návrh tlumivky jsou uvedeny v tabulce 6.2.

Tab. 6.2: Základní parametry jádra EI 20 × 20 [35]:

označení	popis	hodnota
h	výška svazku	20 mm
S_{Fe}	efektivní plocha železa	380 mm^2
S_{o}	plocha pro vinutí (plocha „okna“)	234 mm^2
l_{Fe}	střední délka magnetické siločáry	111 mm
l_{z}	střední délka závitu při činiteli plnění $k_{\mathrm{p,Cu}} = 0{,}5$	100 mm
m_{Fe}	hmotnost jádra	0,33 kg

Pro tlumivku je zvolena proudová hustota $\sigma = 3$ A/mm^2. Střední hodnota proudu tekoucího tlumivkou byla určena rovnicí (6.14) a vyšla 4,4 A. Pro zvolenou proudovou hustotu a tuto střední hodnotu proudu odpovídá průřez vodiče 1,48 mm^2. Z normalizované řady byl pak vybrán měděný lakovaný vodič o průměru 1,4 mm, což odpovídá průřezu $S_{\mathrm{Cu}} = 1{,}54$ mm^2. Lanko kvůli skinefektu není třeba, protože tlumivka pracuje se stejnosměrným proudem, který je pouze mírně zvlněn.

Oproti literatuře [1] je návrh tlumivky proveden tak, že je dáno jádro, dále průřez vodiče a vinutí pak maximálně vyplní „okno“ jádra. Počet závitů tlumivky pro odhadnutý činitel plnění se pak určí

$$N = \frac{S_{\mathrm{o}} \cdot k_{\mathrm{p,Cu}}}{S_{\mathrm{Cu}}}. \tag{6.17}$$

Po dosazení hodnot $S_{\mathrm{o}} = 234$ mm^2, $k_{\mathrm{p,Cu}} = 0{,}5$ a $S_{\mathrm{Cu}} = 1{,}54$ mm^2 vyjde po zaokrouhlení 76 závitů.

[3] Popis transformátorů a tlumivek vyrobených z EI plechů lze nalézt v [1].

Nyní bude určena indukčnost tlumivky pro vypočtený počet závitů a pro zvolené maximální sycení podle vztahu

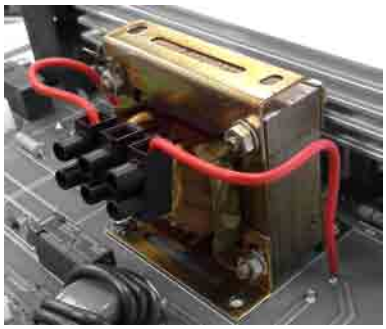
$$L = \frac{N \cdot B_{\max} \cdot S_{\mathrm{Fe}}}{I_{\mathrm{d}}}. \tag{6.18}$$

Po dosazení veličin $N = 76$, $B_{\max} = 1{,}3$ T, $S_{\mathrm{Fe}} = 380$ mm^2 a $I_{\mathrm{d}} = 4{,}4$ A v základních jednotkách vyjde indukčnost jedné tlumivky 8,5 mH. Obě tlumivky mají tedy podle návrhu celkovou indukčnost 17 mH. Tato hodnota vyhovuje indukčnosti tlumivky vstupního LC filtru navržené podle rovnice (6.15).

Dále je třeba určit velikost vzduchové mezery tlumivky. Ta se určí podle vztahu

$$l_{\mathrm{v}} = \frac{N \cdot I_{\mathrm{d}} \cdot \mu_0}{B_{\max}} - \frac{l_{\mathrm{Fe}}}{\mu_{\mathrm{r,Fe}}}, \tag{6.19}$$

kde μ_0 představuje permeabilitu vakua, $\mu_{\mathrm{r,Fe}}$ relativní permeabilitu železa a l_{Fe} střední délku magnetické siločáry. Po dosazení veličin $N = 76$, $I_{\mathrm{d}} = 4{,}4$ A, $\mu_0 = = 4\pi \cdot 10^{-6}$ H $\cdot$ m, $B_{\max} = 1{,}3$ T, $l_{\mathrm{Fe}} = 111$ mm a $\mu_{\mathrm{r,Fe}} = 1000$ v základních jednotkách do rovnice (6.19) pak vyjde vzduchová mezera tlumivky 0,2 mm. Mezi díl složený z „E“ plechů a díl složený z „I“ plechů se umístí papírek o poloviční tloušťce, tedy 0,1 mm.



Obr. 6.3: Ilustrační fotografie vstupní tlumivky `L1`, `L3`.

Vzhledem k tomu, že tyto vstupní tlumivky představují nejtěžší součástky měniče, bude vypočítána i jejich hmotnost[4], která je dána součtem hmotnosti jádra m_{Fe} a hmotnosti vinutí m_{Cu}, tedy

$$m_{\mathrm{Fe+Cu}} = m_{\mathrm{Fe}} + m_{\mathrm{Cu}} = m_{\mathrm{Fe}} + N \cdot l_{\mathrm{z}} \cdot S_{\mathrm{Cu}} \cdot \rho_{\mathrm{Cu}}, \tag{6.20}$$

kde l_{z} představuje střední délku závitu (viz tabulka 6.2) a ρ_{Cu} hustotu mědi. Po dosazení $m_{\mathrm{Fe}} = 0{,}33$ kg, $N = 76$, $l_{\mathrm{z}} = 100$ mm, $S_{\mathrm{Cu}} = 1{,}54$ mm^2 vyjde hmotnost jedné tlumivky 0,43 kg, tedy obě tlumivky ve vstupním LC filtru váží 0,86 kg.

Tlumivky byly podle návrhu vyrobeny firmou Trafomot v.o.s. Ilustrační fotografie jedné tlumivky je znázorněna na Obr. 6.3.

[4]Pomocný konstrukční materiál a svorkovnice nejsou do této hmotnosti zahrnuty.

6.1.3 Návrh výstupního LC filtru

Pro prvotní návrh výstupního LC filtru bylo zvoleno maximální zvlnění proudu tlumivkou $\Delta I_{\mathrm{Lmax}} = 5$ A, maximální zvlnění výstupního napětí jednoho měniče $\Delta U_{\mathrm{max}} = 0{,}01$ V. Maximální zvlnění napětí i proudu u jednoho měniče nastává při střídě 0,5, viz Obr. 4.5a). Maximální střída jednoho měniče byla zvolena $s_{\mathrm{max}} = 0{,}4$. Po dosazení těchto veličin a veličin $f = 100$ kHz a $U_{1\mathrm{max}} = 164$ V do rovnice uvedené v [1]

$$L = \frac{U_{1\mathrm{max}} \cdot s_{\mathrm{max}} \cdot (1 - s_{\mathrm{max}})}{2 \cdot f \cdot \Delta I_{\mathrm{Lmax}}}, \tag{6.21}$$

vyjde hodnota indukčnosti výstupního LC filtru 40 μH.

Kapacitu výstupního LC filtru lze určit podle rovnice uvedené v [1]

$$C = \frac{\Delta I_{\mathrm{Lmax}}}{8 \cdot f \cdot \Delta U_{\mathrm{max}}}. \tag{6.22}$$

Po dosazení zadaných veličin do této rovnice vyjde kapacita výstupního LC filtru 625 μF.

Efektivní hodnota proudu kondenzátorem se pak určí podle vztahu

$$I_{\mathrm{C,ef}} = \frac{\Delta I_{\mathrm{Lmax}}}{\sqrt{3}}. \tag{6.23}$$

Po dosazení $\Delta I_{\mathrm{Lmax}} = 5$ A tato efektivní hodnota vyjde 2,9 A a této hodnotě je nakonec podřízen výběr výstupních kondenzátorů. Byly vybrány dva elektrolytické kondenzátory Panasinic 680 μF/100 V, s efektivním proudem 2,3 A, které budou zapojeny paralelně (ve schématu B.1.1 `C22` a `C23`). Celková kapacita se proto musela z původního návrhu (rovnice (6.22)) 625 μF zvýšit na hodnotu $2 \cdot 680$ μF = 1360 μF. Hodnoty indukčnosti a kapacity takto navrženého filtru jsou použity v simulacích provedených v kapitole 5.

Ještě je třeba zkontrolovat, zda je rezonanční kmitočet LC filtru dostatečně menší než pracovní kmitočet měniče $f = 100$ kHz. Opět musí platit nerovnice

$$f_0 = \frac{1}{2 \cdot \pi \cdot \sqrt{L \cdot C}} << 100 \text{ kHz}. \tag{6.24}$$

Po dosazení veličin $L = 40$ μH a $C = 1360$ μF vyjde tento rezonanční kmitočet 688 Hz, podmínka je tedy opět splněna.

Ze stejného důvodu, jako v předchozí kapitole, bude indukčnost tlumivky výstupního filtru rozdělena na dvě dílčí tlumivky, přičemž každá bude mít poloviční indukčnost, než jaká byla vypočtena pomocí rovnice (6.21), tedy 20 μH. Ve schématu B.1.1 jsou tyto tlumivky označeny `L4` a `L5`). Nyní bude proveden návrh takovéto tlumivky.

Návrh je uskutečněn podle[1]. Výběr vhodného feritového jádra tlumivky lze učinit pomocí rovnice

$$S_\mathrm{o} \cdot S_\mathrm{Fe} = \frac{L \cdot {I_\mathrm{out1,max}}^2}{k_\mathrm{p,Cu} \cdot B_\mathrm{max} \cdot \sigma}, \tag{6.25}$$

kde součin $S_\mathrm{o} \cdot S_\mathrm{Fe}$ o jednotce m^4 definuje nejmenší vyhovující jádro pro tlumivku. Pokud se do rovnice dosadí $L = 20$ μH, $I_\mathrm{out1,max} = 40$ A, $k_\mathrm{p,Cu} = 0{,}5$, $B_\mathrm{max} = 0{,}2$ T a $\sigma = 3$ A/mm^2, vyjde číslo $7{,}1 \cdot 10^{-8}$ m^4. Podle tohoto čísla bylo vybráno jádro Lj ETD4917 z materiálu CF139, jehož součin $S_\mathrm{o} \cdot S_\mathrm{Fe} = 7{,}6 \cdot 10^{-8}$ m^4. Vybrané parametry tohoto jádra jsou uvedeny v tabulce 6.3.

Tab. 6.3: Základní parametry jádra Lj ETD4917/CF139 [33]:

označení	popis	hodnota
h	výška jádra (průměr středového sloupku)	16,7 mm
S_Fe	průřez jádra	211 mm^2
S_o	plocha pro vinutí (plocha „okna“)	359 mm^2
$\mu_\mathrm{r,Fe}$	permeabilita materiálu CF139	2100
l_Fe	střední délka magnetické siločáry	114 mm
l_z	střední délka závitu	83 mm
m_Fe	hmotnost jádra	0,06 kg

Potřebný počet závitů, který vytvoří požadované magnetické sycení, se určí podle rovnice

$$N = \frac{L \cdot I_\mathrm{out1,max}}{B_\mathrm{max} \cdot S_\mathrm{Fe}}. \tag{6.26}$$

Po dosazení veličin $L = 20$ μH, $I_\mathrm{out1,max} = 40$ A,$B_\mathrm{max} = 0{,}3$ T a $S_\mathrm{Fe} = 211$ mm^2 v základních jednotkách do této rovnice vyjde číslo 12,6. Cívka tedy bude mít tedy 13 závitů.

Nyní bude určena vzduchová mezera tlumivky, která se určí podobně jako v případě vstupní tlumivky (viz rovnice (6.19)), tedy

$$l_\mathrm{v} = \frac{N \cdot I_\mathrm{out1,max} \cdot \mu_0}{B_\mathrm{max}} - \frac{l_\mathrm{Fe}}{\mu_\mathrm{r,Fe}}. \tag{6.27}$$

Po dosazení $N = 13$ závitů, $I_\mathrm{out1,max} = 40$ A, $\mu_0 = 4\pi \cdot 10^{-6}$ H $\cdot$ m, $B_\mathrm{max} = 0{,}3$ T, $l_\mathrm{Fe} = 114$ mm a $\mu_\mathrm{r,Fe} = 2100$ v základních jednotkách do rovnice (6.27) pak vyjde vzduchová mezera tlumivky 2,1 mm.

Vinutí je provedeno smatlovanou měděnou pásovinou o průřezu $S_\mathrm{Cu} = 14$ mm^2 (profil 7×2 mm) a maximální proud tlumivkou $I_\mathrm{out1,max} = 40$ A. Proudová hustota se tedy určí

$$\sigma = \frac{I_\mathrm{out1,max}}{S_\mathrm{Cu}} \tag{6.28}$$

a po dosazení je její hodnota pro tuto tlumivku vyjde 2,86 A/mm^2, což v podstatě odpovídá prvotnímu návrhu.

Pro tlumivku nebyla použita kostra, jenž drží ETD jádra a zároveň se na ni namotá vinutí. Vynutí vytvořené z popsané pásoviny je samonosné a zároveň tedy slouží jako kostra. Tlumivka byla několikrát ponořena do polyuretanové zalévací lázně, aby vytvořila kompaktní celek. Tato zalévací hmota navíc vytvoří dodatečnou izolaci mezi jednotlivými závity vinutí a také napomáhá odvádět teplo z vnitřních částí na povrch. Ilustrační fotografie jedné výstupní tlumivky je znázorněna na Obr. 6.4.

Obr. 6.4: Ilustrační fotografie výstupní tlumivky `L4`, `L5`.

6.1.4 Návrh odrušovacích filtrů

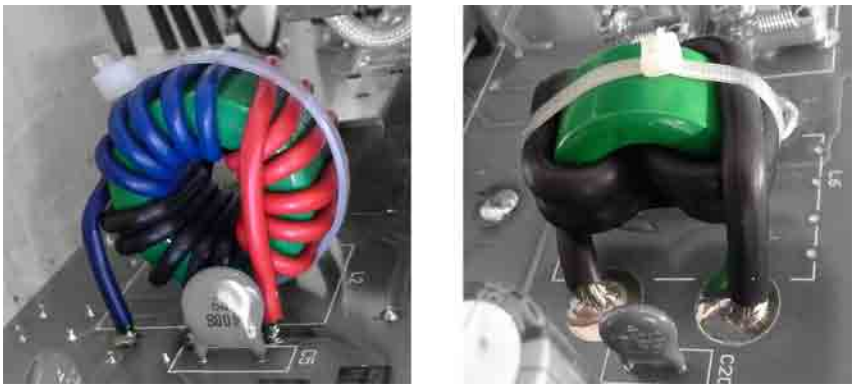
Na vstup i výstup měniče je připojen odrušovací filtr. Vstupní odrušovací filtr je tvořen kompenzovanou cívkou `L2` a kondenzátory `C4`, `C5`, `C7` – `C10`, `C12` – `C17` (viz příloha B.1.1). Jedná se o keramické kondenzátory X1/X2 3,3 nF, 440/300 V. Výstupní odrušovací filtr tvoří kompenzovaná cívka `L6` a kondenzátory `C20` a `C21` stejného typu jako ve vstupním odrušovacím filtru.

Pro kompenzované cívky (dále jen cívky) bylo vybráno jádro Lj T2615 z materiálu CF139 – více o jádře v [33]. Průřez vinutí jednotlivých cívek závisí na efektivní hodnotě proudu, který jimi teče. Vstupní cívkou teče proud, který je zároveň vstupní fázový proud celého měniče. Jeho efektivní hodnota se určí podle vztahu

$$I_{\mathrm{ef,f}} = I_{\mathrm{d}} \cdot \sqrt{\frac{2}{3}}. \tag{6.29}$$

Po dosazení střední hodnoty proudu tlumivkou $I_{\mathrm{d}} = 4{,}4$ A vyjde hodnota efektivního fázového proudu 3,6 A. Výstupní cívkou potom teče proud odpovídající

výstupnímu proudu měniče $I_{\mathrm{out1,max}} = 40$ A. Vinutí obou cívek bylo provedeno izolovanými lankovými vodiči, pro vstupní cívku lankem o průřezu 1 mm^2 a pro výstupní cívku lankem o průřezu 6 mm^2. Počty závitů cívek byly stanoveny podle toho, kolikrát se vodič do toroidního jádra pohodlně vleze tak, aby bylo vinutí pouze v jedné vrstvě. Vstupní cívka má tedy 3×5 závitů a výstupní má 2×2 závity. Obě cívky jsou znázorněny na Obr. 6.5. Při aplikování rovnice (6.28) na proudy těmito cívkami, vyjde proudová hustota vstupní cívky 3,6 A/mm^2 a proudová hustota výstupní cívky 6,6 A/mm^2. Vyšší proudové hustoty těchto cívek nejsou problémem, protože jsou jejich vinutí přístupné okolnímu vzduchu.



Obr. 6.5: Ilustrační fotografie vstupní kompenzované cívky `L2` (vlevo) a výstupní kompenzované cívky `L6` (vpravo).

6.1.5 Dimenzování polovodičových součástek

V této podkapitole bude provedeno dimenzování polovodičových součástek jednoho měniče. V podnadpisu je uvedeno označení příslušné součástky v příloze B.1.1.

Diody vstupního šestipulzního usměrňovače `D1` – `D3`, `D6` – `D8`

Efektivní hodnota proudu jedné diody se určí ze střední hodnoty proudu tlumivkou vstupního LC filtru

$$I_{\mathrm{ef,D1}} = \frac{I_{\mathrm{d}}}{\sqrt{3}} \tag{6.30}$$

a střední hodnota proudu jedné diody pak

$$I_{\mathrm{d,D1}} = \frac{I_{\mathrm{d}}}{3}. \tag{6.31}$$

Po dosazení $I_{\mathrm{d}} = 4{,}4$ A vyjde efektivní proud diodou 2,5 A a střední hodnota proudu diodou 1,5 A. Závěrné napětí musí být větší než 800 V. Byla vybrána dioda S4M v pouzdře SMD (součástky určené pro povrchovou montáž, z anglického

Surface Mount Device) od firmy MULTICOMP. Tato dioda vyhovuje dané aplikaci. Parametry diody jsou zobrazeny v tabulce 6.4. Dynamický odpor R_D se určí z volt-ampérové charakteristiky diody pro daný pracovní bod.

Vodivostní ztráty jedné usměrňovací diody se určí

$$P_\mathrm{con,D1} = U_\mathrm{F} \cdot I_\mathrm{d,D1} + R_\mathrm{D} \cdot I_\mathrm{ef,D1}^2. \tag{6.32}$$

Po dosazení veličin $U_\mathrm{F} = 0{,}9$ V, $I_\mathrm{d,D1} = 1{,}5$ A, $R_\mathrm{D} = 0{,}06\ \Omega$ a $I_\mathrm{ef,D1} = 2{,}5$ A do této rovnice vyjdou vodivostní ztráty jedné diody 1,47 W, pro všech šest diod v usměrňovači pak $6 \cdot 1{,}47\ W = 10{,}35\ W$.

Kvůli svému chlazení je na desce plošného spoje (DPS) vytvořena tzv. „rozlitá plocha mědi“. Jedná se o polygon, do kterého se skrze přívody součástek odvádí jejich ztrátové teplo.

Tab. 6.4: Základní parametry diody S4M [36]:

označení	popis	hodnota
$I_\mathrm{d,D}$	střední hodnota proudu v propustném směru	4 A
$U_\mathrm{rr,max}$	opakující se napětí v závěrném směru	1000 V
$I_\mathrm{fsm,max}$	rázový proud v propustném směru	100 A
R_D	dynamický odpor při $U_\mathrm{F} = 0{,}9$ V (odhadnuto z [36])	0,06 Ω

Spínací tranzistory `T1`, `T2`

Tyto tranzistory musejí být dimenzované na efektivní proud $I_\mathrm{1ef} = 7{,}7$ A (viz rovnice (6.5)). Špičkový proud tranzistorem se určí podle vztahu[5]

$$I_\mathrm{1,šp} = I_\mathrm{out1,max} \cdot \frac{N_2}{N_1}, \tag{6.33}$$

po dosazení $N_1 = 23$, $N_2 = 7$ a $I_\mathrm{out1,max} = 40$ A pak vyjde tento proud 12,2 A. Byl vybrán SiC tranzistor CMF10120D od výrobce CREE. Parametry tohoto tranzistoru jsou uvedeny v tabulce 6.5. Z tabulky je patrné, že použitý tranzistor s rezervou splňuje podmínky $I_\mathrm{T,dpulse} > I_\mathrm{1,šp}$ a $I_\mathrm{T,d} > I_\mathrm{1ef}$.

Nyní bude proveden výpočet celkových ztrát obou tranzistorů $P_\mathrm{tot,T1+T2}$. Ty se určí součtem vodivostních ztrát $P_\mathrm{con,T1}$, zapínacích ztrát $P_\mathrm{on,T1}$ a vypínacích ztrát $P_\mathrm{off,T1}$ následovně:

$$P_\mathrm{tot,T1+T2} = 2 \cdot (P_\mathrm{con,T1} + P_\mathrm{on,T1} + P_\mathrm{off,T1}). \tag{6.34}$$

[5] Spínací tranzistory jsou zapojeny do série, proto jimi tečou společné proudy. Podobně je tomu tak i v případě demagnetizačních diod.

Tab. 6.5: Základní parametry tranzistoru CMF10120D [37]:

označení	popis	hodnota
$I_{\mathrm{T,d}}$	stejnosměrný proud kanálem D při teplotě čipu 25 °C	24 A
$I_{\mathrm{T,d}}$	stejnosměrný proud kanálem D při teplotě čipu 100 °C	13 A
$I_{\mathrm{T,dpulse}}$	pulsní proud kanálem D	49 A
U_{ds}	průrazné napětí mezi kolektorem a emitorem	1200 V
$R_{ds,ON}$	odpor mezi kolektorem a emitorem	0,16 Ω
$t_{\mathrm{d,on}}$	typická prodleva sepnutí tranzistoru	8,8 ns
t_{r}	doba nárůstu napětí na tranzistoru	34 ns
$t_{\mathrm{d,off}}$	typický čas prodlevy vypnutí tranzistoru	38 ns
t_{f}	doba poklesu napětí na tranzistoru	21 ns

Vodivostní ztráty se pak určí podle vztahu

$$P_{\mathrm{con,T1}} = R_{ds,ON} \cdot I_{\mathrm{1ef}}^2. \tag{6.35}$$

Po dosazení $R_{ds,ON} = 0{,}16\ \Omega$ a $I_{\mathrm{1ef}} = 7{,}7$ A vyjde hodnota vodivostních ztrát jednoho tranzistoru 9,5 W.

Zapínací ztráty lze vypočítat podle rovnice

$$P_{\mathrm{on,T1}} = \frac{U_{\mathrm{d}} \cdot I_{\mathrm{1,šp}} \cdot (t_{\mathrm{d,on}} + t_{\mathrm{r}})}{4} \cdot f. \tag{6.36}$$

Dosazením proměnných $U_{\mathrm{d}} = 540$ V, $I_{\mathrm{1,šp}} = 12{,}2$ A, $t_{\mathrm{d,on}} = 8{,}8$ ns, $t_{\mathrm{r}} = 34$ ns a $f = 100$ kHz do této rovnice vyjde hodnota zapínacích ztrát 7 W.

Vypínací ztráty lze určit podle vztahu

$$P_{\mathrm{off,T1}} = \frac{U_{\mathrm{d}} \cdot I_{\mathrm{1ef}} \cdot (t_{\mathrm{d,off}} + t_{\mathrm{f}})}{4} \cdot f. \tag{6.37}$$

Dosazením proměnných $U_{\mathrm{d}} = 540$ V, $I_{\mathrm{1ef}} = 7{,}7$ A, $t_{\mathrm{d,off}} = 38$ ns, $t_{\mathrm{f}} = 21$ ns a $f = 100$ kHz do této rovnice vyjde hodnota vypínacích ztrát 6,1 W.

Výše spočtené ztráty se dosadí do rovnice (6.34). Vyjde pak konečná hodnota celkových ztrát obou tranzistorů 45,3 W.

Poznámka: Fyzicky co nejblíže k tranzistorům je umístěn bezindukční kondenzátor `C6`, který kompenzuje parazitní indukčnost přívodů napěťového meziobvodu.

Demagnetizační diody `D4`, `D5`

V prvé řadě bude určena špičková hodnota proudu demagnetizační diodou, která se určí podle vztahu

$$I_{\mathrm{šp,D4}} = I_{\mu,\mathrm{max}} + I_{\mathrm{1,šp}}. \tag{6.38}$$

Po dosazení hodnot $I_{\mu,\max} = 0{,}49$ A (určeno podle rovnice (6.11)) a $I_{1,\text{šp}} = 12{,}2$ A (určeno podle rovnice (6.33)) vyjde špičková hodnota 12,7 A.

Efektivní hodnota proudu touto diodou se určí

$$I_{\text{ef,D4}} = I_{\mu,\max} \cdot \sqrt{\frac{s_{\max}}{2}} \tag{6.39}$$

a střední hodnota proudu touto diodou pak

$$I_{\text{d,D4}} = I_{\mu,\max} \cdot \frac{s_{\max}}{2}. \tag{6.40}$$

Po dosazení hodnot $I_{\mu,\max} = 0{,}49$ A a $s_{\max} = 0{,}4$ vyjde efektivní hodnota proudu 0,22 A a střední hodnota 0,1 A. Byla vybrána SiC dioda IDH15S120 od výrobce Infineon. Parametry této diody jsou uvedeny v tabulce 6.6. Z tabulky vyplývá, že dioda s velkou rezervou splňuje podmínky $I_{\text{d,D}} > I_{\text{ef,D4}}$ a $I_{\text{fsm,max}} > I_{\text{šp,D4}}$.

Tab. 6.6: Základní parametry SiC diody IDH15S120, odečteno z tabulek a grafů v [38]:

označení	popis	hodnota
$I_{\text{d,D}}$	střední hodnota proudu v propustném směru	15 A
$U_{\text{rr,max}}$	opakující se napětí v závěrném směru	1200 V
$I_{\text{fsm,max}}$	rázový proud v propustném směru	78 A
R_{D}	dynamický odpor při $U_{\text{F}} = 0{,}8$ V	0,15 Ω

Vodivostní ztráty jedné demagnetizační diody se určí podle rovnice

$$P_{\text{con,D4}} = U_{\text{F}} \cdot I_{\text{d,D4}} + R_{\text{D}} \cdot I_{\text{ef,D4}}^2. \tag{6.41}$$

Po dosazení veličin $U_{\text{F}} = 0{,}8$ V, $I_{\text{d,D1}} = 0{,}1$ A, $R_{\text{D}} = 0{,}15$ Ω a $I_{\text{ef,D1}} = 0{,}25$ A do této rovnice vyjdou vodivostní ztráty jedné diody 0,09 W.

Vzhledem k tomu, že je tato dioda velice rychlá a výrobce v datasheetu neuvádí časy t_{rr}, t_{fr}, lze předpokládat, že přepínací ztráty jsou na diodě zanedbatelné. Proto celkové ztráty na obou demagnetizačních diodách odpovídají pouze součtu jejich vodivostních ztrát, tedy

$$P_{\text{tot,D4+D5}} = P_{\text{con,D4}} + P_{\text{con,D5}} \cong 2 \cdot P_{\text{con,D4}}. \tag{6.42}$$

Po dosazení vodivostních ztrát $P_{\text{con,D4}} = 0{,}09$ W jedné diody do této rovnice pak vyjdou celkové ztráty obou demagnetizačních diod 0,18 W.

Výstupní usměrňovací dioda D9

Střední hodnota proudu na výstupní usměrňovací diodě se určí podle vztahu

$$I_{\mathrm{d,D9}} = I_{\mathrm{out1,max}} \cdot s_{\mathrm{max}} \tag{6.43}$$

a efektivní hodnota tohoto proudu pak

$$I_{\mathrm{ef,D9}} = I_{\mathrm{out1,max}} \cdot \sqrt{s_{\mathrm{max}}}. \tag{6.44}$$

Po dosazení hodnot $I_{\mathrm{out1,max}} = 40$ A a $s_{\mathrm{max}} = 0{,}4$ vyjde střední hodnota 16 A a efektivní hodnota proudu 25,3 A. Dioda je namáhána napětím $U_{1\mathrm{max}} = 164$ V určeným pomocí rovnice (6.3). Dále však musí vydržet napěťový překmit, který vzniká při vypnutí tranzistorů. Byla vybrána rychlá dvojdioda STTH6003CW od výrobce STMicroelectronics, jejíž základní parametry zobrazuje tabulka 6.7. Dvojdioda byla použita tak, že její dílčí diody byly zapojeny paralelně.

Tab. 6.7: Základní parametry rychlé dvojdiody STTH6003CW (vztaženo na jednu diodu), odečteno z tabulek a grafů v [39]:

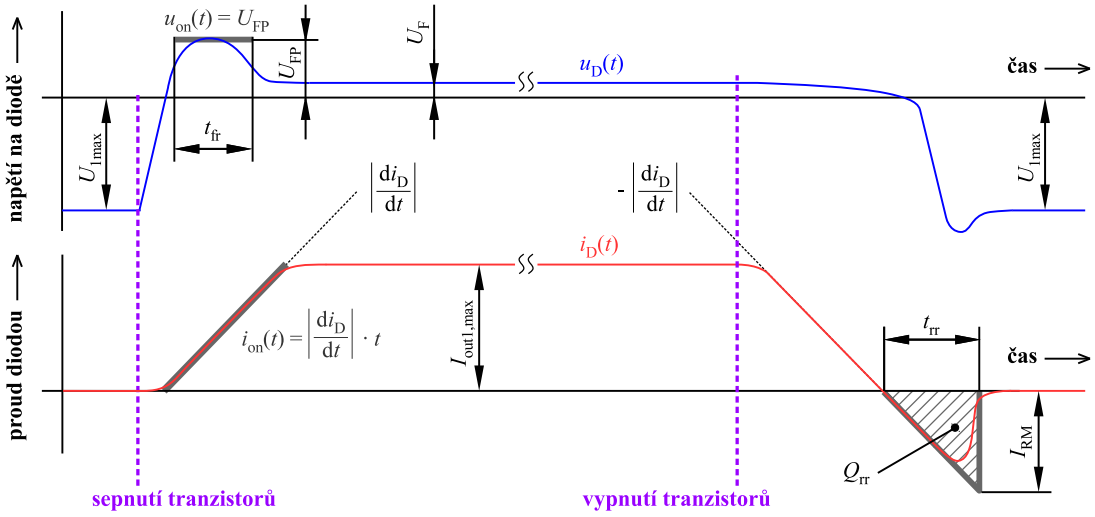
označení	popis	hodnota
$I_{\mathrm{d,D}}$	střední hodnota proudu v propustném směru	30 A
$U_{\mathrm{rr,max}}$	opakující se napětí v závěrném směru	300 V
$I_{\mathrm{fsm,max}}$	rázový proud v propustném směru	300 A
R_{D}	dynamický odpor pro $U_{\mathrm{F}} = 0{,}9$ V	5,5 mΩ
t_{fr}	konečná rychlost sepnutí pro strmost proudu 243 A/μs	150 ns
t_{rr}	doba zpětného zotavení pro strmost proudu 243 A/μs	50 ns
U_{FP}	napěťový překmit pro strmost proudu 243 A/μs	4,5 V

Střední i efektivní proud se rozdělí do obou dílčích diod. Vodivostní ztráty pro celou dvojdiodu lze proto určit pomocí rovnice

$$P_{\mathrm{con,D9}} = 2 \cdot \left[U_{\mathrm{F}} \cdot \frac{I_{\mathrm{d,D9}}}{2} + R_{\mathrm{D}} \cdot \left(\frac{I_{\mathrm{ef,D9}}}{2} \right)^2 \right] = U_{\mathrm{F}} \cdot I_{\mathrm{d,D9}} + R_{\mathrm{D}} \cdot \frac{I_{\mathrm{ef,D9}}^2}{2}. \tag{6.45}$$

Po dosazení veličin $U_{\mathrm{F}} = 0{,}9$ V, $I_{\mathrm{d,D9}} = 16$ A, $R_{\mathrm{D}} = 5{,}5$ mΩ a $I_{\mathrm{ef,D9}} = 25{,}3$ A do této rovnice vyjdou vodivostní ztráty celé dvojdiody 17,9 W.

Podobně jako u tranzistorů se přepínací ztráty skládají ze zapínacích a vypínacích ztrát. Tyto ztráty lze určit z průběhů proudu a napětí na diodě, které znázorňuje Obr. 6.6. Tento obrázek je pouze ilustrační, podrobnější vysvětlení problematiky lze nalézt v literatuře [40, 41].



Obr. 6.6: Časový průběh proudu diodou $i_D(t)$ a napětí na diodě $u_D(t)$ – znázornění zapínacích a vypínacích dějů.

Pro určení obou těchto ztrát je třeba znát absolutní hodnotu strmosti proudu, která se určí z rovnice

$$\left|\frac{\mathrm{d}i_D}{\mathrm{d}t}\right| = \frac{U_{1max}}{L_{\sigma 2}}. \tag{6.46}$$

Symbol $L_{\sigma 2}$ označuje výstupní rozptylovou indukčnost impulsního transformátoru, kterou lze vypočítat z výstupní indukčnosti transformátoru (rovnice (6.10)) a z jeho činitele vazby (určen experimentálně, viz kapitola 6.1.1) následovně:

$$L_{\sigma 2} = L_2 \cdot \left(1 - k^2\right). \tag{6.47}$$

Po dosazení $L_2 = 421\ \mu$H a $k = 0{,}9992$ do rovnice (6.47) vyjde výstupní rozptylová indukčnost 0,67 μH. Tato hodnota a hodnota $U_{1max} = 164$ V se dosadí do rovnice (6.46), čímž se obdrží strmost proudu 243 A/μs ($2{,}43 \cdot 10^8$ A/s). Na základě této hodnoty jsou z grafů v literatuře [39] odečteny hodnoty t_{fr}, t_{rr} a U_{FP} (viz tabulka 6.7). Tato vypočtená strmost bude využita k určení přepínacích ztrát na obou dílčích diodách dvojdiody `D9`.

Nyní budou určeny zapínací ztráty. V prvé řadě je třeba určit ztrátovou energii, která vznikne na diodě při jejím zapnutí. Ta se určí integrací součinu funkcí proudu a napětí na diodě při zapínání, které podle Obr. 6.6 odpovídá časovému intervalu t_{fr}. Pro zjednodušení, funkce zapínacího napětí $u_{on,D}(t)$ odpovídá konstantě U_{FP}[6]. Funkce zapínacího proudu $i_{on,D}(t)$ je pak aproximovaná lineární funkcí se strmostí

[6]Tato aproximace je sice poněkud pesimistická, výrazně však zjednoduší integrální počet.

$\left|\frac{\mathrm{d}i_\mathrm{D}}{\mathrm{d}t}\right|$. Výpočet ztrátové energie se tedy provede

$$W_{\mathrm{on,D9}} = \int_0^{t_\mathrm{fr}} u_{\mathrm{on,D9}}(t) \cdot i_{\mathrm{on,D9}}(t) \cdot \mathrm{d}t = \int_0^{t_\mathrm{fr}} U_\mathrm{FP} \cdot \left|\frac{\mathrm{d}i_\mathrm{D}}{\mathrm{d}t}\right| \cdot t \cdot \mathrm{d}t =$$

$$= \frac{1}{2} \cdot U_\mathrm{FP} \cdot \left|\frac{\mathrm{d}i_\mathrm{D}}{\mathrm{d}t}\right| \cdot \left[t^2\right]_0^{t_\mathrm{fr}} = \frac{1}{2} \cdot U_\mathrm{FP} \cdot \left|\frac{\mathrm{d}i_\mathrm{D}}{\mathrm{d}t}\right| \cdot {t_\mathrm{fr}}^2. \tag{6.48}$$

Dosazením hodnot $U_\mathrm{FP} = 4{,}5$ V, $\left|\frac{\mathrm{d}i_\mathrm{D}}{\mathrm{d}t}\right| = 2{,}43 \cdot 10^8$ A/s a $t_\mathrm{fr} = 150$ ns do poslední části rovnice (6.48) vyjde zapínací ztrátová energie $1{,}23 \cdot 10^8$ J.

Dosazením takto vypočtené zapínací ztrátové energie a pracovního kmitočtu měniče $f = 100$ kHz do rovnice

$$P_{\mathrm{on,D9}} = f \cdot W_{\mathrm{on,D9}} \tag{6.49}$$

vyjdou zapínací ztráty na diodě `D9` 1,23 W.

Vypínací ztráty se určí ze zotavovacího náboje Q_rr. Tento náboj lze zjednodušeně vypočítat jako plochu trojúhelníku se stranami I_RM a t_rr (viz Obr. 6.6). Hodnotu špičkového proudu při zpětném zotavení diody I_RM je možné určit součinem strmosti $\left|\frac{\mathrm{d}i_\mathrm{D}}{\mathrm{d}t}\right|$ a doby zpětného zotavení diody t_rr. Zotavovací náboj se tedy určí

$$Q_\mathrm{rr} = \frac{1}{2} \cdot I_\mathrm{RM} \cdot t_\mathrm{rr} = \frac{1}{2} \cdot \left|\frac{\mathrm{d}i_\mathrm{D}}{\mathrm{d}t}\right| \cdot {t_\mathrm{rr}}^2. \tag{6.50}$$

Po dosazení hodnot $\left|\frac{\mathrm{d}i_\mathrm{D}}{\mathrm{d}t}\right| = 2{,}43 \cdot 10^8$ A/s a $t_\mathrm{rr} = 50$ ns do této rovnice vyjde zotavovací náboj diody `D9` $3{,}04 \cdot 10^7$ C.

Vypínací ztrátový výkon se určí součinem pracovního kmitočtu měniče a ztrátové vypínací energie $W_{\mathrm{off,D9}}$. Tato energie se vypočte vynásobením zotavovacího náboje diody Q_rr a napětí $U_{1\mathrm{max}}$. Pro vypínací ztrátový výkon potom platí

$$P_{\mathrm{off,D9}} = f \cdot W_{\mathrm{off,D9}} = f \cdot Q_\mathrm{rr} \cdot U_{1\mathrm{max}}. \tag{6.51}$$

Dosazením hodnot $f = 100$ kHz, $Q_\mathrm{rr} = 3{,}04 \cdot 10^7$ C a $U_{1\mathrm{max}} = 164$ V do této rovnice vyjde vypínací ztrátový výkon na diodě `D9` 4,98 W.

Celkový ztrátový výkon na diodě `D9` se pak určí součtem vodivostních, zapínacích a vypínacích ztrát. Po dosazení hodnot $P_{\mathrm{con,D9}} = 17{,}9$ W, $P_{\mathrm{on,D9}} = 1{,}23$ W a $P_{\mathrm{off,D9}} = 4{,}98$ W do rovnice

$$P_{\mathrm{tot,D9}} = P_{\mathrm{con,D9}} + P_{\mathrm{on,D9}} + P_{\mathrm{off,D9}} \tag{6.52}$$

vyjdou celkové ztráty na diodě `D9` 24,11 W.

Výstupní nulová dioda D10

Střední hodnota proudu na výstupní nulové diodě se vypočítá podle vztahu

$$I_{\mathrm{d,D10}} = I_{\mathrm{out1,max}} \cdot (1 - s_{\mathrm{max}}) \tag{6.53}$$

a efektivní hodnota tohoto proudu pak

$$I_{\mathrm{ef,D10}} = I_{\mathrm{out1,max}} \cdot \sqrt{1 - s_{\mathrm{max}}}. \tag{6.54}$$

Po dosazení hodnot $I_{\mathrm{out1,max}} = 40$ A a $s_{\mathrm{max}} = 0{,}4$ vyjde střední hodnota 24 A a efektivní hodnota proudu 31 A. Podmínky pro závěrné napětí splňuje dioda stejné jako usměrňovací dioda D9, proto pro ni byla rovněž vybrána dvojdioda STTH6003CW (viz tabulka 6.7). Její dílčí diody byly též zapojeny paralelně.

Vodivostní ztráty na této diodě se určí dosazením hodnot $U_{\mathrm{F}} = 0{,}9$ V, $I_{\mathrm{d,D9}} = 24$ A, $R_{\mathrm{D}} = 5{,}5$ mΩ a $I_{\mathrm{ef,D9}} = 31$ A do rovnice (6.45), přičemž vyjdou 26,9 W.

Přepínací ztráty nulové diody D10 jsou v podstatě stejné jako u usměrňovací diody D10. Proto, podobně jako u diody D9, lze psát vztah pro celkové ztráty na dvojdiodě D10

$$P_{\mathrm{tot,D10}} = P_{\mathrm{con,D10}} + P_{\mathrm{on,D10}} + P_{\mathrm{off,D10}}. \tag{6.55}$$

Po dosazení hodnot $P_{\mathrm{con,D10}} = 17{,}9$ W, $P_{\mathrm{on,D10}} = 1{,}23$ W a $P_{\mathrm{off,D10}} = 4{,}98$ W do této rovnice pak vyjdou celkové ztráty na diodě D10 33,11 W.

Obě výstupní dvojdiody mají paralelně k sobě připojený odlehčovací RC obvod (R4, C18 a R5, C19) kvůli omezení napěťových špiček na těchto diodách. Parametry tohoto sériového RC obvodu jsou 22 Ω/3 W a 680 μF/630 V. Tento odlehčovací obvod se však ukázal být nedostatečný, proto byly napěťové špičky omezeny RC obvodem (R44 – R48, C30) připojeným přímo na pracovní sekundární vinutí impulzního transformátoru TR1. Parametry tohoto odlehčovacího obvodu jsou 5 × 100 Ω/2 W a 3,3 nF/630 V. Důležité je, aby rezistory byly bezindukční.

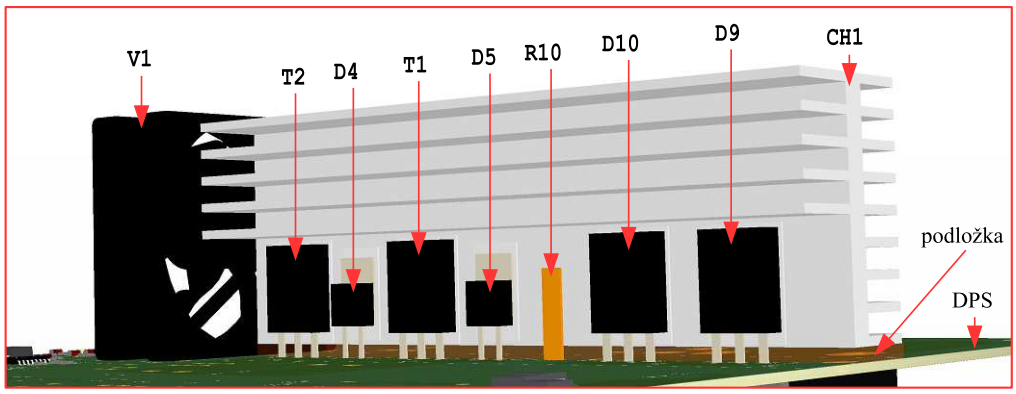
6.1.6 Umístění polovodičových součástek na chladič

Polovodičové součástky T1, T2, D4, D5, D9, D10 jsou umístěny na chladič CH1. Celkový ztrátový výkon těchto součástek, který je zmařen v teplo, je dán součtem ztrát na těchto součástkách, tedy

$$P_{\mathrm{ztr}} = P_{\mathrm{tot,T1+T2}} + P_{\mathrm{tot,D4+D5}} + P_{\mathrm{tot,D9}} + P_{\mathrm{tot,D10}}. \tag{6.56}$$

Po dosazení ztrát $P_{\mathrm{tot,T1+T2}} = 45{,}3$ W, $P_{\mathrm{tot,D4+D5}} = 0{,}18$ W, $P_{\mathrm{tot,D9}} = 24{,}11$ W a $P_{\mathrm{tot,D10}} = 33{,}11$ W do rovnice vyjde celkový ztrátový výkon 102,7 W.

Podle vypočteného ztrátového výkonu P_{ztr} byl vybrán chladič typu SK 32 o délce 164 mm. Pozice děr v chladiči zobrazuje příloha C.1. Umístění jednotlivých součástek na chladič je znázorněno na Obr. 6.7. Výměnu vzduchu kolem chladiče zajišťuje nízkopříkonový ventilátor `V1`, typ MB60251V3-A99 od výrobce Sunon (12 V/50 mA). Mezi desku plošného spoje (DPS) a chladič je umístěna izolační kuprextitová podložka. Její rozměry jsou zobrazeny v příloze C.2. Polovodičové součástky jsou k chladiči připevněny pomocí šroubů M3×15 mm. Mezi součástkou a chladičem musí být izolační podložka, v tomto případě bylo použito silikonové teplovodivé podložky SB-1000D (tepelná vodivost 7 mW·K). Chladič s takto osazenými polovodičovými součástkami byl k DPS přichycen třemi šrouby M3×15 mm a součástky pak byly do DPS připájeny.



Obr. 6.7: Detail umístění součástek na chladič CH1.

Teplota chladiče je měřena pomocí termistoru s negativním tepelným koeficientem (NTC) o odporu 10 kΩ. Ten je k chladiči přilepen kaptonovou páskou a následně připájen na své místo do DPS pod chladičem. Popis měřicích obvodů bude proveden v kapitole 6.3.2.

6.1.7 Dimenzování relé

V této části budou dimenzována relé použitá pro chod měniče, případně celého MS. Označení relé v příloze B.1.1 je opět uvedeno v podnadpisu.

Všechna relé mají cívky na 12 V. Popis jejich spínacích obvodů je proveden v kapitole 6.3.2

Vstupní relé `K1`

Úkolem tohoto relé je připojit nebo odpojit síťové napětí na vstup měniče. Toto relé disponuje dvěma přepínacími kontakty a připoje tedy dvě fáze, třetí je připojena natrvalo. Pokud jsou kontakty rozepnuté, proud do měniče nemůže jen jednou fází

téct. Pro obě fáze je využito spínacích kontaktů kvůli bezpečnosti – kdyby vypadlo napájení řídicí řízení, měnič se musí vypnout. Efektivní hodnota jedné fáze vstupního napětí do měniče $I_{\mathrm{ef,f}} = 3{,}6$ A byla definována rovnicí (6.29). Vstupní napětí je pak standardní třífázové $3 \times 400\ V$. Bylo vybráno relé RM94-1012-25-1012 od výrobce Relpol, které může sepnout a vést maximální proud $I_{\mathrm{rel,max}}$ 8 A, maximální spínané napětí je 440 V (viz katalogový list [42]). Hodnota proudu $I_{\mathrm{ef,f}}$ se do této meze s přehledem vejde. Důležité však je, aby byl omezen nabíjecí proud kondenzátorů `C3` a `C11` v napěťovém meziobvodu. Při nabíjení meziobvodu je měnič vyřazen (tranzistory nespínají), proto ze sítě teče pouze proud nabíjející tyto kondenzátory. Špičková hodnota tohoto proudu, která může dosáhnout až stovky ampér[7], by mohla poškodit relé. Proto je tento proud omezen rezistorem `R1`. Hodnota jeho minimálního odporu se pro kritický případ, kdy relé sepne v amplitudě síťového napětí, určí podle následující rovnice

$$R_{\mathrm{R1}} = \frac{\sqrt{2} \cdot U_{\mathrm{vst}}}{I_{\mathrm{rel,max}}}. \tag{6.57}$$

Po dosazení $U_{\mathrm{vst}} = 400$ V a $I_{\mathrm{rel,max}} = 8$ A vyjde odpor 70,7 Ω, z řady byla pak zvolena nejbližší hodnota 68 Ω (5 W).

Relé `K2` překlenující nabíjecí rezistor `R1`

Rezistor `R1` je po nabití meziobvodu vyřazen pomocí přepínacího relé `K2`. Ve schématu je použit jako pracovní rozpínací kontakt NC, protože relé je po většinu času vypnuté (rezistor `R1` je tímto kontaktem překlenutý). Relé je tedy sepnuto jen při nabíjení meziobvodu[8]. Proud kontaktem relé musí být dimenzovaný na $I_{\mathrm{d}} = 4{,}4$ A (viz rovnice (6.14)). Z hlediska velikosti spínavého napětí toto relé není vůbec náročné, protože je sepnuto až když je kondenzátor v meziobvodu nabitý – rezistorem `R1` tedy prakticky neteče žádný proud, a proto je na něm nulové napětí. Pracovní proud kontaktem relé začne téct až při aktivaci měniče.

Ve funkčním vzorku bylo použito relé RELEG6RN1-12 od výrobce Omron, jehož maximální proud kontaktem činí 8 A, maximální spínané napětí je 250 V, více parametrů v [43].

Čas, za který bude po sepnutí vstupního relé `K1` možné překlenout nabíjecí rezistor `R1` kontaktem relé `K2`, lze určit podle rovnice

$$t_{\mathrm{K1}} = 3 \cdot \tau_{\mathrm{R,C}} = 3 \cdot R_{\mathrm{R1}} \cdot C_{\mathrm{C3,C11}}. \tag{6.58}$$

Po dosazení $C_{\mathrm{C3,C11}} = 280\ \mu$F a $R_{R1} = 68$ Ω pak vyjde čas 57 ms, za který je kondenzátor nabyt. Po této době tedy lze bezpečně překlenout rezistor `R1`.

[7] Vybitý kondenzátor má prakticky nulový odpor, proud je tedy omezen odporem tlumivek `L1`, `L3` a odporem diod usměrňovače. Tyto odpory jsou však zanedbatelné.

[8] Posloupnost spínání relé při zapnutí systému je popsaná v kapitole 6.7.

Relé spojující napěťové meziobvody (`K3`)

Kontakty tohoto relé umožňují sepnout napěťové meziobvody. To je výhodné při použití řízení s vícefázovou PWM (zmíněno v kapitole 4). Pro tento účel bylo použito stejného typu relé jako v případě vstupního relé `K1`, tedy RM94-1012-25-1012. Jeden kontakt je použit pro kladnou svorku napěťového meziobvodu a druhý pro zápornou. Pro oba případy je použito rozpínacích kontaktů NC. Co se týče spínaného napětí, tak ani na toto relé nejsou kladeny vysoké požadavky, protože meziobvody měničů se propojí až když jsou všechny plně nabité – na všech je stejná velikost napětí U_d, spínané napětí je tedy teoreticky nulové.

Výstupní (rekonfigurační) relé `K-p`, `K-n`

Jak bylo zmíněno v kapitole 3.2.5, obě relé musejí být dimenzované na jmenovitý proud $I_\mathrm{out1,max} = 40$ A a napětí jednoho měniče a $U_\mathrm{out1,max} = 60$ V. Díky využití bezpřekmitového algoritmu přepínání (kapitola 3.2.6) jsou výstupní relé dimenzované právě na tyto hodnoty. Dielektrická pevnost relé musí odpovídat minimálně výstupnímu napětí sériově uspořádaného systému – v tomto případě 240 V. Byl vybrán model RELEH700E12C od firmy Hongfa/Xiamen, jehož parametry jsou uvedeny v tabulce 6.8. Jedná se o automotive relé, které svými malými rozměry a parametry vyhovuje použití v navrhovaném MS.

Tab. 6.8: Základní parametry relé RELEH700E12C [44]:

popis	hodnota
maximální stejnosměrný proud	45 A
maximální spínací proud (podle typu zátěže)	až 100 A
maximální spínací napětí	75 V
dielektrická těsnost	500 V

6.2 Návrh regulátorů

V této podkapitole bude proveden návrh všech regulátorů použitých v MS. Veličiny potřebné pro návrh regulátorů jsou zobrazeny v tabulce 6.9. Při výpočtech v této podkapitole budou dosazované výhradně tyto hodnoty.

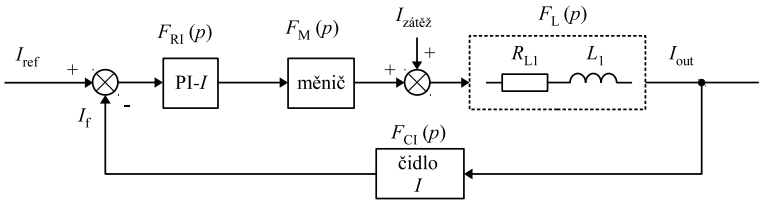
Regulátory jsou navrženy ve spojitém tvaru. Stejně tak i v simulacích v kapitole 5 jsou použity regulátory ve spojitém tvaru. Funkční vzorek je řízen pomocí DSP, proto v programu procesoru figurují diskrétní regulátory. Přepočet ze spojitého na diskrétní regulátor je uveden v [45].

Tab. 6.9: Potřebné veličiny pro návrh regulátorů:

Filtr	Měnič	Výstup	Čidlo proudu
$C_1 = 1360\ \mu\text{F}$	$U_{1\text{max}} = 164$ V	$U_{\text{out1,max}} = 60$ V	$\tau_{\text{CI}} = 0{,}1\ \mu\text{s}$
$L_1 = 40\ \mu\text{H}$	$f = 100$ kHz	$I_{\text{out1,max}} = 40$ A	
$R_{\text{L1}} = 2{,}4\ \text{m}\Omega$			

6.2.1 Návrh proudového regulátoru

Regulační schéma proudové smyčky je znázorněno na Obr. 6.8. Dříve než bude možno navrhnout proudový regulátor (resp. určit jeho přenosovou funkci $F_{\text{RI}}(p)$), bude třeba určit všechny prvky regulačního schématu. V následujícím postupu budou některé hodnoty podle potřeby vyčísleny (např. časové konstanty) a s jinými bude počítáno obecně (např. proporcionální zesílení), přičemž číselně dosazeno bude až do konečného tvaru přenosové funkce regulátoru.



Obr. 6.8: Regulační schéma proudové smyčky.

Přenosová funkce jednočinného propustného měniče je dle literatury [1] definovaná

$$F_{\text{M}}(p) = \frac{U_{1\text{max}}}{\tau_{\text{M}} \cdot p + 1}, \tag{6.59}$$

kde časová konstanta tohoto měniče[9] se určí vztahem

$$\tau_{\text{M}} = \frac{1}{2 \cdot f}. \tag{6.60}$$

Časová konstanta měniče se po dosazení rovná 5 μs.

Pro měření proudu bylo použito čidlo lax 100-np od firmy LEM. Jeho časová konstanta je uvedena v tabulce 6.9. Obecná přenosová funkce čidla proudu má tvar

$$F_{\text{CI}}(p) = \frac{K_{\text{CI}}}{\tau_{\text{CI}} \cdot p + 1}, \tag{6.61}$$

[9] Ve funkčním vzorku je regulační zásah proudového regulátoru počítán každou periodu (vzorkovací kmitočet regulátoru odpovídá pracovnímu kmitočtu měniče), proto je náhradní časová konstanta vzorkování diskrétního regulátoru zahrnuta v τ_{M}.

kde K_{CI} představuje proporcionální zesílení čidla. To je nastaveno tak, aby maximální hodnota z proudového čidla odpovídalo jedné, právě když bude na výstupu proud $I_{\mathrm{out1,max}}$. Potom pro proporcionální zesílení proudového čidla platí vztah

$$K_{\mathrm{CI}} = \frac{1}{I_{\mathrm{out1,max}}}. \tag{6.62}$$

Přenosová funkce výstupní tlumivky má tvar

$$F_{\mathrm{L}}(p) = \frac{K_{\mathrm{L}}}{\tau_{\mathrm{L}} \cdot p + 1}, \tag{6.63}$$

kde se časová konstanta výstupní tlumivky a proporcionální zesílení této tlumivky určí podle vztahů

$$\tau_{\mathrm{L}} = \frac{L_1}{R_{\mathrm{L1}}} \quad \text{a} \quad K_{\mathrm{L}} = \frac{1}{R_{\mathrm{L1}}}. \tag{6.64}$$

Po dosazení hodnot z tabulky 6.9 vyjde hodnota časové konstanty výstupní tlumivky 16,7 ms.

Z přenosových funkcí $F_{\mathrm{M}}(p)$, $F_{\mathrm{CI}}(p)$ a $F_{\mathrm{L}}(p)$ bude určen přenos otevřené smyčky soustavy (bez regulátoru proudu). Ten se určí tak, že se jednotlivé přenosy vynásobí, tedy

$$F_{\mathrm{SI}}(p) = F_{\mathrm{M}}(p) \cdot F_{\mathrm{CI}}(p) \cdot F_{\mathrm{L}}(p) = \frac{U_{1\mathrm{max}}}{\tau_{\mathrm{M}} \cdot p + 1} \cdot \frac{K_{\mathrm{CI}}}{\tau_{\mathrm{CI}} \cdot p + 1} \cdot \frac{K_{\mathrm{L}}}{\tau_{\mathrm{L}} \cdot p + 1} \approx$$
$$\approx \frac{U_{1\mathrm{max}} \cdot K_{\mathrm{CI}}}{\tau_{\sigma} \cdot p + 1} \cdot \frac{K_{\mathrm{L}}}{\tau_{\mathrm{L}} \cdot p + 1}. \tag{6.65}$$

V konečném tvaru této přenosové funkce se nacházejí pouze dvě časové konstanty, a to velká τ_{L} a malá τ_{σ}, tzv. součtová časová konstanta. Ta se určí součtem menších časových konstant [45], v tomto případě tedy

$$\tau_{\sigma} = \tau_{\mathrm{CI}} + \tau_{\mathrm{M}}. \tag{6.66}$$

Po dosazení za $\tau_{\mathrm{CI}} = 0{,}1\ \mu\mathrm{s}$ a $\tau_{\mathrm{M}} = 5\ \mu\mathrm{s}$ vyjde součtová časová konstanta 5,1 μs.

Proudový regulátor bude navržen podle metody symetrického optima (SO). Tato metoda vychází z přenosu uzavřené smyčky 3. řádu. Odezva na skok řízení má podle této metody překmit 43 %, více o metodě v [45]. Standardní tvar přenosu otevřené smyčky této metody je

$$F_{\mathrm{SO}}(p) = \frac{4 \cdot \tau_{\sigma} \cdot p + 1}{8 \cdot p^2 \cdot {\tau_{\sigma}}^2 \cdot (p \cdot \tau_{\sigma} + 1)}. \tag{6.67}$$

Tuto metodu lze použít, pokud vyhovuje podmínka $\tau_{\mathrm{M}} >> 4 \cdot \tau_{\sigma}$, a ta pro danou soustavu vyhovuje. Nyní bude určena přenosová funkce proudového regulátoru $F_{\mathrm{RI}}(p)$ podle metody SO. Ta se určí tak, že se přenos otevřené smyčky celé soustavy $F_{\mathrm{SO}}(p)$ podělí přenosem dané soustavy $F_{\mathrm{SI}}(p)$. Při výpočtu je někdy vhodné

(zejména pro metodu SO) nahradit člen s velkou časovou konstantou $1+\tau_{\mathrm{L}}\cdot p \approx \tau_{\mathrm{L}}\cdot p$. Tím se obdrží tvar proporcionálně-integračního regulátoru. V posledním kroku jsou vytknuty veškeré konstanty a dále je dosazeno za K_{CI} z rovnice (6.62) a za K_{L} z rovnice (6.64). Postup je tady následující:

$$F_{\mathrm{RI}}(p) = \frac{F_{\mathrm{SO}}(p)}{F_{\mathrm{SI}}(p)} = \frac{4\cdot\tau_\sigma\cdot p+1}{8\cdot p^2\cdot {\tau_\sigma}^2}\cdot\frac{\tau_{\mathrm{L}}\cdot p+1}{U_{1\mathrm{max}}\cdot K_{\mathrm{CI}}\cdot K_{\mathrm{L}}} \approx$$

$$\approx \frac{(4\cdot\tau_\sigma\cdot p+1)\cdot\tau_{\mathrm{L}}}{8\cdot p\cdot {\tau_\sigma}^2\cdot U_{1\mathrm{max}}\cdot K_{\mathrm{CI}}\cdot K_{\mathrm{L}}} \approx \frac{\tau_{\mathrm{L}}\cdot I_{\mathrm{out1,max}}\cdot R_{\mathrm{L1}}}{2\cdot\tau_\sigma\cdot U_{1\mathrm{max}}}\cdot\frac{4\cdot\tau_\sigma\cdot p+1}{4\cdot\tau_\sigma\cdot p}. \tag{6.68}$$

První zlomek z výsledku představuje zesílení regulátoru a součin $4\cdot\tau_\sigma$ pak jeho časovou konstantu. Po dosazení časových konstant $\tau_\sigma = 5\ \mu$s, $\tau_{\mathrm{L}} = 16{,}7$ ms a veličin z tabulky 6.9 vyjde přenos proudového regulátoru $\dfrac{0{,}96\cdot p + 46{,}9\cdot 10^3}{p}$. Proporcionální složka tedy odpovídá konstantě 0,96 a integrační složka konstantě $46{,}9\cdot 10^3$.

6.2.2 Návrh napěťového regulátoru

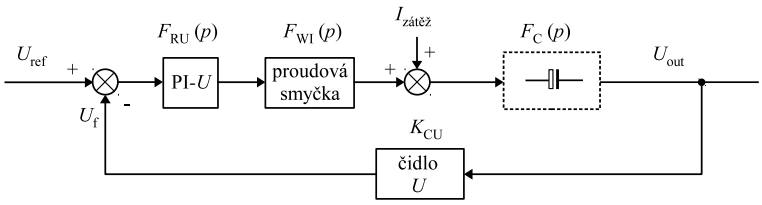
Regulační schéma napěťové smyčky je znázorněno na Obr. 6.9. Proudová smyčka je nahrazena přenosovou funkcí $F_{\mathrm{WI}}(p)$. Tato přenosová funkce aproximuje proudovou smyčku systémem 1. řádu, její tvar je

$$F_{\mathrm{WI}}(p) = \frac{\dfrac{1}{K_{\mathrm{CI}}}}{\tau_{\sigma 2}\cdot p+1} = \frac{1}{(\tau_{\sigma 2}\cdot p+1)\cdot K_{\mathrm{CI}}}, \tag{6.69}$$

kde se součtová časová konstanta pro návrh napěťového regulátoru[10] určí

$$\tau_{\sigma 2} = 2\cdot 2\cdot\tau_\sigma = 4\cdot(\tau_{\mathrm{CI}}+\tau_{\mathrm{M}})\,. \tag{6.70}$$

Po dosazení např. $\tau_\sigma = 5{,}1\ \mu$ vyjde součtová časová konstanta napěťové smyčky $10{,}2\ \mu$.



Obr. 6.9: Regulační schéma napěťové smyčky.

[10] Ve funkčním vzorku je napěťová smyčka počítána každou čtvrtou periodu měniče, proto se v rovnici nachází druhá číslice dvě.

Ve funkčním vzorku je měření napětí provedeno napěťovým děličem, což je ryze proporcionální člen. Jeho zesílení je při maximální hodnotě výstupního napětí opět rovno jedné, vypočítá se tedy

$$K_{\mathrm{CU}} = \frac{1}{U_{\mathrm{out1,max}}}. \tag{6.71}$$

Přenos kondenzátoru $F_{\mathrm{C}}(p)$ se pak určí

$$F_{\mathrm{C}}(p) = \frac{1}{C_1 \cdot p}. \tag{6.72}$$

Podobně jako u proudové smyčky bude z přenosových funkcí $F_{\mathrm{WI}}(p)$, K_{CU} a $F_{\mathrm{C}}(p)$ stanoven přenos soustavy napěťové smyčky (bez regulátoru napětí)

$$F_{\mathrm{SU}}(p) = F_{\mathrm{WI}}(p) \cdot K_{\mathrm{CU}} \cdot F_{\mathrm{C}}(p) = \frac{K_{\mathrm{CU}}}{(\tau_{\sigma 2} \cdot p + 1) \cdot K_{\mathrm{CI}} \cdot C_1 \cdot p}. \tag{6.73}$$

Napěťový regulátor se podobně jako proudový navrhne podle metody symetrického optima tak, že se standardní tvar přenosu otevřené smyčky této metody (rovnice (6.67)) podělí přenosem soustavy napěťové smyčky. Výsledkem je opět proporcionálně-integrační regulátor. Nakonec jsou vytknuty veškeré konstanty a dále je dosazeno za K_{CI} z rovnice (6.62) a za K_{CU} z rovnice (6.71). Postup je tady následující:

$$F_{\mathrm{RU}}(p) = \frac{F_{\mathrm{SO}}(p)}{F_{\mathrm{SU}}(p)} = \frac{4 \cdot \tau_{\sigma 2} \cdot p + 1}{8 \cdot p^2 \cdot {\tau_{\sigma 2}}^2} \cdot \frac{K_{\mathrm{CI}} \cdot C_1 \cdot p}{K_{\mathrm{CU}}} =$$

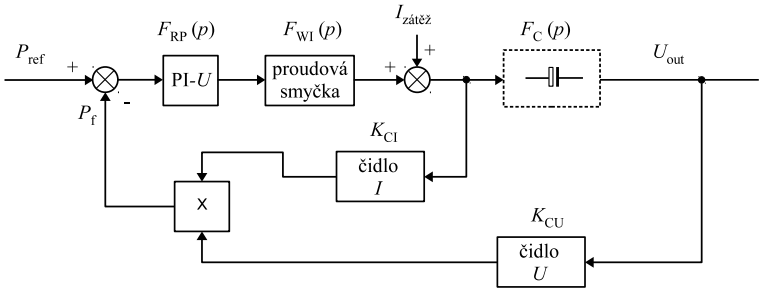
$$= \frac{K_{\mathrm{CI}} \cdot C_1}{2 \cdot \tau_{\sigma 2} \cdot K_{\mathrm{CU}}} \cdot \frac{4 \cdot \tau_{\sigma 2} \cdot p + 1}{4 \cdot \tau_{\sigma 2} \cdot p} = \frac{U_{\mathrm{out1,max}} \cdot C_1}{2 \cdot \tau_{\sigma 2} \cdot I_{\mathrm{out1,max}}} \cdot \frac{4 \cdot \tau_{\sigma 2} \cdot p + 1}{4 \cdot \tau_{\sigma 2} \cdot p}. \tag{6.74}$$

První zlomek z výsledku opět představuje zesílení regulátoru a součin $4 \cdot \tau_{\sigma 2}$ pak jeho časovou konstantu. Po dosazení časové konstanty $\tau_{\sigma 2} = 10{,}1\ \mu\mathrm{s}$ a veličin z tabulky 6.9 vyjde přenos napěťového regulátoru $\dfrac{50 \cdot p + 6{,}13 \cdot 10^6}{p}$.
Proporcionální složka tedy odpovídá konstantě 50 a integrační složka konstantě $6{,}13 \cdot 10^5$.

6.2.3 Návrh výkonového regulátoru

V rekonfigurovatelném systému je vnořena výkonová smyčka s proporcionálně integračním regulátorem, jejíž regulační schéma je znázorněno na Obr. 6.10. Oproti dvěma předešlým soustavám je zřejmé, že se jedná o nelineární soustavu – kvůli součinu měřeného napětí a měřeného proudu. Z tohoto důvodu výkonový regulátor nelze navrhnout tak jak proudový či napěťový.

Pro potřeby simulace byly konstanty regulátoru určeny laděním. Nejlepších regulačních výsledků soustava dosahovala při následujících konstantách výkonového regulátoru: 0,1 proporcionální složka, $1{,}2 \cdot 10^4$ integrační složka.



Obr. 6.10: Regulační schéma výkonové smyčky.

6.3 Hardwarový návrh

V této kapitole budou popsány všechny desky plošných spojů DPS, které byly navrženy pro realizaci tohoto modulárního systému. Schémata obvodů jednotlivých desek jsou zobrazena v příloze B, seznamy součástek pak v příloze D.

Všechny desky byly navrženy v návrhovém systému Altium Designer 13.2, více o tomto systému v [46]. Zároveň byly tímto systémem vyexportovány výrobní podklady pro firmu ČeMeBo Blansko s.r.o., která vyrobila navržené DPS dle zadaných požadavků. Všechny desky mají standardní tloušťku 1,5 mm a jsou pokryty ochrannou (standardní zelenou) maskou. Odmaskované plochy jsou pocínované technologií HALL. Na deskách je rovněž nanesen bílý potisk. Tloušťka mědi je pak uvedena zvlášť pro každou desku. Tyto výrobní podklady jsou součástí přiloženého CD.

Některé 3d modely součástek a sestav byly vytvořeny v návrhovém prostředí Autodesk Inventor Professional 2016 [47]. Dále byla pomocí tohoto prostředí vytvořena výkresová dokumentace uvedená v příloze C.

Funkční vzorek je prakticky sestaven ze tří typů desek, tedy ze tří projektů: Procesorová deska, Silová deska a MASTER deska.

6.3.1 Procesorová deska

V prvé řadě bude popsána Procesorová deska, protože ta zajišťuje řízení jak všech desek měničů, tak i MASTER desky. Jedná se o univerzální vývojovou Procesorovou destičku. Ta je připojena buď k Silové desce, nebo k MASTER desce. Pro realizovaný funkční vzorek je potřeba pět kusů této desky – jedna pro MASTER desku a čtyři pro čtyři desky měničů. Pro tuto aplikaci byl zvolen digitální signálový procesor (DSP) MC56F8257 od společnosti Freescale. Základní parametry procesoru jsou uvedeny v tabulce 6.10.

Napájecí část desky je znázorněna v příloze B.2.1 `Napajeni_procesoru.SchDoc`. Deska je k Silové desce či k MASTER desce připojena (a zároveň z ní napájena napětím +5 V) skrze připojovací patice (dutinkové lišty) `P1B` a `P1A`. Pomocí těchto patic

Tab. 6.10: Základní parametry procesoru MC56F8257 [48]:

popis	hodnota
maximální frekvence hodin	60 MHz
velikost datové RAM	8 kB
velikost programovací paměti	64 kB
provozní napájecí napětí	3,3 V
šířka datové sběrnice	16 bit
typy rozhraní	CAN, I2C, QSPI, SCI
počet vstupů/výstupů	54
počet čítačů/časovačů	2

jsou pak k procesoru přivedeny signály, které má procesor zpracovat. Zároveň jsou těmito paticemi vyvedeny procesorem zpracované signály pro desku, které Procesorová deska náleží. Procesor má napájenou digitální i analogovou část zvlášť, přičemž napěťové úrovně obou napájecích zdrojů jsou +3,3 V. K tomuto účelu bylo využito dvou lineárních stabilizátorů napětí MC33269DT-ADJ typu LDO, označených `U1`, `U2`. Režim napájení desky lze nastavit pomocí tlumivek `L1`, `L2` a zkratovačů[11] `SB1`, `SB2`, `SB3`. Všechny Procesorové desky mají režim napájení nastaven tak, že mají propájené zkratovače `SB1` a `SB3`, přičemž napájecí napětí +5 V je přivedeno na signál `5V` (pin 71, 72 na patici `P1B`). Tlumivku `L2` tedy není třeba osazovat, protože by v tomto napájecím režimu byla stejně překlenuta zkratovačem `SB3`. Analogová i digitální zem je tedy společná. Signály `5V` a `5VA` jsou odděleny tlumivkou `L1`. Tři zelené bloky představují subsystémy odkazující na další tři schémata. Jedná se tedy o schémata uvedená v přílohách B.2.2 (`Procesor a pomocne obvody.SchDoc`), B.2.3 (`Seriove_rozhrani.SchDoc`) a B.2.4 (`Filtr_subsystem.SchDoc`), která jsou schématu B.2.1 podřízena v hierarchii projektu[12]. Použitá hierarchie umožňuje jednoduše opakovat celá schémata v projektu, tak jak je toho využito při opakování schématu `Filtr_subsystem.SchDoc`, které je na desce použito šestnáctkrát.

Nyní bude následovat popis schématu v příloze B.2.2 (`Procesor a pomocne obvody.SchDoc`). Připojení krystalu `Y2`, programovacího konektoru JTAG `JP1` a všech kondenzátorů a pomocných filtrů bylo provedeno dle pokynů v dokumentaci procesoru [48]. Toto schéma je z velké části tvořeno samotným procesorem označeným `U3`. Velkou výhodou Procesorové desky je, že jsou všechny vstupy/výstupy

[11] Jedná se o dvě odmaskované plochy, které se dají jednoduše propájet a tím galvanicky spojit. Zkratovače jsou na Procesorové desce hojně využity pro snadnou konfiguraci napájecího módu, nastavení adresy desky či volitelnému připojení periferie k procesoru.

[12] Těchto subsystémů je použito pouze v projektu Procesorové desky.

procesoru přivedené na připojovací patice `P1A`, `P1B` – což zvyšuje univerzálnost desky. Na každý analogový vstup je připojen RC filtr (viz příloha B.2.4). AD převodník procesoru má dva kanály, přičemž každý kanál disponuje osmi analogovými vstupy – proto bylo schéma `Filtr_subsystem.SchDoc` použito celkem šestnáctkrát. Pokud by uživatel použil tyto piny k jinému účelu, než jako je analogový vstup (např. jako výstupní porty), rezistor v RC filtru bude nahrazen propojkou a kondenzátor neosazen. Adresa desky lze jednoduše nastavit pomocí zkratovačů `SB4` – `SB13` tak, že se vstup procesoru připojí buď na GND nebo na +3,3 V. Elektroluminiscenční diodě (LED) označené `D1` je na všech Procesorových deskách naprogramovaná tak, aby neustále blikala. Toto blikání značí, že procesor pracuje a není „zamrzlý“.

Schéma obsahuje přesnou referenční hodnotu napětí +3 V tvořenou obvodem `U5` REF2930. Ta je vyvedena jednak na patici Procesorové desky a zároveň je připojena ke dvěma analogovým vstupům. U všech desek tato přesná hodnota napětí slouží k nastavění horní úrovně AD převodníků na +3 V.

Integrovaný obvod `U4` představuje monostabilní klopný obvod, který má po připojení napájení na krátkou dobu držet vstup `RESET` v nule – tím po tuto krátkou dobu blokovat spuštění programu procesoru. Ukázalo se však, že je tento obvod citlivý na rušení a resetoval procesor i během jeho chodu. Proto byl tento obvod nahrazen prostým RC článkem, který odblokuje procesor až po nabití kondenzátoru.

Nyní následuje popis posledního schématu Procesorové desky znázorněného v příloze B.2.3 `Seriove_rozhrani.SchDoc`. Schéma lze rozdělit na dvě části:

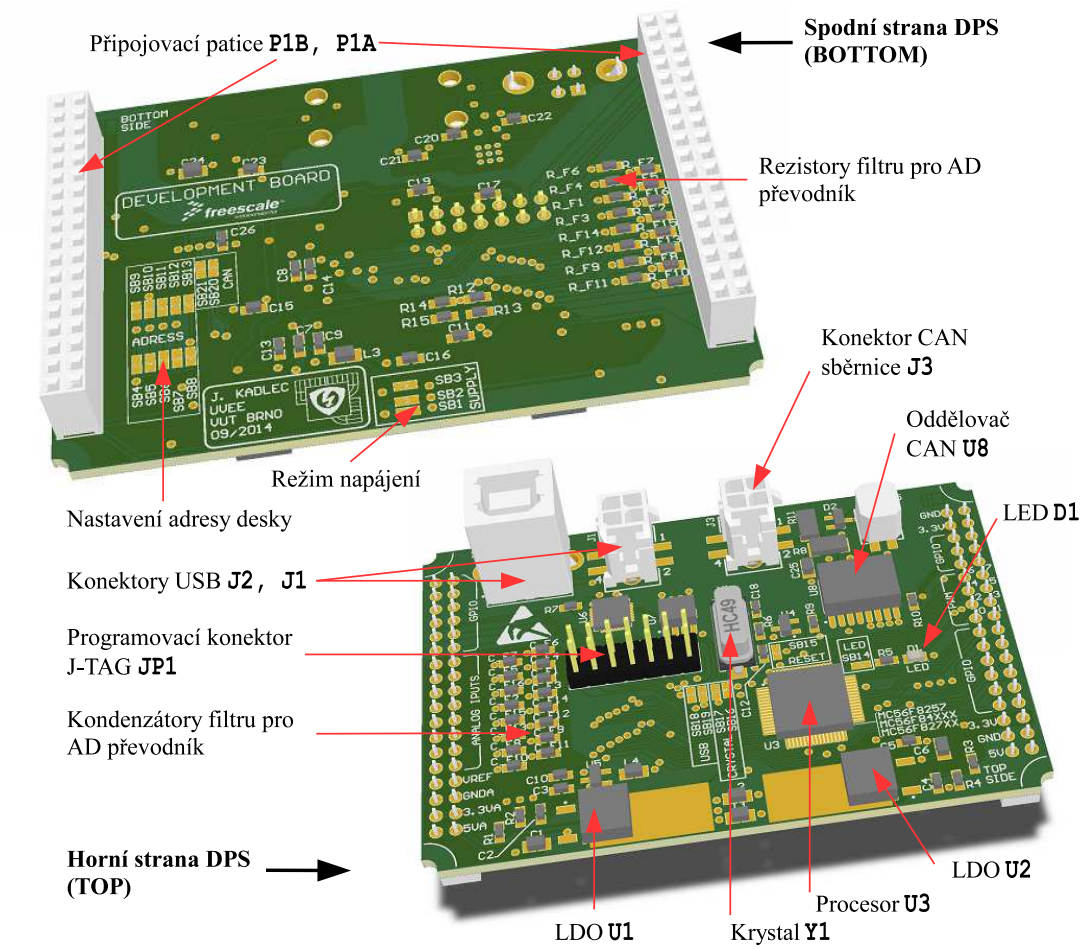
První část (horní) představuje obvody, které převádí rozhraní SCI na USB. Integrovaný obvod `U7` ADUM1201ARZ slouží jako galvanický oddělovač signálů, obvod `U6` CP2102 potom převádí sběrnici typu SCI na sběrnici typu USB. Ke sběrnici se lze připojit pomocí standardního USB konektoru `J2` nebo pomocí konektoru typu Minifit `J1`. Význam této sběrnice je popsán v kapitole 6.7.

Druhá část schématu (dolní) představuje obvody sběrnice CAN. Integrovaný obvod `U8` ADM3052BRWZ slouží jako galvanický oddělovač signálů. Ochranný člen `D2` chrání sběrnici před přepětím. Terminálový rezistor `R11` je připojen pouze na Procesorové desce náležící MASTER desce. K připojení ke sběrnici bylo rovněž použito konektoru typu Microfit `J3`. Účel této sběrnice je popsán v kapitole 6.5.

Seznam součástek jednotlivých Procesorových desek, včetně nastavení adres (propájení zkratovačů) je uveden v příloze D.2.

Obr. 6.11 znázorňuje 3d model Procesorové desky vytvořený pomocí návrhového systému Altium Designer. Obrázek obsahuje orientační popisky některých součástek. Vyrobená DPS je standardní dvouvrstvá prokovená deska o tloušťce základní mědi 35/35 μm. Aby bylo možné vyrobit prokovenou desku, je nutné základní měděnou vrstvu galvanicky pokovit. Tím se zvětší tloušťka základního materiálu o dalších 20 μm. Pro účely Procesorové desky však tloušťka mědi není tolik podstatná, protože

procesor zpracovává pouze signály – na rozdíl od desek měničů a MASTER desky. Menší tloušťka mědi umožňuje vyrobit menší mezeru mezi jednotlivými cestami, navíc na Procesorové desce je spoustu součástek s malou roztečí pinů. Pro použitou tloušťku mědi je minimální mezera mezi cestami 0,2 mm, což vyhovuje všem použitým součástkám na desce. Desky měničů a MASTER deska musejí splňovat přísnější kritéria na tloušťku mědi[13], a pro jejich tloušťku základní mědi 70/70 μm je možné vyrobit mezeru mezi cestami minimálně 0,4 mm. Při takto velké mezeře by již bylo nemožné použít některé součástky s malým rozestupem pinů, např. `U3` a `U6`. Nejen kvůli univerzálnosti, ale i z tohoto důvodu je výhodné umístit řídicí a silové obvody na zvláštní desky.



Obr. 6.11: Ilustrační obrázek procesorové desky.

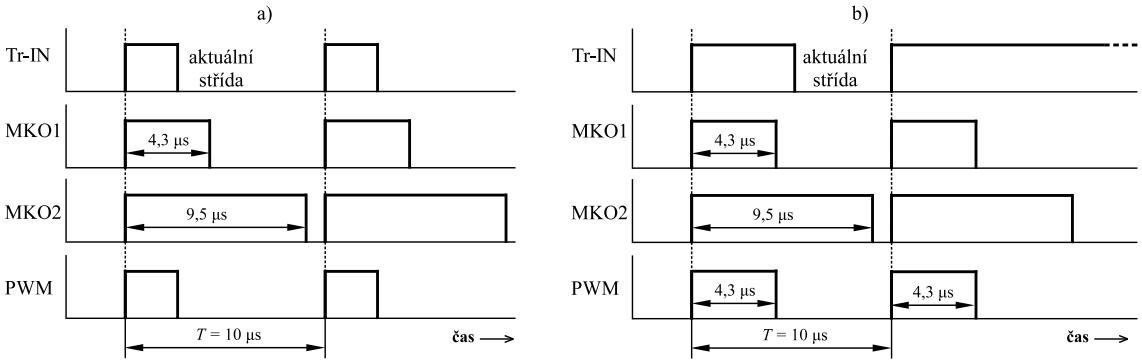
[13]Kvůli velkým pracovním proudům, jenž tečou cestami.

6.3.2 Silová deska

Ve funkčním vzorku jsou použity čtyři naprosto stejné Silové desky. Každá tato deska nese především jednočinný propustný měnič, jehož komponenty byly navrženy v kapitole 6.1. Schéma tohoto jednoho měniče se, jak již bylo zmíněno, nachází v příloze B.1.1.

Další důležitou součástí Silové desky jsou obvody budičů, které jsou uvedeny v příloze B.1.2 `Budice_revidovano3.SchDoc`. Samotné budiče představují dvě desky `DR1`, `DR2`. Tyto desky jsou popsány v závěru této kapitoly. Napájeny jsou ze záporného napětí -15 V tak, jak je to naznačeno ve schématu. Každý z těchto dvou budičů musí mít výstupní svorky fyzicky co nejblíž k tranzistoru, který spíná.

Signál `Tr-IN` představuje signál pulzně šířkové modulace jdoucí z procesoru (z jeho modulátoru). Pomocí zkratovače `SB1` lze tento signál připojit přímo na vstup budičů `DR1`, `DR2`. U funkčního vzorku je však propájen zkratovač `SB2`, který mezi signál `Tr-IN` a signál `PWM` (který je připojen na oba budiče) vřadí tzv. *HW ochranu*. Ta je tvořena dvěma monostabilními klopnými obvody (MKO), které jsou součástí obvodu 74AHC123AD a třívstupovým hradlem AND. Na vstupy tohoto hradla jsou připojeny výstupy obou MKO a signál `Tr-IN`. První MKO má nastavenu délku pulzu 4,3 μs, což odpovídá maximální možné střídě 0,43 při periodě měniče T = 10 μs. Druhý MKO je nastaven na 9,5 μs, tato doba tedy leží těsně pod hranicí periody měniče. Na vstupy obou MKO je přiveden signál `Tr-IN`. Princip této ochrany je naznačen na Obr. 6.12. V případě a), kdy šířka signálu `Tr-IN` není delší než 4,3 μs, není třeba omezovat střídu signálu `Tr-IN` – systém pracuje bez problémů. V případě b) došlo v první fázi k překročení střídy 0,43 a střída vstupního signálu `Tr-IN` byla proto omezena na 0,43. Ve druhé fázi došlo k tomu, že je střída vstupního signálu rovna jedné (signál `Tr-IN` odpovídá trvale logické jedničce). HW ochrana však tento signál omezí na jeden impulz odpovídající logické jedničce pouze dobu 4,3 μs.



Obr. 6.12: Princip HW ochrany.

Díky zpětné vazbě mezi oběma MKO navíc není možné, aby měnič pracoval

s menší periodou než 9,5 μs (tedy frekvencí vyšší než 105 kHz). Pokud by totiž měl signál `Tr-IN` takto vyšší frekvenci, tak bude signál `PWM` trvale v nule.

Maximální střída měniče $s_{\max}$ odpovídá 0,4, a proto by za normálního stavu ochrana nebyla třeba. Ta má své opodstatnění pouze při kritickém selhání systému, které by, nebýt této ochrany, mohlo trvale sepnout tranzistory a magnetizační proud by potom zničil celý měnič.

Zkratovač `SB3` může připojit softwarovou ochranu z procesoru, ta však není využita, protože HW ochrana funguje dobře.

Veškeré ovládací obvody jsou znázorněny v příloze B.1.3 `Ovladani_revidovano.SchDoc`. Kvůli poměrně velké spotřebě (která je ve schématu u každého relé uvedeny) jsou relé napájena ze zvláštního napětí +12 V. Tento zdroj napětí je společný pro všechny Silové desky, a proto musejí být signály o zapnutí či vypnutí relé z procesoru galvanicky oddělené. K tomuto účelu slouží pro každý signál optočlen K817P, ve schématu jsou tyto optočleny označené `U7` – `U11`. Sepnutí relé je potom provedeno obvodem `U5` ULN2003AD. Jedná se o sedmikanálový výkonový spínač. Na každém jeho kanálu je připojena demagnetizační dioda, proto lze tento obvod použít i pro spínání relé.

Dalším blokem tohoto schématu je spínání ventilátoru. Ten je napájen z napětí -15 V – nachází se tedy na jiné potenciálové hladině, než je logika procesoru. Proto je ventilátor sepnut výkonovým optočlenem U13 G3VM-351E.

Integrovaný obvod `U12` ADuM2401 je čtyřkanálový galvanický oddělovač signálu. Pro Silové desky tento obvod tři signály přijímá a jeden odesílá. Význam tohoto obvodu bude objasněn v kapitole 6.5.

Součástí tohoto schématu jsou ještě červená LED `D20` signalizující poruchu, dále modrá `D21` indikující přenos zpráv na sběrnici CAN.

Napájecí obvody desky jsou zobrazeny v příloze B.1.4. Zdroj 15 V/ -15 V se nachází v horní části schématu. Je tvořen síťovým transformátorem `TR2` 400 V/ 2 × 15 V, usměrňovacím můstkem `D14`, dále lineárním stabilizátorem `U3` 7815 na +15 V a lineárním stabilizátorem `U4` 7915 na -15 V. Tomuto zdroji je předřazena trubičková pojistka se jmenovitým proudem 50 mA. Zelená signální LED `D15` svítí, pokud je Silová deska pod napájením, tedy během provozu nepřetržitě.

Spodní zdroj +5 V, který je napájený z +15 V (horní zdroj), je realizován pomocí spínaného stabilizátoru U6 ACT4088.

Měřicí obvody jsou znázorněny v příloze B.1.5 `Mereni_revidovano.SchDoc`. Měření proudu tlumivkou `L4` se provádí pomocí čidla LEM LAX 100-NP, označeného `U2`. Při proudu tlumivkou 50 A čidlo vytvoří na rezistoru `R8` 25 mA, což při jeho hodnotě 120 Ω vytvoří napětí pro AD převodník 3 V. Toto čidlo byl hlavní důvod, proč byla Silová deska opatřena symetrickým napájením +15 V/ -15 V.

Měření výstupního napětí i napájecího napětí se provádí napěťovými děliči, kvůli ochraně procesoru jsou paralelně ke vstupům na procesor připojeny zenerovy diody o závěrném napětí 3,9 V. Podobně je měřena i teplota chladiče. Termistor typu NTC o odporu 10 kΩ (při 20 °C) je připojen do série s rezistorem o odporu 10 kΩ. Takto vzniklý napěťový dělič je napájen přesným referenčním napětím z procesoru +3 V. Vzhledem k tomu, že jsou tepelné děje pomalé, bylo možné použít poměrně pomalý filtr `R11`, `C34`.

Blok měření napětí v meziobvodu funguje jako špičkový detektor. Vzhledem k tomu, že je tento blok připojen k měřicímu sekundárnímu vinutí, tak měření probíhá pouze když je měnič aktivní (když výkonové tranzistory sínají). Kvůli tomuto nedostatku byl blok používán jenom při oživování měniče – pro odečítání orientační hodnoty napětí v meziobvodu.

Poslední schéma Silové desky, jenž je znázorněno v příloze B.1.6 se jmenuje `Konektory_revidovano.SchDoc`. Jsou v něm uvedeny všechny použité konektory Silové desky. Nejvýznamnějším jsou patice procesorové desky `M1A`, `M1B`, které slouží jak k připojení procesorové desky, tak i k jejímu uchycení k Silové desce. Dále je zde datový konektor `P8`, který je využit pro rycholou komunikační sběrnici (viz kapitola 6.5). Konektor `P4` typu Minifit slouží jako přívodní napájecí konektor. Výstupní svorky `P1`, `P2`, `P5`, `P6` jsou výkonové Pady, do kterých jsou umístěny mosazné šrouby. Na ně jsou přišroubována očka výstupních kabelů. Konektor `P3` typu Minifit slouží ke vzájemnému propojení meziobvodů. Konektor `P7`, rovněž typu Minifit, je určen pro přivedení napětí +12 V, ze kterého jsou napájeny cívky relé. Dutinková lišta `P9` byla využita při oživování desky – na piny 2, 4, 6 bylo přivedeno symetrické napětí +20 V/ -20 V[14]. Dutinková lišta `P10` pak umožňuje využít rezervní porty z procesorové desky.

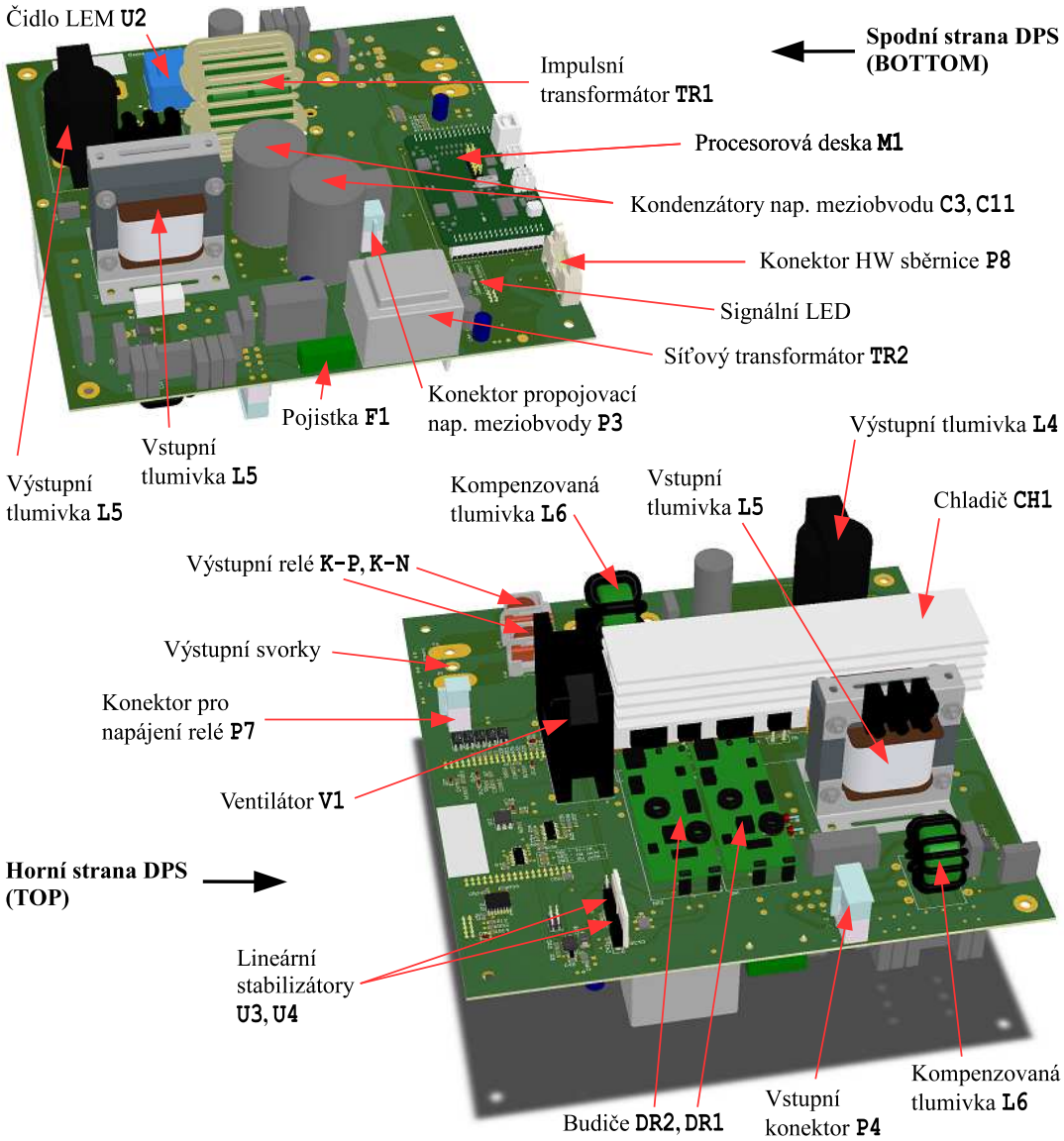
Obr. 6.13 znázorňuje 3d model Silové desky s některými vyznačenými součástkami. Deska je dvouvrstvá, prokovená, o tloušťce mědi 70/70 μm. Na tuto základní měď je galvanicky nanesena přídavná měděná vrstva o tloušťce 20 μm. Celková tloušťky mědi je tedy 90 μm. Pro tuto tloušťku byly navržené všechny výkonové cesty.

Desky budičů `DR1`, `DR2`

Desky budiče jsou nezávislé dvouvrstvé DPS o tloušťce 1 mm. K MASTER desce jsou připojeny a zároveň upevněny pomocí dutinkových lišt. Pro daný systém bylo třeba osadit a oživit osm těchto budičů.

Jedná se budiče speciálně navržené pro SiC tranzistory. Schéma zapojení jedné desky budiče je uvedeno v příloze B.4 `Budic.SchDoc`. Schéma bylo převzato z [49]

[14]Tyto piny jsou připojeny před lineární stabilizátory `U3`, `U4`. Pro testování programu procesorové desky tedy nebylo nutné měnič připojovat na síťové napětí 400 V.



Obr. 6.13: Ilustrační obrázek Silové desky.

a lze jej rozdělit na dvě části.

Horní část představuje galvanicky oddělený napájecí zdroj +20 V/ -5 V. Ten je napájen napětím +15 V. Jedná se o rezonanční měnič pracující při frekvenci okolo 400 kHz. Tato frekvence byla nastavena na základě měření a zdroj má při ní nejvyšší účinnost. Frekvence měniče je dána astabilním klopným obvodem 4047, spínání měniče pak zajišťuje obvod IXDI602.

Spodní část schématu potom slouží jako galvanické oddělení pulsně šířkového signálu, který spíná výkonové tranzistory. Galvanické oddělení je zajištěno optočlenem ACPL-W61L. Spínací napětí tranzistoru má tedy hodnotu 20 V, vypínací napětí pak -5 V. Jako koncový stupeň, který přivádí toto napětí na tranzistory je opět

použit obvod IXDI602. Lineární stabilizátor má za úkol držet na tranzistoru napětí -5 V při výpadku napájení.

6.3.3 MASTER deska

Tato deska slouží k řízení a rozvod napájení pro všechny čtyři Silové desky. Umožňuje řídit a napájet až šestnáct Silových desek.

Napájecí schéma MASTER desky je zobrazeno v příloze B.3.1. Obsahuje dvě části. V horní části schématu se nachází zdroj +12 V. Ten je tvořen síťovým transformátorem 400 V/ 24 V, usměrňovacím můstkem `D3` a nastavitelným výkonovým spínaným stabilizátorem LM2576S-ADJ. Tomuto zdroji je předřazena pojistka `F1` o nominální hodnotě proudu 50 mA. Z tohoto zdroje jsou napájeny všechny cívky relé Silových desek.

Ve spodní části schématu je zdroj +5 V, který napájí Procesorovou desku a display. Jedná se o stejný spínaný stabilizátor, který je použit na všech Silových deskách.

Cívka `L4` umožňuje propojit zem sítě (ochranný vodič) a zem sekundární části modulárního systému. Toto propojení však není provedeno, a proto cívka `L4` není osazena.

Schéma přílohy B.3.2 `Konektory_a_processor.SchDoc` zobrazuje všechny použité konektory MASTER desky. Patice `M1A`, `M1B`, realizované zalamovacími lištami, slouží stejně jako u Silových desek k připojení a zároveň upevnění Procesorové desky.

Svorkovnice `P1`, `P2` slouží jako přívodní svorkovnice celého MS. Pro realizovaný systém postačí připojit přívodní vodiče ke svorkovnici `P1`. Pokud by MASTER deska řídila a napájela více než šest Silových desek, je třeba použít svorkovnici `P2` – ta má vyšší hodnotu jmenovitého proudu.

Konektory typu Minifit `P3` – `P6` slouží k rozvodu napětí pro Silové desky, přičemž jeden tento konektor může napájet čtyři Silové desky. Pro realizovaný funkční vzorek bude tedy využit pouze jeden tento konektor.

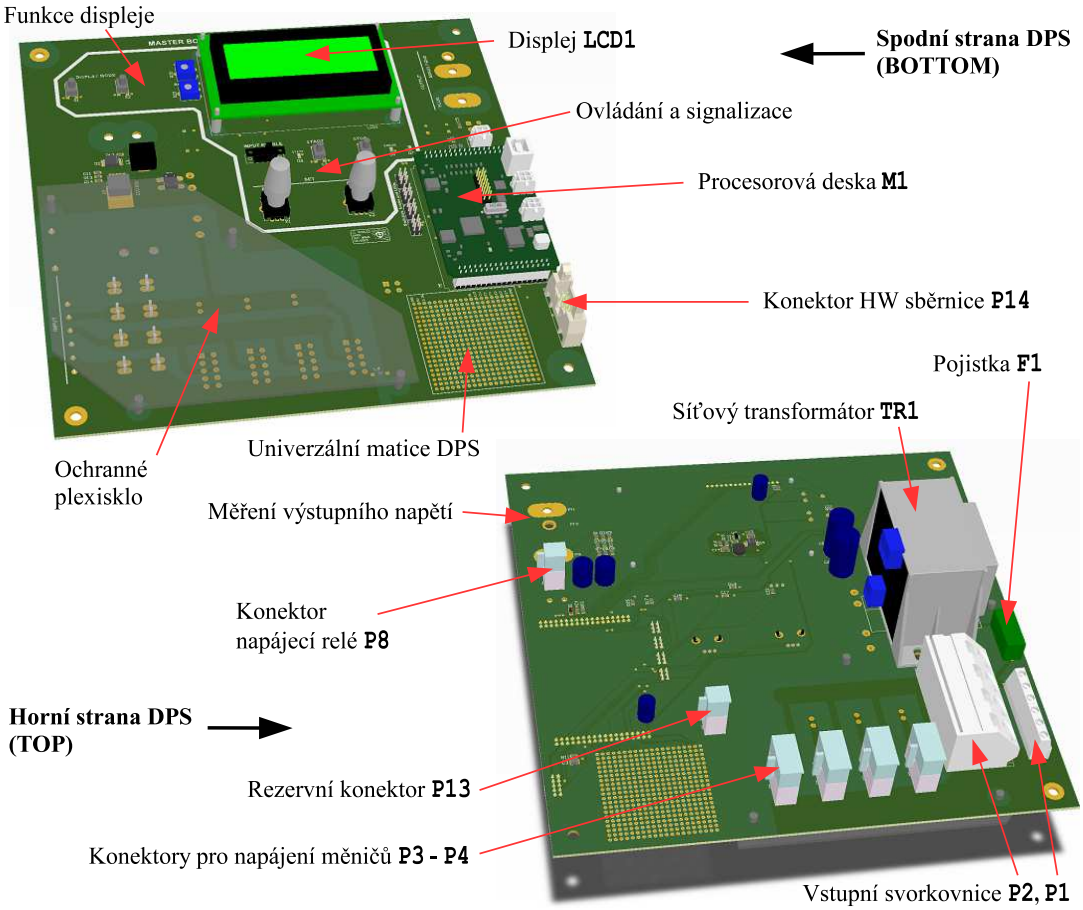
Konektor `P7` slouží k napájení sběrnice CAN. Výstupní svorky `P10` – `P12` slouží k připojení výstupních svorek celého systému. Díky tomu je možné měřit výstupní napětí systému pomocí napěťového děliče `R1` – `R9`, `R10`. Horní rezistor tohoto děliče je sestaven z rezistorové sítě kvůli rozložení ztrátového výkonu při měření vyšších napětích. Pokud bude MASTER deska řídit víc než šest měničů, musí být tento dělič přepočítán.

Dále je v tomto schématu konektor pro rychlou komunikační sběrnici `P14` (viz kapitola 6.5). Konektor typu Minifit `P8` slouží k napájení cívek relé Silových desek. Konektor `P13` je rezervní. Patice `P15` – `P18` nejsou v realizovaném vzorku využity. Mohly by být využity v případě, že by by byly ovládací prvky upevněny mimo desku.

Schéma přílohy B.3.3 `Ovladani_a_display.SchDoc` obsahuje veškeré ovládací prvky, displej a LED. Funkce těchto prvků je popsaná v kapitole 6.7.

Obr. 6.14 znázorňuje 3d model MASTER desky. Strana BOTTOM této desky je osazena displejem a ovládacími prvky, proto tvoří čelní panel celého systému. Všechny body DPS, na kterých je přívodní síťové napětí, jsou zakryta ochranným plexisklem. To je k desce uchyceno pomocí plastových distančních sloupků. Rozměry tohoto plexiskla jsou zdokumentované v příloze C.3. Nevyužitá plocha desky byla pokryta univerzální maticí o vzdálenosti Padů 2,54 mm. Tuto plochu tedy lze využít pro případné rozšíření desky. K této ploše jsou přivedeny i některé nevyužité piny procesoru.

MASTER deska je vyrobena stejnou technologií jako Silová deska.



Obr. 6.14: Ilustrační obrázek MASTER desky.

6.4 Napájecí obvody

Rekonfigurovatelný modulární systém je komplexní celek, ve kterém se nachází spoustu napěťových úrovní, ať už se jedná o výkonové obvody, tak o pomocné napájecí zdroje. Schéma těchto napěťových úrovní je znázorněno na Obr. 6.15.

Schéma je rozděleno na zdroje, které se nacházejí na MASTER desce (žlutá barva) a na čtyřech Silových deskách (tyrkysová barva). Detailně jsou znázorněny napěťové úrovně pouze v Silové desce 1, v ostatních silových deskách se situace opakuje.

Jak bylo naznačeno v kapitole 6.3.3, z MASTER desky jsou napájeny všechny Silové desky. Dále je z MASTER desky na každou Silovou desku přivedeno napětí +12 V, které slouží k napájení relé a zároveň k napájení sběrnice CAN.

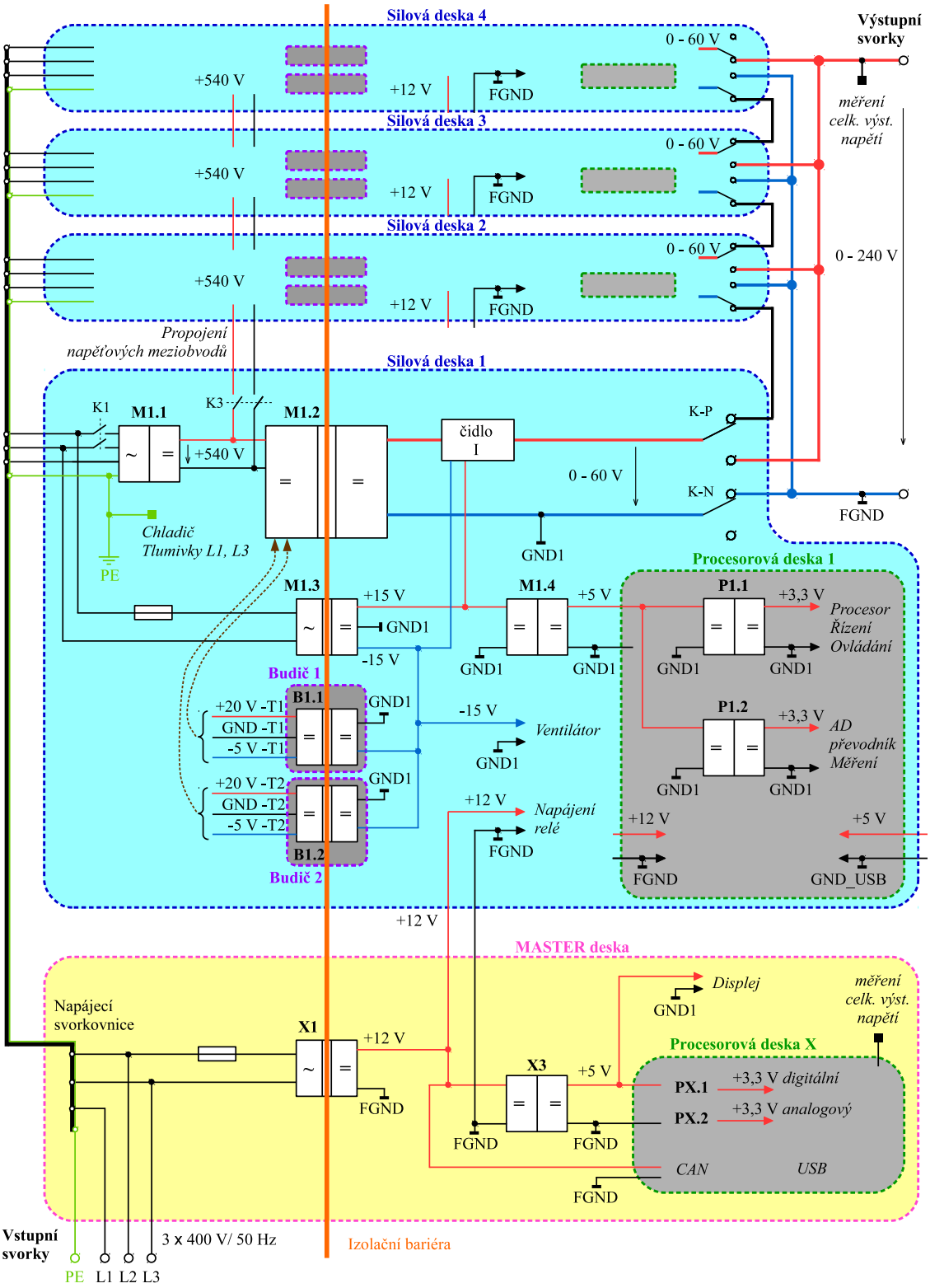
Každá Silová deska má svůj nezávislý[15] symetrický zdroj +15 V/ -15 V. Symetricky jsou však napájena jen čidla proudu. Ze záporného zdroje napětí -15 V je v jedné silové desce napájen ventilátor a oba budiče výkonových tranzistorů. Budiče disponují oddělenými zdroji +20 V/ -5 V (zapínací a vypínací napětí SiC tranzistoru). Z kladného napětí +15 V je skrze zdroj +5 V napájena Procesorová deska (stejným zdrojem je napájena i Procesorová deska MASTER desky). Procesorové desky mají navíc dva nezávislé zdroje +3,3 V pro analogovou a digitální část. Analogová i digitální zem je společná, připojená na zápornou výstupní svorku měniče. Zem MASTER desky (FGND) je připojená přímo na zápornou výstupní svorku systému.

Vyznačená izolační bariéra (tlustá oranžová čára) rozděluje systém na primární a na sekundární část. Všechny pomocné zdroje, které se nacházejí na této bariéře musejí mít galvanicky oddělenou vazbu. Ta je provedena pomocí transformátorů. Při návrhu všech desek byla striktně dodržena izolační vzdálenost 5 mm mezi primární a sekundární stranou systému. Dále musela být na tištěném spoji dodržena bezpečná vzdálenost např. mezi jednotlivými fázemi vstupního síťového napětí, mezi kladnou a zápornou částí napěťového meziobvodu. Také musela být dodržena vzdálenost mezi napětím +12 V a jakoukoli jinou úrovní napětí na Silových deskách. Dodržení těchto vzdáleností zajistil návrhový systém Altium Designer, který automaticky hlídá uživatelem nastavená pravidla pro layout.

6.5 Komunikace

Výměna dat v MS probíhá pouze mezi MASTER deskou a dílčími Silovými deskami pomocí tzv. HW sběrnice a CAN sběrnice. Pro připojení MASTER desky

[15] Tyto symetrické napájecí zdroje by nemusely být vzájemně galvanicky oddělené pouze v případě paralelního řazení měničů.



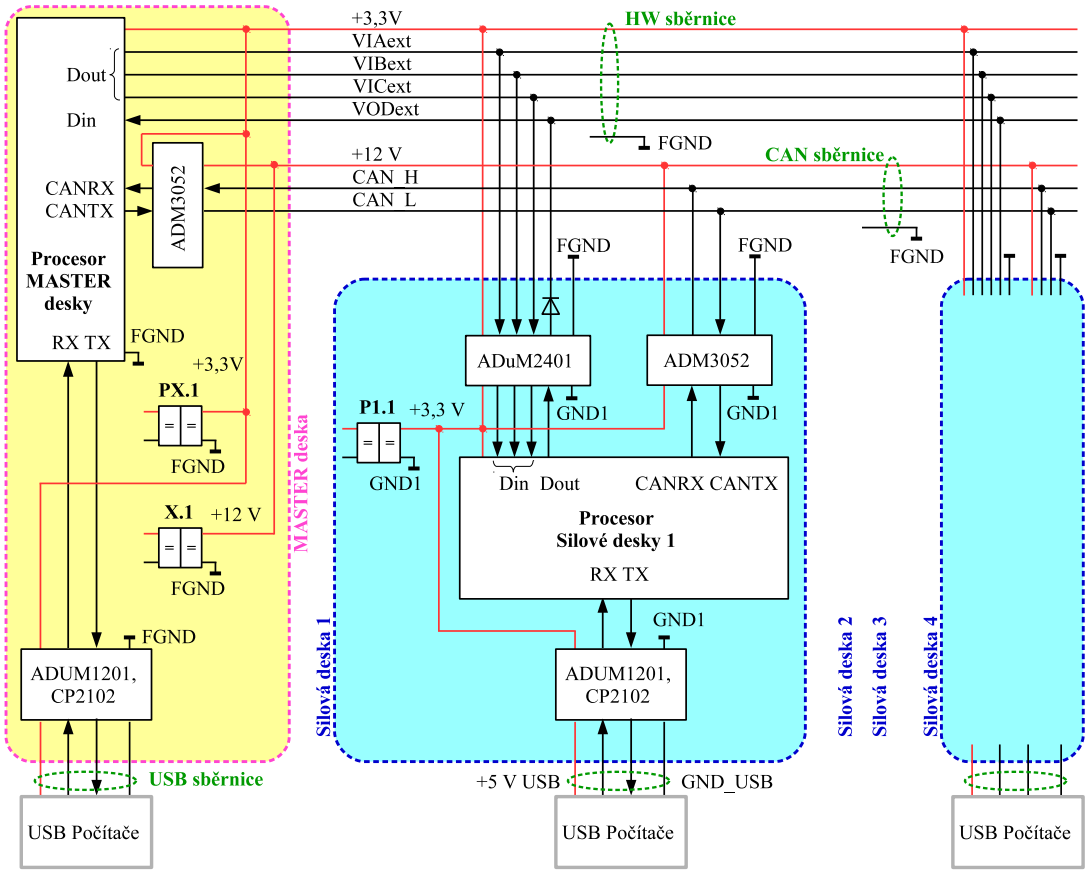
Obr. 6.15: Schéma napěťových úrovní.

či libovolné Silové desky k počítači slouží USB sběrnice. Principiální schéma komu-

nikace zprostředkované pomocí těchto tří sběrnic je znázorněno na Obr. 6.16.

a) HW sběrnice

Tato sběrnice zabezpečuje rychlou komunikaci mezi MASTER deskou a všemi Silovými deskami naráz. Sběrnice je napájena z +3,3 V – jedná se o zdroj, ze kterého je napájena digitální část procesoru MASTER desky. Z tohoto zdroje jsou tedy napájeny galvanické čtyřkanálové oddělovače ADuM2401 (konkrétně jejich strana směřující do sběrnice).



Obr. 6.16: Schéma komunikačních sběrnic.

Tři signály `VIAext`, `VIBext`, `VICext` směřují z procesoru MASTER desky ke všem Silovým deskám. Jeden společný signál `VODext` pak jde z každé Silové desky k MASTER desce. Následující body popisují funkci těchto signálů:

- `VIAext` – pokud je tento signál v logické jedničce, mají všechny měniče aktivované napěťové meziobvody. Naopak pokud je signál je v nule, meziobvody Silových desek jsou deaktivované, tedy měniče jsou odpojené od napájecí sítě. Provozní režimy budou popsány v kapitole 6.7.
- `VIBext` – tento signál slouží jako synchronizační signál pro pulzní šířkové mo-

dulátory všech Silových desek. Každá Silová deska má svoji unikátní adresu[16]. Systém pracuje s vícefázovou PWM a podle tohoto synchronizačního signálu se nastaví fázový posuv dílčí silové desky – s ohledem na její adresu. Kmitočet tohoto obdélníkového signálu je shodný s pracovním kmitočtem jednoho měniče, tedy 100 kHz. Signál je přímo generován časovačem procesoru, a proto je nezávislý na chodu programu.

- `VICext` – tímto signálem je přenášena informace o tom, zda je systém v režimu *RUN* nebo v režimu *STOP*. Zároveň je pomocí tohoto signálu přenášena pulzně šířkovou modulací informace o žádané hodnotě výkonu pro všechny Silové desky. Tento signál o kmitočtu 25 kHz je generován pulzně šířkovým modulátorem procesoru. Procesory Silových desek z tohoto pulzně šířkového signálu dekódují přenášené číslo o rozlišení 9 bitů (0 - 511 hodnot).
- `VODext` – tento signál je při normální chodu systému trvale v logické nule. Pokud však jakýkoli procesor Silové desky detekuje chybu (poruchu), pak tento měnič přepne tento signál do logické jedničky. Náběžná hrana tohoto signálu aktivuje přerušení v procesoru MASTER desky. V programu tohoto přerušení v první řadě odpojí všechny napěťové meziobvody měničů, tedy signál `VIAext` je překlopen do nuly. Vzhledem k tomu, že jsou hradla ADuM2401 typu *rail-to-rail*, na každém výstupu z těchto hradel je umístěna dioda zabraňující zničení hradla či procesoru MASTER desky.

Na každé Silové desce je oddělovač ADuM2401 napájen napětím +3,3 V (ze zdroje `P1.1` u Silové desky číslo 1, ze zdroje `P2.1` u Silové desky číslo 2 atd.), kterým je napájena i digitální část procesoru této Silové desky.

b) CAN sběrnice

Tato sběrnice využívá standardní CAN protokol, kterým se zabývá např. [50]. Sběrnice je napájena napětím +12 V (ze zdroje `X.1`). Pro galvanické odddělení signálu je použit obvod ADM3052. Maximální rychlost sběrnice byla nastavena na 250 kilobaudů. Výměnu dat po této sběrnice plně řídí MASTER deska. V systému je využíváno těchto zpráv:

- *inicializační zprávy* – tyto zprávy jsou použity při startu MS. MASTER deska má v paměti uloženo, kolik měničů je v daném systému. Každé Silové desce od nejnižší adresy po nejvyšší odešle zprávu, oslovená Silová deska obratem odešle zprávu zpět. Po výměně zpráv se všemi Silovými deskami je dokončena inicializace systému.
- *konfigurační zprávy* – tyto zprávy jsou MASTER deskou odesílány všem Silovým deskám naráz, a to pouze při změně módu $(n_{\mathrm{ser}})\mathrm{S}(n_{\mathrm{par}})\mathrm{P}/n$. Ve zprávě je

[16] Tato adresa je nastavena pomocí zkratovačů `SB4` – `SB13` na Procesorových deskách, viz kapitola 6.3.1.

odesláno číslo *Rel_vyst*, viz kapitola 3.2.6.

- *zprávy z měření* – jedná se o nejčetněji využívané zprávy na sběrnici. MASTER deska po určitém časovém intervalu periodicky postupně oslovuje Silové desky, které jí odesílají aktuální hodnotu výstupního napětí, proudu a teploty daného měniče. Tato data nejsou využívána k řízení systému, nýbrž pouze k zobrazení na dispeji, proto nejsou kladeny vysoké požadavky na jejich přenosovou rychlost.
- *zprávy přenášející konstanty regulátorů* – pomocí těchto zpráv je možné změnit konstanty výkonového a proudového regulátoru. Zpráva se odešle pouze se změnou nějaké konstanty.
- *informace o typu chyby* – rychlá HW sběrnice při detekování jakékoli chyby deaktivuje všechny měniče a systém se nachází v režimu poruchy. Aby měl uživatel přehled o tom, co chybu způsobilo, měnič, který chybu detekoval, vyšle MASTER desce zprávu s kódem chyby. Ten se pak vypíše na displeji. Kód chyby je ve tvaru šestnáctibitového binárního čísla. Tabulka 6.11 vypisuje všechny typy chyb, které je možné v systému detekovat[17]. První čtyři bity (v tabulce označené „XXXX“) nesou informaci o tom, na které Silové desce byla chyba detekovaná – např. pro chybu na Silové desce číslo 2 mají první čtyři bity hodnotu 0010. Každé chybě potom náleží vlastní bit. Pokud nastane víc chyb naráz, kód chyby se pouze doplní o další chybu.

Tab. 6.11: Kódy možných chyb MS:

kód chyby	popis chyby
0b-0000 0000 0001 XXXX	chybí synchronizační signál
0b-0000 0000 0010 XXXX	podpětí na úrovni +15V
0b-0000 0000 0100 XXXX	podpětí na úrovni +3,3V
0b-0000 0000 1000 XXXX	teplota na chladiči překročila 90 °C
0b-0000 0001 0000 XXXX	nekomunikuje CAN
0b-0000 0010 0000 XXXX	přepětí na výstupu
0b-0000 0100 0000 XXXX	nadproud na výstupu

c) USB sběrnice

Firma Freescale nabízí k real-time ladění vývojových aplikací vizualizační nástroj FreeMASTER. Jedná se o velice užitečný software, který umožňuje sledovat i měnit

[17] Chyba „nekomunikuje CAN“ je přímo detekovaná MASTER deskou – nelze po sběrnici CAN odeslat zprávu, že nekomunikuje CAN.

proměnné přímo v běžícím programu, zobrazovat časové průběhy proměnných, zobrazit rychlé změny hodnot formou osciloskopu atd. Tímto vývojovým nástrojem lze monitorovat jakoukoli Procesorovou desku systému skrze USB sběrnici, viz spodní část Obr. 6.16. Signály mezi Procesorovými deskami a počítačem jsou galvanicky odděleny obvodem ADUM1201, obvod CP2102 slouží jako převodník mezi sběrnicí SCI a USB.

6.6 Kabelové schéma

Propojení MASTER desky s jednotlivými Silovými deskami pomocí kabelů a konektorů je znázorněno na Obr. 6.17.

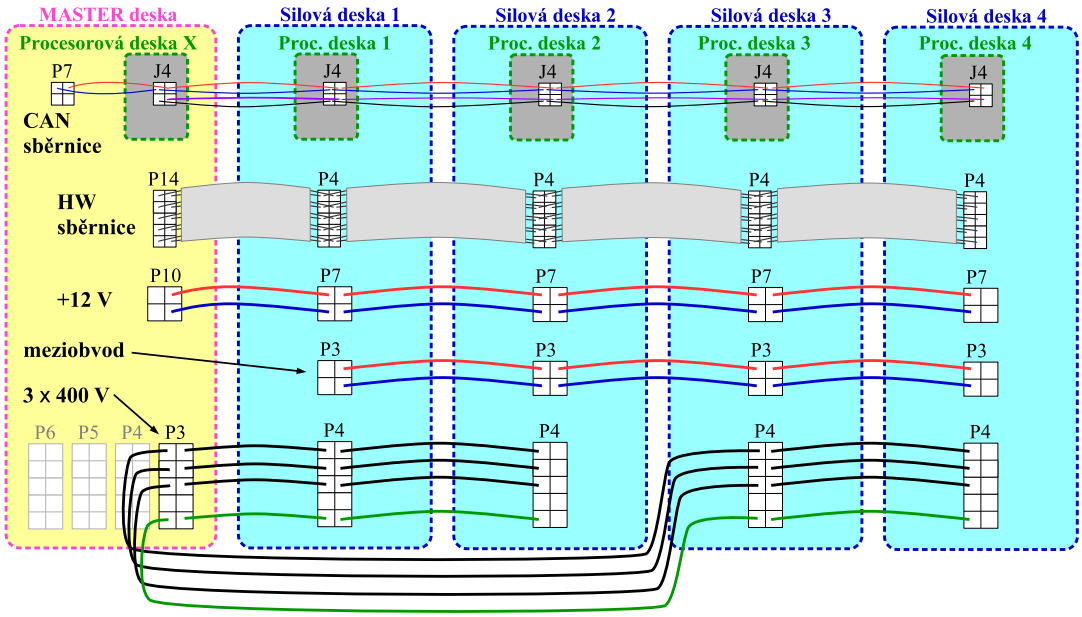
Silové třífázové napájení 3 × 400 V (zahrnující ochranný vodič PE) je provedeno tak, že jedna svislá skupina pinů konektoru `P3` na MASTER desce může napájet dvě Silové desky, označené `P4`.

Propojení napěťových meziobvodů je realizované pouze na Silových deskách skrze konektory `P3`.

Rozvod pomocného napětí +12 V se provede propojením konektoru `P10` na MASTER desce s konektory `P7` na Silových deskách.

HW sběrnice se propojí pomocí desetižilového plochého kabelu mezi konektory `P14` na MASTER desce a `P4` na Silových deskách.

Pro CAN sběrnici se propojí všech konektory `J4` na Procesorových deskách. Sběrnice je napájena z konektoru `P7` na MASTER desce.



Obr. 6.17: Kabelové propojky mezi jednotlivými deskami.

Pro napájení celého systému slouží svorkovnice P1, P2 na MASTER desce. Propojení výstupů je pak zřejmé z Obr. 6.15.

6.7 Softwarový návrh

Procesory byly programované v prostředí Freescale CodeWarrior verze 5.9.0. Programy byly psané v jazyce C (vyjma podprogramu PID regulátoru, ten byl psán v assembleru).

Pro nastavení všech periferií procesorů jako jsou čítače, pulzně šířkové modulátory, sběrnice CAN, analogové převodníky, vstupy/výstupy atp. byl použit grafický konfigurační nástroj (GCT anglicky *Graphical Configuration Tool*) verze 2.5.3.0. Tento nástroj je součástí programu CodeWarrior. Pomocí tohoto nástroje lze velice přehledně nastavit veškeré parametry procesoru.

Celý software se skládá ze dvou programů. Jeden program se nahraje do procesoru na MASTER desce. Druhý program se nahraje do všech procesorů na Silových deskách.

a) Program MASTER desky

Jak bylo naznačeno dříve v textu, procesor MASTER desky tvoří nadřazený řídicí systém pro všechny Silové desky. Deska řeší algoritmus přepínání relé (viz kapitola 3.2.6). Hlavně pak řeší nadřízenou napěťovou smyčku pro všechny Silové desky (Obr. 3.8). Deska koriguje komunikaci celého systému, viz kapitola 6.5.

Nyní budou popsány základní provozní režimy systému, které lze nastavit pomocí ovládacích prvků:

- *Deaktivované meziobvody měničů* – tento režim je v permanenci, pokud je posuvný přepínač S5 vypnutý (v levé poloze). V tomto režimu mají všechny Silové desky odpojené napěťové meziobvody, střída je držena v nule. Signální LED D6 v tomto režimu nesvítí. Pokud by byla systémem detekována chyba, systém se přepne právě do tohoto módu, navíc se rozsvítí červená LED D5 a chyba se vypíše na displeji.
- *Režim STOP* – do tohoto režimu se systém uvede, pokud není detekována žádná chyba a přepínač S5 se přepne do zapnuté polohy. V tento okamžik se začnou aktivovat napěťové meziobvody na všech silových deskách. Meziobvody se aktivují jeden po druhém kvůli prvotní špičce proudu při nabíjení kondenzátorů v meziobvodu. V tento okamžik je již možné nastavit žádanou hodnotu napětí a proudové omezení pomocí inkrementálních knobů K1, K2. Spínací střída je však stále držena v nule, signální LED D6 svítí.
- *Režim RUN* – tento režim nastane po stisknutí tlačítka S3. Jedná se provozní

režim, výkonové tranzistory spínají. Signální LED `D6` bliká. Pomocí inkrementálních knobů lze měnit žádanou hodnotu výstupního napětí. Po stisknutí tlačítka `S4` se systém přepne zpět do režimu STOP.

Žádané a skutečné hodnoty napětí a proudu jsou vypsány na displeji. Dále je na displeji vypsaná aktuální teplota nejteplejšího chladiče na Silové desce. Tlačítky `S1`, `S2` se přepíná, zda se inkrementálními knoby `K1` (hrubě), `K2` (jemně) bude nastavovat žádaná hodnota výstupního napětí, či omezení proudu. Jas a kontrast displeje byl jednorázově nastaven trimry `R20`, `R22`.

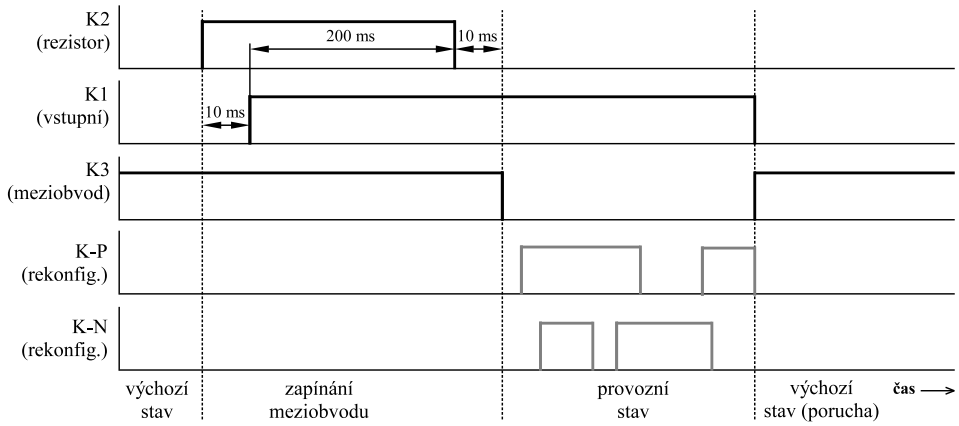
Procesor měří pouze hodnotu výstupního napětí. AD převodník je spouštěn časovačem, přičemž měření se opakuje s frekvencí 25 kHz. Po dokončení AD převodu (po odečtení skutečné hodnoty napětí) je spuštěn podprogram PID regulátoru. Jeho výstupem je žádaná hodnota výkonu pro výkonové regulátory na všech Silových deskách. Tato hodnota je Silovým deskám poslána skrze PWM signál po HW sběrnici.

Všechny důležité výpočty, jako jsou AD převod, podprogram PID regulátoru, přijímání zpráv z obou sběrnic, probíhají formou přerušení. V hlavní smyčce programu jsou řešeny méně důležité procesy, např. zobrazování hodnot na displeji.

b) Program Silových desek

Jak již bylo zmíněno, do všech Silových desek je nahrán stejný program. Deska si načte svoji adresu, podle které si nastaví fázový posuv nosného signálu pro pulzně šířkový modulátor, viz kapitola 6.5. Díky znalosti adresy lze z čísla *Rel_vyst* (přijatého po sběrnici CAN) určit stav přepnutí rekonfiguračních relé `K-P`, `K-N`. Tento stav se určí principiálně stejně, jak to bylo provedeno v subsystému `Prepinani1` na Obr. 5.32.

V kapitole 6.5 bylo naznačeno, že každá Silová deska zapne, popřípadě vypne svůj napěťový meziobvod, jakmile k tomu dostane pokyn po HW sběrnici od MAS-



Obr. 6.18: Postup zapínání a vypínání napěťového meziobvodu jednoho měniče.

TER desky. Zapínání meziobvodů Silových desek probíhá postupně. Na Obr. 6.18 je naznačen postup, jaký musí být dodržen pro zapnutí meziobvodu jednoho měniče. Relé `K2`, `K3` mají invertovanou logiku, protože jsou využity jejich rozpínací kontakty. Obr. 6.18 popisuje tři základní stavy:

- *výchozí stav* – v tomto stavu se všechna relé nacházejí okamžitě po inicializaci procesoru. Všechna relé kromě `K3` jsou vypnuta. Vstup Silové desky je oddělen od sítě vypnutým relé `K2`. Výstup systému je kvůli vypnutým relé `K-P`, `K-N` od zátěže rovněž odpojen. Do tohoto stavu se měnič uvede při detekci chyby – při detekované chybě by však už systém jiný stav nepovolil.
- *zapínání meziobvodu* – v první fázi zapínání meziobvodu se sepne relé `K2` (tím se zruší překlenutí rezistoru `R1`). Za 10 ms (což je s rezervou výrobcem garantovaný čas sepnutí relé `K2`) se zapne vstupní relé `K1`, čímž se začne nabíjet kondenzátor v meziobvodu přes rezistor `R1`. Za 200 ms (což je dvojnásobný čas nabití kondenzátoru v meziobvodu, viz rovnice (6.58)) je možné překlenout rezistor `R1`. Tento stav končí za 10 ms od překlenutí rezistoru, kdy se měnič připojí ke společnému meziobvodu (relé `K3`) a nastává *provozní stav*.
- *provozní stav* – během tohoto stavu může systém libovolně přecházet mezi režimy *RUN* a *STOP*, vlivem překonfigurování systému se výstupní relé mohou podle potřeby přepínat. Tento stav přejde do *výchozího stavu* vypnutím přepínače `S5` nebo detekcí poruchy.

V kapitole 5.2 byl definován výraz tzv. „okamžitá střední hodnota“ v souvislosti s měřením střední hodnoty proudu tlumivkou. Principiálně stejně je proud měřen i v realizovaném funkčním vzorku. AD převod je tedy spuštěn přesně v době, která odpovídá polovině nastavené střídy modulátoru, a to každou pracovní periodu – měření se tedy opakuje s frekvencí 100 kHz. Jeden kanál AD převodníku změří výstupní napětí a proud tlumivkou, druhý kanál měří jen jednu z následujících veličin: teplota chladiče, napětí v meziobvodu a napájecí napětí (konkrétně úroveň +15 V[18]). Tyto zmíněné veličiny na rozdíl od výstupního napětí a proudu tlumivkou nesouvisí s regulací, proto nemusejí být měřeny tak často.

AD převod je řešen v přerušení, ve kterém se mimo jiné spustí podprogram PID regulátoru, který počítá proudovou smyčku. Proudová smyčka je tedy rovněž řešena každou pracovní periodu. Naproti tomu výkonová smyčka je řešena každou čtvrtou pracovní periodu (s kmitočtem 25 kHz). Vzhledem k tomu, že výkonová smyčka není řešena každou periodu, její výpočet může probíhat v hlavní smyčce procesoru. V hlavní smyčce jsou dále řešeny výpočty nižší priority, např. výpočet teploty chladiče pomocí polynomu, spouštění ventilátoru, ovládání signálních LED atd.

[18] Úroveň 3,3 V je v procesoru měřena autonomně, při nebezpečném podpětí procesor spustí příslušné přerušení.

Procesor umožňuje nastavit tři úrovně přerušení. S vysokou prioritou[19] jsou obsluhována např. přerušení na portech, které signalizují, že se má odpojit meziobvod nebo přerušení oznamující, že nebyl přijat synchronizační signál. Se střední prioritou je obsluhováno právě přerušení, ve kterém se řeší AD převod a proudová smyčka. S nejnižší prioritou jsou pak obsluhována přerušení vyvolaná sběrnicí CAN.

6.8 Konstrukční řešení modulárního systému

Konstrukční řešení popisovaného funkčního vzorku je zobrazeno v příloze C.4. Systém je složen z jedné MASTER desky a čtyř Silových desek. MASTER deska je umístěna vepředu (slouží zároveň jako čelní ovládací panel) a Silové desky se nacházejí za ní. Všechny zmíněné desky mají v každém rohu otvor. Každou deskou je tímto otvorem protažená závitová tyč M3 $\times$ 620 mm – celkem tedy čtyři takovéto závitové tyče. Vzdálenost 132 mm mezi jednotlivými deskami je vymezena pomocí třech distančních trubiček (vždy pro jednu závitovou tyč). Začátek a konec závitových tyčí je pak dotažen maticemi.

Vzhledem k tomu, že je tento MS určen pouze pro experimentální účely, realizované konstrukční řešení je vyhovující.

[19] S nejvyšší prioritou jsou obsluhována systémová přerušení, například tzv. „Watchdog“.

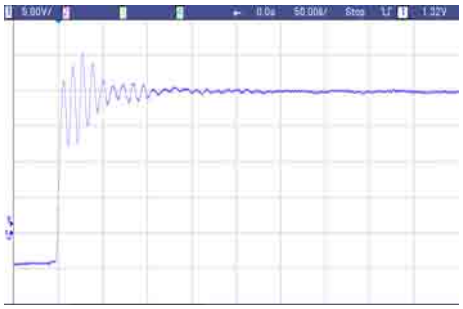
7 EXPERIMENTÁLNÍ OVĚŘENÍ TEORETICKÝCH PŘEDPOKLADŮ

V této kapitole budou prezentovány experimentální výsledky naměřené na realizovaném funkčním vzorku.

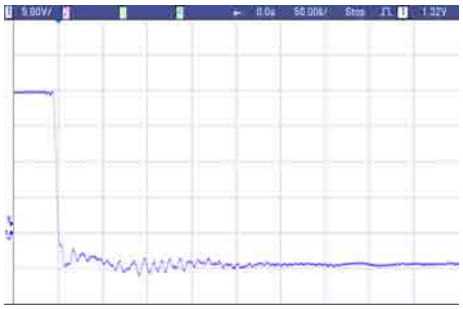
7.1 Oživování výkonových obvodů

Během oživování výkonových obvodů byly pořízeny oscilogramy nejprve při napětí v meziobvodu $U_\mathrm{d} = 200$ V. Při těchto měřeních byl aktivní pouze jeden měnič. Obr. 7.1 znázorňuje oscilogramy budicího napětí na dolním tranzistoru `T2` včetně detailů náběžné a sestupné hrany. Na náběžné hraně je patrný překmit způsobený mírným vysokofrekvenčním zakmitáním.

(a) makroskopicky (2 μs/dílek)



(b) náběžná hrana (50 ns/dílek)



(c) sestupná hrana (50 ns/dílek)

Obr. 7.1: Oscilogramy budicího napětí u_GS na dolním tranzistoru `T2` při $U_\mathrm{out} = 18$ V, $I_\mathrm{out} = 7$ A, $U_\mathrm{d} = 200$ V (5 V/dílek).

Obr. 7.2 pak znázorňuje průběh napětí na sekundární usměrňovací dvojdiodě `D9` a Obr. 7.3 pak znázorňuje průběhy napětí na sekundární nulové dvojdiodě `D10`. Na náběžné hraně Obr. 7.3 je patrný výrazný překmit, který by při plném napětí v meziobvodu mohl překročit hranici 300 V, což je závěrné napětí zvolené diody. Proto byl tento překmit omezen tak, že se paralelně k sekundárnímu vinutí impulzního

(a) makroskopicky (2 μs/dílek)

(b) náběžná hrana (200 ns/dílek)

(c) sestupná hrana (500 ns/dílek)

Obr. 7.2: Oscilogramy napětí na sekundární usměrňovací diodě `D9` při $U_{\mathrm{out}} = 18$ V, $I_{\mathrm{out}} = 7$ A, $U_{\mathrm{d}} = 200$ V (50 V/dílek).

(a) makroskopicky (2 μs/dílek)

(b) náběžná hrana (100 ns/dílek)

(c) sestupná hrana (100 ns/dílek)

Obr. 7.3: Oscilogramy napětí na sekundární nulové diodě `D10` při $U_{\mathrm{out}} = 18$ V, $I_{\mathrm{out}} = 7$ A, $U_{\mathrm{d}} = 200$ V (50 V/dílek).

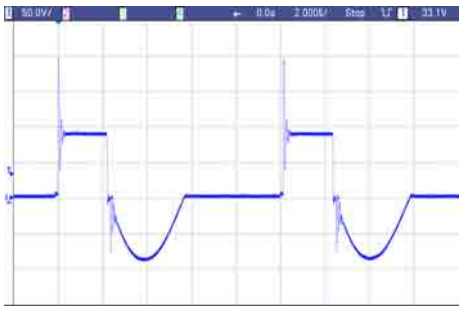
transformátoru TR1 připojil odlehčovací RC obvod (ve schématu označený C30, R44 – R48). Obr. 7.4 potom znázorňuje průběhy napětí na nulové diodě pro plné napětí v meziobvodu již se zapojeným odlehčovacím RC členem.

(a) makroskopicky (50 μs/dílek)

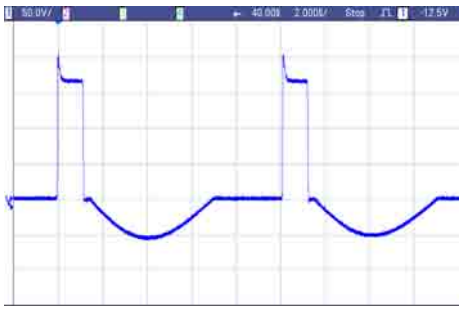
(b) náběžná hrana (50 ns/dílek)

Obr. 7.4: Oscilogramy napětí na sekundární nulové diodě D10 při $U_{\text{out}} = 18$ V, $I_{\text{out}} = 25$ A, $U_{\text{d}} = 570$ V (50 V/dílek).

Obr. 7.5 znázorňuje srovnání napětí na sekundárním vinutí transformátoru bez odlehčovacího RC článku, při 300 V v meziobvodu (a) a napětí na sekundárním vinutí se zapojeným RC článkem, při 551 V v meziobvodu (b). Zmenšení překmitu při použití RC článku je evidentní. Záporná část průběhu není obdélníková, nýbrž sinusová. To je způsobeno malým magnetizačním proudem impulzního transformátoru. Rozdílná střída je u průběhů daná různou hodnotou napětí v meziobvodu.



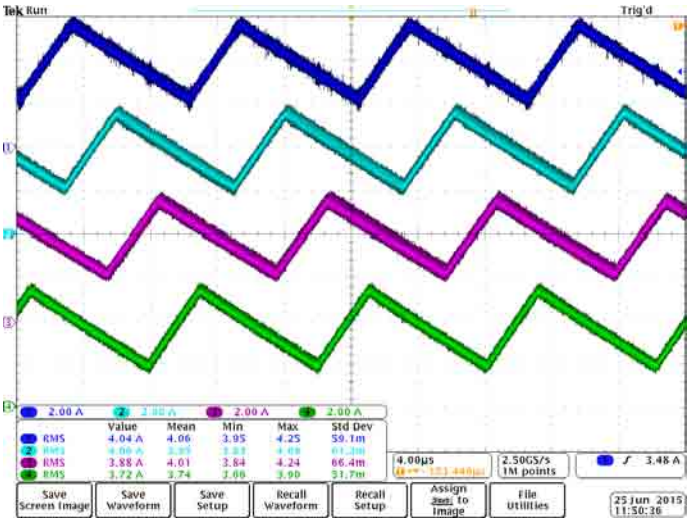
(a) makro. $U_{\text{d}} = 300$ V (50 μs/dílek) – bez RC článku



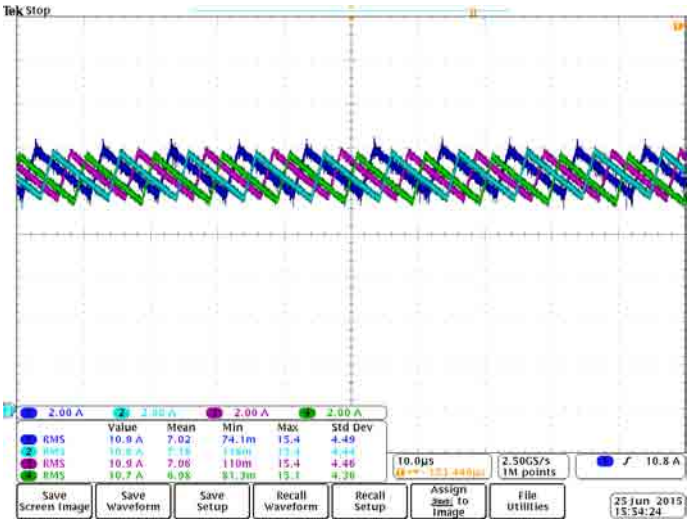
(b) makro. $U_{\text{d}} = 551$ V (50 ns/dílek) – s RC článkem

Obr. 7.5: Oscilogramy napětí na sekundárním vinutí impulzního transformátoru TR1 při $U_{\text{out}} = 18$ V, $I_{\text{out}} = 25$ A (50 V/dílek).

Obr. 7.6 znázorňuje zvlnění proudů tekoucích jednotlivými tlumivkami pro čtyři měniče zapojené paralelně. Průběhy jsou umístěny nad sebou, aby byl názorně vidět fázový posun zvlnění mezi jednotlivými měniči modulárního systému. Obr. 7.6 pak znázorňuje proudy tekoucí tlumivkami pro čtyři měniče zapojené do série, přičemž průběhy zvlnění proudů se překrývají.



Obr. 7.6: Zvlnění proudu jednotlivými tlumivkami, $I_{\text{out}} = 16$ A (1S4P/4) – průběhy jsou nad sebou.

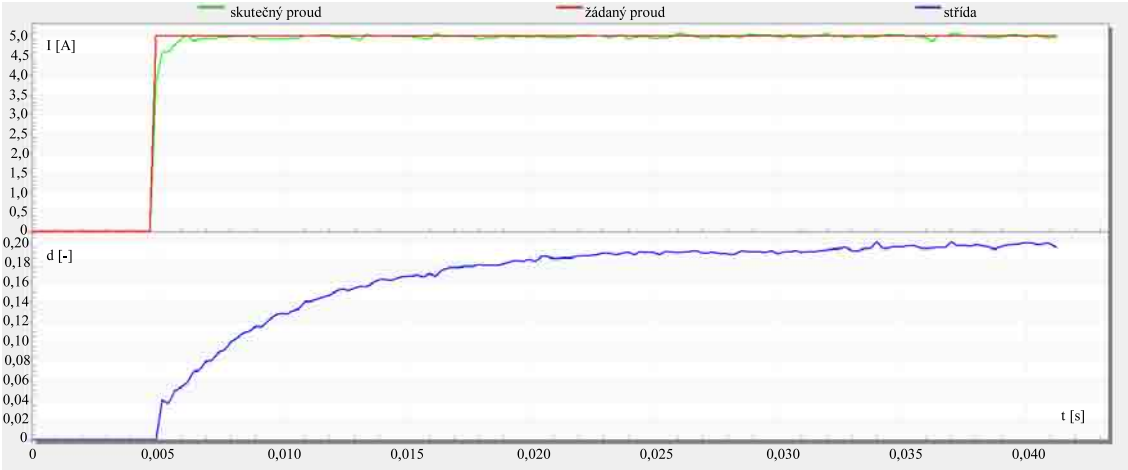


Obr. 7.7: Zvlnění proudu jednotlivými tlumivkami, $I_{\text{out}} = 11$ A (4S1P/4) – průběhy jsou přes sebe.

7.2 Ověření řídicích obvodů

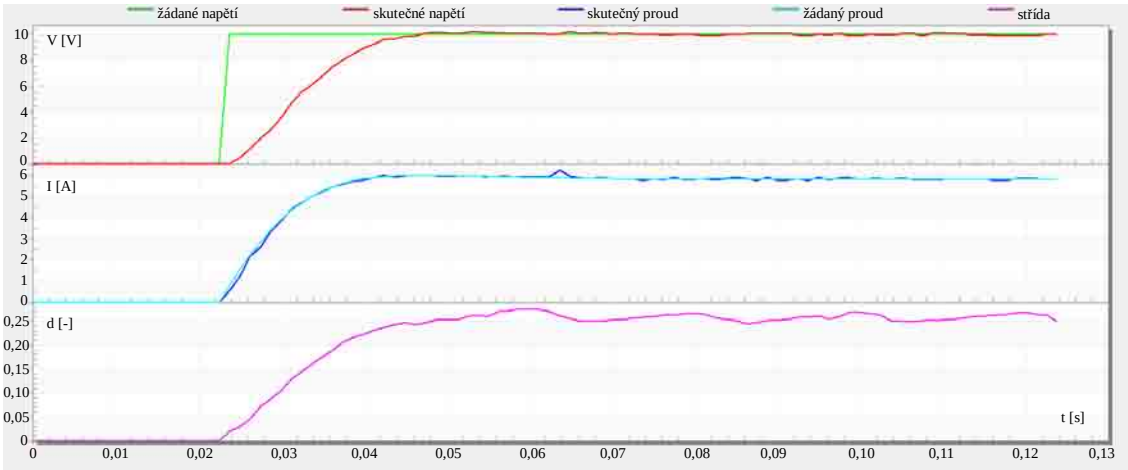
Při ověřování správné funkce řídicích obvodů a testování software bylo efektivně používáno *on-line* ladicího nástroje FreeMASTER, viz kapitola 6.5. Obr. 7.8 znázorňuje odezvu na skokovou změnu žádané hodnoty proudu, která trvá zhruba 1,5 ms. Tato odezva byla pořízena během ladění proudového regulátoru jednoho měniče.

Obr. 7.9 znázorňuje odezvu na skokovou změnu žádaného napětí pro jeden měnič, který je řízen pomocí kaskádní regulace s podřízenou proudovou a nadřízenou



Obr. 7.8: Odezva proudové regulační smyčky – prostředí FreeMASTER.

napěťovou smyčkou. Odezva napěťové smyčky podle obrázku trvá zhruba 20 ms. Z průběhu je zřejmá rychlost proudové smyčky, kde skutečný proud prakticky odpovídá žádanému proudu.



Obr. 7.9: Odezva nadřízené napěťové a podřízené proudové regulační smyčky – prostředí FreeMASTER.

Pomocí nástroje FreeMASTER byly vyladěny proudové, výkonové a napěťový regulátor realizovaného rekonfigurovatelného MS.

7.3 Ověření základních parametrů modulárního systému

Parametry realizovaného rekonfigurovatelného MS byly ověřeny ve všech jeho režimech zapojení. Systém byl napájen ze síťového napětí 3×400 V, přičemž jmenovitá hodnota napětí v meziobvodu je pro toto síťové napětí 540 V. Pro jednotlivé režimy byla funkčnost systému ověřena při následujících podmínkách:

- 1S4P/4 – při napětí 60 V bylo dosaženo proudu 160 A (9,6 kW),
- 2S2P/4 – při napětí 120 V bylo dosaženo proudu 80 A (9,6 kW),
- 4S1P/4 – při napětí 240 V bylo dosaženo proudu 40 A (9,6 kW).

Měřením bylo ověřeno, že při paralelním řazení měničů (1S4P/4) byly střední hodnoty proudů dílčími tlumivkami rovnoměrně rozloženy. Podobně při sériovém řazení měničů (4S1P/4) byla výstupní napětí na dílčích měničích stejně velká.

Ve všech módech zapojení byla ověřena funkce nadřízeného napěťového regulátoru. Při změně výstupního proudu od nuly do jmenovité hodnoty bylo výstupní napětí regulováno s přesností lepší než 0,5 %. Přičemž ve stavu naprázdno, tj. v režimu přerušovaných proudů tlumivky, docházelo ze známých důvodů k vynechávání spínacích impulzů (režim, ve kterém se střída blíží k nule), tím k náhodnému poklesu kmitočtu, tudíž k nepatrnému zvýšení zvlnění výstupního napětí (jedná se o desítky mV).

8 ZÁVĚR

Tato práce pojednává o spínaných síťových zdrojích velkého výkonu, které jsou řešeny jako modulární systémy. Původní cíle dizertační práce, které se týkaly výhradně paralelního řazení měničů, byly rozšířeny o sériové řazení měničů. Ukázalo se však, že bude přínosnější řešit modulární systémy jako rekonfigurovatelné – tedy že bude možné za chodu systému (podle požadavků uživatele nebo řídicího systému) měnit řazení měničů, a to na buď na sériové nebo paralelní anebo sériově-paralelní. Toto rekonfigurovatelné řešení, které rozšířilo původní cíle práce, totiž stávající literatura nenabízí. Lze jej tedy považovat za velice nové a přínosné.

Cíle práce byly postupně všechny splněny. Lze je rozdělit do tří základních bodů:

a) Teoretický rozbor práce

Touto problematikou se zabývají kapitoly 1 – 4. Kapitola 1 stručně rozebírá současný stav problematiky modulárního řazení zdrojů. Kapitola 2 potom vytyčuje stanovené cíle, které byly řešeny v rámci této práce.

Rozbor řídicích struktur modulárních systémů je učiněn v kapitole 3. Kapitola je rozdělena do dvou částí. V první části jsou popsané řídicí struktury pro tzv. nerekonfigurovatelné modulární systémy. Do této kategorie spadají systémy s paralelně, sériově a sériově-paralelně řazenými měniči. Ve druhé kategorii jsou popsány tzv. rekonfigurovatelné systémy. U těchto systémů je rozebrána problematika přenosu dat a také jsou popsány regulační struktury pro různé druhy řízení. Ukázalo se, že v obecném rekonfigurovatelném systému je výhodné, aby každý dílčí měnič měl vlastní podřízenou proudovou a nadřízenou výkonovou regulační smyčku. Dále jsou v této části analyzovány možnosti přepínání zdrojů rekonfigurovatelného systému a algoritmus, který řídí toto přepínání.

V kapitole 4 je popsána vícefázová PWM pro jednotlivé varianty zapojení měničů v systému. Důraz je v této kapitole kladen na určení zvlnění výstupního napětí a proudu pro dané zapojení. V podkapitolách je vždy porovnáno řízení s fázově posunutými nosnými signály s řízením bez fázového posuvu.

b) Návrh a řešení funkčního vzorku

Do této části obsahově spadají kapitoly 5, 6. V kapitole 5 jsou prezentované modely regulačních schémat (uvedených v kapitole 4). Dále jsou simulacemi potvrzeny vztahy a úvahy uvedené v kapitole 4.

Kapitola 6 se zabývá kompletním návrhem a popisem funkčního vzorku, ať už se jedná o hardware, software, tak o konstrukční provedení. Jedná se o rekonfigurovatelný modulární systém, který se skládá ze čtyřech měničů. Každý tento měnič má výstupní napětí 60 V a výstupní proud 40 A (výkon 2,4 kW). Jak bylo naznačeno,

měniče lze řadit sériově, paralelně nebo sériově-paralelně.

Důležitým cílem práce bylo ověření výkonových spínacích tranzistorů MOS-FET vyrobených z materiálu SiC. Vynikající dynamické vlastnosti těchto součástek umožnily zvýšit spínací kmitočet na 100 kHz.

c) Experimentální výsledky

Všechny experimentální výsledky jsou prezentovány v kapitole 7. Všechny experimenty byly v dobrém souladu s teoretickými předpoklady.

Dizertabilní jádro práce bylo publikováno v [A.1, A.7, A.10, A.16].

LITERATURA

[1] PATOČKA, M. *Magnetické jevy a obvody ve výkonové elektronice, měřicí technice a silnoproudé elektrotechnice.* odborné knihy. Brno: VUTIUM, 2011. 564 s. ISBN: 978-80-214-4003-6.

[2] ANG,S.; Oliva, A. *Power-switching converters.* 2nd ed. Boca Raton, FL: Taylor, 2005. ISBN 08-247-2245-0.

[3] HART, D.W. *Power electronics.* New York: McGraw-Hill, c2011. ISBN 00-733-8067-9.

[4] RASHID, M.H. *Power electronics: devices, circuits, and applications.* Fourth edition. Prentice Hall, 2013. ISBN 01-331-2590-4.

[5] KUZDAS, J.; VOREL, P. *Powerful charger for electric aircraft.* Industrial Electronics Society, IECON 2013 - 39th Annual Conference of the IEEE, 2013, s. 1165 - 1168.

[6] PEY, Y.; JIANG, J.; LIU, H.; WANG, Z. *Development of High Current Power Supply for Electroplating.* Power Electronics Specialists Conference, 2002. pesc 02. 2002 IEEE 33rd Annual , 202, s. 21 - 23.

[7] ZHENG, S.; CZARKOWSKI, D. *High-voltage high-power resonant converter for electrostatic precipitator.* Eighteenth Annual IEEE Applied Power Electronics Conference and Exposition, APEC '03, IEEE, 2003, s. 1100 - 1104.

[8] BEHJATI, H.; DAVOUDI, A.; LEWIS, F. *Modular DC–DC Converters on Graphs: Cooperative Control.* IEEE Transactions on Power Electronics, 2014, s. 6725-6741.

[9] FERNANDEZ, C.; ZUMEL, P.; LORANZO, A.; SANZ, M.; BARRADO, A. *Simple design strategy for modular inputseries output-series converters.* 2013 IEEE 14th Workshop on Control and Modeling for Power Electronics (COMPEL): IEEE, 2013, s. 1-9.

[10] WANG, L.; XIANGNING, H. *Input-Series and Output- Parallel Connection Modular DC-DC Converters with Interleaved Constant Duty Cycle Control Strateg.* IECON 2007 - 33rd Annual Conference of the IEEE Industrial Electronics Society: IEEE, 2007, s. 1901-1906.

[11] ADHIKARI, J.; RATHORE, A. K.; PANDA, S. K. *Modular interleaved ZVS current fed isolated DC-DC converter for harvesting high altitude wind power.*

Industrial Electronics Society, IECON 2013 - 39th Annual Conference of the IEEE, 2013, s. 7187 - 7192.

[12] TEDORCEVIC, T.; FERREIRA, J. A. *A DC-DC Modular Multilevel Topology for Electrostatic Renewable Energy Converters.* Industrial Electronics Society, IECON 2013 - 39th Annual Conference of the IEEE, 2013, s. 175 - 180.

[13] TEDORCEVIC, T.; BAUER, P.; FERREIRA, J. A.; KESSEL, R. *Bidirectional modular multilevel DC-DC converter control and efficiency improvements through separate module control method.* Energy Conversion Congress and Exposition (ECCE), 2013 IEEE, 2013, s. 2038 - 2043.

[14] ZHANG, S.; XIAOYAN, Y. *A Unified Analytical Modeling of the Interleaved Pulse Width Modulation (PWM) DC–DC Converter and Its Applications.* Power Electronics, IEEE Transactions on, 2013, 5 s.

[15] MARTINEZ, W.H.; CORTEZ, C.A. *High power density interleaved DC-DC converter for a high performance electric vehicle.* Power Electronics and Power Quality Applications (PEPQA), 2013 Workshop on, 2013, 5 s.

[16] SHUCK,M.; PILAWA-PODGURSKI, R.C.N. *Ripple Minimization Through Harmonic Elimination in Asymmetric Interleaved Multiphase DC–DC Converters.* Power Electronics, IEEE Transactions on, 2015, 12 s.

[17] GRBOVIC, P.J. *Closed form analysis of N-cell interleaved two-level DC-DC converters: The DC bus capacitor current stress.* ECCE Asia Downunder (ECCE Asia), 2013 IEEE, 2013, 7 s., DOI: 10.1109/ECCE-Asia.2013.6579084.

[18] AELOIZA, E.; DU, Y. *Multilevel multichannel interleaved AC-DC converter for high current applications.* Energy Conversion Congress and Exposition (ECCE), 2014 IEEE, 2014, s. 4079 - 4086.

[19] MATSUMURA, K.; KOIZUMI, H. *Interleaved soft-switching multilevel boost converter.* Industrial Electronics Society, IECON 2013 - 39th Annual Conference of the IEEE, 2013, s. 936 - 941.

[20] TOLBERT, L. M. a kolektiv *Power electronics for distributed energy systems and transmissions and distribution applications.* Oak ridge national laboratory, 2005, s. 182.

[21] LIDOW, A.; STRYDOM, J.; ROOIJ, M.; MA, Y. *GaN Transistors for Efficient Power Conversion.* 2nd ed., Wiley 2014, ISBN 978-1-118-84478-6.

[22] HOSSEINI AGHDAM, M. G.; THIRINGER, T. *Comparison of SiC and Si Power Semiconductor Devices to Be Used in 2.5 kW DC/DC Converter.* Power Electronics and Drive Systems, 2009. PEDS 2009, s. 1035 - 1040.

[23] ELASSER, A.; KHERALUWALA, M.; GHEZZO, M.; STEIGERWALD, R.; KRISHNAMURTHY, N.; KRETCHMER, J.; CHOW, T. P. *A comparative Evaluation of New Silicon Carbide Diodes and State-of-the-Art Silicon Diodes for Power Electronic Applications.* Industry Applications, IEEE Transactions on (Volume:39 , Issue: 4), 2003, s. 915 - 921.

[24] LORENZ, L.; DEBOY, G.; ZVEREV, I. *Matched pair of CoolMOS transistor with SiC-Schottky diode - advantages in application.* Industry Applications, IEEE Transactions on (Volume:40 , Issue: 5), 2004, s. 1265 - 1272.

[25] Přispěvatelé Wikipedie *Vestavěný systém [online].* Wikipedie: Otevřená encyklopedie, c2015, poslední aktualizace 18. 2. 2015 v 23:51 [cit. 31. 7. 2015], Wikipedie. Dostupné z URL: <`https://cs.wikipedia.org/wiki/Vestav%C4%9Bn%C3%BD_syst%C3%A9m`>.

[26] HURÁK, Z. *Introduction to modeling, overwiev of mathematical models of dynamic systems.* odborné knihy. Praha: CVUT, 2014. 22 s.

[27] BROWN, T.F. *Engineering System Dynamics: A Unified GraphCentered Approach, Second Edition.* CRC Press, 2 edition, August 2006. ISBN 9780849396489 - CAT# 9648.

[28] Přispěvatelé Wikipedie. *Manual transmission [online].* Wikipedia, The Free Encyclopedia, Datum poslední revize 6. 10. 2015, [citováno 7. 10. 2015], Wikipedie. Dostupné z URL: <`https://en.wikipedia.org/w/index.php?title=Manual_transmission&oldid=684456551`>.

[29] PATOČKA, M. *Vybrané statě z výkonové elektroniky svazek II, Pulsní měniče bez transformátoru.* odborné knihy. Brno: VUT, 2005. 109 s.

[30] PILAWA-PODGURSKI, R.C.N.; SHUCK,M. *Input current ripple reduction through interleaving in single-supply multiple-output dc-dc converters.* Control and Modeling for Power Electronics (COMPEL), 2013 IEEE 14th Workshop on, 2013, 5 s.

[31] MATHWORKS *MATLAB/Simulink [online].* Oficiální stránky společnosti MathWorks, 2015, . Dostupné z URL: <`http://www.mathworks.com/products/matlab/index.html`>.

[32] Přispěvatelé Wikipedie. *MATLAB [online].* Wikipedie: Otevřená encyklopedie, c2014, Datum poslední revize 19. 09. 2014, [citováno 28. 08. 2015], Wikipedie. Dostupné z URL: <https://cs.wikipedia.org/wiki/MATLAB>.

[33] Semic Trade *Cosmo ferrites limited [online].* Produktový katalog feritových jader, 2010, [citováno 28. 10. 2015]. Dostupné z URL: <http://www.semic.cz/!KATEGORIE/3K/JADRA/COSMO_EN.pdf>.

[34] PATOČKA, M. *Výkonová elektronika BVEL, 1. část, střídavé měniče napětí.* odborné knihy. Brno: VUT, 2010. 140 s.

[35] Přispěvatelé portálu B324.com *Elektronika - Nobilis skripta [online].* Tabulka EI plechů, 2009, [citováno 1. 11. 2015]. Dostupné z URL: <http://www.b324.com/ek/nobilis_skripta/priloha_2-jadra_transformatoru.pdf>.

[36] MULTICOMP *Surface Mount Rectifiers [online].* Datasheet usměrňovacích diod SMD provedení, 2011, [citováno 3. 11. 2015]. Dostupné z URL: <http://www.farnell.com/datasheets/1449997.pdf>.

[37] CREE *CMF10120D-Silicon Carbide Power MOSFET [online].* Datasheet SiC tranzistoru, 2012, [citováno 3. 11. 2015]. Dostupné z URL: <http://www.mouser.com/ds/2/90/CMF10120D-276049.pdf>.

[38] INFINEON *ThinQ! ^{TM} SiC Schottky Diode [online].* Datasheet SiC diody IDH15S120, 2010, [citováno 3. 11. 2015]. Dostupné z URL: <http://www.farnell.com/datasheets/651635.pdf>.

[39] STMicroelectronics *High frequency secondary rectifier [online].* Datasheet rychlé diody STTH6003CW, 2014, [citováno 4. 11. 2015]. Dostupné z URL: <http://www.farnell.com/datasheets/1837717.pdf>.

[40] BÜRKER, R.; SCHNEIDER, T. *Fast Recovery Epitaxial Diodes (FRED) Characteristics - Applications - Examples. [online]* IXYS, 1999. 6 s. Dostupné z URL: <http://www.ixys.com/documents/appnotes/ixan0044.pdf>.

[41] VAŠÍČEK, A. *Omezení spínacích ztrát ve spínaných zdrojích.* Brno: Vysoké učení technické v Brně, 2012. 62 s. ISBN: 978-80-214-4003-6.

[42] RELPOL *RM94 miniature relays [online].* Datasheet relé RM94-1012-25-1012, 2009, [citováno 5. 11. 2015]. Dostupné z URL: <http://www.ges.cz/sheets/r/rm94.pdf>.

[43] OMRON *PCB Power Relay – G6RN [online].* Datasheet relé RELEG6RN1-12, 2010, [citováno 5. 11. 2015]. Dostupné z URL: <http://www.gme.cz/img/cache/doc/634/713/releg6rn1-12-datasheet-1.pdf>.

[44] HONGFA/XIAMEN *HFKP automotive relay [online].* Datasheet relé RELEH700E12C, 2009, [citováno 5. 11. 2015]. Dostupné z URL: <http://www.gme.cz/img/cache/doc/634/108/releh700e12c-datasheet-1.pdf>.

[45] SKALICKÝ, J. *Teorie řízení.* Brno: Vysoké učení technické v Brně, 2002. 98 s.

[46] ALTIUM Ltd. *Altium Designer [online].* Oficiální stránky společnosti Altium, 2015, . Dostupné z URL: <http://www.altium.com/altium-designer/overview>.

[47] AUTODESK *Autodesk Inventor Professional 2016 [online].* Oficiální stránky společnosti Autodesk, 2015. Dostupné z URL: <http://www.autodesk.cz/>.

[48] FREESCALE *MC56F825x/MC56F824x Digital Signal Controller [online].* Datasheet digitálního signálového procesoru MC65F8257, 2014, [citováno 17. 11. 2015]. Dostupné z URL: <http://cache.freescale.com/files/dsp/doc/data_sheet/MC56F825X.pdf>.

[49] VAŠÍČEK, A. Obvodové i konstrukční řešení bylo převzato od autora Ing. Adama Vašíčka (osobní sdělení autora).

[50] POLÁK, K. *Sběrnice CAN [online].* Elektrorevue, časopis pro elektroniku, Brno, 2003. Dostupné z URL: <http://www.elektrorevue.cz/clanky/03021/index.html>

SEZNAM SYMBOLŮ, VELIČIN A ZKRATEK

AD	Analogově-Digitální
$B_{\max}$	maximální indukce
B_{r}	remanentní indukce
C	kapacita kondenzátoru
CAN	anglicky *Controlled Area Network*
DPS	deska plošného spoje, respektive desky plošných spojů
DSP	digitální signálový procesor – anglická zkratka *digital signal processor*
e	regulační odchylka
f	frekvence měniče
f_0	rezonanční kmitočet
f_s	síťová frekvence 50 Hz
F	síla
$F_{\mathrm{C}}(p)$	přenosová funkce výstupního kondenzátoru
$F_{\mathrm{CI}}(p)$	přenosová funkce čidla proudu
$F_{\mathrm{CU}}(p)$	přenosová funkce čidla napětí
$F_{\mathrm{L}}(p)$	přenosová funkce výstupní tlumivky
$F_{\mathrm{M}}(p)$	přenosová funkce měniče
$F_{\mathrm{RI}}(p)$	přenosová funkce proudového regulátoru
$F_{\mathrm{RU}}(p)$	přenosová funkce napěťového regulátoru
$F_{\mathrm{SI}}(p)$	přenosová funkce soustavy otevřené proudové smyčky
$F_{\mathrm{SO}}(p)$	standardní tvar přenosu otevřené smyčky podle metody symetrického optima
$F_{\mathrm{SU}}(p)$	přenosová funkce soustavy otevřené napěťové smyčky
$F_{\mathrm{WI}}(p)$	přenosová funkce, která aproximuje proudovou smyčku systémem 1. řádu

GaN	polovodičové součástky na bázi galia nitridu, z angličtiny *Gallium nitride*
GCT	grafický konfigurační nástroj, anglicky *Graphical Configuration Tool*
HW	označuje fyzické vybavení zařízení (součástky, desky plošných spojů) anglicky *HardWare*
i	elektrický proud nebo převodový poměr
i_1	výstupní proud dílčího měniče
i_C	proud kondenzátorem výstupního LC filtru
$i_\mathrm{D}(t)$	průběh proudu diodou
$i_\mathrm{on,D}(t)$	aproximovaná funkce proudu při zapínání diody
i_z	výstupní proud modulárního systému, tedy proud zátěží
i_Σ	součet proudů dílčími tlumivkami před výstupním kondenzátorem
$i_\mathrm{\Sigma rel}$	výsledný relativní proudu tlumivek
$I_\mathrm{1,šp}$	špičková hodnota proudu spínacím tranzistorem
$I_\mathrm{C,ef}$	efektivní hodnota proudu kondenzátorem
I_d	střední hodnota proudu obecně, při výpočtech představuje střední hodnotu proudu tlumivkou vstupního LC filtru
$I_\mathrm{d,D}$	střední hodnota proudu diodou
I_ef	efektivní hodnota proudu obecně, u transformátoru odpovídá I_1ef efektivní hodnotě proudu primárního vinutí a I_2ef efektivní hodnotě proudu sekundárního vinutí
$I_\mathrm{ef,f}$	efektivní hodnota fázového proudu tekoucího do měniče
$I_\mathrm{f,max}$	hodnota největšího zpětnovazebního proudu
$I_\mathrm{fsm,max}$	rázový proud diodou v propustném směru
$I_\mathrm{f}x$	hodnota proudu měniče číslo x měřená proudovým čidlem
I_out	výstupní proud modulárního systému
I_out1	výstupní (pracovní) proud jednoho měniče

$I_{\mathrm{out1,max}}$	maximální výstupní proud jednoho měniče
$I_{\mathrm{out,f}}$	hodnota proudu celého systému měřená proudovým čidlem – *output feedback*
$I_{\mathrm{out,max}}$	maximální výstupní proud celého modulárního systému
$I_{\mathrm{out,ref}}$	žádaná hodnota proudu pro celý systém – *output reference*
I_{ref}	žádaná hodnota proudu – výstup z napěťového regulátoru
$I_{\mathrm{rel,max}}$	žádaná hodnota proudu – výstup z napěťového regulátoru
I_{RM}	špičkový proud při zpětném zotavení diody, anglicky *reverse recovery current*
$I_{\mathrm{šp,D4}}$	špičková hodnota proudu demagnetizační diodou
$I_{\mathrm{T,d}}$	stejnosměrný proud kanálem D
$I_{\mathrm{T,dpulse}}$	pulsní proud kanálem D
$I_{x,\mathrm{ref}}$	žádaná hodnota proudu pro proudový regulátor měniče číslo x
$I_{\mu,\mathrm{max}}$	maximální hodnota magnetizačního proudu
k	vnější činitel vazby transformátoru
$k_{\mathrm{p,Cu}}$	činitel plnění vinutí
K_{CI}	proporcionální zesílení čidla proudu
K_{CU}	proporcionální zesílení čidla napětí
K_{L}	proporcionální zesílení výstupní tlumivky
l_{Fe}	délka magnetické siločára
l_{v}	délka vzduchové mezery
l_{z}	střední délka závitu
L	indukčnost cívky
LDO	typ lineárního stabilizátoru napětí, anglicky *Low-Dropout Regulator*
LED	dioda emitující světlo, anglicky *Light-Emitting Diode*
$L_{\sigma 2}$	výstupní rozptylová indukčnost impulsního transformátoru

m_{Cu}	hmotnost vinutí tlumivky
m_{Fe}	hmotnost jádra tlumivky
MKO	monostabilní klopný obvod
MS	modulární systém
n	počet měničů modulárního systému
n_{par}	počet měničů v modulárním systému zapojených paralelně
n_{ser}	počet měničů v modulárním systému zapojených do série
n_{serPR}	předchozí počet měničů v modulárním systému zapojených do série
ns_x	trojúhelníkový nosný signál pulsně šířkové modulace pro měnič číslo x
n_{TEpar}	počet paralelních spojů v modulárním systému
n_{TEser}	počet sériových spojů v modulárním systému
$n_{\mathrm{TEser_line}}$	počet po sobě jdoucích sériových spojů (terminálů) v modulárním systému
$n_{\mathrm{TE\Sigma}}$	celkový součet spojů v modulárním systému
n_x	počet využitých měničů rekonfigurovatelného systému
$(n_{\mathrm{ser}})\mathrm{S}(n_{\mathrm{par}})\mathrm{P}/n$	zapojení n_{ser} měničů do série krát n_{par} měničů zapojených paralelně, přičemž modulární systém obsahuje n měničů
N	počet závitů
NC	zkratka pro rozpínací kontakt, anglicky normally closed
NO	zkratka pro spínací kontakt, anglicky normally open
NTC	termistor s negativním tepelným koeficientem, anglicky *Negative Temperature Coefficient*
p	hydrostatický tlak
P_{con}	vodivostní ztráty obecně
$P_{\mathrm{f}x}$	skutečná hodnota výkonu měniče číslo x – součin napětí a proudu měniče

PI-I	proporcionálně integrační regulátor proudu
PI-P	proporcionálně integrační regulátor výkonu
PI-U	proporcionálně integrační regulátor napětí
$P_{\mathrm{max,const}}$	maximální výstupní výkon systému pro systém regulovaný na konstantní výkon
P_{off}	vypínací ztráty obecně, například $P_{\mathrm{off,T1}}$ představuje vypínací ztráty tranzistoru `T1`
P_{on}	zapínací ztráty obecně, například $P_{\mathrm{on,T1}}$ představuje zapínací ztráty tranzistoru `T1`
P_{out}	výstupní výkon modulárního systému
$P_{\mathrm{out1,max}}$	maximální výstupní výkon jednoho měniče
$P_{\mathrm{out,max}}$	maximální výstupní výkon celého modulárního systému
$P_{\mathrm{out,ref}}$	žádaná hodnota výkonu pro celý systém – *output reference*
P_{ref}	žádaná hodnota výkonu
P_{tot}	celkové ztráty na polovodičové součástce, například $P_{\mathrm{tot,T1}}$ představuje celkové ztráty tranzistoru `T1`
PWM	pulsní šířková modulace – *pulse width modulation*
P_{ztr}	celkové ztráty všech polovodičových součástek, které jsou umístěny na chladič.
Q	objemový průtok
Q_{rr}	zotavovací náboj diody, anglicky *reverse recovery charge*
R	odpor rezistoru
R_{D}	dynamický odpor diody
$R_{ds,ON}$	odpor mezi kolektorem a emitorem
Rel_vyst	binární číslo o délce $2 \cdot n$, jehož jednotlivé byty definují stav sepnutí (zapnuto = 1, vypnuto = 0) určitého výstupního přepínače
s	pracovní střída měniče

$s_{\max}$	maximální pracovní střída měniče
$s_{\mathrm{red}}(s)$	redukovaná střída používaná při výpočtech modulární systémy s vícefázovou pulzní šířkovou modulací
$s_{\Delta\max,j,n}$	střída s maximálním zvlněním
$s_{\Delta\min,k,n}$	střída s minimálním zvlněním
S_{Cu}	průřez vodiče
S_{Fe}	průřez feromagnetika
SiC	polovodičové součástky na bázi karbidu křemíku, z angličtiny *Silicon Carbide*
SMD	součástky určené pro povrchovou montáž, z anglického *Surface Mount Device*
SMPS x	anglická zkratka pro spínaný zdroj – *Switched-Mode Power Supply*, v regulačních schématech označuje měnič s pořadovým číslem x
S_{o}	obsah „okna jádra“, plocha pro vinutí
SO	metoda symetrického optima
$\dot{S}$	derivace entropie
t_1	časový úsek při pulsně šířkové modulaci, po který je nosný signál menší než modulační signál – jedná se o aktivní (pracovní) časový úsek z periody
$t_{\mathrm{d,off}}$	typický čas prodlevy vypnutí tranzistoru
$t_{\mathrm{d,on}}$	typická prodleva sepnutí tranzistoru
t_{f}	doba poklesu napětí na tranzistoru
t_{fr}	konečná rychlost sepnutí diody
t_{off}	typický čas vypnutí tranzistoru
t_{r}	doba nárůstu napětí na tranzistoru
$tri_x(t)$	funkce pilovitého nosného signálu v závislosti na čase, kde x představuje tvar tohoto signálu (a značí klesající, b souměrnou a c stoupající pilu)

t_{rr}	doba zpětného zotavení diody
T	perioda signálu nebo točivý (kroutící) moment
u	elektrické napětí
u_{C}	okamžitá hodnota napětí na kondenzátoru a zároveň výstupní napětí měniče
$u_{\mathrm{D}}(t)$	průběh napětí na diodě
u_{GS}	řídicí napětí unipolárního tranzistoru
$u_{\mathrm{on,D}}(t)$	aproximovaná funkce napětí při zapínání diody
u_{z}	výstupní napětí modulárního systému
$U_{1\mathrm{max}}$	maximální hodnota sekundárního napětí impulsního transformátoru
U_{d}	jmenovitá hodnota napětí v meziobvodu
U_{ds}	průrazné napětí mezi kolektorem a emitorem
U_{ex}	referenční regulační odchylka, při které se dojde ke změně módu
U_{F}	napětí v propustném směru
U_{FP}	napěťový překmit na diodě při spínání, anglicky *forward recovery spike*
U_{m}	maximální hodnota napětí v meziobvodu
U_{out}	výstupní napětí modulárního systému
U_{out1}	výstupní napětí jednoho měniče
$U_{\mathrm{out1,max}}$	maximální výstupní napětí jednoho měniče
$U_{\mathrm{out,f}}$	hodnota napětí celého systému měřená napěťovým čidlem – *output feedback*
$U_{\mathrm{out,max}}$	maximální výstupní napětí modulárního systému
$U_{\mathrm{out,ref}}$	žádaná hodnota napětí pro celý systém – *output reference*
$U_{\mathrm{out,refx}}$	žádaná hodnota napětí pro celý systém – výsledek bezpřekmitového algoritmu
U_{refPR}	předchozí hodnota žádaného napětí pro celý systém

$U_{\mathrm{rr,max}}$	opakující se napětí v závěrném směru
U_{vst}	vstupní napětí měniče/modulárního systému
v	rychlost
$W_{\mathrm{off,D}}$	ztrátová energie, která vznikne na diodě při jejím vypnutí
$W_{\mathrm{on,D}}$	ztrátová energie, která vznikne na diodě při jejím zapnutí
δ	hloubka vniku, relativní napěťový pokles
$\Delta i_{\mathrm{L}x,\mathrm{rel}}$	okamžitá hodnota relativního zvlnění proudu tlumivkou výstupního LC filtru pro měnič číslo x
Δi_{out}	výstupní zvlnění proudu měniče
ΔI	zvlnění proudu – obecně
ΔI_{Lmax}	maximální zvlnění proudu tlumivkou měniče
$\Delta I_{\mathrm{L}}(s)$	zvlnění proudu tlumivkou výstupního LC filtru v závislosti na střídě
$\Delta I_{\Sigma\mathrm{rel}}$	amplituda výsledného relativního zvlnění pro určitou pracovní střídu
$\Delta I_{\Sigma\mathrm{rel,max}}$	amplituda výsledného zvlnění určitého počtu měničů pro celé spektrum střídy
$\Delta I_{\Sigma}(s)$	výsledné zvlnění proudu tlumivek pro určitou pracovní střídu
ΔU	zvlnění napětí – obecné
$\Delta U_{\mathrm{C}}(s)$	zvlnění napětí na kondenzátoru v závislosti na střídě
ΔU_{max}	maximální zvlnění výstupního napětí měniče
$\Delta U_{\mathrm{out,max}}$	maximální zvlnění výstupního napětí modulárního systému
$\Delta U_{\mathrm{out}}(s)$	zvlnění napětí na kondenzátoru v závislosti na střídě
Θ	tepelný přenos
Λ	magnetická vodivost jádra
μ_0	permeabilita vakua, odpovídá hodnotě $4\pi \cdot 10^{-6}$ H · m
$\mu_{\mathrm{r,Fe}}$	relativní permeabilita železa
ρ_{Cu}	hustota mědi, odpovídá hodnotě 8 940 kg/m^3

σ	proudová hustota
τ_{CI}	časová konstanta čidla proudu
τ_{L}	časová konstanta výstupní tlumivky
τ_{M}	časová konstanta měniče (konkrétně jednočinného propustného měniče)
$\tau_{\mathrm{R,C}}$	časová konstanta RC členu
τ_{σ}	součtová časová konstanta
$\tau_{\sigma 2}$	součtová časová konstanta použitá při návrhu napěťového regulátoru
ω	úhlová rychlost
$\left\lvert \frac{\mathrm{d}i_{\mathrm{D}}}{\mathrm{d}t} \right\rvert$	absolutní hodnota strmosti proudu diodou
$\oslash$	symbol pro celočíselné dělení
$<<$	bitový posuv doleva
$>>$	bitový posuv doprava
$\lvert$	zkratka pro bitový součet
$+=$	zkratka používající se k přičtení určitého čísla

CURRICULUM VITAE

Jméno:	Josef Kadlec
Narozen:	17.3.1986 ve Velkém Meziříčí
Kontakt:	josefkadlec@seznam.cz

Vzdělání

2001 - 2005	Střední průmyslová škola Žďár nad Sázavou, Studijní obor: Elektrotechnika – Automatizace
2005 - 2010	Fakulta elektrotechniky a komunikačních technologií VUT v Brně
2010 - 2015	Doktorské studium na UVEE, FEKT VUT v Brně

Praxe

2012	šéfmontér ve společnosti atx – technická kancelář pro komplexní automatizaci, s.r.o., Žďár nad Sázavou
2011 - 2014	Technicko-hospodářský pracovník na UVEE, FEKT VUT v Brně
2012 - 2014	Technicko-hospodářský pracovník v Centru výzkumu a využití obnovitelných zdrojů energie (CVVOZE), Brno

Účast na řešení projektů

2011 - 2014	Využití nových technologií ve výkonové elektronice (interní fakultní grant, zahájení 1. 1. 2011, ukončení 31. 12. 2014, označení FEKT-S-11-14)
2014 - 2015	Nové směry ve výzkumu elektrických strojů, přístrojů, elektrických pohonů a výkonové elektroniky (interní fakultní grant, zahájení 1. 1. 2014, ukončení 31. 12. 2016, označení FEKT-S-14-2342)
2011 - 2015	spoluúčast na řešení projektu elektrického letounu VUT-051-RAY a projektu Inovace lesních lanovek LARIX (označení TA02021320)

PUBLIKACE AUTORA

[A.1] KADLEC, J.; PATOČKA, M. *Parallel Connection of Switched-mode Supplies.* In LVEM proceeding. 2011. s. 1-4. ISBN: 978-80-214-4362-4.

[A.2] KADLEC, J. *Power charger of lead accumulators.* In Proceedings of the 17th conference STUDENT EEICT 2011 Volume 3. 2011. s. 254-258. ISBN: 978-80-214-4273-3.

[A.3] KADLEC, J.; PATOČKA, M.; ČERVINKA, D.; VOREL, P. *Výkonová nabíječka olověných akumulátorů.* Elektrorevue - Internetový časopis (http://www.elektrorevue.cz), 2011, roč. 2011, č. 15, s. 1-4. ISSN: 1213-1539.

[A.4] CIPÍN, R.; KLÍMA, B.; HUTÁK, P.; KADLEC, J. *Battery System for the Airplane VUT 051 RAY.*In Advanced Batteries Accumulators and Fuel Cells - 13th ABAF Book of Proceedings. Brno: Brno University of Technology, 2012. s. 1-6. ISBN: 978-80-214-4610-6.

[A.5] KADLEC, J. *Li-ion accumulators system for airplane drive.* In Proceedings of the 18th conference STUDENT EEICT 2012 Volume 3. 2012. s. 158-162. ISBN: 978-80-214-4462-1.

[A.6] KADLEC, J. *Systém Li-ion akumulátorů pro pohon letounu.* In XII. Workshop of elektrotechnical research and practice. 2012. s. 1-4. ISBN: 978-80-248-2664-6.

[A.7] KADLEC, J.; PATOČKA, M. *Paralelní zapojení spínaných zdrojů pracujících do společné zátěže.* In Proccedings of the 13th International Scientific Conference Electric Power Engineering 2012. 1. Brno: Brno University of Technology, 2012. s. 989-993. ISBN: 978-80-214-4514-7.

[A.8] KADLEC, J.; CIPÍN, R.; KLÍMA, B.; ČERVINKA, D.; VOREL, P. *Li-ion accumulators for propulsion system of electric Airplane VUT 051 RAY.* Journal of Solid State Electrochemistry, 2013, roč. 2013, č. 10, s. 1-7. ISSN: 1432-8488.

[A.9] ČERVINKA, D.; KNOBLOCH, J.; PROCHÁZKA, P.; KADLEC, J.; CIPÍN, R.; PAZDERA, I. *Electric Powered Airplane VUT 051 RAY.* In Proceedings of the 16 th International Conference on Mechatronics – Mechatronika 2014. 1. Brno: Brno University of technology, 2014. s. 6-10. ISBN: 978-80-214-4817-9.

[A.10] KADLEC, J.; PAZDERA, I.; PROCHÁZKA, P.; KNOBLOCH, J.; ČERVINKA, D.; CIPÍN, R. *Modular System of Converters with Interleaved Structure.* In Procceedings of the 16th international conference on machatronics - Mechatronika 2014. Brno: 2014. s. 146-151. ISBN: 978-80-214-4817-9.

[A.11] PROCHÁZKA, P.; CIPÍN, R.; PAZDERA, I.; KNOBLOCH, J.; ČERVINKA, D.; KADLEC, J. *Communication and Energy Management System of Small Electric Airplane.* In Proceedings of the 16th International Conference on Mechatronics – Mechatronika 2014. Brno: 2014. s. 11-16. ISBN: 978-80-214-4817-9.

[A.12] KNOBLOCH, J.; ČERVINKA, D.; PROCHÁZKA, P.; KADLEC, J.; CIPÍN, R.; PAZDERA, I. *Universal Test Bench for AC Traction Motors 600V/ 500A.* In Proceedings of the 16 th International Conference on Mechatronics – Mechatronika 2014. 1. Brno: Brno University of technology, 2014. s. 136-141. ISBN: 978-80-214-4817-9.

[A.13] CIPÍN, R.; KADLEC, J.; HUTÁK, P.; KLÍMA, B. *Battery System for the Airplane VUT 051 RAY.*ECS Transaction, 2014, roč. 48, č. 1, s. 217-222. ISSN: 1938-6737.

[A.14] PAZDERA, I.; CIPÍN, R.; PROCHÁZKA, P.; KNOBLOCH, J.; ČERVINKA, D.; KADLEC, J. *Actuator for Tattoo Machine.* In Proceedings of the 16th International Conference on Mechatronics – Mechatronika 2014. Brno: 2014. s. 564-568. ISBN: 978-80-214-4817-9.

[A.15] CIPÍN, R.; PAZDERA, I.; PROCHÁZKA, P.; KNOBLOCH, J.; ČERVINKA, D.; KADLEC, J. *Discrete and Continuous Fractional Controllers.* In Proceedings of the 16th International Conference on Mechatronics – Mechatronika 2014. Brno: 2014. s. 554-559. ISBN: 978-80-214-4817-9.

[A.16] KADLEC, J.; PATOČKA, M. *Control topologies for modular systems.* In EPE' 15 ECCE Europe. 2015. s. 1-10. ISBN: 978907581523.

SEZNAM PŘÍLOH

A Zdrojové kódy jazyka MATLAB **168**
A.1 Zdrojový kód funkce MATLAB Fcn1 168
A.2 Zdrojový kód funkce MATLAB Fcn2 169

B Schémata **170**
B.1 Silová deska 170
B.1.1 Měnič 170
B.1.2 Obvody budičů 171
B.1.3 Ovládání 172
B.1.4 Napájení 173
B.1.5 Měření 174
B.1.6 Konektory 175
B.2 Procesorová deska 176
B.2.1 Napájení procesoru 176
B.2.2 Procesor a pomocné obvody 177
B.2.3 Sériové rozhranní 178
B.2.4 Jeden blok filtru 179
B.3 Master deska 180
B.3.1 Výkonové napájení 180
B.3.2 Konektory, měření napětí a procesor 181
B.3.3 Ovládání, signalizace a displej 182
B.4 Deska budiče 183

C Technická dokumentace **184**
C.1 Výkres děr v chladiči `CH1` 184
C.2 Izolační podložka pod chladič `CH1` 185
C.3 Plexisklo před MASTER desku 186
C.4 Rozměry modulárního systému 187

D Seznamy součástek **188**
D.1 Seznam součástek jedné Silové desky 188
D.2 Seznam součástek Procesorové desky 189
D.3 Seznam součástek MASTER desky 190

E Obsah přiloženého CD **191**

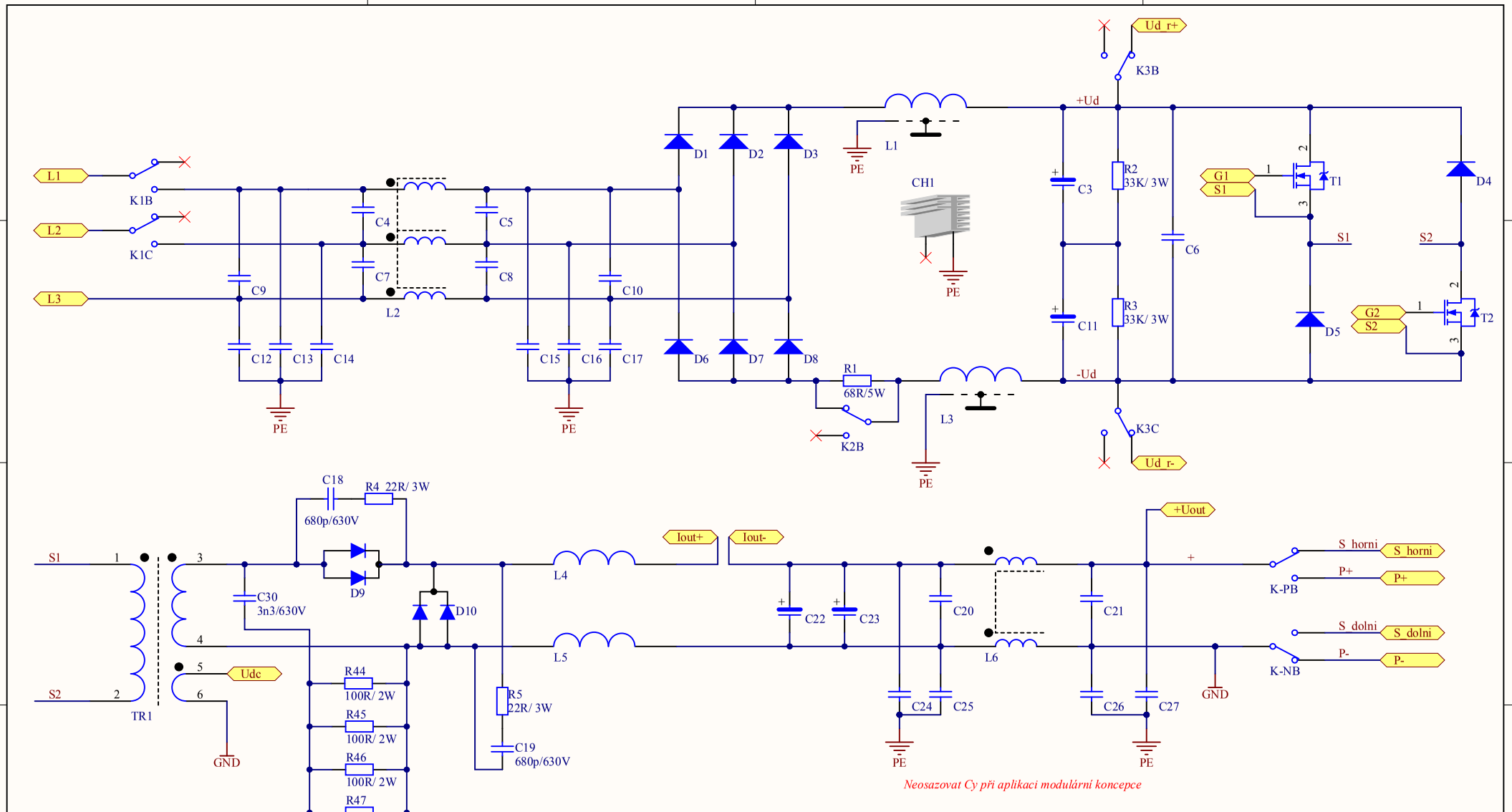
A ZDROJOVÉ KÓDY JAZYKA MATLAB

A.1 Zdrojový kód funkce MATLAB Fcn1

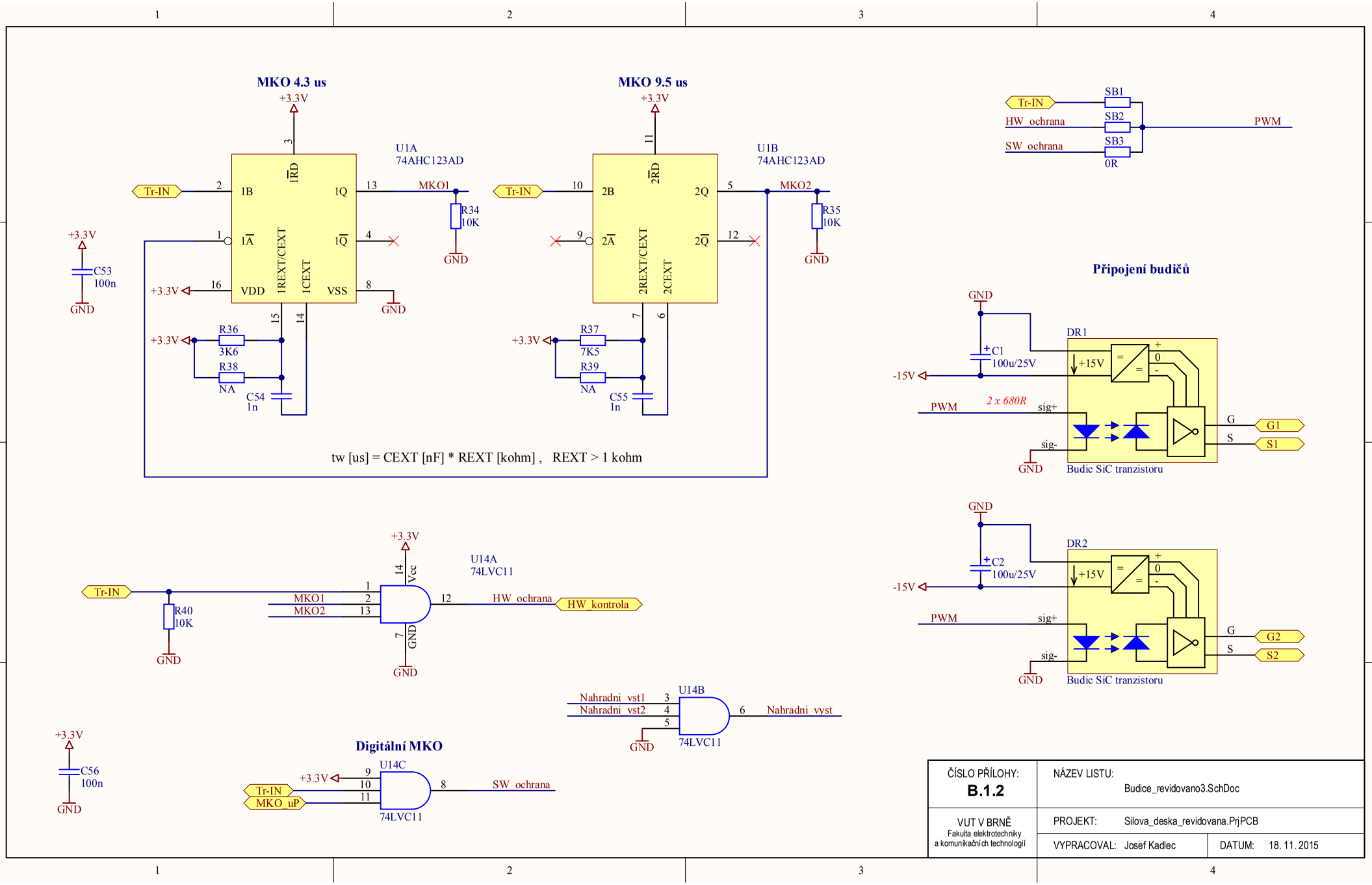
```
function y = Fcn1(u)
n=u(1);          % počet měničů
U1=60;           % maximální výstupní napětí jednoho měniče
Umax=n*U1;       % maximální výstupní napětí systému

Uref=u(2);       % žádaná hodnota napětí

if Uref < Umax  % urcčení nser - začátek
    nser = floor(Uref/U1)+1;
else
    nser = n;
end

npar = floor(n/nser);   % urcčení npar
nser = floor(n/npar);   % urcčení nser - konec

nx = nser * npar;       % počet využitých měničů
pocetSpoju = nx - 1;    % počet spojů

PARspoju = floor(pocetSpoju/nser);  % počet paralelních spojů
SERspoju = pocetSpoju - PARspoju;   % počet paralelních spojů

SERspojuPoSobe = floor(pocetSpoju / npar);  % počet po sobě
                                            % jdoucích spojů
Relmx(2*n)=0;   % alokace místa ve vektoru
posuv = 1;      % počáteční hodnota proměnné posuv
% začátek vnořeného cyklu for
for i = 0: 1 : PARspoju
    for j = 1: 1: SERspojuPoSobe
      Relmx(posuv+2) = 1;
      posuv = posuv + 2;
    end
    Relmx(posuv+1) = 1;
    posuv = posuv + 2;
end

 y(1) = nx;     % y(1) je výstup nx

for i = 1: 1 : 2*n
    y(i+1)=Relmx(i);    % tyto výstupy nesou iformaci o tom,
end                     % jak mají být sepnuty kontakty relé

y(2*n+2) = nser;        % tyto dva výstupy nesou čísla nser
y(2*n+3) = npar;        % a npar - jsou zobrazeny blokem Display
end
```

A.2 Zdrojový kód funkce MATLAB Fcn2

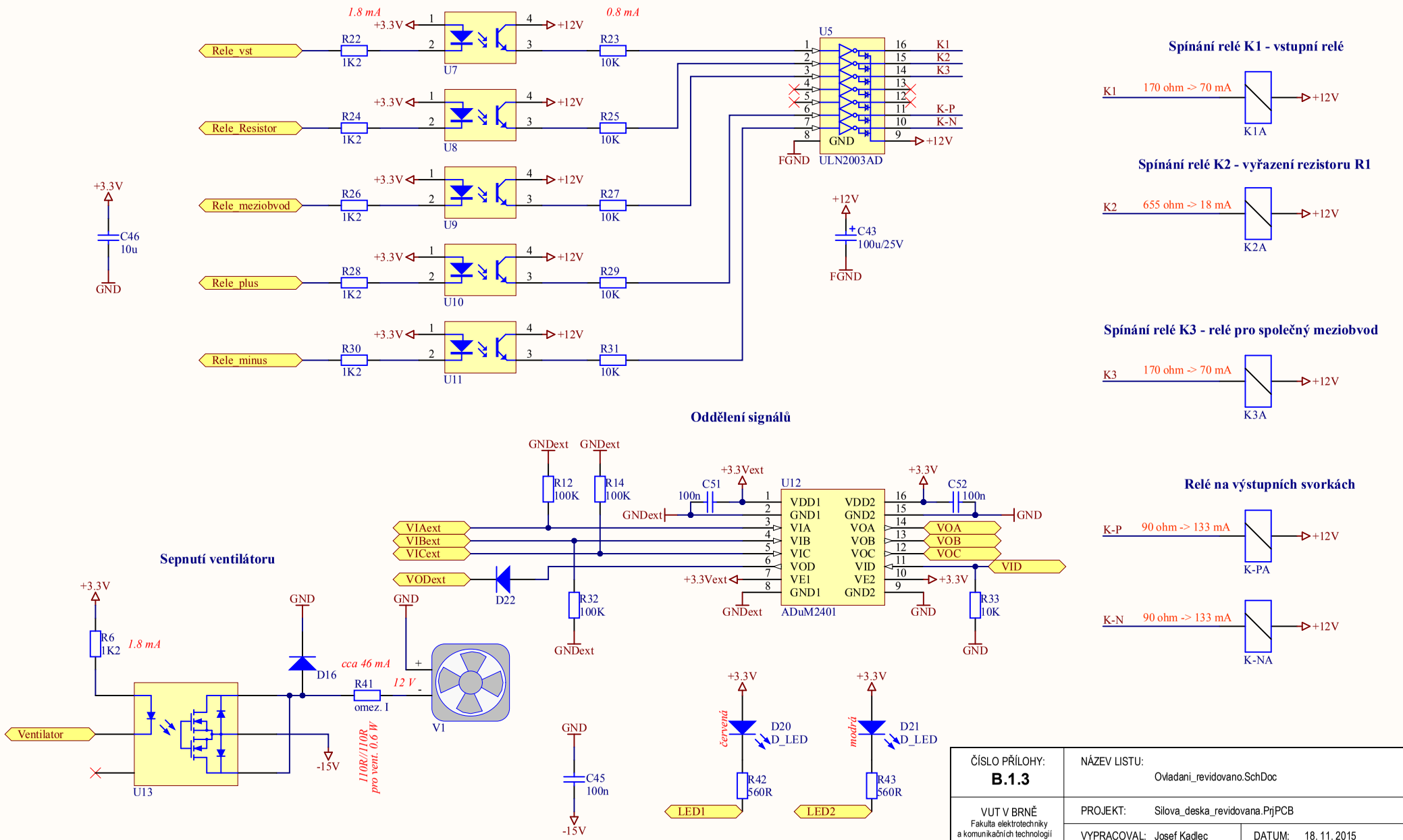
```
function y = Fcn2(u)
n=u(1);          % počet měničů
Uref=u(2);       % nová žádaná hodnota
Uoutf=u(3);      % skutečná hodnota
UrefPR=u(4);     % původní žádaná hodnota

U1=60;           % maximální výstupní napětí jednoho měniče
Umax=n*U1;       % maximální výstupní napětí systému

if UrefPR ~= Uref        % při změně žádané hodnoty napětí

    % určení předchozího nser
    if Uref < Umax
        nser = floor(Uref/U1)+1;
    else
        nser = n;
    end
    npar = floor(n/nser);
    nser = floor(n/npar);
    % urcčení nového nser
    if UrefPR < Umax
        nserPR = floor(UrefPR/U1)+1;
    else
        nserPR = n;
    end
    nparPR = floor(n/nserPR);
    nserPR = floor(n/nparPR);

    % porovná předchozí a novou hodnotu výst. napětí jednoho měniče
    if UrefPR/nserPR > Uref/nser
        Urefmezi = Uref/nser*nserPR;

        % porovná okamžitou reg. odchylku a referenční reg. odch.
        if (Uoutf - Urefmezi) <= 0.05
            y(2) = Uref;
            y(1) = Uref;
         else
            y(1) = Urefmezi;
            y(2) = UrefPR;
        end
    else
        y(1)=Uref;
        y(2)=Uref;
    end
else                     % když se nezmění, ponechá se stávající
  y(2) = Uref;
  y(1) = Uref;
end
end
```



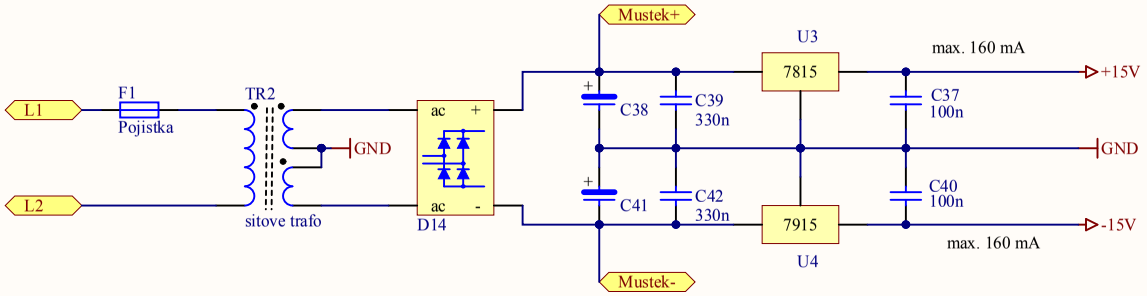
ČÍSLO PŘÍLOHY: **B.1.1**	NÁZEV LISTU: Menic_revidovano.SchDoc	
VUT V BRNĚ Fakulta elektrotechniky a komunikačních technologií	PROJEKT: Silova_deska_revidovana.PrjPCB	
	VYPRACOVAL: Josef Kadlec	DATUM: 18. 11. 2015



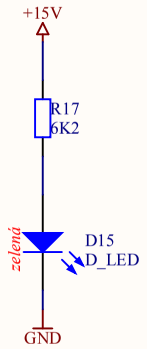
ČÍSLO PŘÍLOHY: **B.1.2**	NÁZEV LISTU: Budice_revidovano3.SchDoc	
VUT V BRNĚ Fakulta elektrotechniky a komunikačních technologií	PROJEKT: Silova_deska_revidovana.PrjPCB	
	VYPRACOVAL: Josef Kadlec	DATUM: 18. 11. 2015


Rele_vst
Rele_Resistor
Rele_meziobvod
Rele_plus
Rele_minus
R22 1K2
R24 1K2
R26 1K2
R28 1K2
R30 1K2
R23 10K
R25 10K
R27 10K
R29 10K
R31 10K
U7
U8
U9
U10
U11
U5
ULN2003AD
1.8 mA
0.8 mA
+3.3V
+12V
GND
FGND
K1
K2
K3
K-P
K-N
C46 10u
C43 100u/25V
Spínání relé K1 - vstupní relé
K1 170 ohm -> 70 mA
K1A
Spínání relé K2 - vyřazení rezistoru R1
K2 655 ohm -> 18 mA
K2A
Spínání relé K3 - relé pro společný meziobvod
K3 170 ohm -> 70 mA
K3A
Relé na výstupních svorkách
K-P 90 ohm -> 133 mA
K-PA
K-N 90 ohm -> 133 mA
K-NA
Oddělení signálů
GNDext
+3.3Vext
R12 100K
R14 100K
R32 100K
R33 10K
C51 100n
C52 100n
U12
ADuM2401
VDD1 GND1 VIA VIB VIC VOD VE1 GND1
VDD2 GND2 VOA VOB VOC VID VE2 GND2
VIAext
VIBext
VICext
VODext
VID
VOA
VOB
VOC
D22
Sepnutí ventilátoru
R6 1K2
1.8 mA
D16
cca 46 mA
R41 omez. I
12 V
V1
Ventilator
U13
-15V
110R/110R pro vent. 0.6 W
C45 100n
D20 D_LED
D21 D_LED
červená
modrá
R42 560R
R43 560R
LED1
LED2
ČÍSLO PŘÍLOHY: B.1.3
NÁZEV LISTU: Ovladani_revidovano.SchDoc
VUT V BRNĚ
Fakulta elektrotechniky a komunikačních technologií
PROJEKT: Silova_deska_revidovana.PrjPCB
VYPRACOVAL: Josef Kadlec
DATUM: 18. 11. 2015

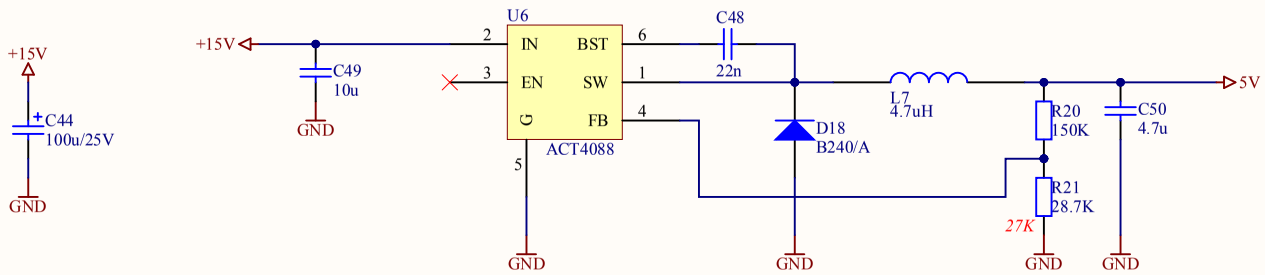
Zdroj +15 V/ -15 V



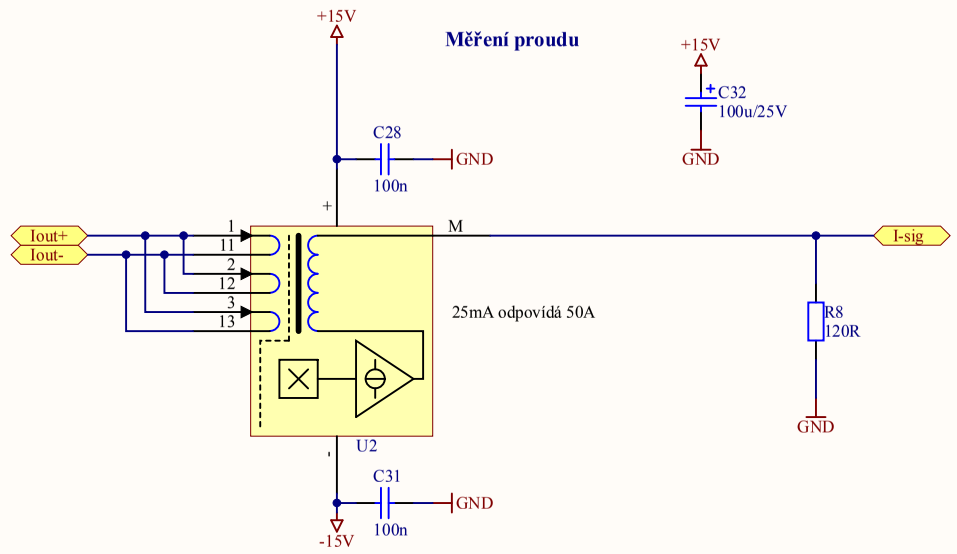
Signální LED

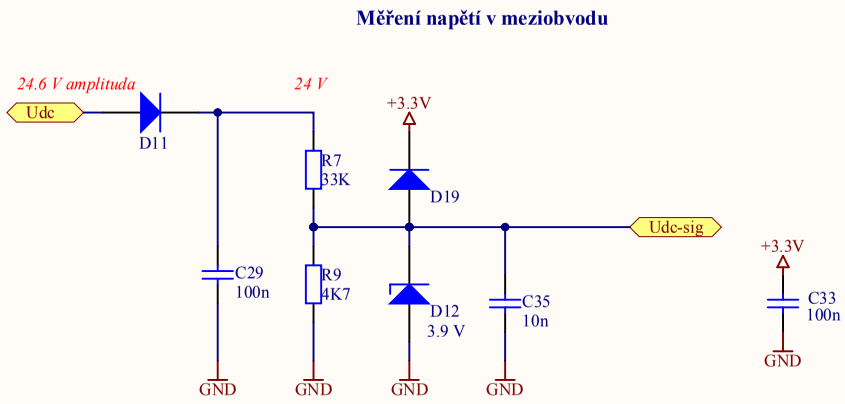


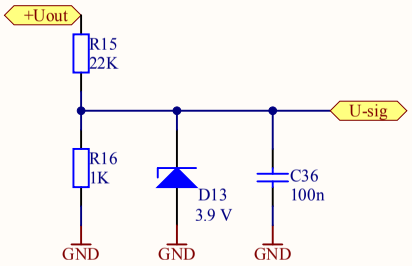
Zdroj +5 V

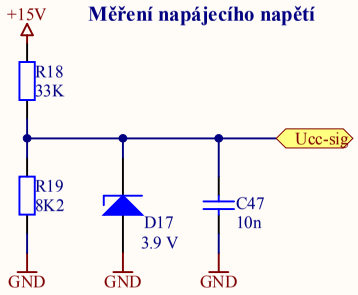


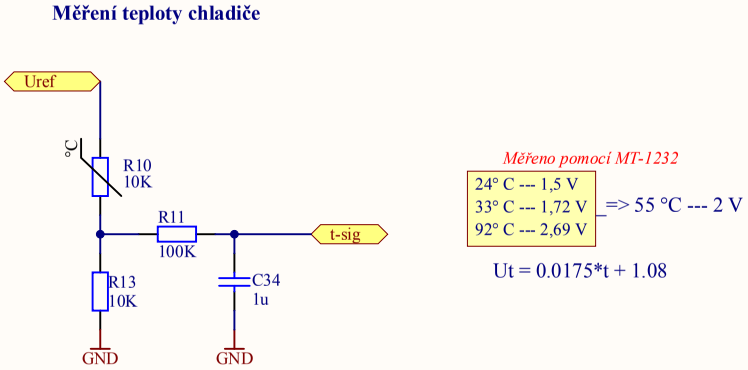
ČÍSLO PŘÍLOHY: **B.1.4**	NÁZEV LISTU: Napajeni_revidovano.SchDoc	
VUT V BRNĚ Fakulta elektrotechniky a komunikačních technologií	PROJEKT: Silova_deska_revidovana.PrjPCB	
	VYPRACOVAL: Josef Kadlec	DATUM: 18. 11. 2015



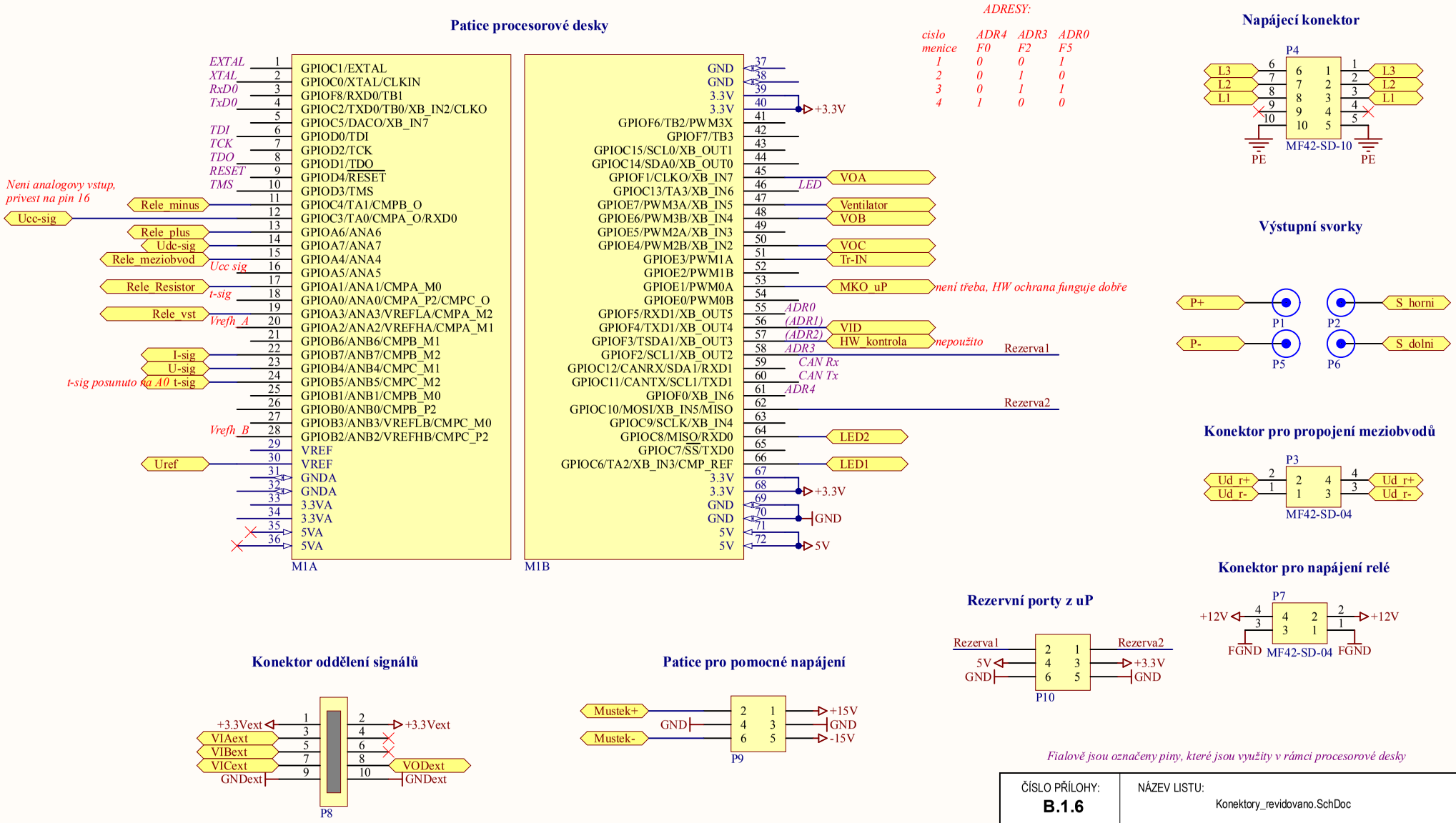




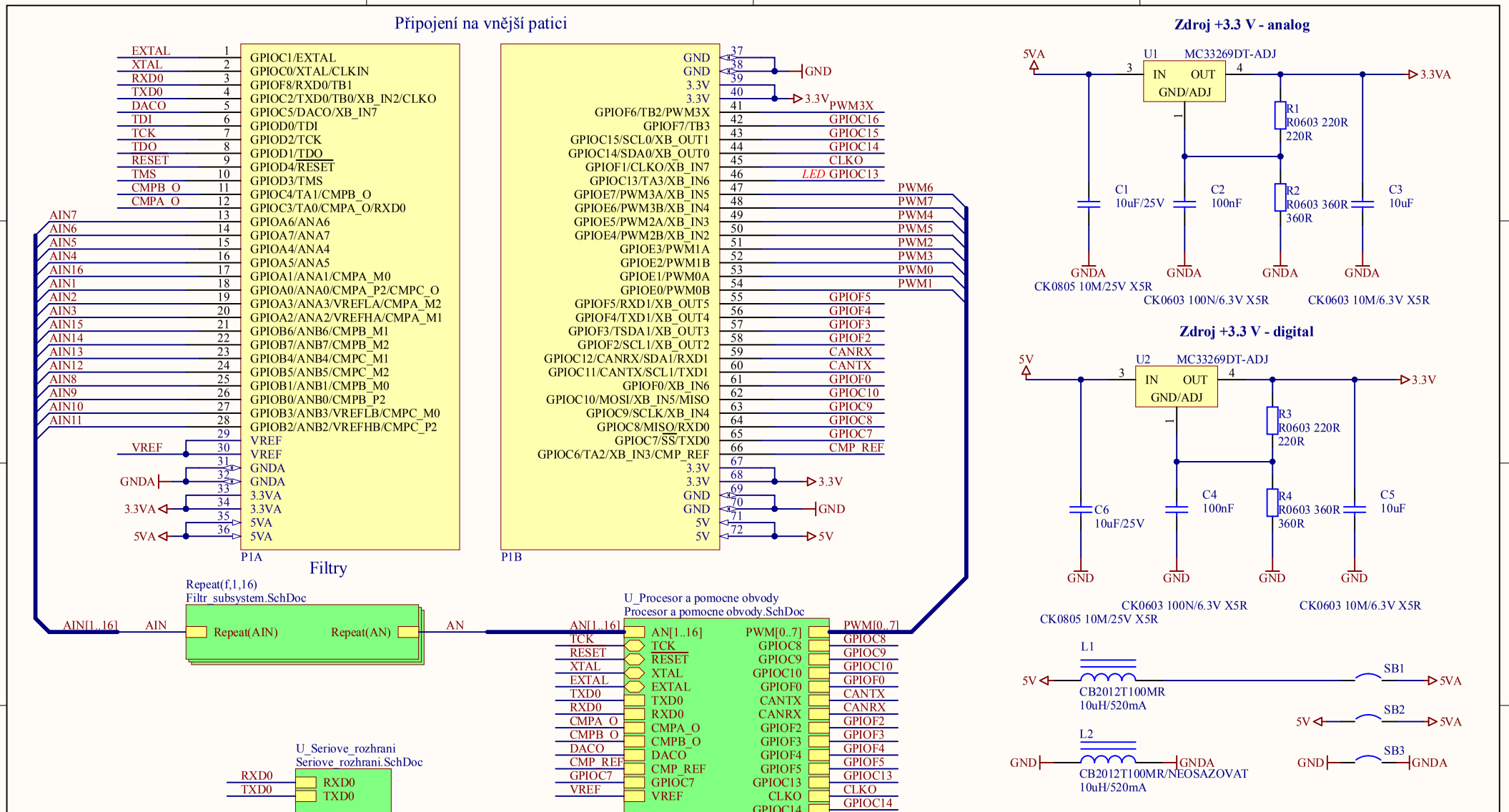




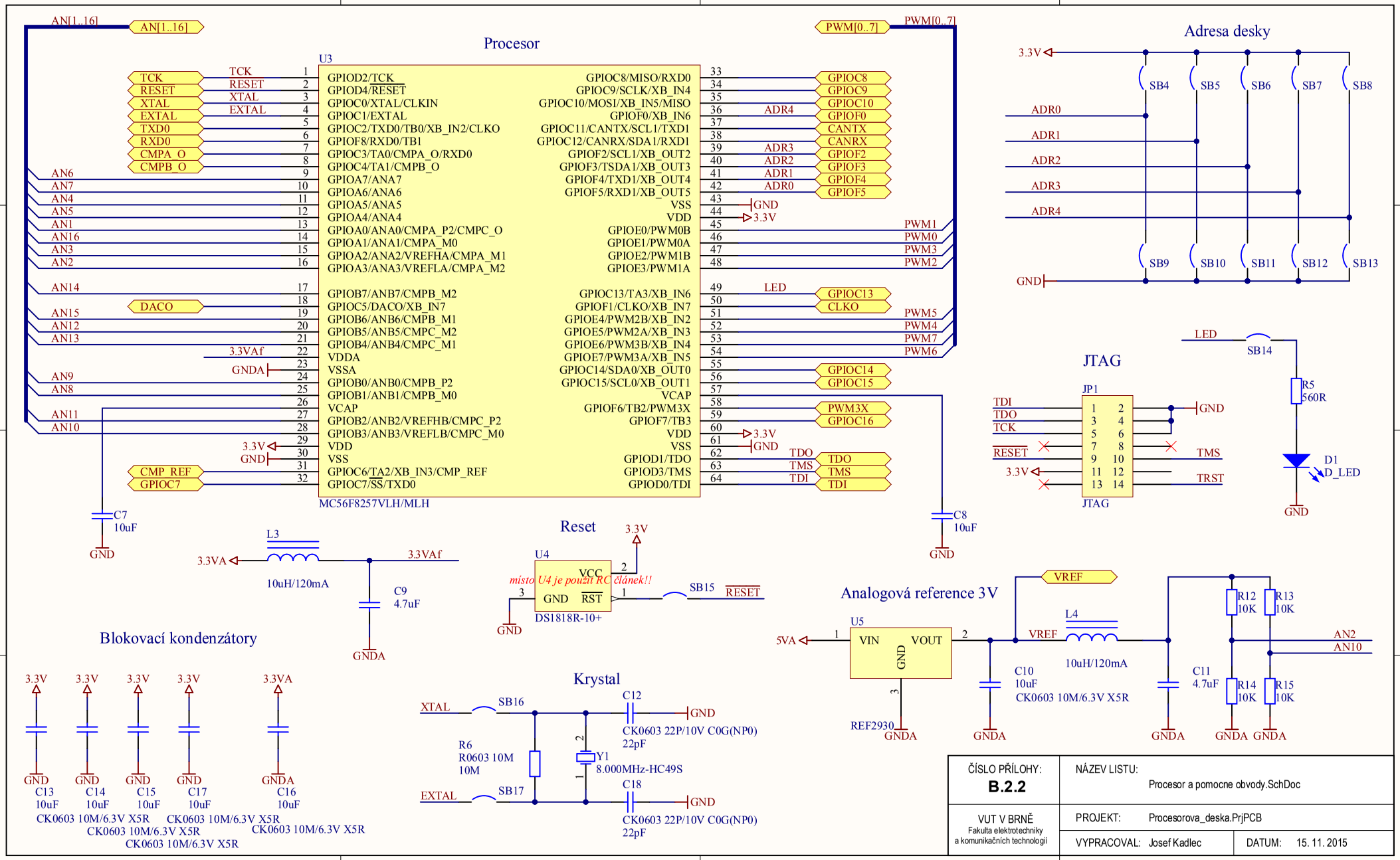
ČÍSLO PŘÍLOHY: **B.1.5**	NÁZEV LISTU: Mereni_revidovano.SchDoc	
VUT V BRNĚ Fakulta elektrotechniky a komunikačních technologií	PROJEKT: Silova_deska_revidovana.PrjPCB	
	VYPRACOVAL: Josef Kadlec	DATUM: 18. 11. 2015

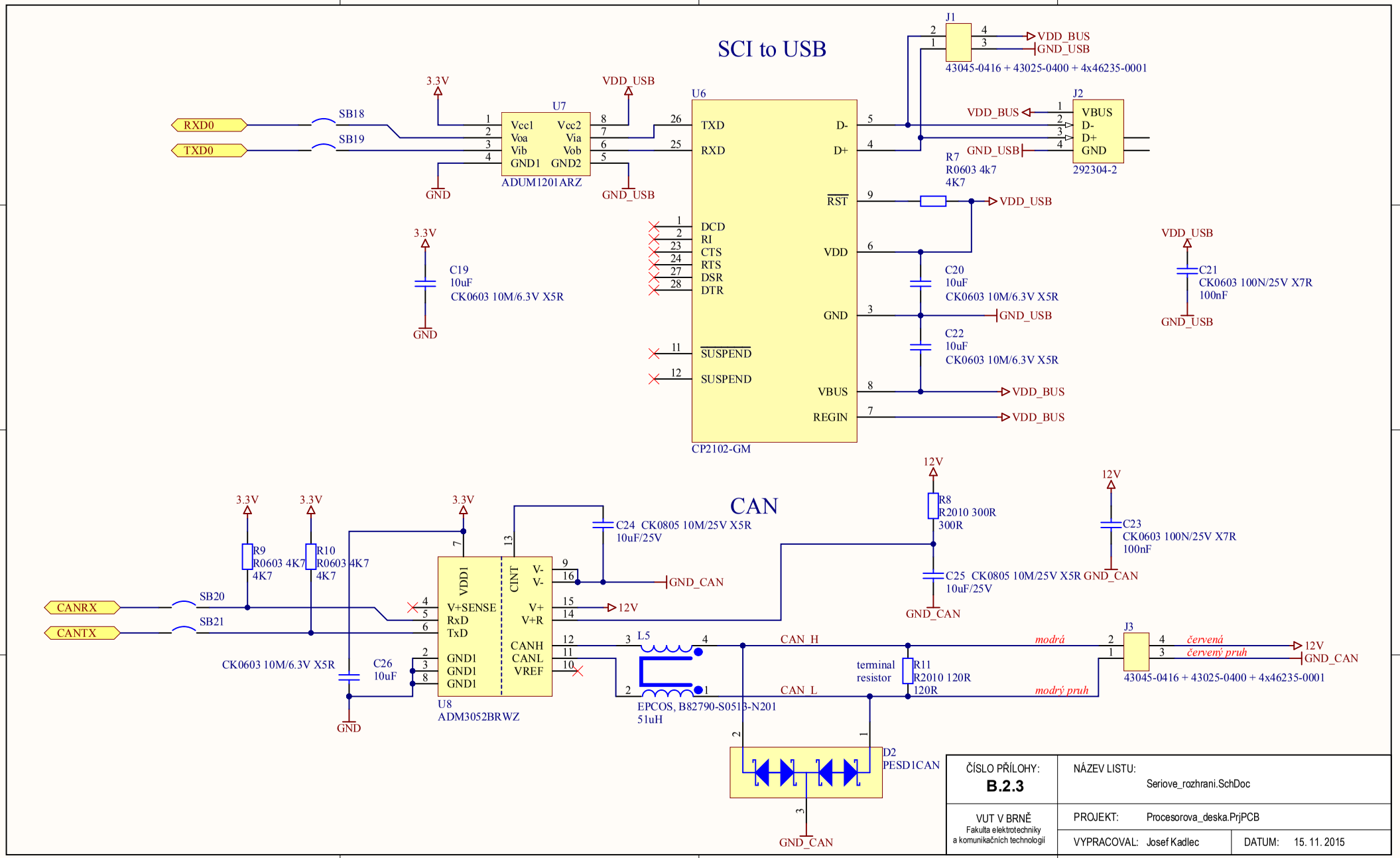


ČÍSLO PŘÍLOHY: **B.1.6**	NÁZEV LISTU: Konektory_revidovano.SchDoc
VUT V BRNĚ Fakulta elektrotechniky a komunikačních technologií	PROJEKT: Silova_deska_revidovana.PrjPCB
	VYPRACOVAL: Josef Kadlec — DATUM: 18. 11. 2015

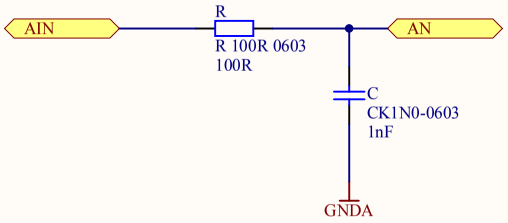


ČÍSLO PŘÍLOHY: **B.2.1**	NÁZEV LISTU: Napajeni_procesoru.SchDoc
VUT V BRNĚ Fakulta elektrotechniky a komunikačních technologií	PROJEKT: Procesorova_deska.PrjPCB
	VYPRACOVAL: Josef Kadlec — DATUM: 15. 11. 2015

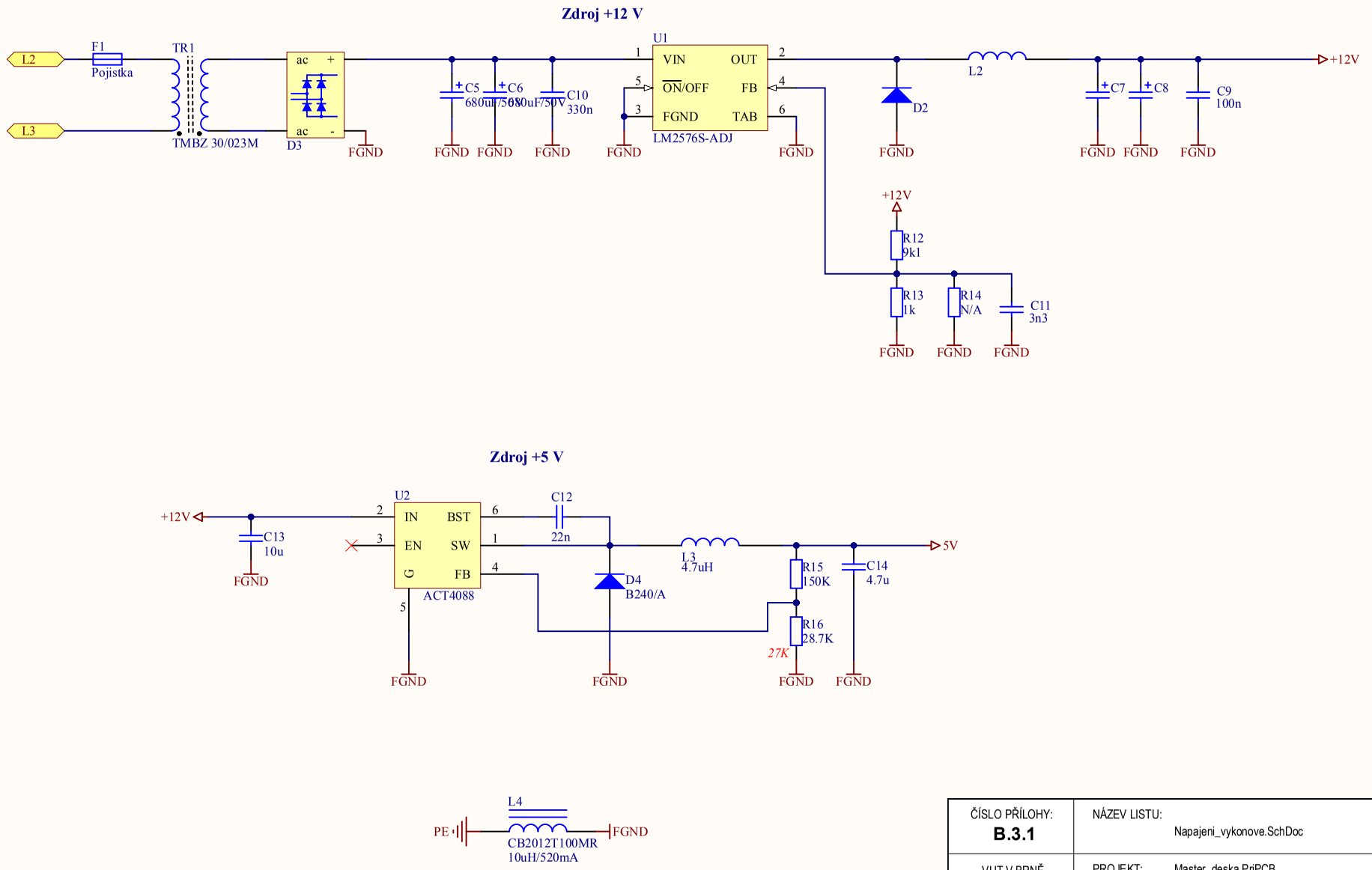

Procesor
U3
MC56F8257VLH/MLH
AN[1..16]
PWM[0..7]
TCK
RESET
XTAL
EXTAL
TXD0
RXD0
CMPA_O
CMPB_O
DACO
CMP_REF
GPIOC7
3.3VAf
GNDA
3.3V
GND
GPIOD2/TCK
GPIOD4/RESET
GPIOC0/XTAL/CLKIN
GPIOC1/EXTAL
GPIOC2/TXD0/TB0/XB_IN2/CLKO
GPIOF8/RXD0/TB1
GPIOC3/TA0/CMPA_O/RXD0
GPIOC4/TA1/CMPB_O
GPIOA7/ANA7
GPIOA6/ANA6
GPIOA5/ANA5
GPIOA4/ANA4
GPIOA0/ANA0/CMPA_P2/CMPC_O
GPIOA1/ANA1/CMPA_M0
GPIOA2/ANA2/VREFHA/CMPA_M1
GPIOA3/ANA3/VREFLA/CMPA_M2
GPIOB7/ANB7/CMPB_M2
GPIOC5/DACO/XB_IN7
GPIOB6/ANB6/CMPB_M1
GPIOB5/ANB5/CMPC_M2
GPIOB4/ANB4/CMPC_M1
VDDA
VSSA
GPIOB0/ANB0/CMPB_P2
GPIOB1/ANB1/CMPB_M0
VCAP
GPIOB2/ANB2/VREFHB/CMPC_P2
GPIOB3/ANB3/VREFLB/CMPC_M0
VDD
VSS
GPIOC6/TA2/XB_IN3/CMP_REF
GPIOC7/SS/TXD0
GPIOC8/MISO/RXD0
GPIOC9/SCLK/XB_IN4
GPIOC10/MOSI/XB_IN5/MISO
GPIOF0/XB_IN6
GPIOC11/CANTX/SCL1/TXD1
GPIOC12/CANRX/SDA1/RXD1
GPIOF2/SCL1/XB_OUT2
GPIOF3/TSDA1/XB_OUT3
GPIOF4/TXD1/XB_OUT4
GPIOF5/RXD1/XB_OUT5
VSS
VDD
GPIOE0/PWM0B
GPIOE1/PWM0A
GPIOE2/PWM1B
GPIOE3/PWM1A
GPIOC13/TA3/XB_IN6
GPIOF1/CLKO/XB_IN7
GPIOE4/PWM2B/XB_IN2
GPIOE5/PWM2A/XB_IN3
GPIOE6/PWM3B/XB_IN4
GPIOE7/PWM3A/XB_IN5
GPIOC14/SDA0/XB_OUT0
GPIOC15/SCL0/XB_OUT1
VCAP
GPIOF6/TB2/PWM3X
GPIOF7/TB3
VDD
VSS
GPIOD1/TDO
GPIOD3/TMS
GPIOD0/TDI
ADR4
ADR3
ADR2
ADR1
ADR0
LED
PWM1
PWM0
PWM3
PWM2
PWM5
PWM4
PWM7
PWM6
GPIOC8
GPIOC9
GPIOC10
GPIOF0
CANTX
CANRX
GPIOF2
GPIOF3
GPIOF4
GPIOF5
GPIOC13
CLKO
GPIOC14
GPIOC15
PWM3X
GPIOC16
TDO
TMS
TDI
AN6
AN7
AN4
AN5
AN1
AN16
AN3
AN2
AN14
AN15
AN12
AN13
AN9
AN8
AN11
AN10
C7
10uF
C8
10uF
Adresa desky
SB4
SB5
SB6
SB7
SB8
SB9
SB10
SB11
SB12
SB13
JTAG
JP1
SB14
R5
560R
D1
D_LED
L3
10uH/120mA
C9
4.7uF
Reset
U4
VCC
GND
RST
DS1818R-10+
místo U4 je použit RC článek!!
SB15
Analogová reference 3V
U5
VIN
VOUT
5VA
VREF
L4
10uH/120mA
C10
10uF
CK0603 10M/6.3V X5R
C11
4.7uF
R12
10K
R13
10K
R14
10K
R15
10K
REF2930
Blokovací kondenzátory
C13
10uF
C14
10uF
C15
10uF
C17
10uF
C16
10uF
CK0603 10M/6.3V X5R
Krystal
SB16
SB17
R6
R0603 10M
10M
Y1
8.000MHz-HC49S
C12
C18
CK0603 22P/10V C0G(NP0)
22pF
ČÍSLO PŘÍLOHY:
B.2.2
NÁZEV LISTU:
Procesor a pomocne obvody.SchDoc
VUT V BRNĚ
Fakulta elektrotechniky
a komunikačních technologií
PROJEKT:
Procesorova_deska.PrjPCB
VYPRACOVAL:
Josef Kadlec
DATUM:
15. 11. 2015


SCI to USB
CAN
RXD0
TXD0
SB18
SB19
3.3V
VDD_USB
U7
Vcc1
Voa
Vib
GND1
Vcc2
Via
Vob
GND2
ADUM1201ARZ
GND
GND_USB
U6
TXD
RXD
D-
D+
RST
VDD
GND
VBUS
REGIN
DCD
RI
CTS
RTS
DSR
DTR
SUSPEND
CP2102-GM
J1
43045-0416 + 43025-0400 + 4x46235-0001
J2
VBUS
D-
D+
GND
292304-2
R7
R0603 4k7
4K7
C19
10uF
CK0603 10M/6.3V X5R
C20
10uF
CK0603 10M/6.3V X5R
C22
10uF
CK0603 10M/6.3V X5R
C21
CK0603 100N/25V X7R
100nF
R9
R0603 4K7
4K7
R10
R0603 4K7
4K7
CANRX
CANTX
SB20
SB21
U8
ADM3052BRWZ
VDD1
V+SENSE
RxD
TxD
GND1
GND1
GND1
CINT
V-
V-
V+
V+R
CANH
CANL
VREF
C24 CK0805 10M/25V X5R
10uF/25V
GND_CAN
12V
CK0603 10M/6.3V X5R
C26
10uF
L5
EPCOS, B82790-S0513-N201
51uH
CAN_H
CAN_L
terminal
resistor
R11
R2010 120R
120R
R8
R2010 300R
300R
C25 CK0805 10M/25V X5R
10uF/25V
C23
CK0603 100N/25V X7R
100nF
J3
43045-0416 + 43025-0400 + 4x46235-0001
modrá
červená
červený pruh
modrý pruh
D2
PESD1CAN
ČÍSLO PŘÍLOHY:
B.2.3
NÁZEV LISTU:
Seriove_rozhrani.SchDoc
VUT V BRNĚ
Fakulta elektrotechniky
a komunikačních technologií
PROJEKT:
Procesorova_deska.PrjPCB
VYPRACOVAL:
Josef Kadlec
DATUM:
15. 11. 2015

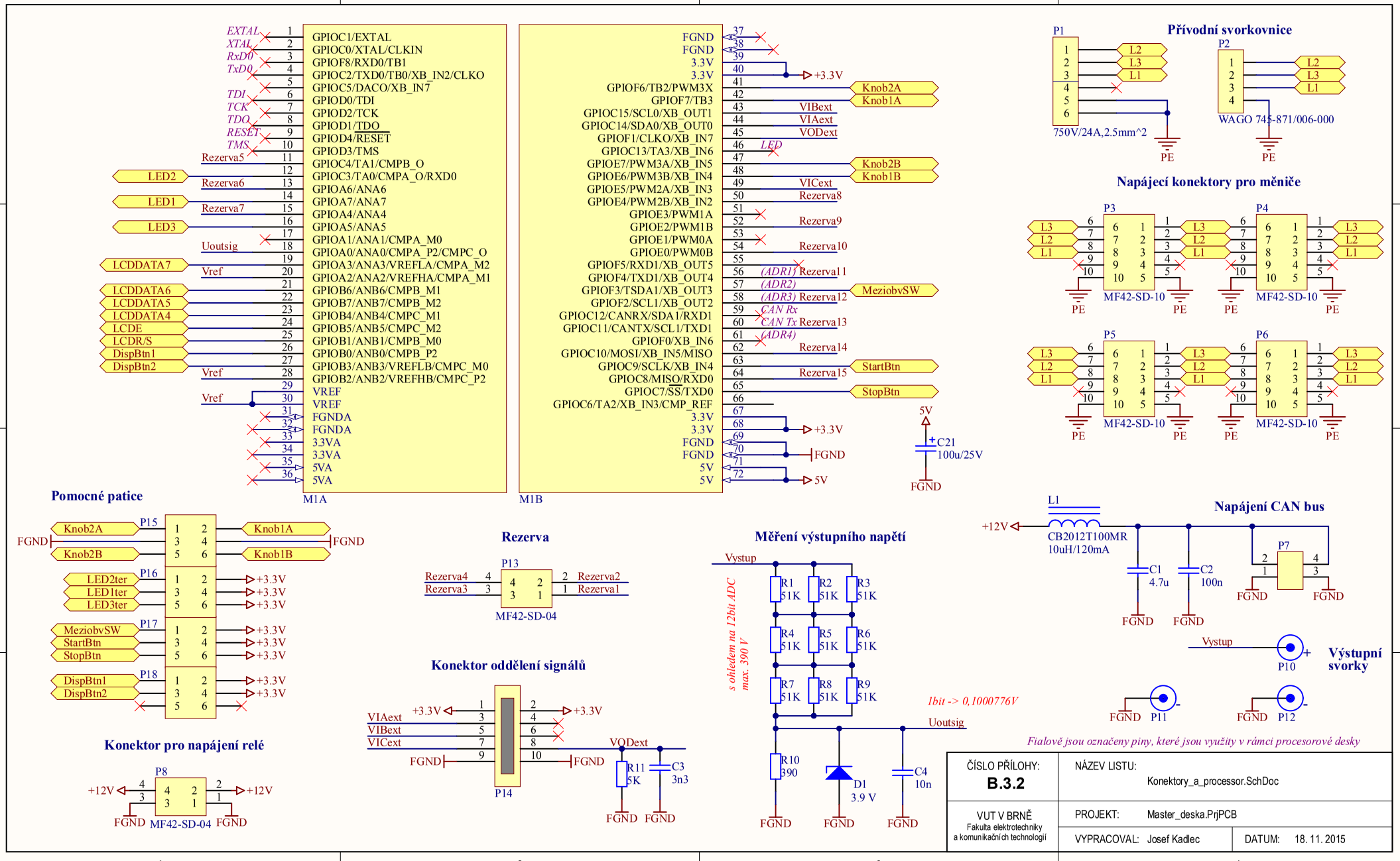
Jeden blok filtru

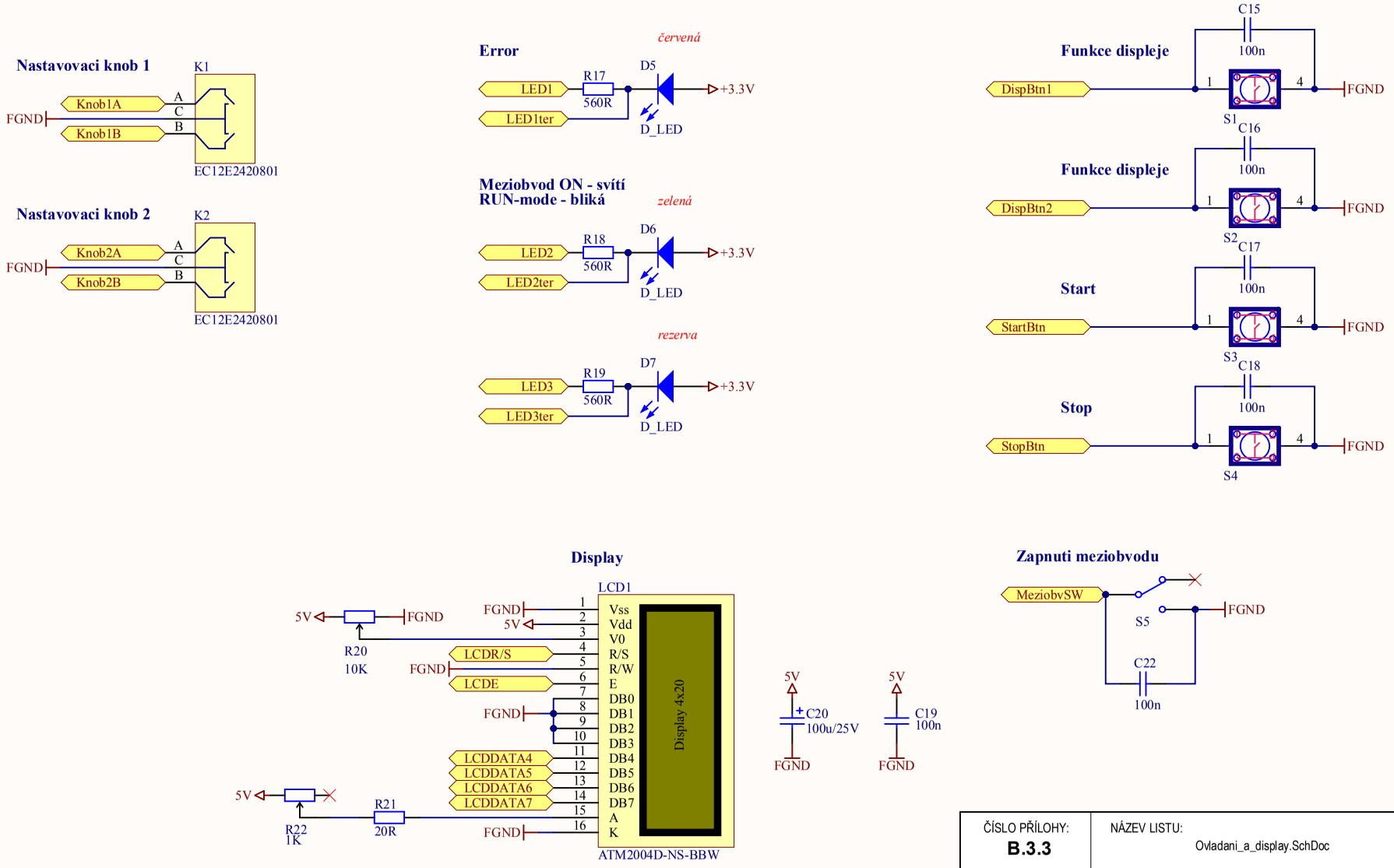


ČÍSLO PŘÍLOHY: **B.2.4**	NÁZEV LISTU: Filtr_subsystem.SchDoc	
VUT V BRNĚ Fakulta elektrotechniky a komunikačních technologií	PROJEKT: Procesorova_deska.PrjPCB	
	VYPRACOVAL: Josef Kadlec	DATUM: 15. 11. 2015

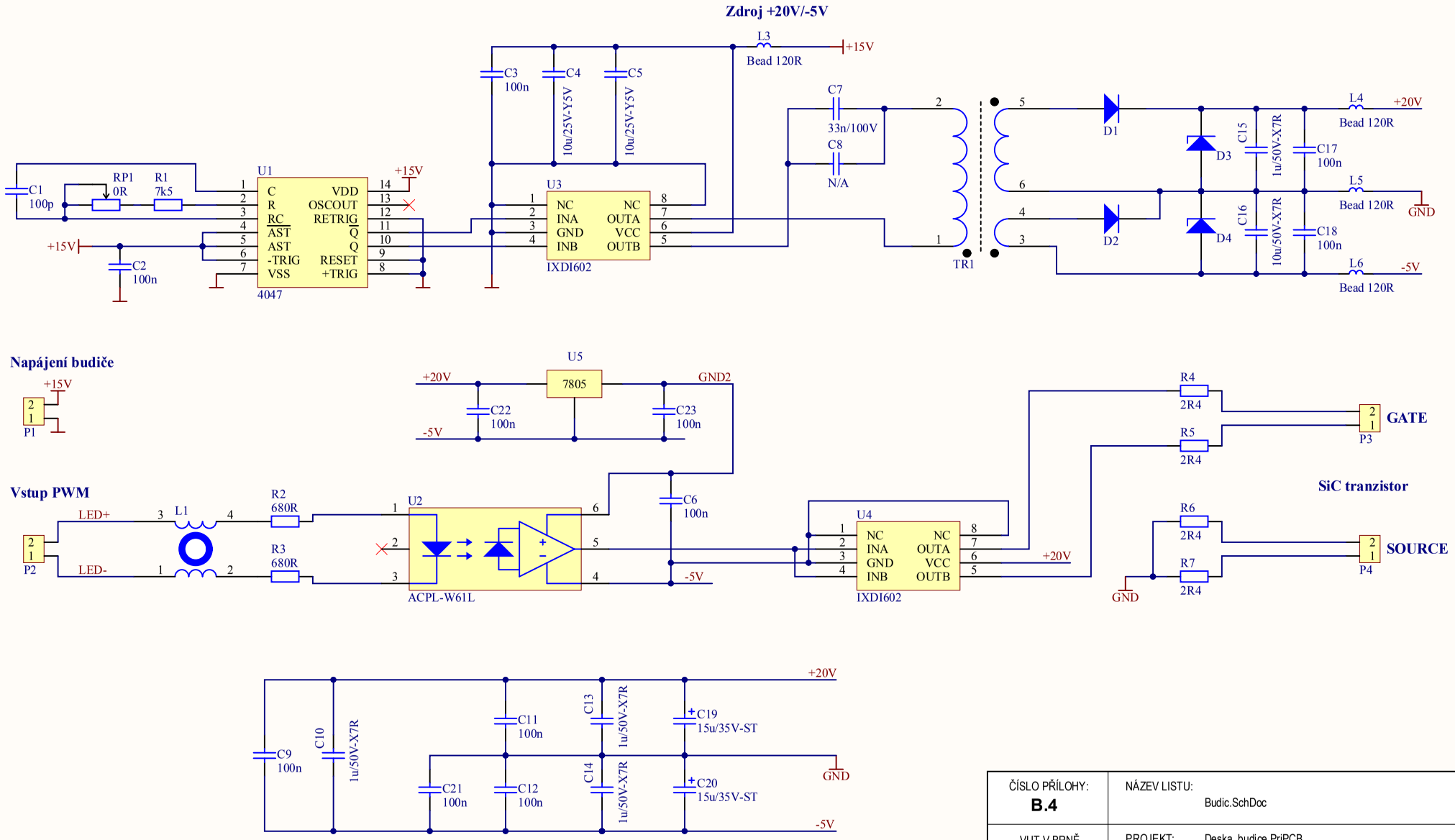


ČÍSLO PŘÍLOHY: **B.3.1**	NÁZEV LISTU: Napajeni_vykonove.SchDoc	
VUT V BRNĚ Fakulta elektrotechniky a komunikačních technologií	PROJEKT: Master_deska.PrjPCB	
	VYPRACOVAL: Josef Kadlec	DATUM: 18. 11. 2015

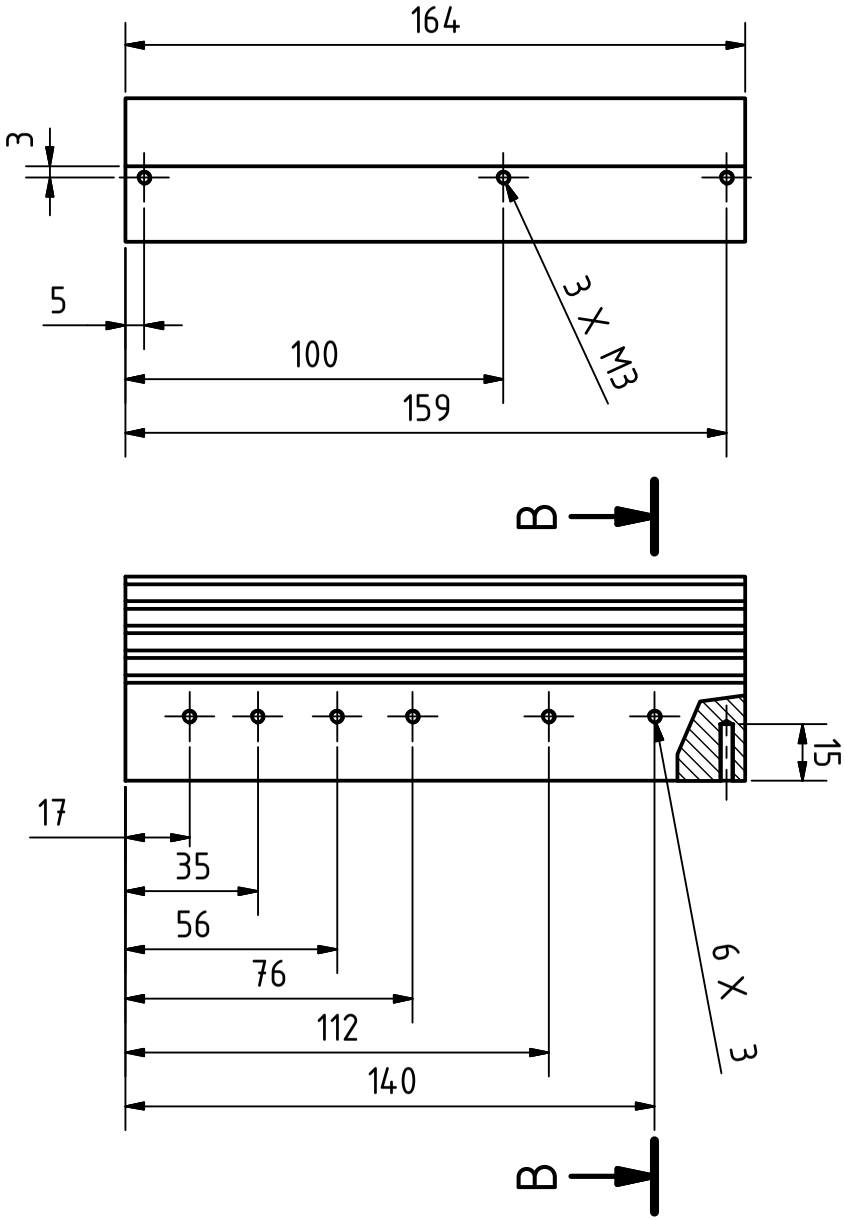

M1A
M1B
Přívodní svorkovnice
P1
P2
750V/24A,2.5mm^2
WAGO 745-871/006-000
Napájecí konektory pro měniče
P3
P4
P5
P6
MF42-SD-10
Pomocné patice
P15
P16
P17
P18
Rezerva
P13
MF42-SD-04
Konektor oddělení signálů
P14
Konektor pro napájení relé
P8
Měření výstupního napětí
s ohledem na 12bit ADC
max. 390 V
1bit -> 0,1000776V
Napájení CAN bus
L1
CB2012T100MR
10uH/120mA
P7
Výstupní svorky
P10
P11
P12
Fialově jsou označeny piny, které jsou využity v rámci procesorové desky
ČÍSLO PŘÍLOHY:
B.3.2
NÁZEV LISTU:
Konektory_a_processor.SchDoc
VUT V BRNĚ
Fakulta elektrotechniky a komunikačních technologií
PROJEKT:
Master_deska.PrjPCB
VYPRACOVAL:
Josef Kadlec
DATUM:
18. 11. 2015

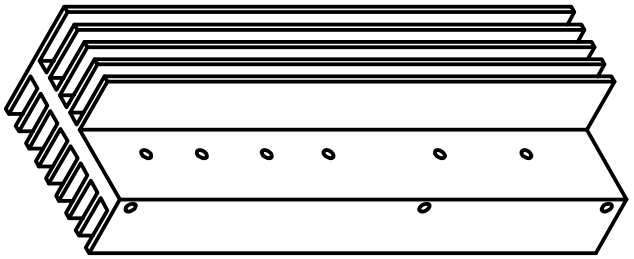


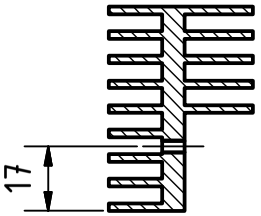
ČÍSLO PŘÍLOHY: **B.3.3**	NÁZEV LISTU: Ovladani_a_display.SchDoc	
VUT V BRNĚ Fakulta elektrotechniky a komunikačních technologií	PROJEKT: Master_deska.PrjPCB	
	VYPRACOVAL: Josef Kadlec	DATUM: 18. 11. 2015



ČÍSLO PŘÍLOHY: **B.4**	NÁZEV LISTU: Budic.SchDoc	
VUT V BRNĚ Fakulta elektrotechniky a komunikačních technologií	PROJEKT: Deska_budice.PrjPCB	
	VYPRACOVAL: Josef Kadlec	DATUM: 29. 10. 2015





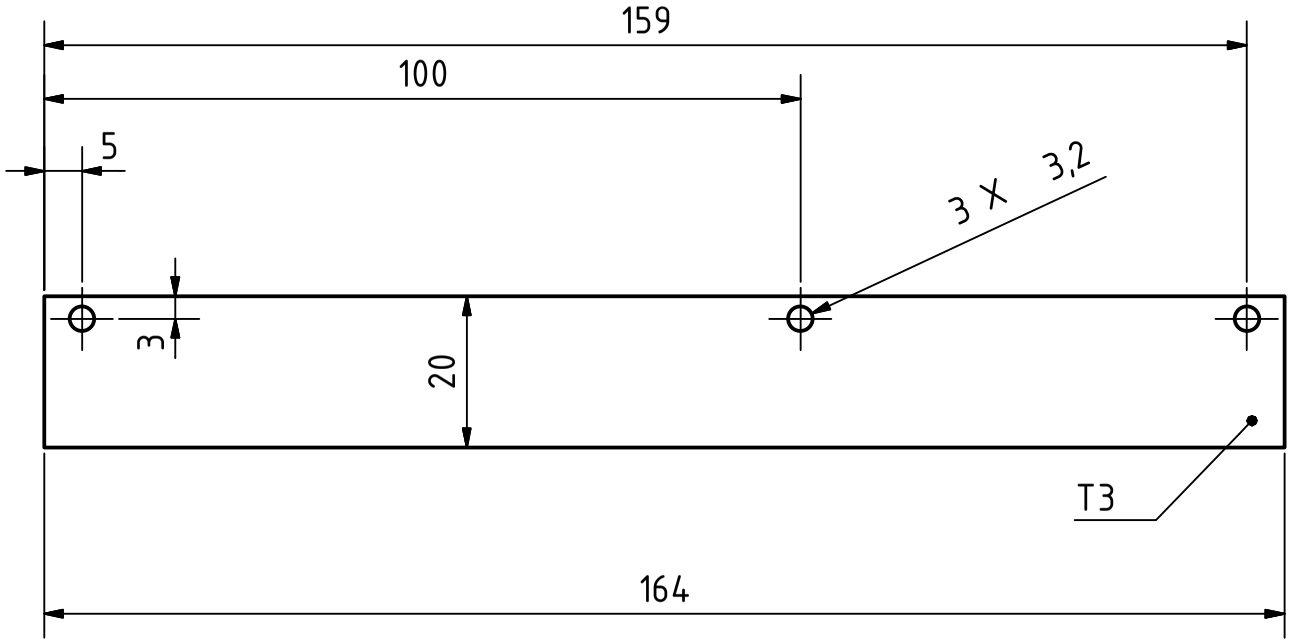


B-B (1 : 2)

CHLADIČ: SK 32

M 1 : 2

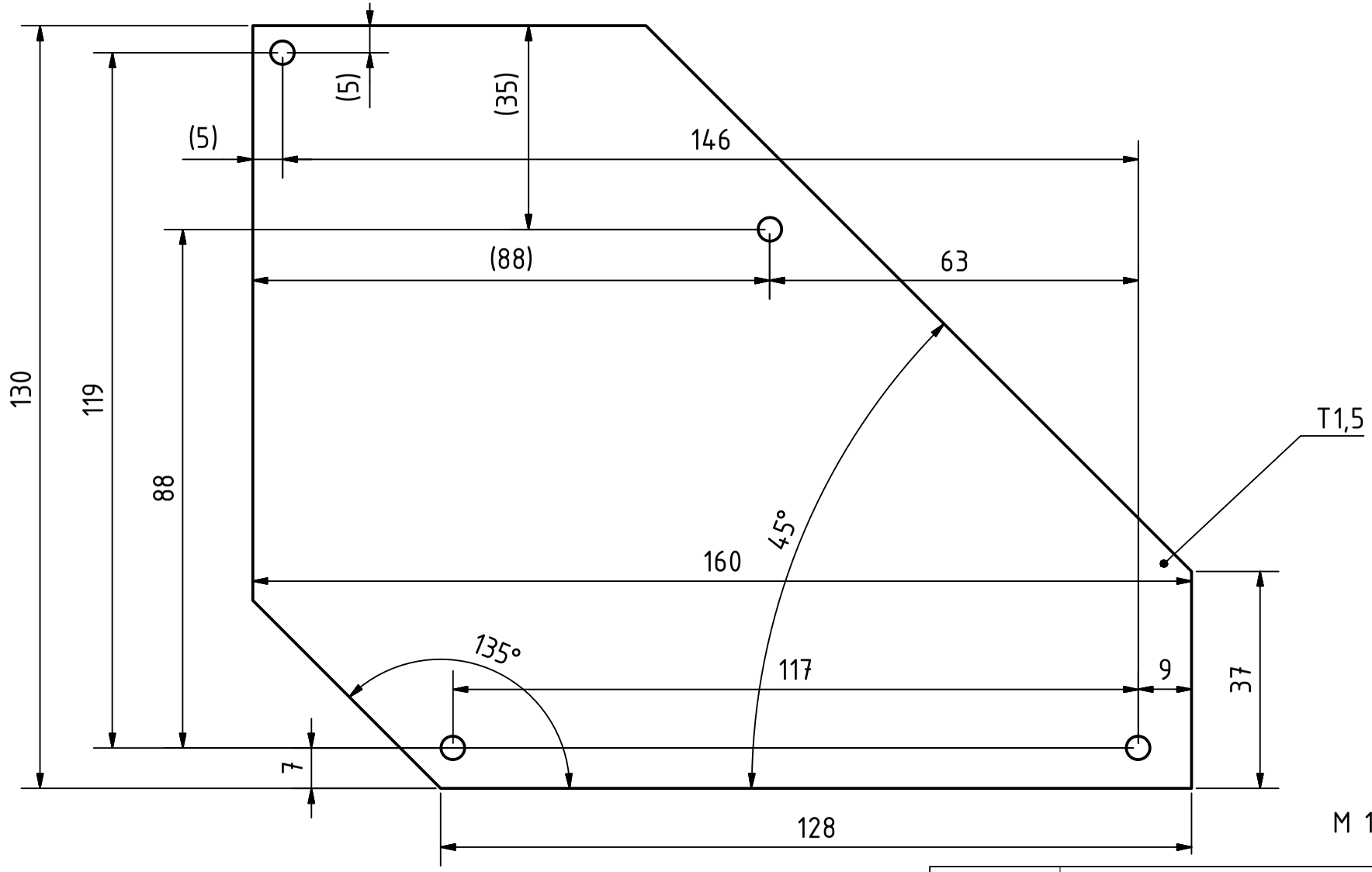
ČÍSLO PŘÍLOHY: **C.1**	NÁZEV LISTU: Výkres děr v chladiči CH1	
VUT V BRNĚ Fakulta elektrotechniky a komunikačních technologií	PROJEKT: Technická dokumentace modulárního systému	
	VYPRACOVAL: Josef Kadlec	DATUM: 10. 11. 2015



M 1 : 1

MATERIÁL: např. kuprextit

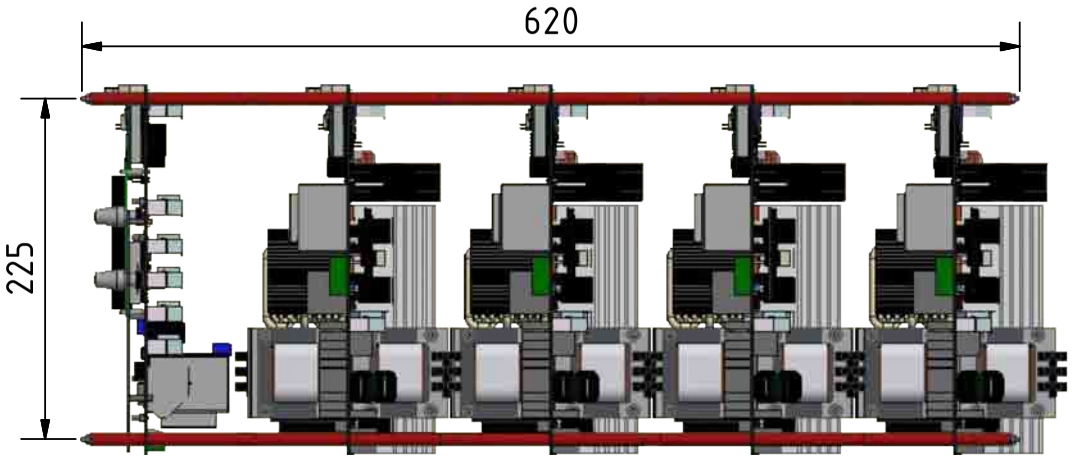
ČÍSLO PŘÍLOHY: **C.2**	NÁZEV LISTU: Izolační podložka pod chladič CH1	
VUT V BRNĚ Fakulta elektrotechniky a komunikačních technologií	PROJEKT: Technická dokumentace modulárního systému	
	VYPRACOVAL: Josef Kadlec	DATUM: 10. 11. 2015

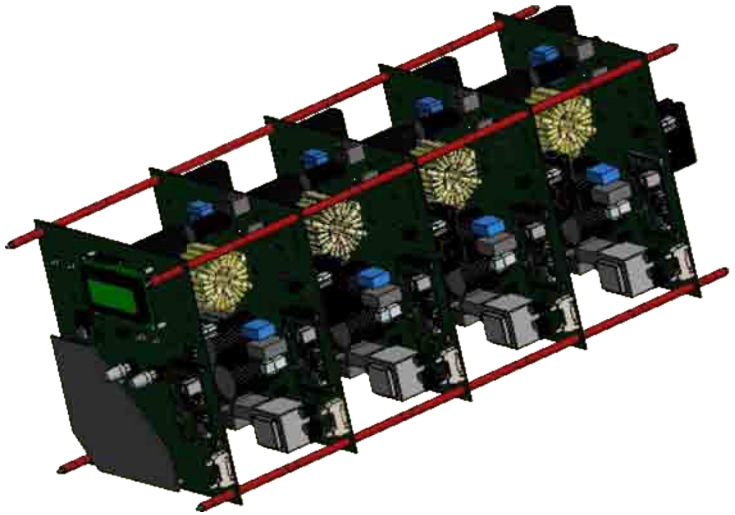


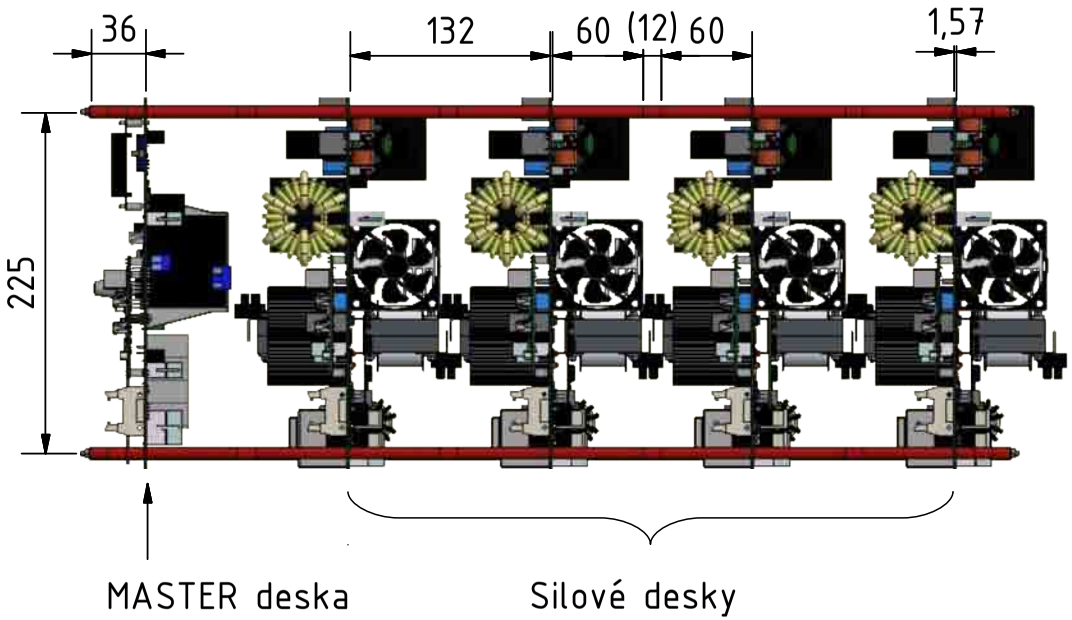
M 1 : 1

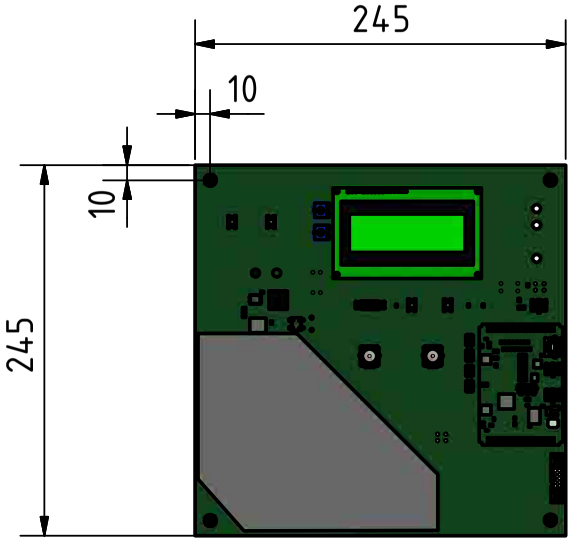
MATERIÁL: plexisklo

ČÍSLO PŘÍLOHY: **C.3**	NÁZEV LISTU: Plexisklo před MASTER desku	
VUT V BRNĚ Fakulta elektrotechniky a komunikačních technologií	PROJEKT: Technická dokumentace modulárního systému	
	VYPRACOVAL: Josef Kadlec	DATUM: 19. 11. 2015









M 1 : 5

ČÍSLO PŘÍLOHY: **C.4**	NÁZEV LISTU: Rozměry modulárního systému	
VUT V BRNĚ Fakulta elektrotechniky a komunikačních technologií	PROJEKT: Technická dokumentace modulárního systému	
	VYPRACOVAL: Josef Kadlec	DATUM: 26. 11. 2015

D.1 Seznam součástek jedné Silové desky

Označení	Hodnota	Poznámka
C1, C2, C32, C43, C44	100u/25V	elektrolyt
C3, C11	560uF/400V 85°C	Farnell: 119-8741
C4, C5, C7, C8, C9, C10, C12, C13, C14, C15, C16, C17, C20, C21, C24, C25, C26, C27	3,3n/440/300V	GME: p120-265 nebo Mouser: 80-C921U332MYVDDAP
C6	U47/630V	fóliový kondenzátor
C18, C19	680p/630V	fóliový kondenzátor
C30	3n3/630V	fóliový kondenzátor
C22, C23	680uF/100V 105°C	Farnell: 969-2657
C28, C29, C31, C33, C36, C37, C40, C45, C51, C52, C53, C56	100n	SMD805
C34	1u	SMD805
C35, C47	10n	SMD805
C39, C42	330n	SMD805
C48	22n	SMD805
C54, C55	1n	SMD805
R6	1K2	SMD805
R7, R18	33K	SMD805
R8	120R	SMD805
R9	4K7	SMD805
R11, R12, R14, R32	100K	SMD805
R13, R33, R34, R35, R40	10K	SMD805
R15	22K	SMD805
R16	1K	SMD805
R17	6K2	SMD805
R19	8K2	SMD805
R20	150K	SMD805
R21	27K	SMD805
R22, R24, R26, R28, R30	1K2	SMD805
R23, R25, R27, R29, R31	10K	SMD805
R36	3K6	SMD805
R37	7K5	SMD805
R38, R39	NEOSAZENO	
R41	110R || 110R	SMD805
R42, R43	560R	SMD805
SB1, SB3	NEPROPÁJENO	
SB2	PROPÁJENO	
C38, C41	470uF/25V	GME: p123-786
C46, C49	10u	SMD1210
C50	4u7	SMD1210
CH1	SK32, 164 mm	Fischer elektronik
D1, D2, D3, D6, D7, D8	4A/600V	Farnell: 162-5206
D4, D5	IDH15S120 nebo C4D05120A	katoda na chladič

Označení	Hodnota	Poznámka
D9, D10	STTH6003	
D11, D16, D19, D22	BAT46	
D12, D13, D17	3.9 V	GME: p919-013
D14	ABS10, 1000V/0,8A.	GME: p924-025
D15, D20, D21	LED smd	zelená, červená, modrá
D18	B240/A	Mouser: 621-B240A-F
DR1, DR2	Budic SiC tranzistoru	
F1	Pojistkové pouzdro, pojistka 50 mA	GME: p829-070 + 633-294
K-N, K-P	RELEH700E12C	GME: p634-108
K1, K3	RM94-2CO-12VOLT	GES: GES05700052
K2	RELEG6RN1-12	GME: p634-713
L1, L3	vstupní tlumivky	Kapitola 6.1.2
L2	3f komp. tlumivka	Kapitola 6.1.4
L4, L5	výstupní tlumivky	Kapitola 6.1.3
L6	výst. komp. Tlum.	Kapitola 6.1.4
L7	SLF6025, 4.7uH	Mouser: 810-SLF6025T-4R7M
M1A, M1B	zalamovací lišta	rozteč pinů 2,54 mm, 2 x 18 pinů
P1, P2, P5, P6	výkonové Pady	součástí DPS
P3, P7	Minifit konektor	reozteč pinů 4,2 mm, 2 x 2, M
P4	Minifit konektor	reozteč pinů 4,2 mm, 2 x 5, M
P8	kon. na ploché kabely	FPC 10 pin
P9, P10	dutinková lišta	rozteč pinů 2,54 mm, 2 x 3 pinů
R1	68R/5W	GME: p114-146
R2, R3	33K/ 3W	Farnell: 173-8709
R4, R5	22R/ 3W	Farnell: 173-8709
R10	NTC 10K	
R44, R45, R46, R47, R48	100R/ 2W	Farnell: 173-8709
T1, T2	CMF10120 CREE	
TR1	Imp. transformátor	Kapitola 6.1.1
TR2	sitove trafo	400 V/ 2x15VEI42/20
U1	74AHC123AD	Dual MKO, Farnell: 2445145
U2	LAX 100-NP	
U3	7815	Farnell: 7174055
U4	7915	Farnell: 720-2199
U5	ULN2003AD	7-Channel Relay and Inductive Load Sink Driver
U6	ACT4088	Mouser:107-ACT4088US-T
U7, U8, U9, U10, U11	K817P nebo FOD817	Farnell: 1328379
U12	ADuM2401	Mouser: 584-ADUM2401ARWZ-R
U13	G3VM-351E(TR)	Mouser: 653-G3VM-351E-TR
U14	74LVC11	3-input AND, Mouser: 771-LVC11D112
V1	MB60251V3-A99	GME: p625-343

D.2 Seznam součástek Procesorové desky

Součástky společné na všech procesorových deskách:

Hodnota	Hodnota	Hodnota
C1, C6, C24, C25	10u/25V X5R	SMD 805
C2, C4	100n/6.3V X5R	SMD 805
C3, C5, C7, C8, C10, C13, C14, C15, C16, C17, C19, C20, C22, C26	10u/6.3V X5R	SMD 805
C9, C11	4.7u/6.3V X5R	SMD 805
C12, C18	22p/10V	SMD 805
C21, C23	100n/25V X7R	SMD 805
D1	LED	zelená
D2	PESD1CAN	
J1, J3	Microfit konektor	rozteč pinů 3 mm, 2 x 2, M
J2	USB konektor	USB 1.1, vertikální, typ B
JP1	zalamovací lišta (JTAG)	rozteč pinů 2,54 mm, 2 x 7 pinů
L1	10uH/520mA	CB2012T100MR
L2	10uH/520mA	CB2012T100MR/NEOSAZOVAT
L3, L4	10uH/120mA	
L5	51uH, odrušovací filtr	EPCOS, B82790-S0513-N201
P1A, P1B	dutinková lišta	rozteč pinů 2,54 mm, 2 x 18 pinů
R1, R3	220R	SMD 805
R2, R4	360R	SMD 805
R5	560R	SMD 805
R6	10M	SMD 805
R7, R9, R10	4K7	SMD 805
R8	300R	SMD 805
R12, R13, R14, R15	10K	SMD 805
SB1, SB3, SB14, SB16, SB17, SB18, SB19, SB20, SB21	PROPÁJENO	
SB2, SB15	NEPROPÁJENO	
U1, U2	MC33269DT-ADJ	LDO
U3	MC56F8257VLH	DSP
U4	DS1818R-10+	NEOSAZOVAT, místo toho RC článek 200n / 10K
U5	REF2930	reference +3 V
U6	CP2102-GM	převodník SCI na USB
U7	ADUM1201ARZ	oddělovač signálu
U8	ADM3052BRWZ	izolovaný CAN vysílač/přijímač
Y1	8.000MHz-HC49S	krystal

Procesorová deska připojená na master desku:

Hodnota	Hodnota	Hodnota
C_f1, C_f3, C_f11	1n	SMD 603
C_f2, C_f4, C_f5, C_f6, C_f7, C_f8, C_f9, C_f10, C_f12, C_f13, C_f14, C_f15, C_f16	NEOSAZENO	
R_f1, R_f3, R_f11	100R	SMD 603
R_f2, R_f4, R_f5, R_f6, R_f7, R_f8, R_f9, R_f10, R_f12, R_f13, R_f14, R_f15, R_f16	NEOSAZENO	
SB4 – SB13	NEPROPÁJENO	
R11	120R	SMD 805

Procesorové deska připojená na desky měničů:

Hodnota	Hodnota	Hodnota
C_f1, C_f3, C_f4, C_f6, C_f11, C_f13, C_f14	1n	SMD 603
C_f2, C_f5, C_f7, C_f8, C_f9, C_f10, C_f12, C_f15, C_f16	NEOSAZENO	
R_f1, R_f3, R_f4, R_f6, R_f11, R_f13, R_f14	100R	SMD 603
R_f2, R_f5, R_f7, R_f8, R_f9, R_f10, R_f12, R_f15, R_f16	NEOSAZENO	
R11	NEOSAZENO	
SB5, SB6, SB10, SB11	NEPROPÁJENO	

Nastavení adres desek měničů:

PROPÁJET	Měnič 1	Měnič 2	Měnič 3	Měnič 4
SB4 (ADR0)	ANO	NE	ANO	NE
SB7 (ADR3)	NE	ANO	ANO	NE
SB8 (ADR4)	NE	NE	NE	ANO
SB9 (ADR0)	NE	ANO	NE	ANO
SB12 (ADR3)	ANO	NE	NE	ANO
SB13 (ADR4)	ANO	ANO	ANO	NE

D.3 Seznam součástek MASTER desky

Označení	Hodnota	Poznámka
C1	4u7	SMD 805
C2, C9, C15, C16, C17, C18, C19, C22	100n	SMD 805
C4	10n	SMD 805
C10	330n	SMD 805
C11	3n3	SMD 805
C12	22n	SMD 805
R1, R2, R3, R4, R5, R6, R7, R8, R9	51K	SMD 805
R10	390R	SMD 805
R11	5K	SMD 805
R12	9K1	SMD 805
R13	1K	SMD 805
R14	NEOSAZENO	SMD 805
R15	150K	SMD 805
R16	27K	SMD 805
R17, R18, R19	560R	SMD 805
R21	20R	SMD 805
C3	3n3	SMD 805
C14	4.7u	SMD1210
C5, C6	680uF/50V	elektrolyt
C7, C8	220uF/35V	elektrolyt
C13	CK1210 10u	SMD 1210
C20, C21	100u/25V	elektrolyt
D1	3.9 V	GME: p919-013
D2	Schotky 5A/40V	TME: MBRS540T3G
D3	ABS10, 1000V/0,8A.	GME: p924-025
D4	B240/A	Mouser: 621-B240A-F
D5, D6, D7	LED	červená, zelená, REZERVA
F1	Pojistkové pouzdro, pojistka 50 mA	GME: p829-070 + 633-294
K1, K2	EC12E2420801	rotační inkrementální snímač
L1	CB2012T100MR	10uH/520mA
L4	CB2012T100MR	NEOSAZOVAT
L2	100uH/2.1A	TME: DE1207-100
L3	SLF6025	Mouser: 810-SLF6025T-4R7M
LCD1	ATM2004D-NS-BBW	Displej 4 x 20 znaků
M1A, M1B	zalamovací lišta	rozteč pinů 2,54 mm, 2 x 18 pinů
P1	750V/24A,2.5mm^2	GME: p821-313
P2	WAGO 745-871/006-000	630V, 76A, GME: 820-097 + 820-098
P3, P4, P5, P6	Minifit konektor	reozteč pinů 4,2 mm, 2 x 2, M
P7	Microfit konektor	rozteč pinů 3 mm, 2 x 2, M
P8, P13	Minifit konektor	reozteč pinů 4,2 mm, 2 x 2, M
P10, P11, P12	výkonové Pady	součástí DPS
P14	kon. na ploché kabely	FPC 10 pin
P15, P16, P17, P18	zalamovací lišta	rozteč pinů 2,54 mm, 2 x 3 pinů

Označení	Hodnota	Poznámka
R20	Trimr 1K	GME: 112-412
R22	Trimr 10K	GME: 112-414
S1, S2, S3, S4	microswitch	GME: 630-300
S5	posuvný přepínač	GME: 630-704
TR1	TMBZ 30/023M	TME: tmbz30_023m
U1	LM2576S-ADJ	3A
U2	ACT4088	Mouser: 107-ACT4088US-T

E OBSAH PŘILOŽENÉHO CD

Přiložené CD obsahuje obsahuje následující položky:

- `Dizertacni_prace_Josef_Kadlec_2015.PDF` – elektronická verze této práce ve formátu PDF,
- `Modely z kapitoly 5` – složka obsahující všechny modely popsané v kapitole 5, simulované v prostředí MATLAB verze 7.10.0.499 (R2010a),
- `Výrobní podklady pro desky` – složka obsahující veškeré soubory potřebné pro výrobu Procesorových desek, Silových desek a MASTER desky.