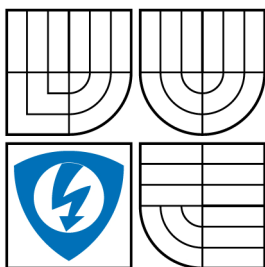




VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ
BRNO UNIVERSITY OF TECHNOLOGY



FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH
TECHNOLOGIÍ
ÚSTAV RADIOELEKTRONIKY



FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION
DEPARTMENT OF RADIO ELECTRONICS

NÁVRH A REALIZACE FILTRU ADSR

DESIGN AND IMPLEMENTATION ADSR FILTER

DIPLOMOVÁ PRÁCE
MASTER'S THESIS

AUTOR PRÁCE
AUTHOR

Bc. MARTIN POKORNÝ

VEDOUcí PRÁCE
SUPERVISOR
BRNO 2009

Ing. JOSEF SLEZÁK

ABSTRAKT

Diplomová práce se po prostudování dané problematiky zabývá návrhem filtru ADSR, napětím řízeného zesilovače a protože se jedná o úpravu signálu, je práce doplněna o zapojení, která s danou problematikou souvisí. Funkčnost navržených zapojení je ověřena v simulačním programu. Na základě těchto návrhů jsou dílčí obvody pojaty jako celek a zařízení zkonstruováno. Práce zahrnuje veškeré podklady pro realizaci a výsledkem je ověření celého konstrukčního návrhu měřením.

KLÍČOVÁ SLOVA

Filtr ADSR, generátor ADSR, obálkový generátor, syntezátor, attack time, decay time, sustain level, release time, kompander, expandér, komprese, expanse, limiter, noise gate, omezovač šumu, dynamický rozsah.

ABSTRACT

The master's thesis is focused on design of ADSR filter and voltage controlled amplifier (VCA). Three additional circuits performing analog signal processing are added. Functionality of designed circuits is verified in simulation program. All designed circuits are practically realized. Thesis includes complete design of the mentioned circuits and all necessary informations for its practical realization. All designed circuits are measured and the results are presented.

KEY WORDS

ADSR filter, ADSR generator, enveloped generator, synthesizer, attack time, decay time, sustain level, release time, compander, expander, compression, expansion, limiter, noise gate, noise limiter, noise reduction, dynamic range.

POKORNÝ, M. *Návrh a realizace filtru ADSR*. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií. Ústav radioelektroniky, 2009. 50 s., 6 s. příloh. Diplomová práce. Vedoucí práce: Ing. Josef Slezák

PROHLÁŠENÍ

Prohlašuji, že svou diplomovou práci na téma Návrh a realizace filtru ADSR jsem vypracoval samostatně pod vedením vedoucího diplomové práce a s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny citovány v práci a uvedeny v seznamu literatury na konci práce.

Jako autor uvedené diplomové práce dále prohlašuji, že v souvislosti s vytvořením této diplomové práce jsem neporušil autorská práva třetích osob, zejména jsem nezasáhl nedovoleným způsobem do cizích autorských práv osobnostních a jsem si plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení § 152 trestního zákona č. 140/1961 Sb.

V Brně dne

.....

(podpis autora)

PODĚKOVÁNÍ

Děkuji vedoucímu diplomové práce Ing. Josefu Slezákovi za účinnou metodickou, pedagogickou a odbornou pomoc a další cenné rady při zpracování mé diplomové práce.

V Brně dne

.....

(podpis autora)

OBSAH

1	ÚVOD.....	7
2	ADSR FILTR.....	8
2.1	SYNTEZÁTOR.....	8
2.1.1	Dělení syntezátorů.....	8
2.2	ČASOVÝ PRŮBĚH ADSR OBÁLKY.....	9
2.3	FUNKCE ADSR GENERÁTORU.....	10
3	RŮZNÁ ZAPOJENÍ GENERÁTORŮ ADSR.....	11
3.1	ADSR GENERÁTOR S POUŽITÍM DVOU NAND HRADEL.....	11
3.1.1	Popis činnosti.....	11
3.1.2	Vlastnosti zapojení.....	12
3.2	ADSR GENERÁTOR S ČASOVAČEM 555.....	13
3.2.1	Popis činnosti.....	14
3.2.2	Vlastnosti zapojení.....	14
4	NÁVRH DÍLČÍCH OBVODŮ.....	15
4.1	NÁVRH GENERÁTORU ADSR.....	15
4.1.1	Vlastnosti zapojení.....	19
4.2	NÁVRH OBVODU VCA.....	20
4.2.1	Vlastnosti zapojení.....	20
4.3	KOMPRESOR.....	22
4.3.1	Návrh kompresoru.....	23
4.3.2	Vlastnosti zapojení.....	28
4.4	EXPANDÉR.....	28
4.4.1	Návrh expandéru.....	29
4.4.2	Vlastnosti zapojení.....	32
4.5	NOISE GATE.....	32
4.5.1	Návrh obvodu noise gate.....	33
4.5.2	Vlastnosti zapojení.....	34
5	KONSTRUKČNÍ PODKLADY PRO REALIZACI ZAŘÍZENÍ.....	35
5.1	CELKOVÉ ZAPOJENÍ NAVRŽENÉHO ZAŘÍZENÍ.....	35
5.2	DESKA PLOŠNÝCH SPOJŮ.....	35
5.3	KONSTRUKČNÍ USPOŘÁDÁNÍ NAVRŽENÉHO ZAŘÍZENÍ.....	36
6	OŽIVOVÁNÍ A MĚŘENÍ NA ZKONSTRUOVANÉM ZAŘÍZENÍ.....	37
6.1	OŽIVOVÁNÍ ZKONSTRUOVANÉHO ZAŘÍZENÍ.....	37
6.2	MĚŘENÍ NA ZKONSTRUOVANÉM ZAŘÍZENÍ.....	37
6.2.1	Měření ADSR generátoru.....	37
6.2.2	Měření obvodu VCA.....	38
6.2.3	Měření obvodu kompresor.....	39
6.2.4	Měření obvodu expandér.....	40
6.2.5	Měření obvodu noise gate.....	41
7	ZÁVĚR.....	42
8	SEZNAMY.....	43
8.1	POUŽITÁ LITERATURA.....	43
8.2	POUŽITÉ OBRÁZKY.....	43
8.3	POUŽITÉ TABULKY.....	44
8.4	PŘÍLOHY.....	45

1 ÚVOD

Diplomová práce se zabývá problematikou návrhu analogových obvodů zaměřených na úpravu signálu. Po prostudování vlastností různých zapojení filtrů ADSR se budeme zabývat konkrétním návrhem, detailním popisem funkce navrženého zapojení a příslušnými simulace ve vhodném programovém prostředí. Návrh ukončíme rozborem vlastností použitých aktivních prvků na celkové zapojení. Část tohoto obvodového celku přizpůsobíme pro změnu funkce ADSR generátoru na zařízení napětím řízeného zesilovače. Protože se jedná o zapojení provádějící určitou změnu vstupního signálu, bude semestrální projekt po domluvě s vedoucím projektu doplněn o přídatná zařízení. Mezi ně bude patřit zařízení pro snížení dynamického rozsahu tzv. kompresor, zařízení inverzní tzv. expandér, zařízení pro maximální omezení vstupního signálu tzv. limiter a nakonec zařízení pro odstranění příliš nízkých úrovní představujících šum, tzv. noise gate.

Z praktického hlediska bude výsledkem práce zkonstruovat výše uvedená zařízení, měřením doložit jejich správnou funkčnost a případně odhalit nedostatky. Celá realizace bude doložena detailními návrhy a popisy desek plošných spojů a konstrukčního uspořádání.

2 ADSR filtr

Nejprve bych rád objasnil pojem ADSR filtr. Tento pojem se často vyskytuje v nejrůznějších internetových textech, ale ne zcela vystihuje správnost označení zařízení, která popisují. Z odborného hlediska se však jedná o obálkový generátor specifického průběhu. Vzhledem k funkčnosti a důvěryhodným publikacím budeme tedy toto zařízení označovat jako ADSR generátor.

Jedná se tedy o zařízení generující speciální obálku. Ta je dána svým časovým průběhem a je součástí mnoha syntezátorů, vzorkovačů, ale i spousty dalších elektronických nástrojů. Nejvíce se však uplatnily v klávesových syntezátorech. Syntezátor je elektronický nástroj schopný produkovat různé druhy zvuku tvořené signály rozdílných frekvencí.

2.1 Syntezátory

První elektrický syntezátor byl vynalezen v roce 1876 americkým vynálezcem Elisha Gray, nejznámější po jeho vývoji telefonního prototypu. Syntezátor získal rozšířenou popularitu až v letech 1970 a 1980, kdy se stal pro obsluhu snadnějším a z finančního hlediska více dostupnějším. Dnes jsou syntezátory značně používány celosvětově mnoha slavnými hudebníky.

Nejvíce se uplatňují klávesové syntezátory. Každá klávesa funguje jako spínač elektrického obvodu. Přestože klávesy jsou nejběžnější vstupní zařízení, pro ovládání syntezátoru mohou být použity například nástroje smyčcové, kytary, bubínky a mnoho dalších. Na rozdíl od jiných hudebních nástrojů, syntezátor je schopný generovat rozsah zvuku, který může buď napodobovat jiné nástroje nebo generovat nový zvuk. [1]

2.1.1 Dělení syntezátorů

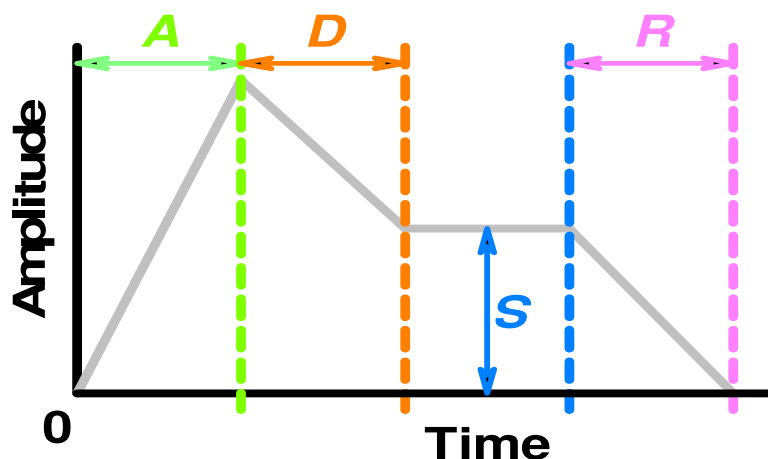
Podle činnosti by se syntezátory daly rozdělit na tři typy:

- Analogový
- Digitální
- Softwarový

Činnost některých syntezátorů je založena na kombinaci těchto tří typů syntéz a takovéto syntezátory jsou známy jako hybridní.

2.2 Časový průběh ADSR obálky

Průběh obálky se začne generovat po stlačení klávesy a proběhne jen jednou. Skládá se ze čtyř segmentů a každý z nich může mít dva parametry – time (čas) a level (úroveň). Pro popis se však používá vždy jen jeden parametr. [2]



Obr. 2. 1 Časový průběh ADSR obálky

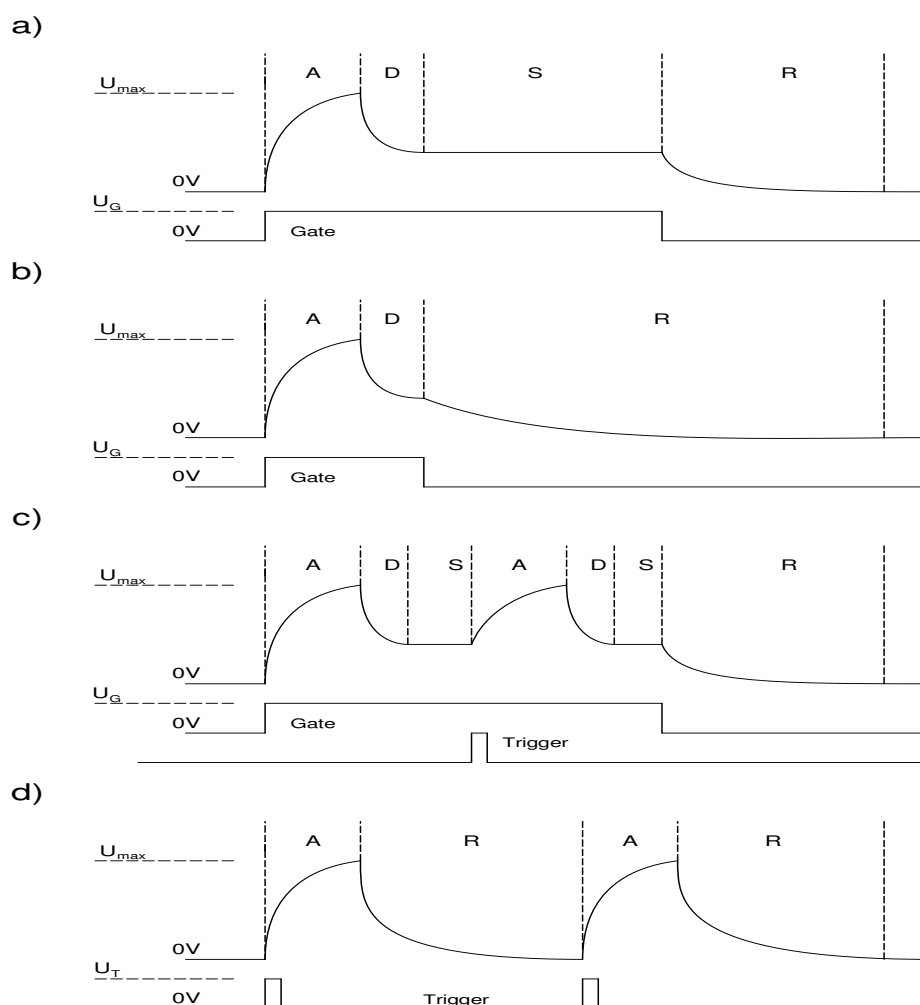
Tvar ADSR obálky je specifikován čtyřmi parametry:

- Attack time (A) – časový úsek, kde parametr (hlasitost) dosáhne svého maxima
- Decay time (D) – časový úsek, kde hodnota parametru poklesne z maximální úrovně na udržovací úroveň, danou parametrem *Sustain*
- Sustain level (S) – konstantní úroveň, kterou zvuk udržuje po oblasti „DECAY“, dokud se klávesa neuvolní.
- Release time (R) – časový úsek, kde parametr po uvolnění klávesy upadá na nulovou úroveň

V celé řadě analogových syntezátorech se pro nastavování parametrů, které jsou určeny časem, tedy *Attack*, *Decay* a *Release*, využívalo nabíjení kondenzátoru. Důsledkem toho bylo, že náběžná hrana Attack měla logaritmický charakter a sestupné hrany Decay a Release charakter exponenciální. To ovšem způsobovalo nechtěná zkreslení signálu a proto se přešlo k nabíjení těchto kondenzátorů konstantním proudem. Náběžné a sestupné hrany se tím linearizovaly a průběh se více přiblížil teoretickému, viz Obr. 2.1.

2.3 Funkce ADSR generátoru

ADSR obálka je obecně spouštěna vstupem Gate, který je udržován během cyklu Attack, Decay a Sustain (Obr. 2.2a). V průběhu cyklu Attack napětí vzrůstá od 0V do $U_{\max}$ a následně maximální hodnotou napětím je spouštěn cyklus Decay. Napětí tedy začne klesat, a to až po úroveň nastavenou ovládním Sustain. V okamžiku poklesu napětí na vstupu Gate (0V) je spuštěn cyklus Release a napětí klesá na úroveň 0V. Tímto způsobem pracuje klasické zapojení ADSR generátoru. Můžou ale nastat různé situace, kdy chod ADSR generátoru je nějakým způsobem narušen. Pokud napětí na vstupu Gate poklesne na nulovou úroveň během Attack, Decay nebo Sustain cyklu, ihned nastupuje cyklus Release bez ohledu na to, zda byl některý z předešlých cyklů dokončen (Obr. 2.2b). V případě, že je zapojení doplněno vstupem spouštěcích impulsů Trigger, můžeme cyklus Attack spustit opětovně, pokud impuls Trigger nastane v průběhu Decay nebo Sustain cyklu (Obr. 2.2c). Pokud bychom uvažovali pouze spouštěcí impuls Trigger samostatně, může tento vstup aktivovat cykly Attack a Release samostatně bez použití vstupu Gate (Obr. 2.2d).

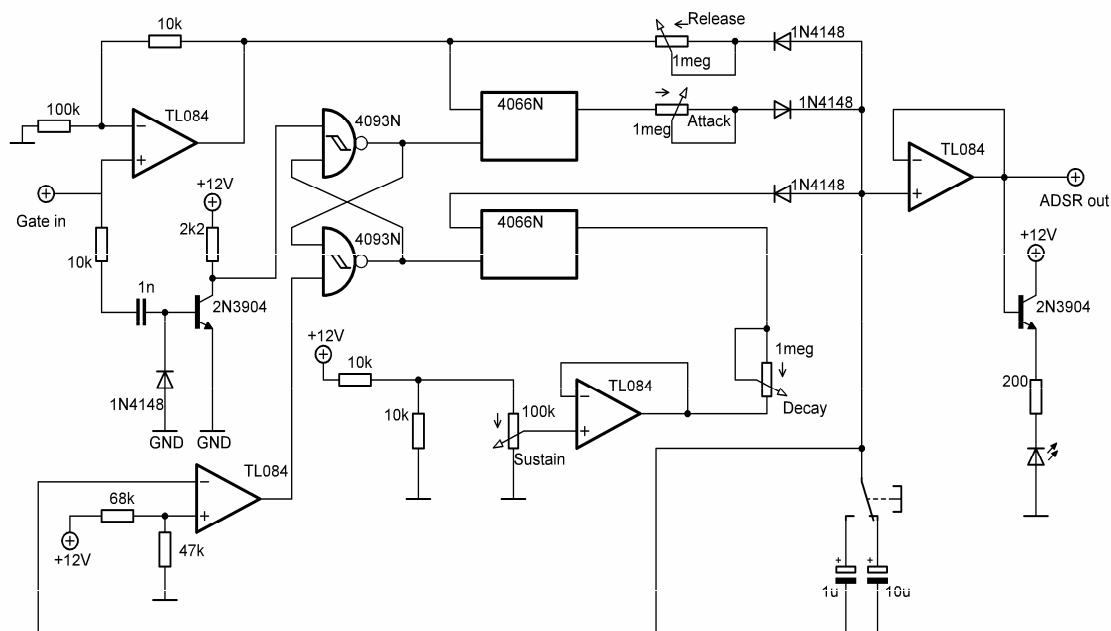


Obr. 2. 2 Odezvy na vstupní signály

3 RŮZNÁ ZAPOJENÍ GENERÁTORŮ ADSR

3.1 ADSR generátor s použitím dvou NAND hradel

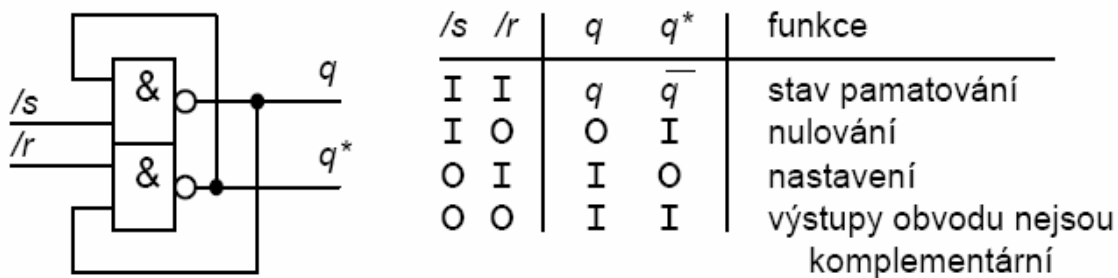
Funkce zapojení je založena na logických obvodech řady CMOS 4000 [4]



Obr. 3. 1 ADSR generátor s LO řady CMOS 4000

3.1.1 Popis činnosti

Toto zapojení vychází z případu, kdy je ADSR obálka spouštěna pouze vstupem Gate. Na vstupu Gate ADSR generátoru je použit obvod s tranzistorem ve funkci spínače. Rezistor $10k\Omega$ a kondenzátor $1nF$ způsobí, že na bázi tranzistoru 2N3904 se krátce objeví napětí. Tak dojde k sepnutí tranzistoru, a tedy poklesu napětí na kolektoru. Použitá dioda 1N4148 chrání přechod báze – emitor tranzistoru před průrazem při záporných hodnotách vstupního napětí. Krátkodobý pokles napětí na kolektoru má za následek nízkou úroveň na vstupu klopného obvodu utvořeného z dvou NAND hradel, pro které je tato úroveň aktivní. [5]



Obr. 3. 2 Zapojení a funkční tabulka klopného obvodu typu RS sestaveného z členů NAND

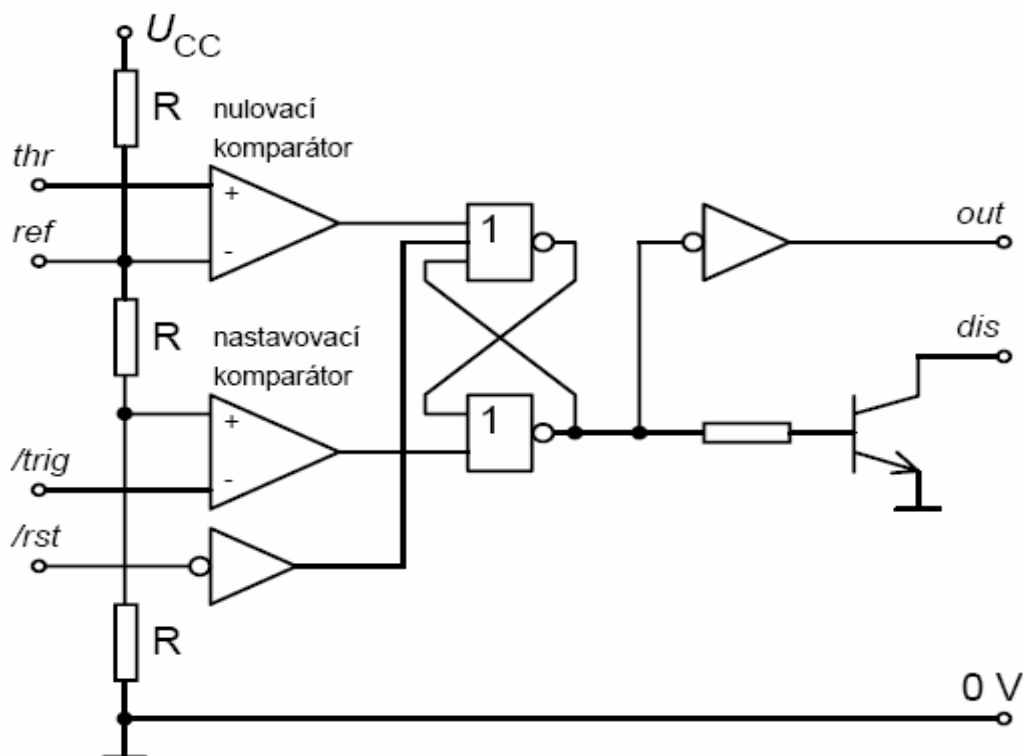
Z funkční tabulky klopného obvodu je patrné, že nízká úroveň na vstupu set (/s) nastaví výstup q na úroveň vysokou a tím dojde k sepnutí spínače 4066N. Operačním zesilovačem TL084 oddělený vstupní spouštěcí signál tak začne nabíjet kondenzátor 1uF (popř. 10uF) rychlostí určenou Attack potenciometrem (A). Celý proces nabíjení kondenzátoru je sledován komparátorem TL084 a v okamžiku překročení referenční úrovně, která je nastavená napěťovým děličem na neinvertujícím vstupu je výstup komparátoru přepnut na nízkou úroveň. Protože výstup komparátoru je přímo spojen s vstupem reset (r) klopného obvodu, který je podle funkční tabulky spouštěn nízkou úrovní signálu, dojde k resetování klopného obvodu. Tímto způsobem se výstup /Q nastaví do úrovně vysoké, zatím co na výstupu Q přetrvává úroveň nízká. Nízkou úrovní na výstupu Q dojde k rozpojení spínače a kondenzátor se přestane nabíjet přes ATTACK potenciometr. Zároveň sepne spínač připojený k výstupu /Q a kondenzátor se začne vybíjet přes diodu a DECAY potenciometr tak dlouho, dokud nedosáhne úrovně napětí nastavené SUSTAIN potenciometrem (přes oddělovací zesilovač). Na této hodnotě zůstane kondenzátor nabit až do doby, než vstupní spouštěcí signál poklesne na nulovou úroveň. Následně se kondenzátor zcela vybije odtokem náboje přes RELEASE potenciometr. Po celou dobu je kondenzátor připojen k oddělovacímu zesilovači TL084, jehož výstup slouží jako výstup celého ADSR generátoru. Na výstupu generátoru je také zapojena LED dioda, která zde plní funkci indikace aktivního stavu.

3.1.2 Vlastnosti zapojení

- Spouštění pouze vstupem Gate
- Tranzistor reaguje i na malé změny vstupního napětí (hrozí chybná odezva na šum)
- Typické hysterezní napětí pro použitý klopný obvod je 0,9V pro $V_{DD} = 5V$ a 2,3V pro $V_{DD} = 10V$. Pro větší napájecí napětí budou tedy rozhodovací úrovně mít větší napěťový odstup a obvod nebude reagovat na nepatrné změny vstupního signálu, která by mohly být způsobeny šumem.
- Časová prodleva mezi stavem on, off použitého spínače 4066N je typicky 18ns. Odpor, který vznikne při sepnutí bývá 50Ω. Vzhledem k tomu, že za spínači následují potenciometry pro nastavení délky jednotlivých segmentů (ADSR), nebude mít odpor vzniklý při sepnutí na zapojení žádný vliv.

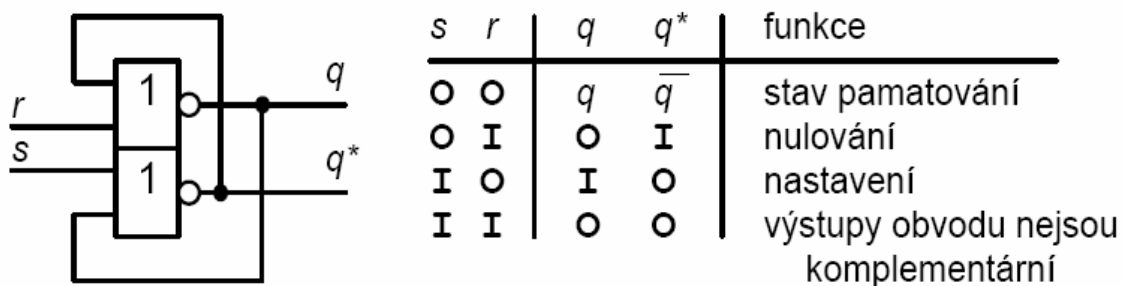
3.2 ADSR generátor s časovačem 555

Zařízení je založené opět na nabíjení a vybíjení kondenzátoru. Na místo komparátoru a klopného obvodu je však použit časovač 555, který obě funkce zahrnuje. [5]



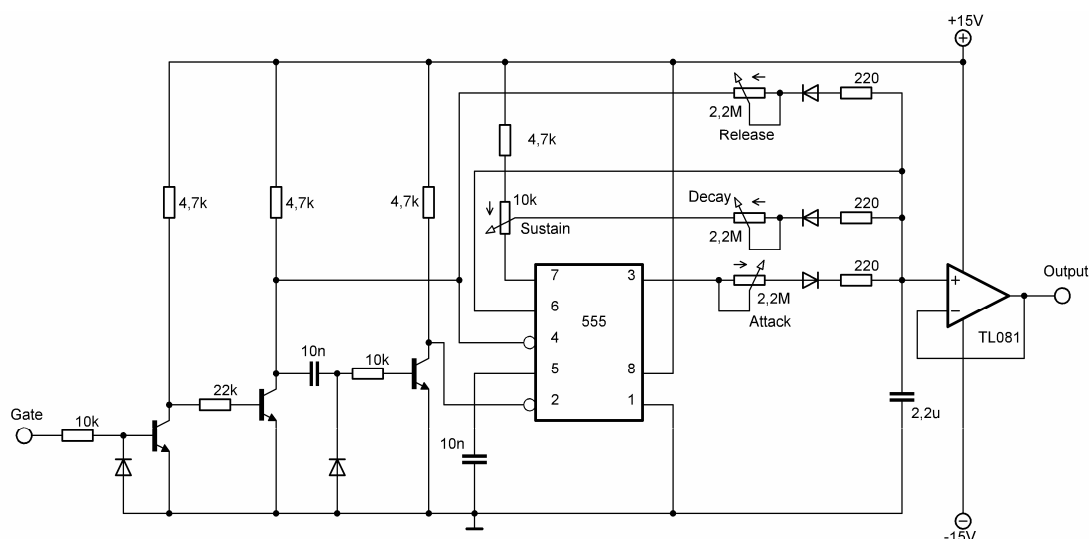
Obr. 3.3 Vnitřní zapojení časovače NE555

Obvod je utvořený hned z několika částí. Tou první je na vstupu napěťový dělič ($3R$), který vytvoří na všech třech rezistorech stejně velká (referenční) napětí. Další částí jsou dva komparátory, přičemž jeden je jako nastavovací a ten druhý jako nulovací. Podle porovnání vstupního napětí s referenční hodnotou je výstup komparátoru nastaven buď do logické úrovně H nebo L. Tato úroveň rozhoduje o tom, zda dojde k překlopení obvodu RS utvořeného z členů NOR. Jednotlivé stavy výstupů jsou uvedeny v funkční tabulce. Poslední část je tvořena invertorem na výstupu časovače a tranzistorem pro vybíjení časovacího kondenzátoru.



Obr. 3.4 Zapojení a funkční tabulka klopného obvodu typu RS sestaveného z členů NOR

3.2.1 Popis činnosti



Obr. 3. 5 ADSR generátor s časovačem 555 [6]

Na vstupu ADSR generátoru jsou tři tranzistory v zapojení se společným emitorem. Pokud na vstup není přivedeno napětí, je první tranzistor uzavřen a na jeho přechodu kolektor – emitor je napětí. Tak je druhý tranzistor otevřený a třetí opět uzavřený. Na vstupu TRIGGER (2) časovače 555 je napětí vyšší, než $1/3$ napájecího, a proto časovač nereaguje. V okamžiku, kdy se na bráně Gate objeví signál, první tranzistor se otevře, druhý tak zůstane uzavřený a nabije kondenzátor 10nF, který krátkým impulsem otevře třetí tranzistor. Tento krátký impuls způsobí pokles napětí na kolektoru na nulovou hodnotu.

Samotnou činnost ADSR generátoru tvoří časovač 555. Ten je aktivován právě v okamžiku, kdy na vstupu TRIGGER (2) klesne hodnota napětí pod $1/3$ napájecího napětí, tedy pod 5V. Nastavovací komparátor v časovači 555 porovnává hodnotu na vstupu s hodnotou pevně danou děličem sestaveného ze tří rezistorů. Výstup komparátoru se nastaví do úrovně H, tak dojde k přepnutí klopného obvodu a na výstupu OUTPUT (3) se objeví napětí. To je přes potenciometr Attack (A) a diodu jednak přivedeno na vstup THRESHOLD (6) a dále také na kondenzátor 2,2uF. Vstupu THRESHOLD je ve struktuře časovače přiveden na nulování komparátor, který následně změní stav klopného obvodu na úroveň L a na výstupu (3) poklesne napětí na hodnotu 0V. Kondenzátor 2,2uF se nabije za dobu určenou potenciometrem Attack. Avšak maximální hodnota, na kterou se může nabít je omezena kondenzátorem 10nF připojeného ke vstupu CONTROL VOLTAGE. To je maximálně 10V. V okamžiku, kdy na kondenzátor není přiváděno napětí, začne se vybíjet přes potenciometr DECAY na hodnotu nastavenou potenciometrem SUSTAIN. Po ukončení spouštěcího impulsu se otevře opět druhý tranzistor a zbylé napětí je tak vybito přes potenciometr RELEASE. Protože logické členy NOR si pamatují svůj poslední stav, signál na vstupu RESET je nastaví do stavu výchozího. A stejně jako u předešlého zapojení je kondenzátor 2,2uF po celou dobu připojen k oddělovacímu zesilovači, který slouží jako výstup ADSR generátoru.

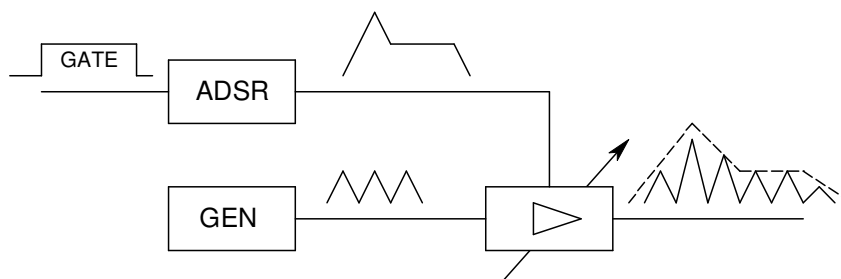
3.2.2 Vlastnosti zapojení

- Spouštění pouze vstupem Gate
- Tranzistor reaguje i na malé změny vstupního napětí (hrozí chybná odezva na šum)

4 NÁVRH DÍLČÍCH OBVODŮ

4.1 Návrh generátoru ADSR

Jak již bylo uvedeno, ADSR generátor je zařízení generující speciální obálku. Abychom mohli určitý signál modulovat touto obálkou, musíme na výstup generátoru zařadit řízený zesilovač. Na jeho vstup bude přiveden libovolný signál (sinus, trojúhelník, pila...) a na řídicí vstup vygenerovaný ADSR průběh, Obr. 4.1. Celé zařízení se skládá ze dvou částí. První je generátor ADSR a druhou je transkonduktanční zesilovač LM13700. [8]



Obr. 4. 1 Blokové schéma pro modulaci ADSR obálkou

Popisované zapojení je na Obr. 4.2, kde mimo vstupního signálu Gate je použit také vstup Trigger. V tomto případě mohou nastat situace, která byly popsány v kapitole 2.3.

Vstupní signál obdélníkového průběhu je přiveden na přepínač pro volbu mezi standardním spouštěním (GATE), anebo spouštěním impulsem (TRIGGER). Tento impuls je vyvolám derivačním článkem a je žádoucí, aby byl velmi krátký. Pokud není na žádný vstup přivedeno napětí nebo je nižší, než referenční na invertujícím vstupu komparátoru, obvod se nachází v klidovém stavu a na výstupu komparátoru je nízká úroveň. Komparátor je zde pro zajištění minimálního vstupního napětí. Hodnoty rezistorů jsou navrženy podle vztahu (4.1).

$$U_K = -U_V \frac{R_2}{R_1}, \quad (4.1)$$

kde U_V je napětí na výstupu komparátoru dané napětím napájení komparátoru.

Z uvedeného tedy vyplývá, že $U_V \approx 15V$ a vzhledem ke vstupnímu napětí, které je řádově v jednotkách voltů je požadované napětí $U_K \approx 300mV$. Podle vztahu (4.1) tedy určíme hodnoty odporového děliče. Zvolíme $R_2 = 10k\Omega$ a R_1 dopočteme:

$$U_K = -U_V \frac{R_2}{R_1} \Rightarrow R_1 = -\frac{U_V}{U_K} R_2, \quad (4.2)$$

$$R_1 = \frac{15}{300 \cdot 10^{-3}} \cdot 10 \cdot 10^3,$$

$$\underline{\underline{R_1 \approx 500k\Omega.}}$$

Dioda D_1 zajišťuje kladnou nebo nulovou úroveň. Následující invertor způsobí na vstupu klopného obvodu typu RS sestaveného z logických členů NOR nízkou nebo vysokou úroveň. Je žádoucí, aby tato úroveň zde byla pouze krátký okamžik a toho je docíleno derivačními články na obou vstupech logických členů NOR. Návrh derivačních článků:

$$\tau = RC, \quad (4.3)$$

zvolíme $C_{9(11)} = 1nF$ a $R_{6(10)}$ dopočítáme pro časovou konstantu $\tau = 100\mu s$

$$R_{6(10)} = \frac{\tau}{C_{9(11)}}, \quad (4.4)$$

$$R_{6(10)} = \frac{100 \cdot 10^{-6}}{1 \cdot 10^{-9}},$$

$$\underline{\underline{R_{6(10)} = 100k\Omega.}}$$

Výstupy členů NOR jsou dány funkční tabulkou viz. Tab.č. 1 a v návaznosti na tom se nastaví do požadované úrovně logické členy AND, viz Tab. 4.2. [5]

s	r	q	q*
0	0	q	q/
0	1	0	1
1	0	1	0
1	1	0	0

Tab. 4. 1 Funkční tabulka klopného obvodu typu RS

	R	A	D	S	R	poznámka
Gate	0	1	1	1	0	Vstupy a výstupy logických členů
s	0	1	0	0	0	
r	1	0	1	0	1	
q	0	1	0	0	0	
q/	1	0	1	1	1	
A	0	1	0	0	0	Úrovně pro spouštění elektronických spínačů
D	0	0	1	1	0	
R	1	0	0	0	1	

Tab. 4. 2 Přehledová tabulka úrovní vstupů a výstupů pro logické přepínání

Sepnutím spínače R je kondenzátor C_{14} trvale připojen k zemi. V okamžiku, kdy je na primární vstup GATE přivedeno napětí potřebné pro sepnutí komparátoru, dojde ke změně vstupních úrovní RS obvodu a tedy k jeho překlopení. Následkem je změna stavů členů AND, viz Tab. 4.2. Spínač R se rozpojí a kondenzátor C_{14} je připojen přes spínač A ke kladnému napětí. Doba nabíjení je dána sériovým spojením odporů potenciometru R_{20} a spínače A v sepnutém stavu. Proces nabíjení je na výstupu sledován komparátorem, který je nastaven stejně jako komparátor na vstupu zařízení. Při překročení stanovené hodnoty dané děličem se změní stav na vstupu r kopného obvodu RS a dojde tedy ke změně stavů členů AND, viz Tab. 4.2. Spínač A se rozpojí a kondenzátor C_{14} se začne vybíjet přes potenciometr R_{13} a spínače D na předem nastavenou hodnotu napětí danou potenciometrem S. Tento stav přetrvává až do doby poklesu vstupního napětí pod hodnotu danou rozhodovací úrovní komparátoru. Následkem bude opětovné sepnutí spínače R a vybití kondenzátoru C_{14} přes spínač R a potenciometr R_{16} . Jednotlivé potenciometry jsou voleny na základě doby nabíjení a vybíjení kondenzátoru C_{14} podle vztahu (4.3). Tato doba by měla být řádů stovek ms.

Výstup generátoru ADSR je přiveden na zdroj proudu řízený napětím. Předpokladem návrhu jsou velké zesilovací činitelé tranzistorů. Z tohoto hlediska byly také tranzistory vybrány. Potom pro výstupní proud I_0 bude platit:

$$I_0 = U_{R21} \frac{R_{18}}{R_{15} \cdot R_{22}}. \quad (4.5)$$

Protože transkonduktanční zesilovač pracuje v rozsahu řídicího proudu 50uA – 1mA bez zkreslení, budeme obvod navrhovat pro výstupní proud $I_0 = 400\mu A$ a vstupní napětí $U_{R21} = 2V$.

Zvolíme si hodnotu rezistoru $R_{18} = 51k\Omega$, pak:

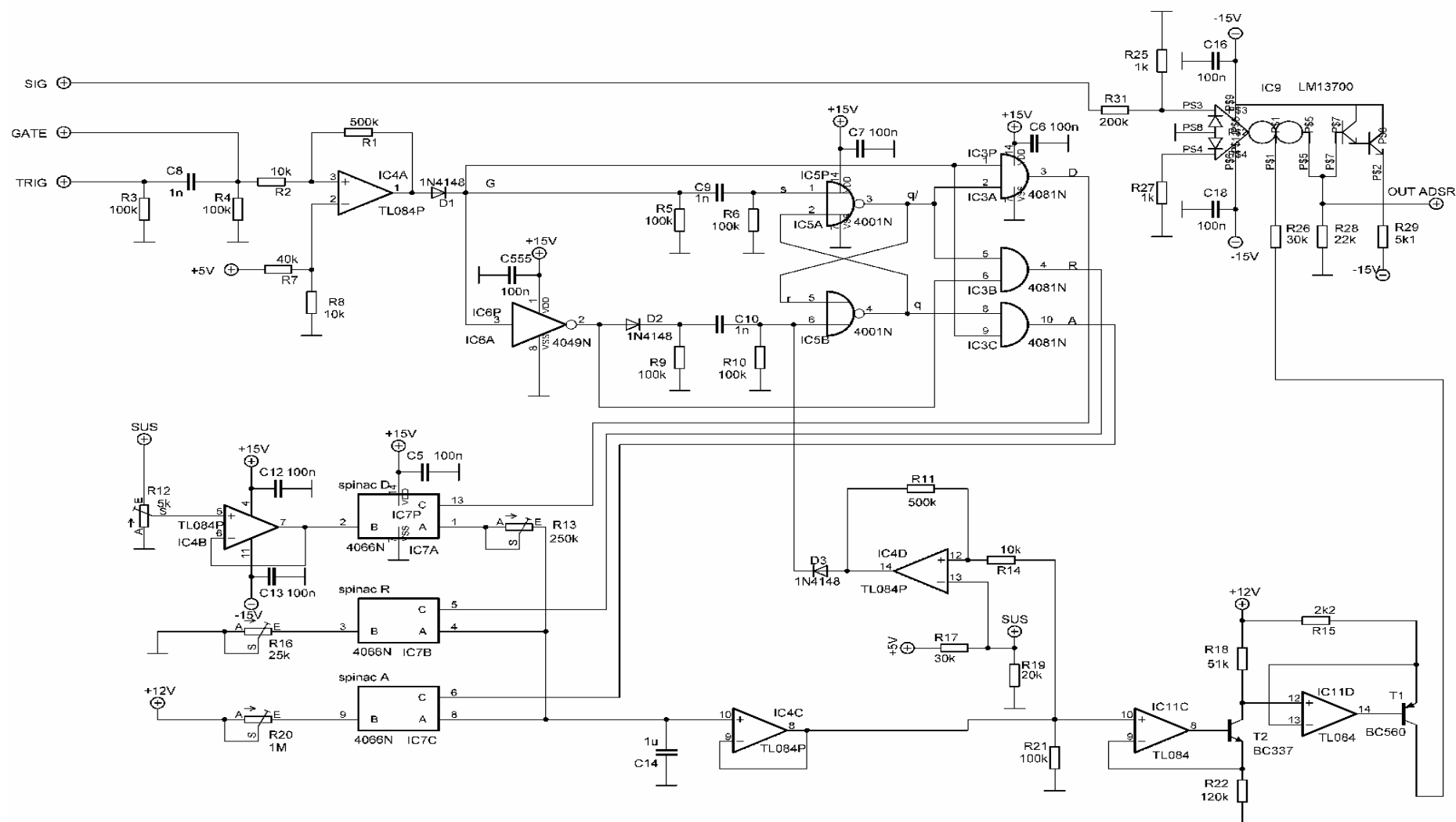
$$\begin{aligned} R_{15} \cdot R_{22} &= \frac{U_{R21}}{I_0} R_{18}, \\ R_{15} \cdot R_{22} &= \frac{2}{400 \cdot 10^{-6}} \cdot 51 \cdot 10^3, \\ R_{15} \cdot R_{22} &= 255 \cdot 10^6. \end{aligned} \quad (4.6)$$

Zvolíme si hodnotu rezistoru $R_{22} = 120k\Omega$:

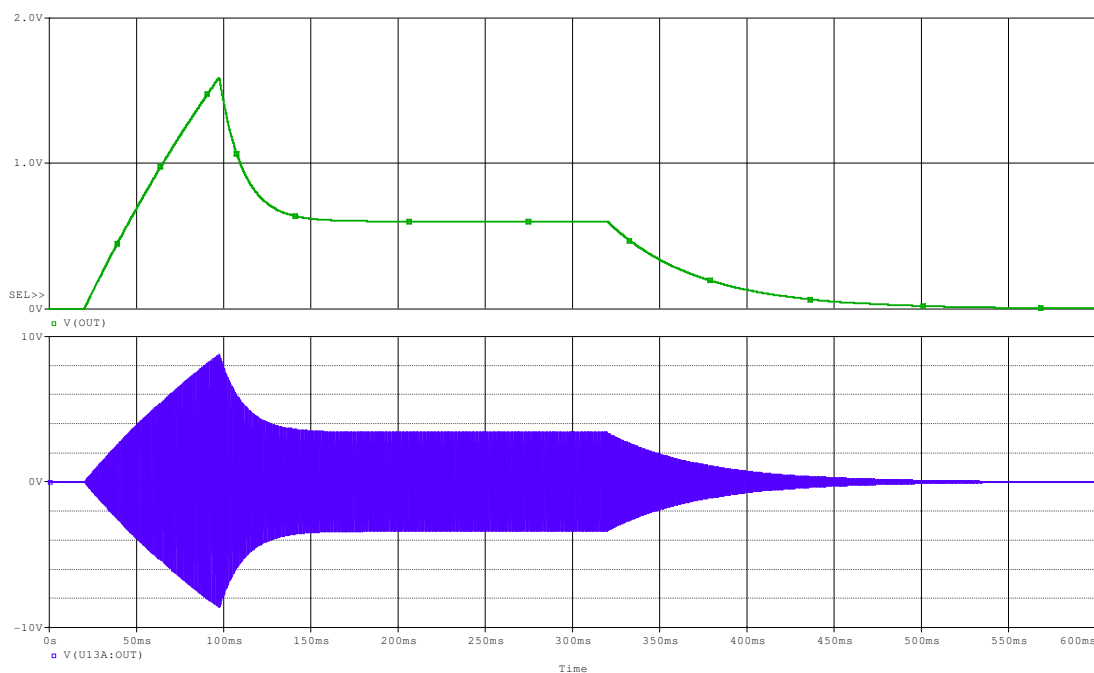
$$\begin{aligned} R_{15} &= \frac{255 \cdot 10^6}{120 \cdot 10^3}, \\ \underline{\underline{R_{15} &\approx 2,2k\Omega}}. \end{aligned}$$

Hodnoty rezistorů transkonduktančního zesilovače jsou převzaty z katalogového listu a případně upraveny pro zvýšení rozsahu výstupního signálu. Tyto úpravy byly provedeny na nepájivém poli dostavením odporu trimru. Celé schéma je uvedena na Obr. 4.2 a příslušné časové průběhy simulované v programu PSpice na Obr. 4.3.

Návrh a realizace filtru ADSR



Obr. 4. 2 Zapojení ADSR generátoru



Obr. 4.3 Časové průběhy ADSR generátoru

Na Obr. 4.3 je znázorněn výstup generátoru ADSR a výstupní namodulovaný signál o kmitočtu $f = 10\text{kHz}$.

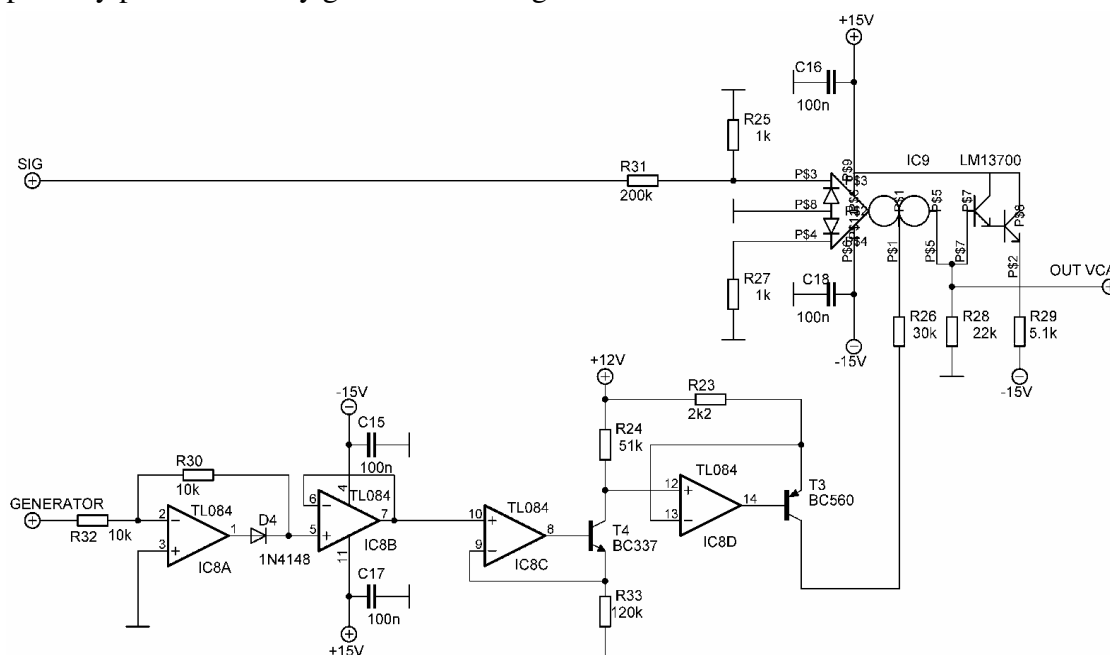
4.1.1 Vlastnosti zapojení

- Reakce na spouštěcí signál je dána referenční hodnotou komparátoru. Odpadají tak problémy s nežádoucí reakcí na šum.
- Časová prodleva mezi stavem on, off použitého spínače 4066N je typicky 18ns. Odpor, který vznikne při sepnutí bývá 50Ω . Vzhledem k tomu, že za spínači následují potenciometry pro nastavení délky jednotlivých segmentů (ADSR), nebude mít odpor vzniklý při sepnutí na zapojení žádný vliv.

Cílem semestrálního projektu není pouze generátor konkrétní obálky, ale navrhnout přípravek i jako napětím řízený zesilovač (VCA).

4.2 Návrh obvodu VCA

Jedná se o obvod, který bude napětím různého průběhu měnit tvar libovolného signálu. V podstatě bude vycházet z předešlého zapojení, jen s tím rozdílem, že nebude potřeba generovat obálku. Místo toho bude k obvodu připojen libovolný generátor signálu. Součástí zapojení je usměrňovač pro zajištění kladné polarity signálu z generátoru, a pak se toto napětí převede na proud, kterým bude řízen transkonduktanční zesilovač. Schéma zapojení je uvedeno na Obr. 4.4 a příslušné průběhy pro různé tvary generovaného signálu na Obr. 4.5 a Obr. 4.6.



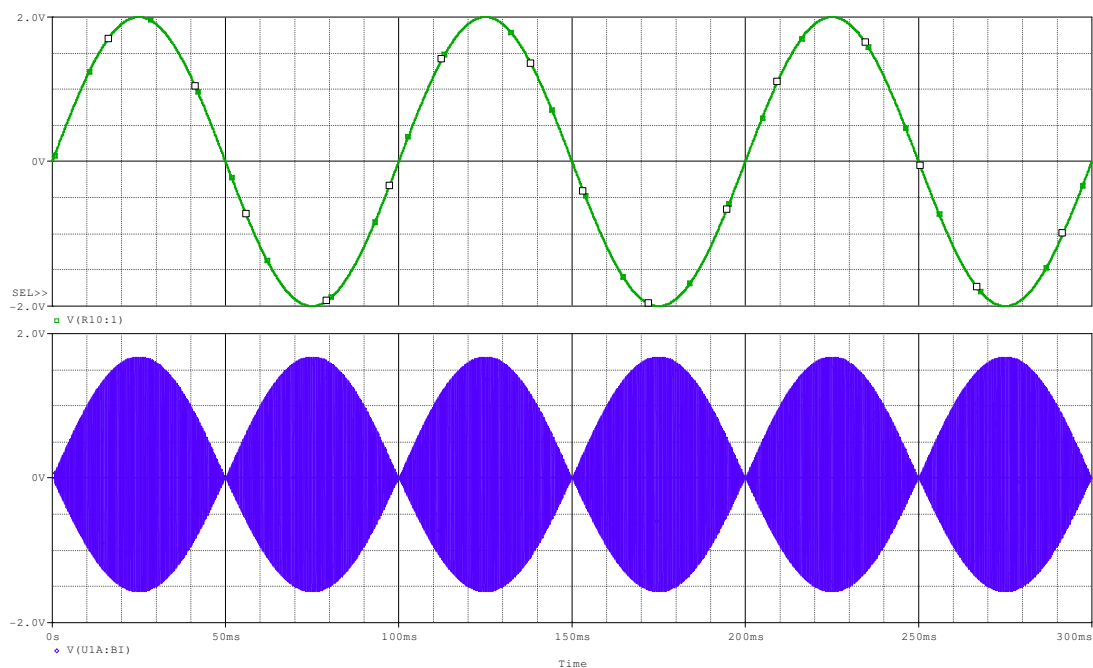
Obr. 4. 4 Zapojení obvodu VCA

Signál z generátoru je přiveden na precizní dvoucestný usměrňovač. Vstupní napětí je přivedeno na invertující vstup zesilovač IC8A. Rezistory R_{30} a R_{32} mají stejnou hodnotu, zesílení tedy bude rovno -1. Je-li vstupní napětí kladné, dioda D_4 bude rozpojena a vstupní signál projde přímo přes oba rezistory na IC8B, což je sledovač. Pokud bude vstupní signál záporný, na výstupu IC8A bude kladné napětí, dioda sepne a uzavře zpětnou vazbu okolo operačního zesilovače. Proto bude vstupní napětí vždy kladné a jeho velikost odpovídá absolutní hodnotě vstupního napětí. [3]

Protože výstup zapojení VCA bude opět tvořit transkonduktanční zesilovač, je potřeba napětí na výstupu usměrňovače opět převést na proud pro řízení transkonduktančního zesilovače. Návrh pro převod napětí na proud a hodnoty rezistorů transkonduktančního zesilovače bude stejný s návrhem pro ADSR.

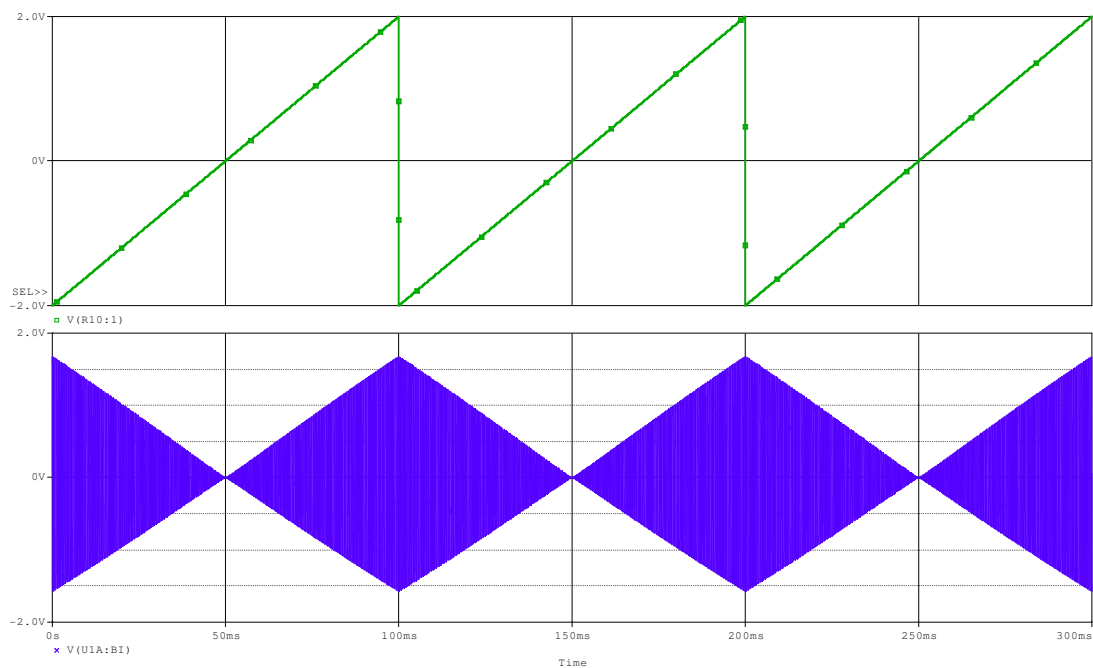
4.2.1 Vlastnosti zapojení

- Usměrňovač je realizován pomocí dvou OZ, protože při použití Greatzova můstku by na diodách vznikaly energetické ztráty a pro malé vstupní signály by neusměrňovaly.



Obr. 4. 5 Časové průběhy pro sinusový signál

Na Obr. 4.5 jsou průběhy vstupního sinusového signálu a výstupní namodulovaný signál o kmitočtu $f = 10\text{kHz}$.

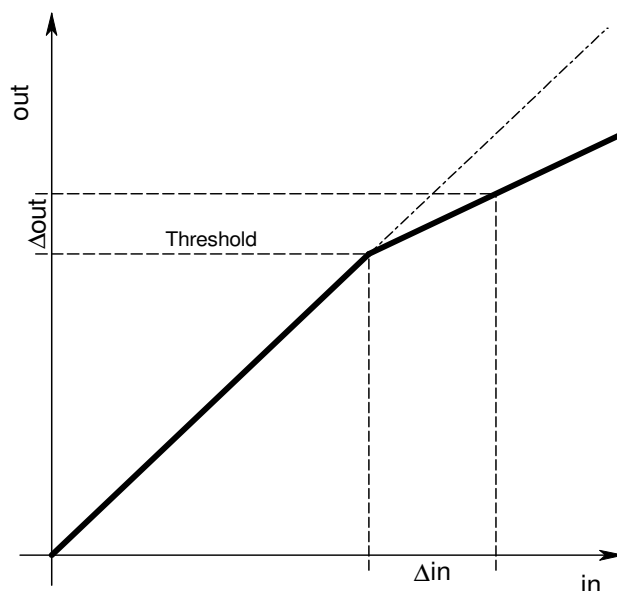


Obr. 4. 6 Časové průběhy pro pilový signál

Na Obr. 4.6 jsou průběhy vstupního pilového signálu a výstupní namodulovaný signál o kmitočtu $f = 10\text{kHz}$.

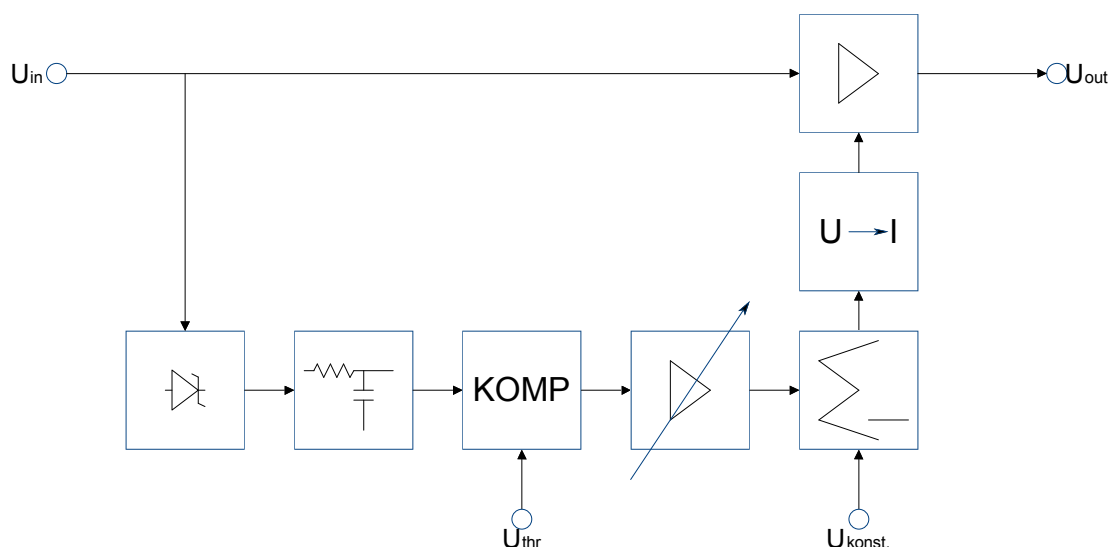
4.3 Kompresor

Funkcí kompresoru je stlačit vstupní signál, tedy snižovat jeho úroveň. Obecně lze použít pro účel komprese logaritmický zesilovač. Vzhledem k jeho převodní charakteristice by ale docházelo k určité deformaci v celém rozkmitu vstupního signálu. Z tohoto důvodu je mnohem výhodnější nastavit určitou referenční úroveň (Threshold), do které nebude ke kompresi docházet. [7]



Obr. 4. 7 Převodní charakteristika kompresoru

Dojde-li ke zvýšení úrovně signálu na vstupu, zvýší se tak úroveň signálu i na výstupu. Za předpokladu, že nebyla překročena daná reference. Při překročení referenční úrovně začne docházet ke kompresi s příslušným kompresním poměrem. Tedy pokud bude poměr např. 1:2, změna úrovně vstupního signálu o 20dB se projeví změnou úrovně výstupního signálu o 10dB. Pokud by byl kompresní poměr 1:10 a vyšší, přešla by popisovaná komprese k úplnému oříznutí signálu a z kompresoru by se stal tzv. limiter. Zařízení pro účely komprese je vysvětleno na blokovém schématu, Obr. 4.8.



Obr. 4. 8 Blokové schéma kompresoru

Kompresor využívá již zmiňovaný transkonduktanční zesilovač. Signál je přiveden nejen na jeho vstup, ale také na obvody pro řízení úrovně. Signál je potřeba porovnávat s referenční úrovní threshold. Pro tyto účely bude použit komparátor. Aby však nedocházelo ke skokovým změnám při každém překročení, je nutné vstupní signál nejprve usměrnit, ale zároveň ho částečně vyhladit. To má však za následek opožděnější reakci jak pro spuštění, tak i pro ukončení komparace. Pokud nedojde k překročení úrovně threshold, bude na výstupu komparátoru nízká úroveň a na rozdílovém zesilovači se tedy uplatní jen přivedené konstantní napětí pro stálou úroveň transkonduktančního zesilovače. Naopak při vysoké úrovni bude napětí na výstupu komparátoru zesíleno kompresním poměrem a následně odečteno od konstantního napětí. Rozdíl napětí bude převeden na proud potřebný pro řízený zesilovač snižující amplitudu vstupního signálu.

4.3.1 Návrh kompresoru

Celý návrh vychází z výše popsaného blokového schématu. Na vstupu řídicího obvodu je umístěn precizní dvoucestný usměrňovač, složený z operačních zesilovačů, stejný jako byl použit v případě zapojení VCA. Protože funkci rozhodovací úrovně plní komparátor, bude mezi usměrňovač a zmíněný komparátor vložen ještě integrační článek. Omezí se tím vypínání komprese na krátkodobý pokles vstupního signálu, a teda zamezení výraznému zkreslení výstupního signálu. Vhodná kombinace hodnot použitých prvků integračního článku RC zajišťuje optimální časovou konstantu pro nabíjení a vybíjení kondenzátoru. Zmíněná časová konstanta je vypočtena podle vztahu:

$$\tau = \frac{R_{96} \cdot R_{98}}{R_{96} + R_{98}} \cdot C_{34}, \quad (4.7)$$

$$\tau = \frac{10 \cdot 10^3 \cdot 100 \cdot 10^3}{10 \cdot 10^3 + 100 \cdot 10^3} \cdot 22 \cdot 10^{-9},$$

$$\underline{\underline{\tau = 200 \mu s .}}$$

Přesto že pro účely komprese by se více hodil neinvertující komparátor, z důvodu ovlivňování vstupu kondenzátorem bude použit komparátor invertující a po zajištění potřebných úrovní diodou D_{10} bude napětí dalším invertorem jeho polarita otočena. Referenční úroveň bude nastavena děličem tvořeného potenciometrem R_{101} a rezistorem R_{102} . Komparační úrovně jsou vypočteny podle vztahu:

$$U_K = U_V \frac{R_{100}}{R_{100} + R_{99}}, \quad (4.8)$$

kde U_V je napětí na výstupu komparátoru dané napětím napájení komparátoru.

Protože se jedná o velmi malé úrovně vstupního signálu, musí tomu komparační úrovně odpovídat. Z uvedeného tedy vyplývá, že $U_V \approx 15V$ a požadované napětí $U_K \approx 15mV$. Podle vztahu (4.8) tedy určíme hodnoty odporového děliče. Zvolíme $R_{100} = 100\Omega$ a R_{99} dopočítáme:

$$U_K = U_V \frac{R_{100}}{R_{100} + R_{99}} \Rightarrow R_{99} = \frac{U_V}{U_K} R_{100} - R_{100}, \quad (4.9)$$

$$R_{99} = \frac{15}{15 \cdot 10^{-3}} \cdot 100 - 100,$$

$$\underline{\underline{R_{99} \approx 100k\Omega}}.$$

Po zmíněných úpravách polarity signálu jsou následující elektronické spínače IC13 buď ve stavu sepnuto nebo rozepnuto. Jeden přenáší vstupní usměrněný a vyhlazený signál a druhý stejnosměrné napětí nastavené rozhodovací úrovní. Rozdíl těchto dvou napětí je potřebný pro nastavování kompresního poměru. Pokud by bylo užito pouze jedno napětí nebo napětí přímo z komparátoru, kompresní poměr by jsme mohli také regulovat, ale za cenu zkreslujícího skoku na počátku a ukončení komprese. Regulaci zastává invertující zesilovač. V sérii s potenciometrem R_{112} je zařazen rezistor R_{111} pro nastavení největšího kompresního poměru a tedy limitace. Ještě před samotnou regulací je logaritmický zesilovač. Protože převodní charakteristika kompresoru má logaritmický charakter, je jeho funkce v obvodu nezbytná.[9] Pokud by nebyl použit, zařízení by provádělo opačnou funkci, a tedy expanzi. Dále je signál přiveden na rozdílový zesilovač. Pokud nedošlo k překlopení komparátoru, uplatní se v rozdílovém členu pouze konstantní napětí na neinvertujícím vstupu. Dojde-li však k překlopení, začne se také uplatňovat také napětí na invertujícím vstupu. Hodnoty rozdílového zesilovače IC18C jsou dány vztahem:

$$u_0 = (u_{R_{115}} - u_{R_{113}}) \frac{R_{107}}{R_{113}}, \quad (4.10)$$

při splnění podmínce $R_{107} = R_{118}$ a $R_{113} = R_{115}$.

Vzhledem ke skutečnosti, že další zesílení v této části je nežádoucí, budou hodnoty rezistorů stejné. Obdobným způsobem je navržen i rozdílový zesilovač IC18A umístěný za spínači. Zde je naopak vhodné signály co nejvíce utlumit, a tak zajistit možnost dosáhnout co nejmenšího kompresního poměru.

Konstantní hodnota napětí na neinvertujícím vstupu IC18C je dána poměrem rezistoru R_{114} a R_{117} . Tato hodnota je volena 3V a pro ni musí být přizpůsoben následující převodník napětí na proud. V podstatě se jedná o zdroj proudu s uzemněnou zátěží. Předpokladem návrhu jsou co možná největší zesilovací činitelé tranzistorů. Z tohoto hlediska byly také tranzistory vybrány. Potom pro výstupní proud I_0 bude platit:

$$I_0 = U_{+IC16C} \frac{R_{106}}{R_{104} \cdot R_{119}}, \quad (4.11)$$

Protože transkonduktanční zesilovač pracuje v rozsahu řídicího proudu 50uA – 1mA bez zkreslení, budeme obvod navrhovat pro výstupní proud $I_0 = 600\mu A$ a vstupní napětí dané maximálním výstupním napětím OZ IC18C, tedy $U_{+IC16C} = 3V$.

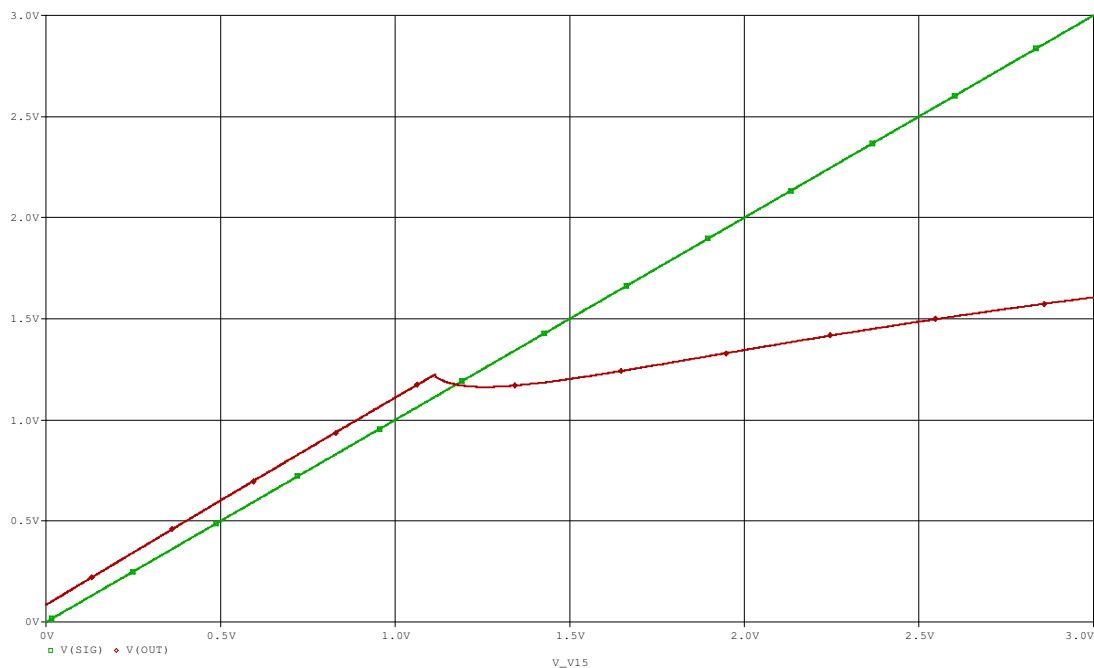
Zvolíme si hodnotu rezistoru $R_{106} = 51k\Omega$, pak:

$$\begin{aligned} R_{104} \cdot R_{119} &= \frac{U_{+IC16C}}{I_0} R_{106}, \\ R_{104} \cdot R_{119} &= \frac{3}{600 \cdot 10^{-6}} \cdot 51 \cdot 10^3, \\ R_{104} \cdot R_{119} &= 255 \cdot 10^6. \end{aligned} \quad (4.12)$$

Zvolíme si hodnotu rezistoru $R_{119} = 120k\Omega$:

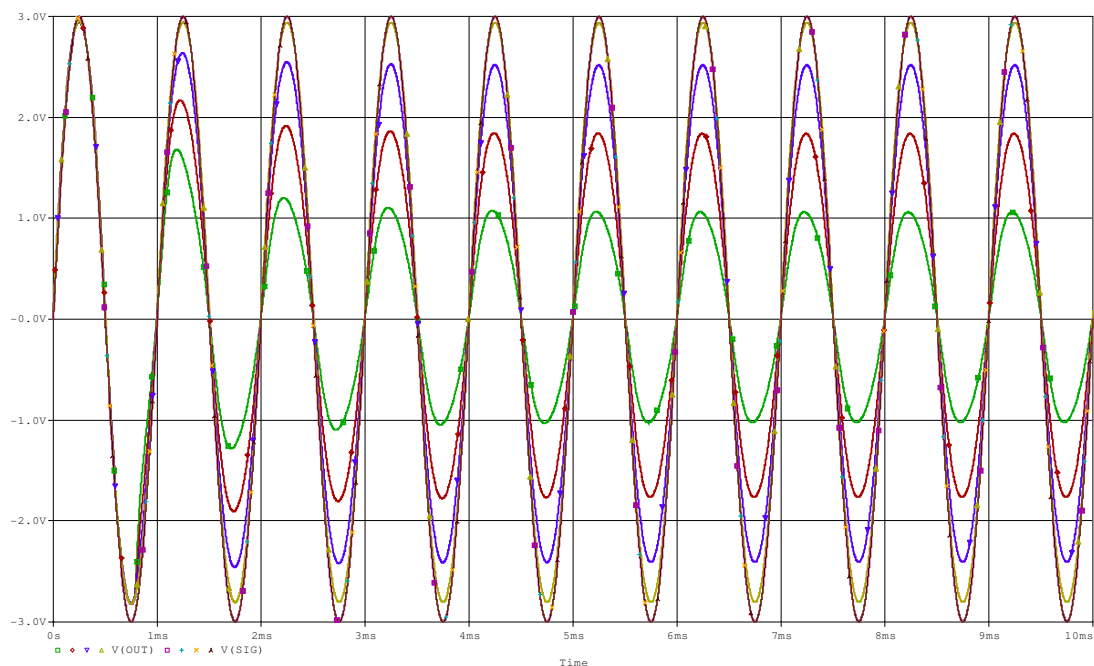
$$\begin{aligned} R_{104} &= \frac{255 \cdot 10^6}{120 \cdot 10^3}, \\ \underline{\underline{R_{104} &\approx 2,2k\Omega.}} \end{aligned}$$

Hodnoty rezistorů transkonduktančního zesilovače jsou převzaty z katalogového listu a případně upraveny pro zvýšení rozsahu výstupního signálu. Tyto úpravy byly provedeny na nepájivém poli dostavením odporu trimru. Celé schéma je uvedena na Obr. 4.9 a příslušné časové průběhy simulované v programu PSpice na Obr. 4.10, Obr. 4.11 a Obr. 4.12.



Obr. 4.11 Převodní charakteristika kompresoru

Všechny průběhy jsou simulovány pro rozsah vstupního napětí 0 až 3V, rozhodovací úroveň $U_{\text{ref}} = 1\text{V}$ a kompresní poměr při nastaveném potenciometru na hodnotu $7\text{k}\Omega$.



Obr. 4.12 Příslušné časové průběhy

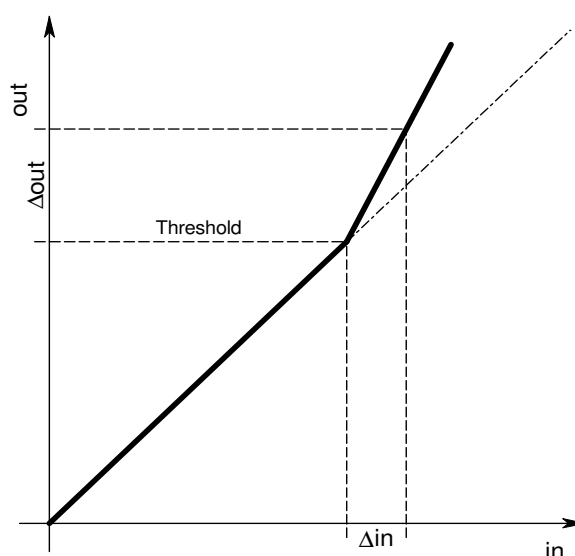
Na Obr. 4.12 je zobrazen vstupní a čtyři výstupní signály při nastaveném potenciometru na hodnoty $250\text{k}\Omega$, $50\text{k}\Omega$, $10\text{k}\Omega$ a mezní hodnotu pro limitaci danou rezistorem $R_{111} 3,3\text{k}\Omega$.

4.3.2 Vlastnosti zapojení

- Usměrňovač je realizován pomocí dvou OZ, protože při použití Greatzova můstku by na diodách vznikaly energetické ztráty a pro malé vstupní signály by neusměrňovaly.
- Pro integrační článek je důležitá vhodná volba použitých prvků, aby doba nabíjení a vybíjení kondenzátoru byla co nekratší. Při prodloužení těchto časů pro proces komprese by jinak docházelo k podstatnému zpoždění.
- Časová prodleva mezi stavem on, off použitého spínače 4066N je typicky 18ns. Odpor, který vznikne při sepnutí bývá 50Ω . Vzhledem k tomu, že za spínači následují rezistory s 1M, odpor spínače v sepnutém stavu je zanedbatelný.
- Jak je vidět na Obr. 4.10 a Obr. 4.11, kompresor nereaguje přesně na zvolenou rozhodovací úroveň, ale na napětí asi o 0,1 až 0,2V vyšší. Tato odchylka je způsobena vyhlazovacím členem, protože napětí na kondenzátoru nedosáhne plné velikosti vstupního napětí.

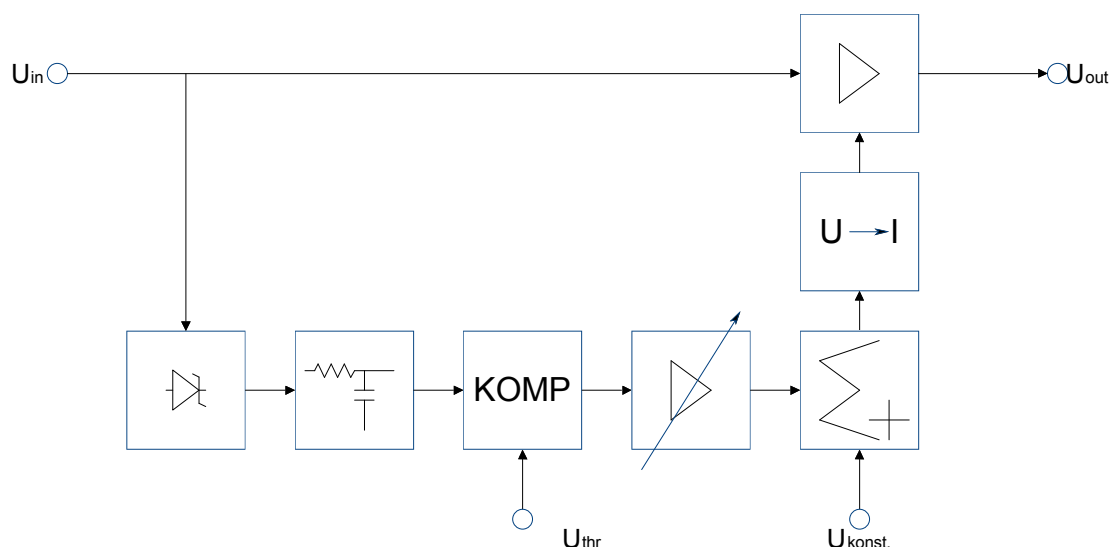
4.4 Expandér

Expanzí dosáhneme úplně opačného efektu, než jaký byl popsán u kompresoru. Zatím co u kompresoru docházelo ke stlačení signálu, pomocí expandéru lze tento signál obnovit. V praxi to znamená, že pokud je odstup signálu od šumu příliš malý, můžeme pomocí expanze zvýšit dynamiku signálu nad zvolenou úroveň a tedy dosáhnout tak většího odstup signálu od šumu. Opět je rozhodující daná referenční úroveň (Threshold), která omezuje pole působnosti expanze.



Obr. 4. 13 Převodní charakteristika expandéru

Pokud bude úroveň vstupního signálu pod zvolenou referencí, nebude se signál nijak měnit. V okamžiku překročení reference začne docházet k expanzi, a tedy ke změně úrovně signálu podle poměru expanze. Tedy pokud bude tento poměr např. 2:1, změna vstupního signálu o 10dB se projeví změnou výstupního signálu o 20dB. Zařízení bude opět vysvětleno na blokovém schématu, Obr. 4.14.



Obr. 4. 14 Blokové schéma expandéru

Vstupní signál je přiveden jak na vstup transkonduktivního zesilovače, tak i na obvody pro řízení úrovně. Pro porovnání s referenční úrovní threshold je signál nejprve usměrněn a pak vyhlazen, aby nedocházelo ke skokovým změnám při každém překročení zvolené úrovně. To bude mít za následek opožděnější reakci jak pro spuštění, tak i pro ukončení procesu expanze. Pokud nedojde k překročení úrovně threshold, bude na výstupu komparátoru nízká úroveň a na součtovém zesilovači se uplatní jen přivedené konstantní napětí pro stálou úroveň transkonduktivního zesilovače. Naopak při vysoké úrovni bude napětí na výstupu komparátoru zesíleno zvoleným poměrem pro expanzi a následně sečteno s konstantním napětím. Výsledné napětí bude převedeno na proud potřebný pro řízený zesilovač.

4.4.1 Návrh expandéru

Jak již bylo uvedeno v návrhu kompresoru, při vynechání logaritmického zesilovače by uvedené zapojení dělalo funkci expanze. Až na menší obměny tedy bude celý návrh vycházet z návrhu kompresoru. Účelem je úroveň vstupního signálu zvyšovat. Z tohoto důvodu bude konstantní napětí přivedené na neinvertující vstup rozdílového zesilovače IC15C podstatně nižší, než jak tomu bylo u kompresoru. Toho docílíme pouhou změnou dělicího poměru rezistorů R_{83} a R_{85} a stejnosměrné napětí nastavíme na 0,5V. Této hodnotě musíme opět přizpůsobit převodník napětí na proud. Budeme vycházet ze vztahu (4.13). Vstupní napětí je dáno 0,5V a bylo by účelné zanechat i hodnoty rezistorů. Jen pro kontrolu ověříme, zda budeme s výstupním proudem spadat do intervalu daným transkonduktivním zesilovačem 50uA – 1mA.

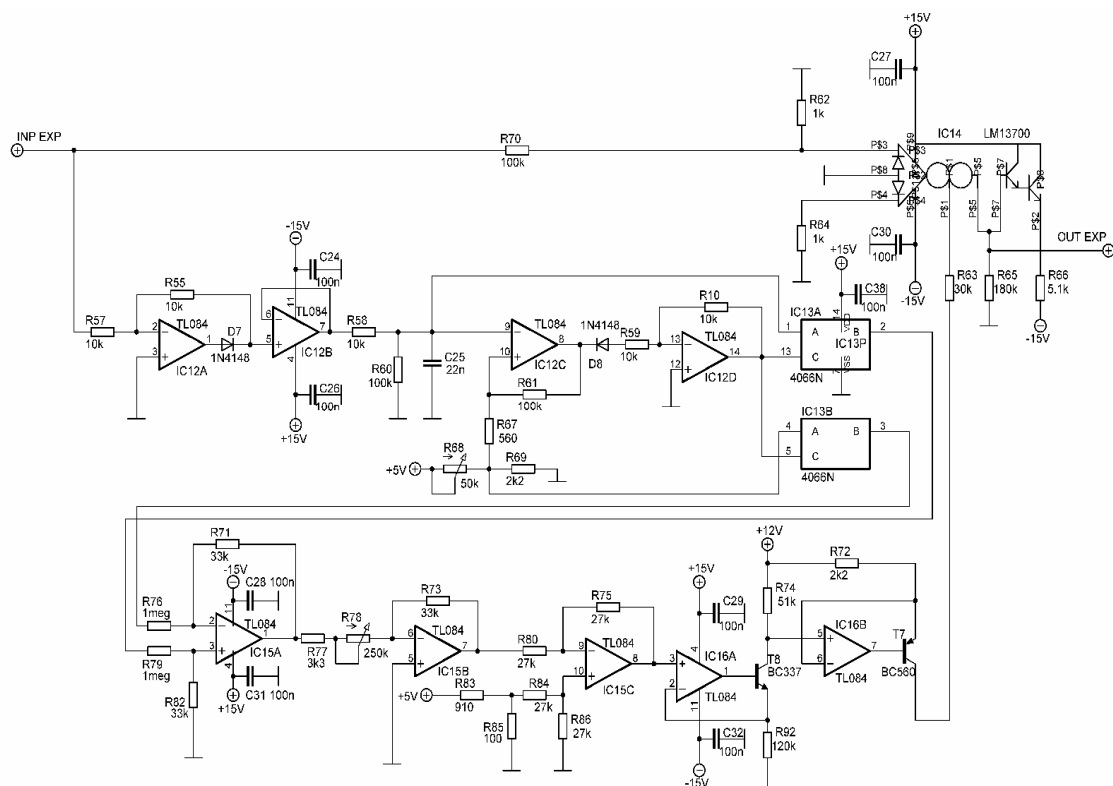
$$I_0 = U_{+IC16A} \frac{R_{74}}{R_{72} \cdot R_{92}}, \quad (4.13)$$

$$I_0 = 0,5 \frac{51 \cdot 10^3}{2,2 \cdot 10^3 \cdot 120 \cdot 10^3},$$

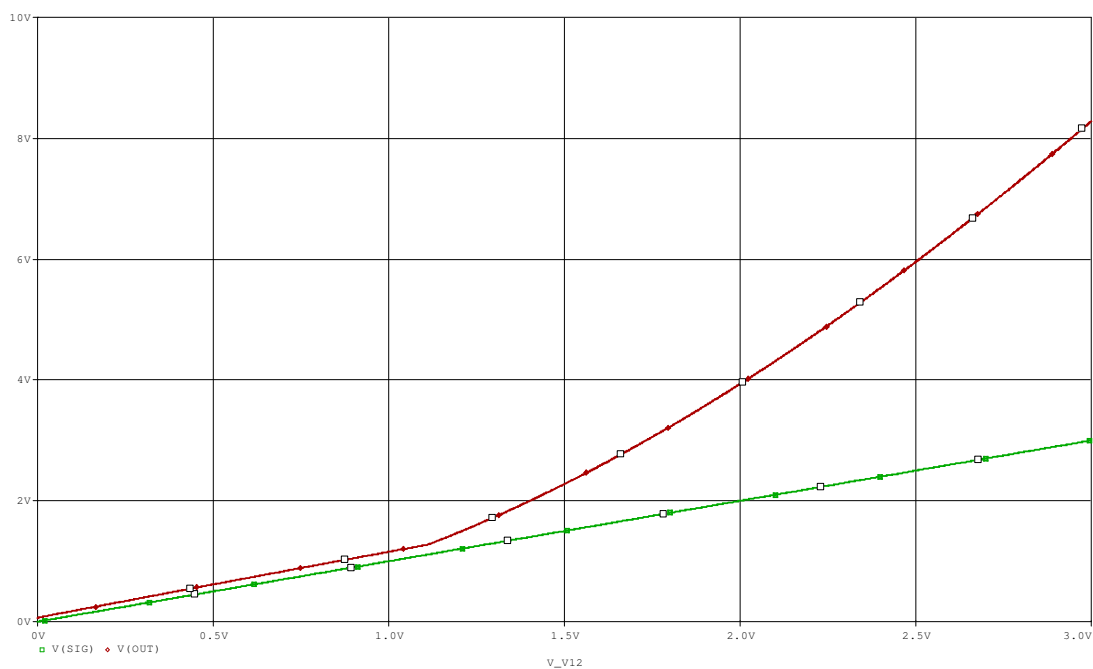
$$\underline{\underline{I_0 \approx 100 \mu A.}}$$

Je vidět, že vypočtený proud do intervalu spadá a dokonce je podstatně blíže minimální, než maximální hodnotě. To je velmi důležité, protože pro účely expanze

napětí na vstupu převodníku od své konstantní hodnoty (0,5V) jen poroste. Je teda dána i velká rezerva pro řídicí proud transkonduktančního zesilovače. Hodnoty rezistorů transkonduktančního zesilovače jsou opět převzaty z katalogového listu a případně upraveny stejnými postupy jako u předešlých zapojeníh.

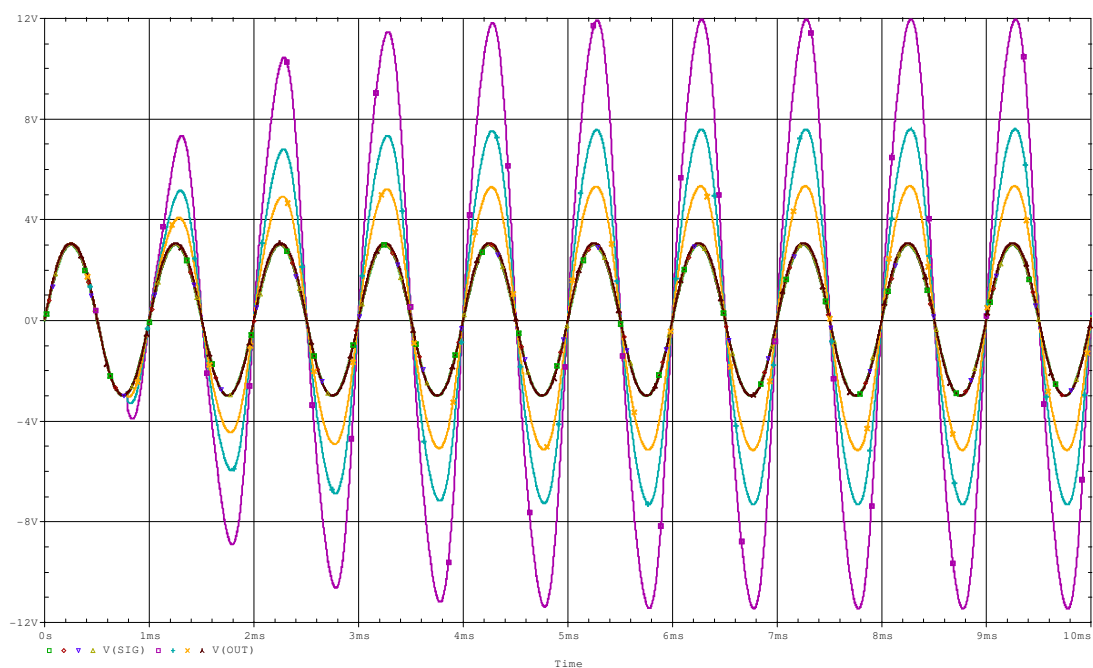


Na horním obrázku je zeleně zobrazena rozhodovací úroveň expandéru, červeně vstupní usměrněný a vyhlazený signál a modře jejich rozdíl. Na spodním obrázku pak zeleně signál změněn poměrem expanze a červeně signál pro řízení transkonduktivního zesilovače.



Obr. 4. 17 Převodní charakteristika expandéru

Všechny průběhy jsou simulovány pro rozsah vstupního napětí 0 až 3V, rozhodovací úroveň $U_{\text{ref}} = 1\text{V}$ a poměr expanze při nastaveném potenciometru na hodnotu $7\text{k}\Omega$.



Obr. 4. 18 Příslušné časové průběhy

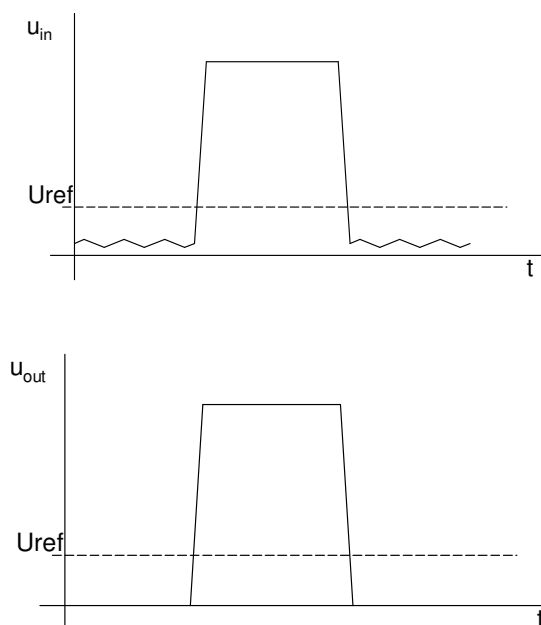
Na Obr. 4.18 je zobrazen vstupní a čtyři výstupní signály při nastaveném potenciometru na hodnoty $250\text{k}\Omega$, $50\text{k}\Omega$, $10\text{k}\Omega$ a mezní hodnotu danou rezistorem $R77$ $3,3\text{k}\Omega$.

4.4.2 Vlastnosti zapojení

- Usměrňovač je realizován opět pomocí dvou OZ, pro zamezení energetických ztrát vzniklých na diodách.
- Pro omezení výrazného zpoždění je důležitá vhodná volba použitých prvků integračního článku.

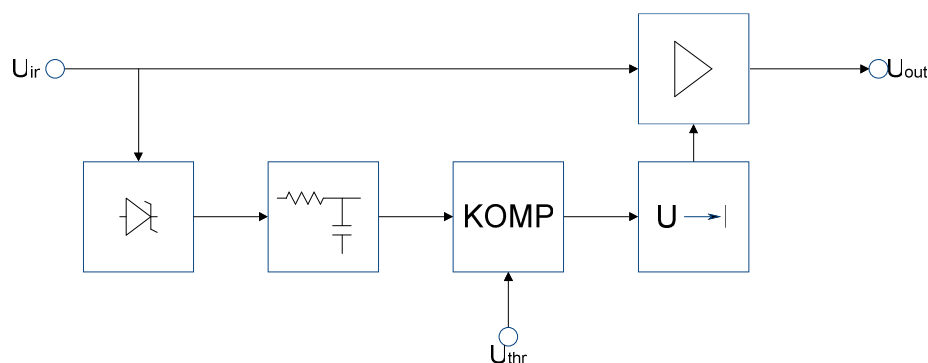
4.5 Noise gate

Jedná se o zařízení, jehož funkcí je odstranit šum. Tedy nastavit určitou úroveň za referenční a propouštět pouze signály s úrovní vyšší, než je úroveň zvolená. Jak znázorňuje Obr. 4.19, zatím co na vstupu je signál včetně šumu, tak na výstupu je pouze užitečný signál a vše, co se nacházelo pod zvolenou referencí bylo potlačeno.



Obr. 4. 19 Průběh vstupního a výstupního signálu

Z důvodů určité ucelenosti projektu bude i tento obvod vycházet z obdobné struktury. Budou použity stejné obvody i podobná princip, které vychází z blokového schématu na Obr. 4. 20.



Obr. 4. 20 Blokové schéma noise gate

Základ obvodu je tvořen opět transkonduktančním zesilovačem. Pro jeho řízení musí být signál nejprve usměrněn a vyhlazen, aby obvod nereagoval na krátkodobé poklesy úrovně a tak nedegradoval signál. Dále je porovnán komparátorem s referenční hodnotou. Po porovnání se výsledná hodnota převede na proud a v okamžiku, kdy tedy vstupní signál přesáhne referenční úroveň, je přes transkonduktanční zesilovač tento signál přenesen.

4.5.1 Návrh obvodu noise gate

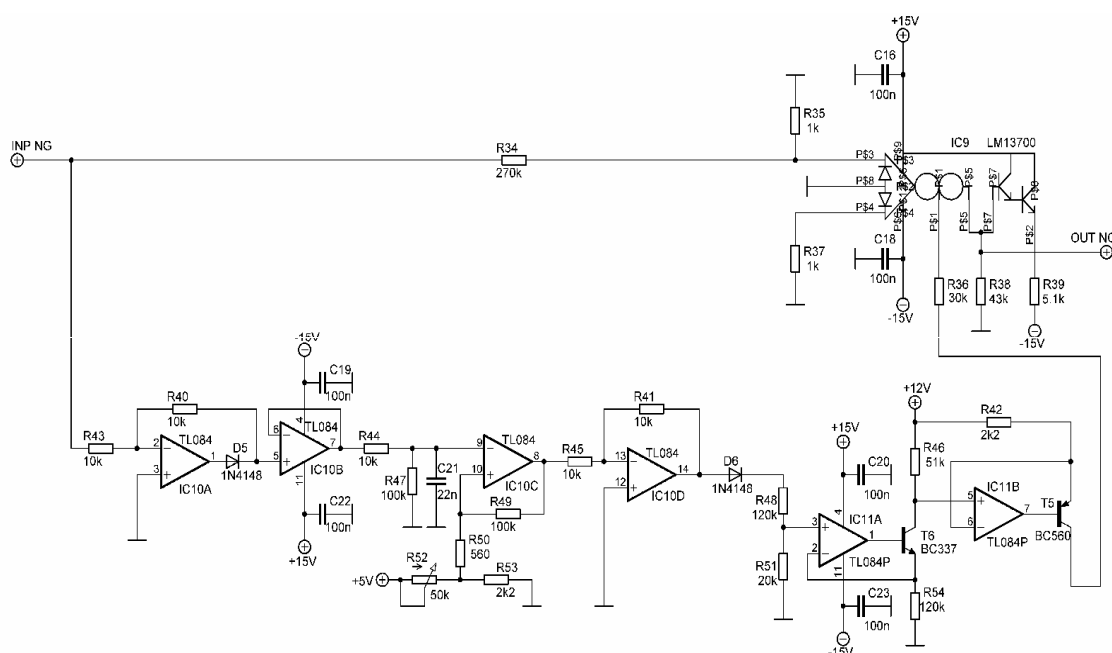
Opět budeme vycházet z blokového schématu. Je zřejmé, že základem budou obvody z předešlých zapojení. Proto i zde bude vynechán detailní návrh, ale spíše se jen zaměříme na dané odlišnosti. Za komparátorem následuje invertující zapojení operačního zesilovače s přenosem jedna pro otočení polarity spínaného napětí. Dále dioda D_6 v propustném směru zajišťující maximální nebo nulovou úroveň. Dělič R_{48} a R_{51} zajišťuje konstantní napětí na převodníku napětí na proud v případě spuštěného řízení. Výstupní proud I_0 bude opět dán vztahem (4.14). Pro daný dělicí poměr bude napětí $U_{R51} \approx 2V$ a při zachování již navržených hodnot rezistorů z předešlých obvodů ověříme, zda bude proud vyhovovat dané mezi $50\mu A - 1mA$.

$$I_0 = U_{R51} \frac{R_{46}}{R_{42} \cdot R_{54}}, \quad (4.14)$$

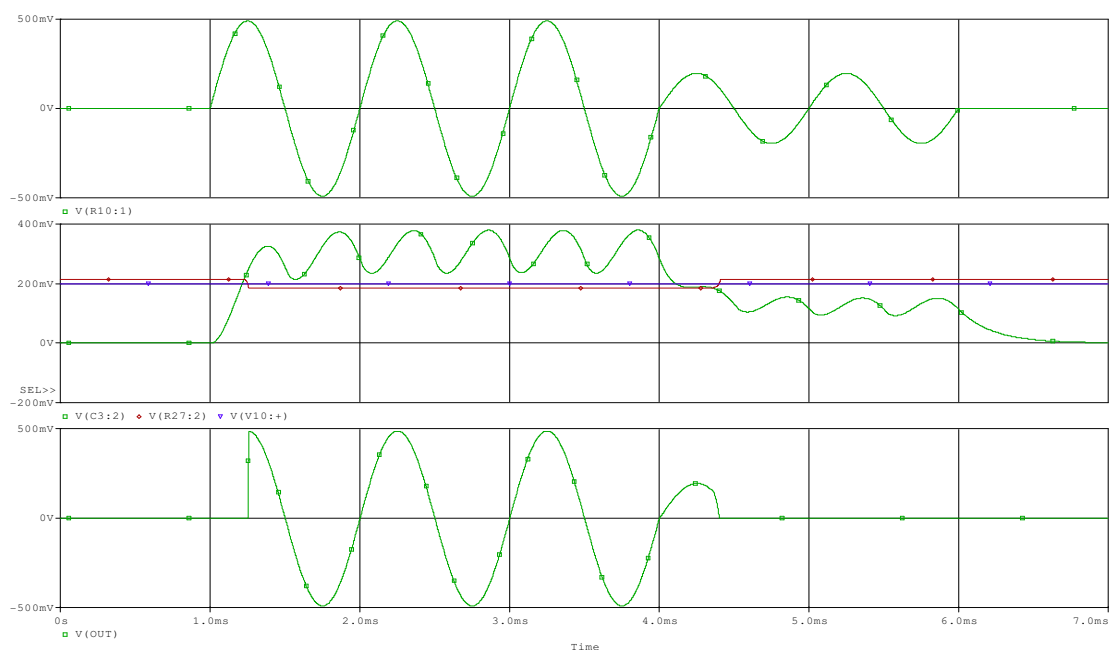
$$I_0 = 2 \cdot \frac{51 \cdot 10^3}{2,2 \cdot 10^3 \cdot 120 \cdot 10^3},$$

$$\underline{\underline{I_0 \approx 400\mu A.}}$$

Vypočtený proud do intervalu spadá. Hodnoty rezistorů transkonduktančního zesilovače jsou opět převzaty z katalogového listu a případně upraveny stejnými postupy jako u předešlých zapojení.



Obr. 4.21 Zapojení obvodu noise gate



Obr. 4.22 Příslušné časové průběhy

Na Obr. 4.22 jsou odshora průběhy vstupního signálu, napětí na invertujícím a neinvertujícím vstupu komparátoru a výstupní signál.

4.5.2 Vlastnosti zapojení

- Usměrňovač je realizován opět pomocí dvou OZ, pro zamezení energetických ztrát vzniklých na diodách.
- Na Obr. 4.22 je vidět vliv komparátoru a tedy oříznutí složek, které jsou nižší než stanovená reference. Pro omezení této degradace signálu byl přidán filtrační článek na výstup usměrňovače. Cenou za to však bude přenesení šumu v době, než dojde k vybití kondenzátoru pod referenci danou komparátorem.

5 KONSTRUKČNÍ PODKLADY PRO REALIZACI ZAŘÍZENÍ

5.1 Celkové zapojení navrženého zařízení

Celkové schéma navrženého zapojení je z důvodů značných rozměru přiloženo samostatně ve vnitřní straně desek diplomové práce. Je složeno z dílčích schémat jednotlivých návrhů uvedených v kapitole 4. Popis součástek i s jejich hodnotami je totožný. Jednotlivé návrhy jsou přehledně odděleny. Ve schématu je také obsažen rozvod napájecího napětí včetně použitých stabilizátorů pro nižší napájecí napětí. Vzhledem k tomu, že výstup generátoru ADSR a obvodu VCA bude veden na společný transkonduktanční zesilovač, obsahuje schéma přepínač pro volbu mezi zmíněnými obvody.

5.2 Deska plošných spojů

Návrh desek plošných spojů je realizován v programu Eagle v. 4.16. Způsob provedení je dvouvrstvý. Vhodné uspořádání součástek a oboustranné řešení desky při použití součástek SMD by sice dovolovalo minimalizovat rozměry plošného spoje, ale vzhledem se skutečnosti, že celé zařízení má velký počet ovládacích prvků a tedy i značný ovládací panel, nebudou součástky SMD použity. Celý návrh je dělán pomocí funkce autorouter v programovém prostředí Eagle. Z tohoto důvodu byly pečlivě nastaveny všechny parametry pro automatické propojení součástek jako jsou šířka spoje, vzdálenosti mezi spoji, vzdálenosti mezi spoji a piny, případně prokovy. V závěru návrhu je provedeno vyplnění obou stran (TOP i BOTTOM) mědí, která je uzemněná.

Hodnoty rezistorů i kapacitorů jsou voleny ze standardních elektrotechnických řad. Jmenovité zatížení rezistorů je při 70°C 0,4W, tolerance $\pm 1\%$, maximální trvalé napětí 250V, velikost 0204. Kondenzátory jsou použity keramické s jmenovitým napětím do 100V. Jmenovité zatížení použitých potenciometrů je při 70°C 0,5W, tolerance $\pm 30\%$, maximální trvalé napětí 150V. Usměrnovací diody jsou do proudu 1A.

Mimo jiné deska plošného spoje obsahuje vyvedené piny pro připojení potřebného napájecího napětí, vstupních a výstupních signálů. U příslušných pinů je uveden popis. Pro napájení zařízení je použit souměrný zdroj (+15V, -15V GND), který je připojen k bloku pinů JP1. Vstupní signály pro spouštění ADSR generátoru a signál přímo z externího generátoru pro VCA jsou přivedeny na blok pinů JP2. Signál, který má být modulovaný zmíněnými generátory je přiveden na samostatný pin JP3 a v neposlední řadě signály pro proces komprese, expanse, případně odstranění šumu je přiveden na blok JP5. Na dvojici pinů JP4 a JP6 jsou přivedeny jednotlivé výstupní signály. Dále pak deska plošného spoje obsahuje piny pro připojení příslušných potenciometrů a jednoho spínače pro přepnutí mezi funkcí generátoru ADSR a VCA.

Jednotlivé desky plošných spojů včetně osazovacího plánu jsou uvedeny v příloze. Zobrazení je pouze ilustrativní, podklady a přesné předlohy pro výrobu jsou na přiloženém CD.

5.3 Konstrukční uspořádání navrženého zařízení

Deska plošných spojů navrženého zařízení se umístí mezi dva profily tvaru U. Bude přichycena k vrchní straně pomocí distančních sloupků a čtyř šroubků o průměru 3mm. Rozměry desky plošných spojů jsou 230 x 132 mm. Na vrchní části profilu bude šesti šroubky přichycen ovládací panel o rozměrech 232 x 134 mm, viz příloha. Panel bude obsahovat šest vstupních zdířek, čtyři výstupní, šest pro připojení země a dvě pro symetrické napájení. Dále jeden přepínač pro volbu mezi generátorem ADSR a obvodem VCA a devět přístrojových knoflíků o průměru 27mm a výšce 15mm pro regulaci potřebných parametrů.

Vzhledem ke skutečnosti, že při návrhu byla opomenuta ochrana proti záměně polarity napájecího napětí, bude tak splněno dodatečně zenerovými diodami připojenými ke vstupním zdířkám.

6 OŽIVOVÁNÍ A MĚŘENÍ NA ZKONSTRUOVANÉM ZAŘÍZENÍ

6.1 Oživování zkonstruovaného zařízení

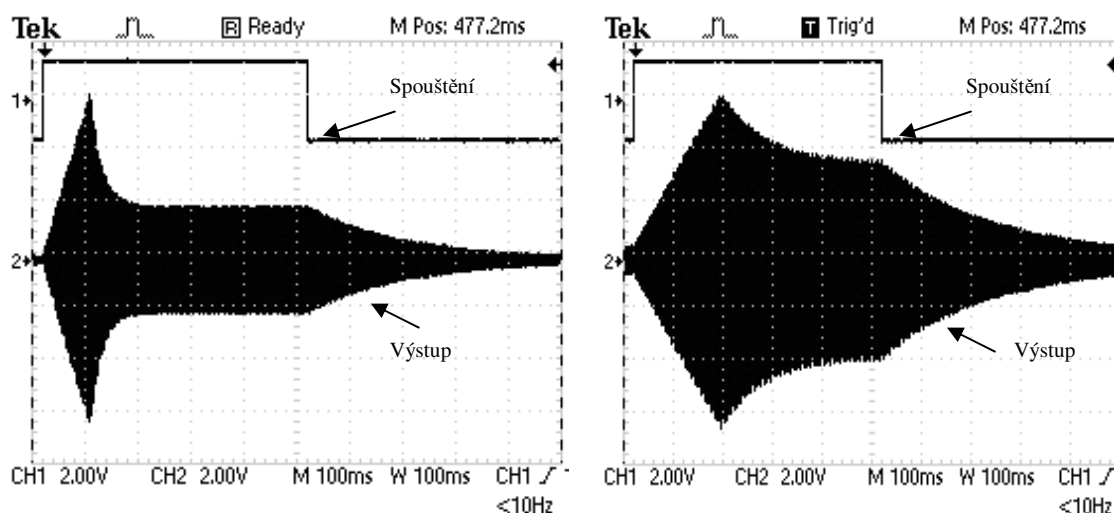
Po zhotovení desky plošného spoje, zapájení součástek a přívodních vodičů muselo být zařízení prakticky odzkoušeno. Některé součástky musely být ještě dodatečně navrženy. Jednalo se zejména o rezistory na vstupu (pro omezení proudu) a výstupu (pro určení výstupní amplitudy) transkonduktančního zesilovače LM13700. Dostavení těchto hodnot se provádělo na nepájivém poli pomocí odporových trimrů. Dále byly upraveny hodnoty rezistorů R_{77} a R_{111} , aby v případě expandéru nedocházelo k ořezávání výstupního signálu při dovršení mezní hodnoty $\pm 15V$ dané transkonduktančním zesilovačem. V případě kompresoru omezuje rezistor pokles řídicího proudu pod referenční úroveň. Jinak by při zvyšování vstupního napětí nebylo výstupní napětí omezeno limitací (krajní případ), ale dokonce by výstupní napětí klesalo. Ostatní součástky zůstaly beze změny.

6.2 Měření na zkonstruovaném zařízení

Měření bylo prováděno ve školních laboratořích a výsledné průběhy jsou přeneseny přímo z osciloskopu do počítače.

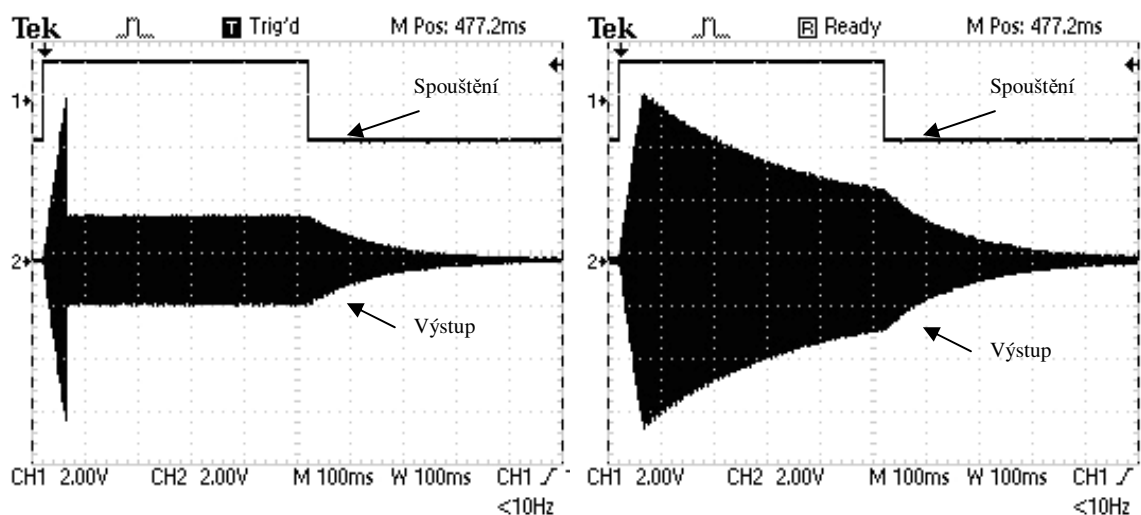
6.2.1 Měření ADSR generátoru

Pro spouštění generátoru byl užit obdélníkový signál se střídou 1:1. Vstupní signál přivedený z generátoru byl sinusový o kmitočtu 12kHz a napětí 2Vp-p. Následující obrázky dokumentují naměřené průběhy při různých volbách délek segmentů A, D, R a zvolené úrovni segmentu S.



Obr. 6.1 Spouštěcí a výstupní signály generátoru ADSR

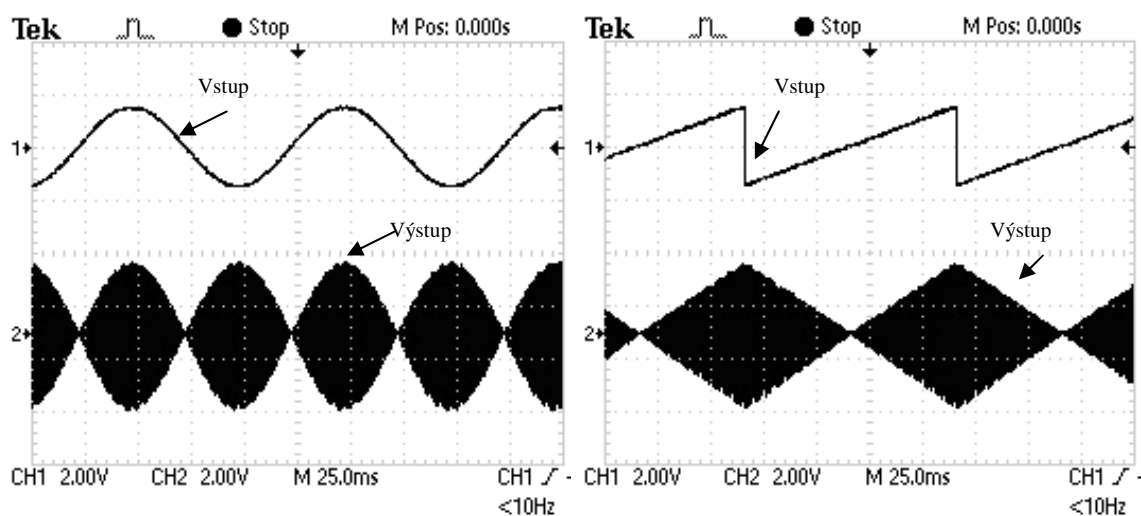
Na Obr. 6.1 vpravo je vidět, že segment R se nestihl z důvodu krátkého časového intervalu dokončit. Proto segment A (nabíjení kondenzátoru) nezačíná od nulové úrovně.



Obr. 6. 2 Spouštěcí a výstupní signály generátoru ADSR

6.2.2 Měření obvodu VCA

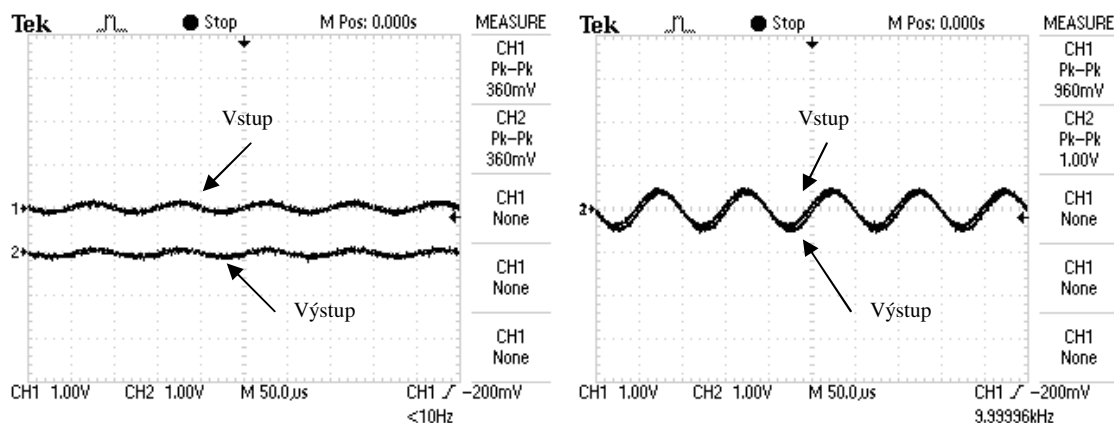
Jako řídicí byl z generátoru přiveden signál sinusového a pilového průběhu o kmitočtu 10Hz a napětí 1,5Vp-p. Vstupní signál přivedený z generátoru byl sinusový o kmitočtu 12kHz a napětí 300mVp-p.



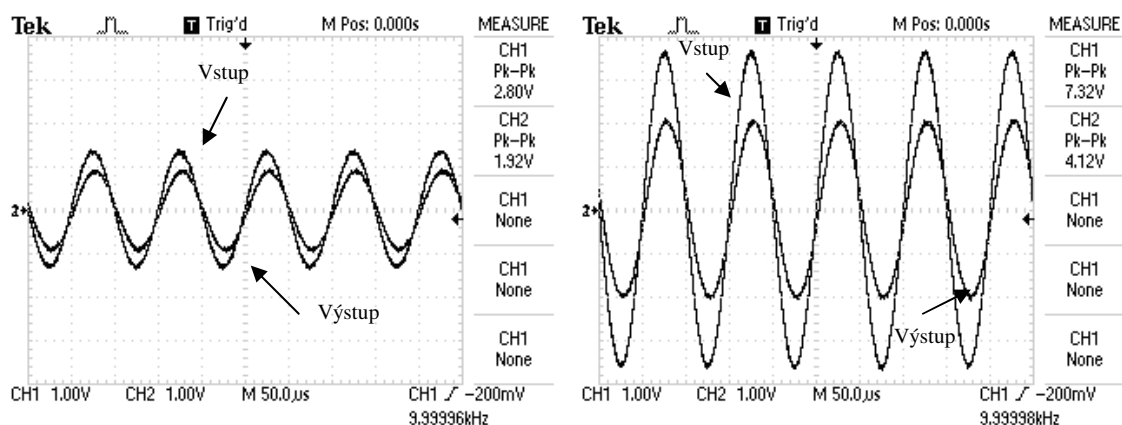
Obr. 6. 3 Vstupní a výstupní signály obvodu VCA

6.2.3 Měření obvodu kompresor

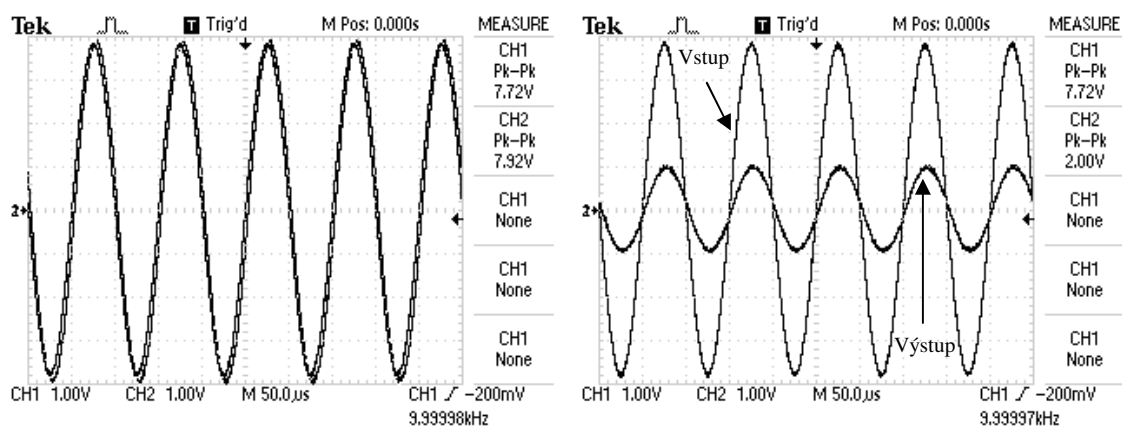
Měření probíhalo zvyšováním amplitudy vstupního signálu. Na Obr. 6.4 je zobrazena odezva na vstupní signál pro rozsah napětí, kdy ještě ke kompresi nedocházelo. Na následujícím Obr. 6.5 jsou zobrazeny průběhy vstupního a výstupního signálu pro různé kompresní poměry a na Obr. 6.6 jsou vstupní a výstupní signály pro kompresní poměr 1:1 a ukázka limitace. Všechna měření probíhala při kmitočtu 10kHz.



Obr. 6. 4 Vstupní a výstupní signály (vlevo před kompresí, vpravo na rozhodovací úrovni)



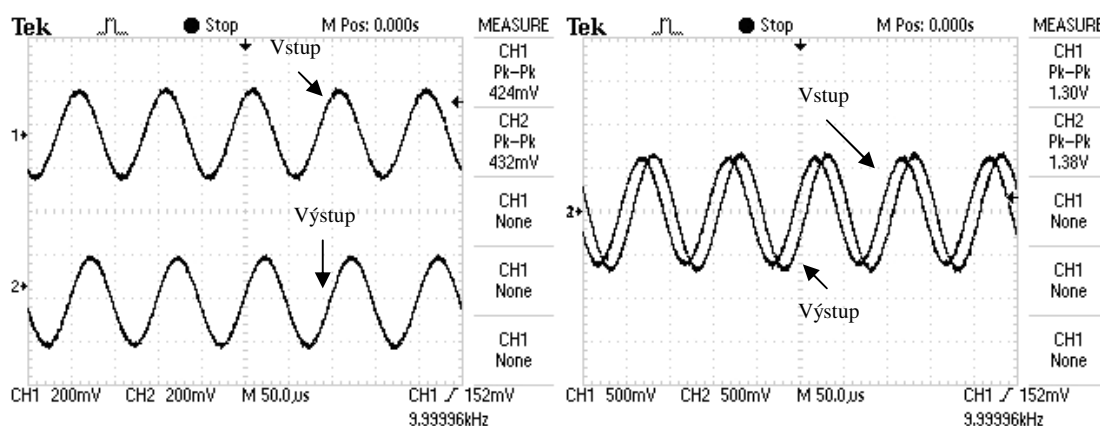
Obr. 6. 5 Vstupní a výstupní signály pro různé kompresní poměry



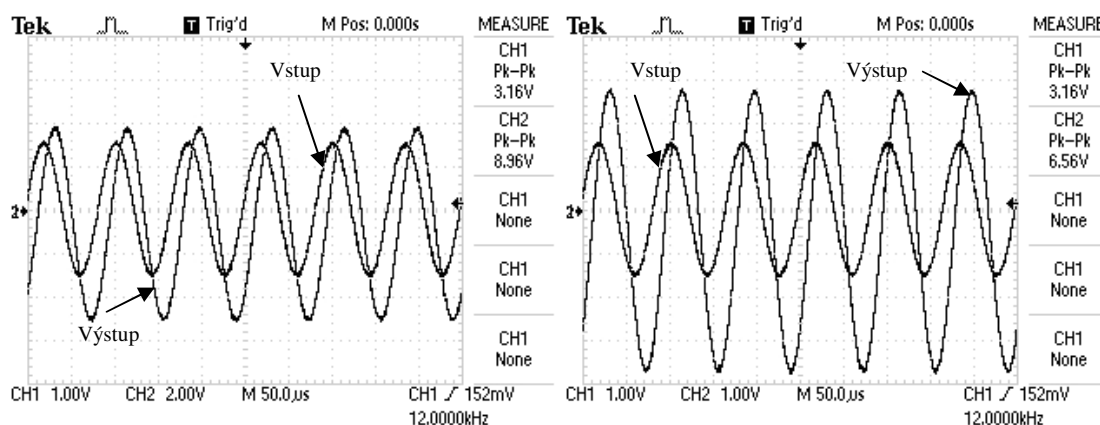
Obr. 6. 6 Vstupní a výstupní signály (vlevo kompresní pměr1:1, vpravo limitace)

6.2.4 Měření obvodu expander

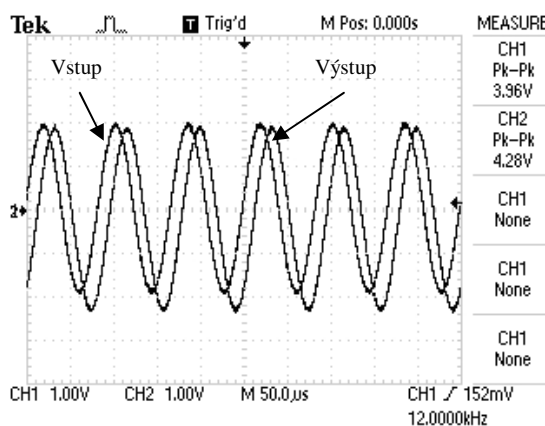
Postup měření probíhal obdobně jako u kompresoru. Zvyšovala se amplituda vstupního signálu. Na Obr. 6.7 je zobrazena odezva na vstupní signál pro rozsah napětí, kdy ještě k expanzi nedocházelo. Na Obr. 6.8 jsou pak zobrazeny průběhy vstupního a výstupního signálu pro různé poměry expanze a na Obr. 6.9 je vstupní a výstupní signál pro poměr expanze 1:1. Všechna měření probíhala při kmitočtu 10kHz. Z průběhů je vidět, že jsou fázově posunuty. Tento efekt je zapříčiněn vysokou hodnotou rezistoru R65 na výstupu transkonduktančního zesilovače, aby bylo dosaženo stejného napětí na vstupu a výstupu zařízení pro rozsah vstupních napětí, kdy k expanzi nedochází.



Obr. 6.7 Vstupní a výstupní signály (vlevo před expanzí, vpravo na rozhodovací úrovni)



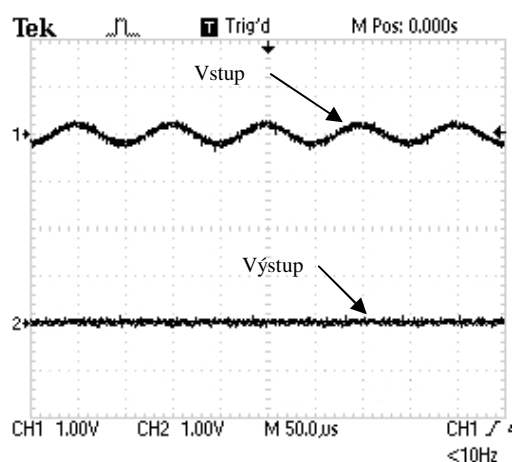
Obr. 6.8 Vstupní a výstupní signály pro různé poměry expanze



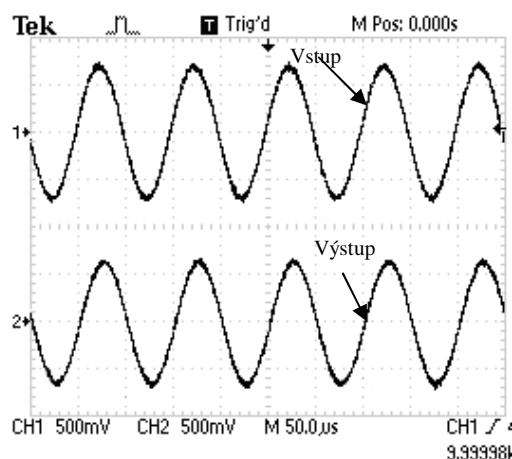
Obr. 6.9 Vstupní a výstupní signál pro poměr expanze 1:1

6.2.5 Měření obvodu noise gate

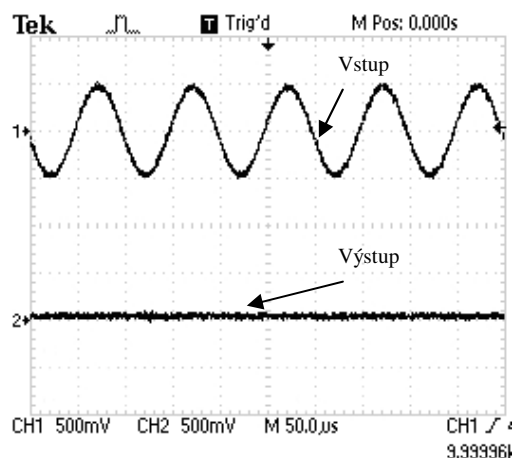
Měření probíhalo opět zvyšováním amplitudy vstupního signálu. Na Obr. 6.10 je znázorněno potlačení šumu pro velikost vstupního signálu 640mVp-p. Na následujícím Obr. 6.11 již dochází k přenosu vstupního signálu, a to při napětí 1,4Vp-p. Poslední Obr. 6.12 ilustruje, při jaké hodnotě vstupního napětí se opět začne potlačovat šum. Tato hodnota je 1,1Vp-p. Odstup 0,3Vp-p je způsoben nastavenou hysterezí použitého komparátoru. Měření probíhala při kmitočtu 10kHz.



Obr. 6. 10 Vstupní a výstupní signál při potlačení šumu



Obr. 6. 11 Vstupní a výstupní signál při rovnocenném přenosu



Obr. 6. 12 Vstupní a výstupní signál při opětovném potlačení šumu

7 ZÁVĚR

Úkolem diplomové práce bylo navrhnout zapojení pro generování signálu ADSR tak, aby kromě této funkce přípravek pracoval i jako VCA. Dále pak různá zapojení, která by svým charakterem upravovala vlastnosti libovolného signálu. V úvodní části je popsáno použití a zásadní parametry výše zmiňovaného generátoru a pomocí časových průběhů znázorněny nejrůznější modifikace při kombinování spouštěcích signálů Gate a Trigger. Dále jsou popsána různá zapojení provádějící funkci ADSR generátoru s rozбором jejich základních vlastností. Následuje samotný návrh generátoru včetně detailního popisu i možnosti rozsáhlejšího použití pro jiné generované průběhy. Jedná se o tzv. napětím řízený zesilovač. V závěru návrhu jsou uvedeny opět vlastnosti zapojení. V další části se práce zabývá zapojením obvodů upravující dynamický rozsah signálu a také úplné oříznutí signálu. Vzhledem k tomu, že daná zařízení mezi sebou provádějí inverzní funkci, jsou navržena na základě podobných principů. Proto i struktura těchto obvodů je velice podobná. Výhodou této realizace by bylo podstatné omezení použitých obvodových bloků, protože by se mezi sebou mohli kombinovat pouze části, ve kterých se daná zapojení liší. V tomto případě by ale nebylo možné propojovat jednotlivé výstupy mezi sebou. V návrhu každého z obvodů provádějící svoji charakteristickou funkci jsou popsány vlastnosti zapojení. Vzhledem k tomu, že se pracuje převážně v časové oblasti, má na činnost zapojení největší vliv časové zpoždění vybraných aktivních i pasivních prvků.

Po ukončení teoretické části diplomová práce směřovala k praktické realizaci. Dílčí obvodová zapojení byla překreslena jako jeden celek a doplněna napájecími obvody. Následoval návrh desky plošných spojů, a zapájení součástek. V průběhu samotného měření na zkonstruovaném zařízení byly některé hodnoty součástek upraveny, viz kapitola 6.1. Měření generátoru ADSR bylo až na spouštěcí impuls trigger velmi zdařilé a v případě potřeby dosáhnout delších časových segmentů A, D a R by stačilo pouze pozměnit použité potenciometry či hodnotu kondenzátoru vytvářející obálku ADSR. Funkce trigger nefungovala jak by měla a proto nebyla v konstrukci uvažována. Měření ostatních zařízení byla až na kmitočtovou závislost bez problémů a výsledné průběhy jsou uvedeny v kapitole 6.2. Při změně kmitočtu v uvažovaném rozsahu audio signálů se měnila amplituda výstupního signálu. Tato závislost je způsobena příliš vysokou hodnotou odporu na výstupu transkonduktančního zesilovače. Opatření proti tomu byla vhodná volba hodnoty odporu při odporovém děliči na vstupu transkonduktančního zesilovače a následné snížení odporu rezistoru na výstupu.

8 Seznamy

8.1 Použitá literatura

- [1] Synthesizer - Wikipedia, the free encyclopedia [online]. Poslední revize 2008 [cit 2008-04-19]. Dostupné z <<http://en.wikipedia.org/wiki/Synthesizer>>
- [2] Electrozone [online]. Poslední revize 2005 [cit 2008-04-12]. Dostupné z: <<http://www.electrozone.cz/kb.php?mode=article&k=43>>
- [3] PUNČOCHÁŘ, J.: Operační zesilovače v elektrotechnice, 5.vydání, BEN-technická literatura, Praha 2005, ISBN 80-7300-059-8
- [4] Dual ADSR [online]. Poslední revize neznámá [cit 2008-04-12]. Dostupné z: <<http://www.evenfall.com/diy/adsrschm.html>>
- [5] Kolouch, J. Impulsová a číslicová technika. Brno VUT, 2002
ISBN 80-214-2277-7
- [6] Synthesizer DIY [online]. Poslední revize 2003 [cit 2008-04-13]. Dostupné z: <<http://www.uni-bonn.de/~uzs159/index.html>>
- [7] Štemberk, P. Semestrální práce Kompresor dynamiky analogového signálu, 2004
- [8] <http://www.alldatasheet.com/datasheet-pdf/pdf/8641/NSC/LM13700.html>
- [9] LÁNÍČEK, R.: Elektronika, obvody – součástky – děje, BEN-technická literatura, Praha 1998, ISBN 80-86056-25-2

8.2 Použité obrázky

OBR. 2. 1 ČASOVÝ PRŮBĚH ADSR OBÁLKY	9
OBR. 2. 2 ODEZVY NA VSTUPNÍ SIGNÁLY	10
OBR. 3. 1 ADSR GENERÁTOR S LO ŘADY CMOS 4000.....	11
OBR. 3. 2 ZAPOJENÍ A FUNKČNÍ TABULKA KLOPNÉHO OBVODU TYPU RS SESTAVENÉHO Z ČLENŮ NAND.....	11
OBR. 3. 3 VNITŘNÍ ZAPOJENÍ ČASOVAČE NE555.....	13
OBR. 3. 4 ZAPOJENÍ A FUNKČNÍ TABULKA KLOPNÉHO OBVODU TYPU RS SESTAVENÉHO Z ČLENŮ NOR.....	13
OBR. 3. 5 ADSR GENERÁTOR S ČASOVAČEM 555	14
OBR. 4. 1 BLOKOVÉ SCHÉMA PRO MODULACI ADSR OBÁLKOU.....	15
OBR. 4. 2 ZAPOJENÍ ADSR GENERÁTORU	18
OBR. 4. 3 ČASOVÉ PRŮBĚHY ADSR GENERÁTORU	19
OBR. 4. 4 ZAPOJENÍ OBVODU VCA	20
OBR. 4. 5 ČASOVÉ PRŮBĚHY PRO SINUSOVÝ SIGNÁL	21

OBR. 4. 6	ČASOVÉ PRŮBĚHY PRO PILOVÝ SIGNÁL.....	21
OBR. 4. 7	PŘEVODNÍ CHARAKTERISTIKA KOMPRESORU.....	22
OBR. 4. 8	BLOKOVÉ SCHÉMA KOMPRESORU	23
OBR. 4. 9	ZAPOJENÍ KOMPRESORU	26
OBR. 4. 10	PŘEVODNÍ CHARAKTERISTIKY DÍLČÍCH BLOKŮ KOMPRESORU	26
OBR. 4. 11	PŘEVODNÍ CHARAKTERISTIKA KOMPRESORU.....	27
OBR. 4. 12	PŘÍSLUŠNÉ ČASOVÉ PRŮBĚHY.....	27
OBR. 4. 13	PŘEVODNÍ CHARAKTERISTIKA EXPANDÉRU.....	28
OBR. 4. 14	BLOKOVÉ SCHÉMA EXPANDÉRU.....	29
OBR. 4. 15	ZAPOJENÍ EXPANDÉRU.....	30
OBR. 4. 16	PŘEVODNÍ CHARAKTERISTIKY DÍLČÍCH BLOKŮ KOMPRESORU	30
OBR. 4. 17	PŘEVODNÍ CHARAKTERISTIKA EXPANDÉRU.....	31
OBR. 4. 18	PŘÍSLUŠNÉ ČASOVÉ PRŮBĚHY.....	31
OBR. 4. 19	PRŮBĚH VSTUPNÍHO A VÝSTUPNÍHO SIGNÁLU	32
OBR. 4. 20	BLOKOVÉ SCHÉMA NOISE GATE	33
OBR. 4. 21	ZAPOJENÍ OBVODU NOISE GATE	34
OBR. 4. 22	PŘÍSLUŠNÉ ČASOVÉ PRŮBĚHY.....	34
OBR. 6. 1	SPOUŠTĚCÍ A VÝSTUPNÍ SIGNÁLY GENERÁTORU ADSR.....	37
OBR. 6. 2	SPOUŠTĚCÍ A VÝSTUPNÍ SIGNÁLY GENERÁTORU ADSR.....	38
OBR. 6. 3	VSTUPNÍ A VÝSTUPNÍ SIGNÁLY OBVODU VCA	38
OBR. 6. 4	VSTUPNÍ A VÝSTUPNÍ SIGNÁLY (VLEVO PŘED KOMPRESÍ, VPRAVO NA ROZHODOVACÍ ÚROVNI)	39
OBR. 6. 5	VSTUPNÍ A VÝSTUPNÍ SIGNÁLY PRO RŮZNÉ KOMPRESNÍ POMĚRY	39
OBR. 6. 6	VSTUPNÍ A VÝSTUPNÍ SIGNÁLY (VLEVO KOMPRESNÍ PMĚR1:1, VPRAVO LIMITACE).....	39
OBR. 6. 7	VSTUPNÍ A VÝSTUPNÍ SIGNÁLY (VLEVO PŘED EXPANZÍ, VPRAVO NA ROZHODOVACÍ ÚROVNI)	40
OBR. 6. 8	VSTUPNÍ A VÝSTUPNÍ SIGNÁLY PRO RŮZNÉ POMĚRY EXPANZE.....	40
OBR. 6. 9	VSTUPNÍ A VÝSTUPNÍ SIGNÁL PRO POMĚR EXPANZE 1:1	40
OBR. 6. 10	VSTUPNÍ A VÝSTUPNÍ SIGNÁL PŘI POTLAČENÍ ŠUMU.....	41
OBR. 6. 11	VSTUPNÍ A VÝSTUPNÍ SIGNÁL PŘI ROVNOCENNÉM PŘENOSU	41
OBR. 6. 12	VSTUPNÍ A VÝSTUPNÍ SIGNÁL PŘI OPĚTOVNÉM POTLAČENÍ ŠUMU	41

8.3 Použité tabulky

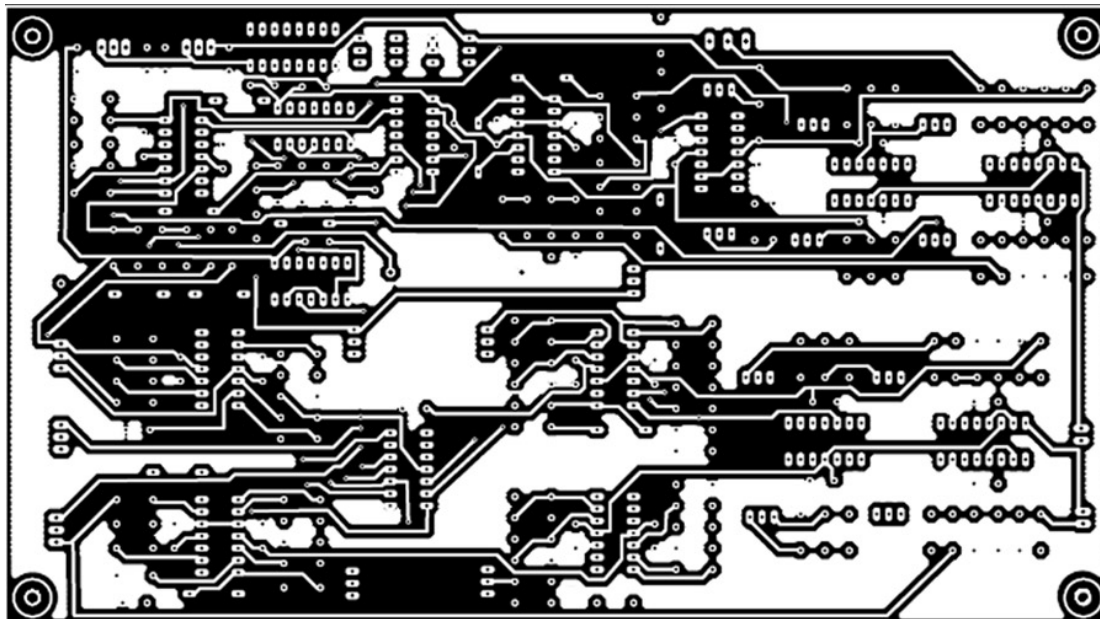
TAB. 4. 1	FUNKČNÍ TABULKA KLOPNÉHO OBVODU TYPU RS	16
TAB. 4. 2	PŘEHLEDOVÁ TABULKA ÚROVNÍ VSTUPŮ A VÝSTUPŮ PRO LOGICKÉ PŘEPÍNÁNÍ	16

8.4 Přílohy

A	NÁVRH ZAŘÍZENÍ	46
A.1	DESKA PLOŠNÉHO SPOJE – BOTTOM (STRANA SPOJŮ).....	46
A.2	DESKA PLOŠNÉHO SPOJE – TOP (STRANA SOUČÁSTEK).....	46
A.3	OSAZOVACÍ PLÁN – TOP (STRANA SOUČÁSTEK)	47
A.4	OVLÁDACÍ PANEL	48
A.5	CELKOVÉ SCHÉMA PŘÍPRAVKU	
B	SEZNAM SOUČÁSTEK	49

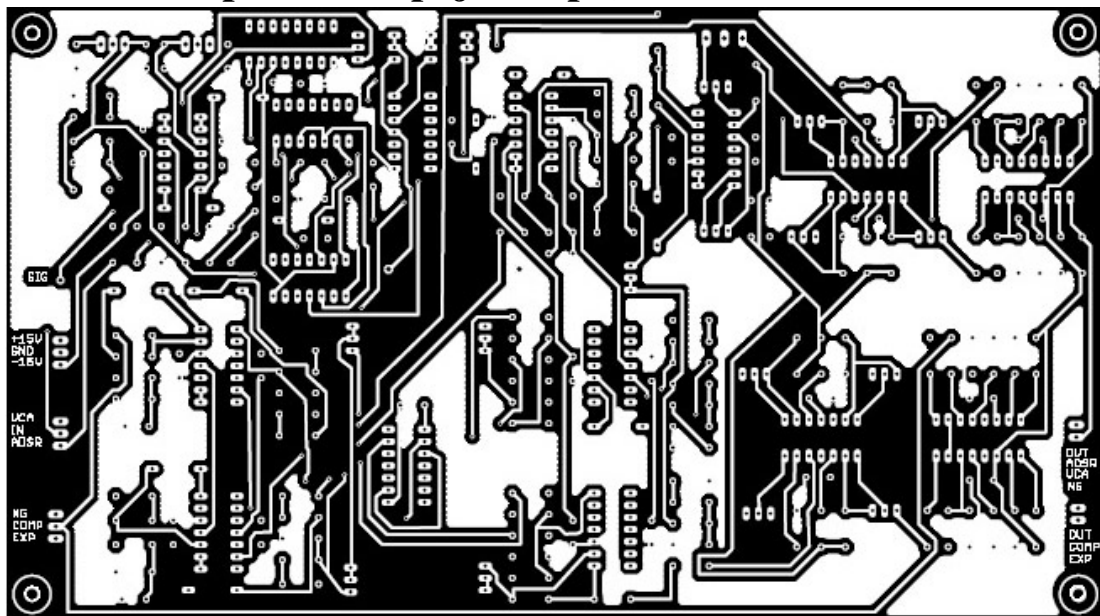
A NÁVRH ZAŘÍZENÍ

A.1 Deska plošného spoje – bottom (strana spojů)



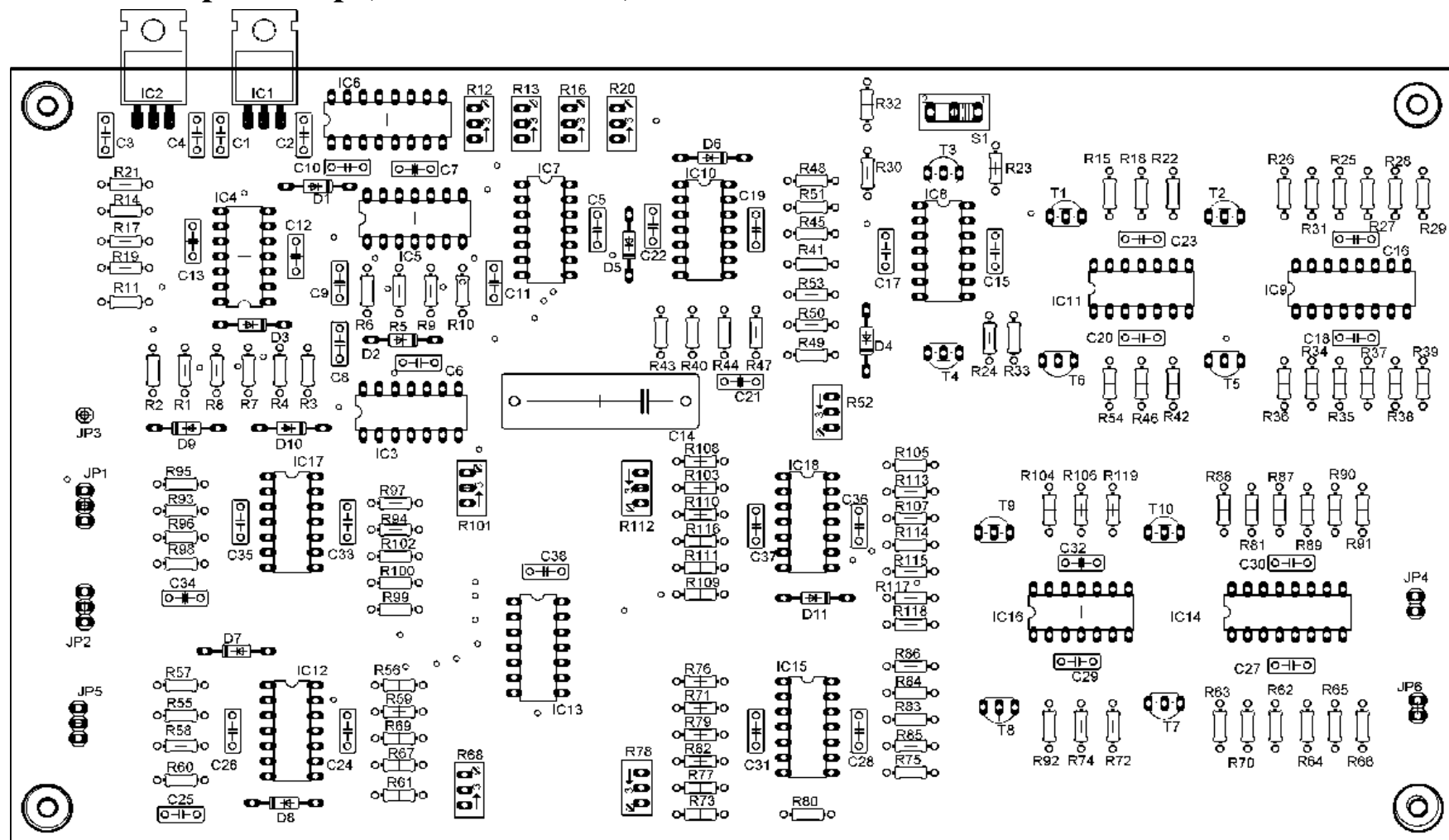
Rozměr desky 230 x 130 [mm]

A.2 Deska plošného spoje – top (strana součástek)



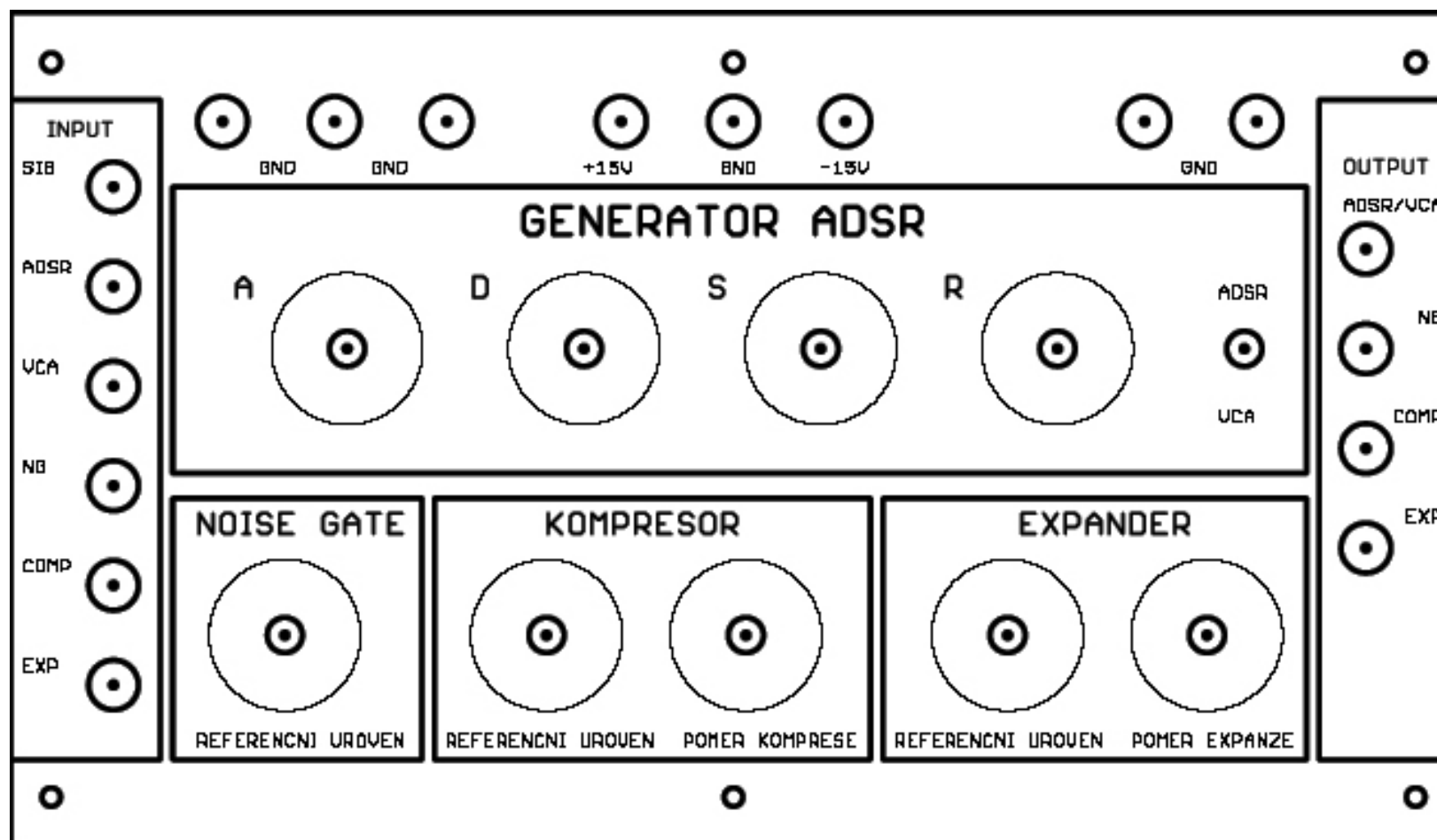
Rozměr desky 230 x 130 [mm]

A.3 Osazovací plán – top (strana součástek)



Rozměr desky 230 x 130 [mm]

A.4 Ovládací panel



Rozměr panelu 232 x 134 [mm]

B SEZNAM SOUČÁSTEK

Rezistory metalizované miniaturní (voleny z řady E24)

R1, R11	510 k Ω
R2, R8, R14, R30, R32, R40, R41, R43, R44, R45, R55, R56, R57	10 k Ω
R58, R59, R93, R94, R95, R96, R97	10 k Ω
R3, R4, R5, R6, R9, R10, R21, R47, R49, R60, R61, R98, R99, R109	100 k Ω
R7	39 k Ω
R15, R23, R42, R53, R69, R72, R102, R104	2,2 k Ω
R17, R26, R36, R63, R71, R73, R82, R88, R103, R105, R116	30 k Ω
R18, R24, R46, R74, R106	51 k Ω
R19, R31, R51	20 k Ω
R22, R33, R48, R54, R92, R119	120 k Ω
R25, R27, R35, R37, R62, R64, R87, R89	1 k Ω
R29, R39, R66, R91	5,1 k Ω
R31, R65	200 k Ω
R34, R70, R81	270 k Ω
R38	43 k Ω
R85	100 Ω
R75, R80, R84, R86, R107, R113, R115, R118	27 k Ω
R76, R79, R108, R110	1 M Ω
R28, R90	22k Ω
R77, R111	3,3 k Ω
R83	910 Ω
R114	1,2 k Ω
R117	1,8 k Ω
R50, R67, R100	560 Ω

Potenciometry s kovovým pouzdem

R12	5k Ω
R16	25k Ω
R52, R68, R101	50k Ω
R13, R78, R112	250k Ω
R20	1M Ω

Kapacitory keramické (voleny z řady E12)

C8, C9, C11	1 nF
C21, C25, C34	22 nF
C2, C4, C5, C6, C7, C10, C12, C13, C15, C16, C17, C18	100 nF
C19, C20, C22, C23, C24, C26, C27, C28, C29, C30, C31	100 nF
C32, C33, C35, C36, C37, C38	100 nF
C1, C3	330 nF
C14	1 μ F

Diody

D1, D2, D3, D4, D5, D6, D7, D8, D9 ,D10, D11	1N4148
--	--------

Tranzistory

T2, T4, T6, T8, T10	BC337
---------------------	-------

T1, T3, T5, T7, T9	BC560
--------------------	-------

Stabilizátory

IC1	7805
-----	------

IC2	7812
-----	------

Logické obvody řady CMOS

IC3	4081
-----	------

IC5	4001
-----	------

IC6	4049
-----	------

IC7, IC13	4066
-----------	------

Analogové obvody

IC9, IC14	LM13700
-----------	---------

Operační zesilovače

IC4, IC8, IC10, IC11, IC12, IC15, IC16, IC17, IC18	TL084
--	-------

Ostatní

Přepínač páčkový

Zdířky pro připojení přívodních kabelů – 18x