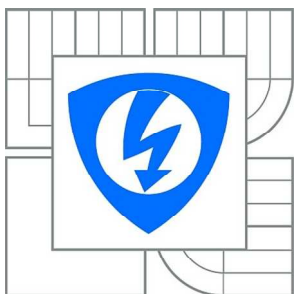


VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

BRNO UNIVERSITY OF TECHNOLOGY



FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH
TECHNOLOGIÍ

ÚSTAV MIKROELEKTRONIKY

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION
DEPARTMENT OF MICROELECTRONICS

VYSOKOFREKVENČNÍ OSCILÁTOR V TECHNOLOGII CMOS 0.25

HIGH-FREQUENCY OSCILLATOR IN CMOS 0.25 TECHNOLOGY

DIPLOMOVÁ PRÁCE

MASTER'S THESIS

AUTOR PRÁCE

AUTHOR

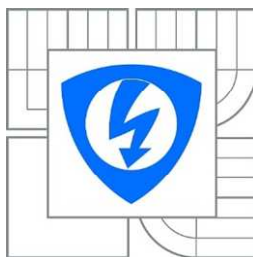
Bc. RADEK LANG

VEDOUCÍ PRÁCE

SUPERVISOR

Ing. ROMAN PROKOP, Ph.D.

BRNO 2015



VYSOKÉ UČENÍ
TECHNICKÉ V BRNĚ

Fakulta elektrotechniky
a komunikačních technologií

Ústav mikroelektroniky

Diplomová práce

magisterský navazující studijní obor
Mikroelektronika

Student: Bc. Radek Lang
Ročník: 2

ID: 134349
Akademický rok: 2014/2015

NÁZEV TÉMATU:

Vysokofrekvenční oscilátor v technologii CMOS

POKYNY PRO VYPRACOVÁNÍ:

Prostudujte problematiku vysokofrekvenčních oscilátorů v technologiích CMOS 0,25 μm nebo 0,18 μm vhodných pro frekvence v rozsahu od 10 MHz až do maximálního kmitočtu, který daný proces zvládne. Zpracujte přehledné porovnání typů oscilátorů z hlediska jejich vlastností a klíčových parametrů. Zaměřte se především na přesnost kmitočtu, teplotní a napěťovou stabilitu, možnosti trimování, odběr a plochu. Vyberte vhodnou topologii pro oscilátor s dobrou stabilitou a malým odběrem pro frekvenci 100 MHz v procesu CMOS 0,25 μm .

Navrhněte a porovnejte mezi sebou vhodné představitele ze skupiny single-ended a diferenciálních kruhových oscilátorů. Na základě výsledků zvolte oscilátor vhodný pro konečný návrh. V návrhovém prostředí Cadence Virtuoso navrhněte generátor hodinového signálu s fixní frekvencí 100 MHz pro napájecí napětí 2,5 V. Zaměřte se na malý proudový odběr, malou plochu, kompenzaci teplotních a procesních závislostí. Popište možnosti dalšího navýšení frekvence až po limitní hodnoty dané technologií vami navrhnutého systému.

DOPORUČENÁ LITERATURA:

[1] DAI, L.- HARJANI, R.: Design of high-performance CMOS voltage controlled oscillators Boston: Kluwer Academic Publishers, 2003, 158 s., ISBN 1-4020-7238-4.

Termín zadání: 10.2.2015

Termín odevzdání: 28.5.2015

Vedoucí práce: Ing. Roman Prokop, Ph.D.

Konzultanti diplomové práce: Ing. Jan Chromčák

prof. Ing. Vladislav Musil, CSc.
Předseda oborové rady

UPOZORNĚNÍ:

Autor diplomové práce nesmí při vytváření diplomové práce porušit autorská práva třetích osob, zejména nesmí zasahovat nedovoleným způsobem do cizích autorských práv osobnostních a musí si být plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č.40/2009 Sb.

ABSTRAKT

Tento projekt se zabývá problematikou návrhu oscilátoru jako funkčního bloku na čipu integrovaného obvodu ve funkci generátoru hodinových impulsů. Stabilita frekvence oscilátoru je ovlivněna zejména změnami napájecího napětí, teplotními výkyvy a procesními odchylkami při výrobě integrovaných obvodů. Snahou je navrhnout generátor hodinového signálu s dostatečnou frekvenční stabilitou, nízkou spotřebou a malou plochou na čipu. Práce se zabývá druhy oscilátorů a jejich základními stavebními prvky vhodnými pro danou aplikaci. Dále se zabývá studiem a návrhem teplotně a procesně kompenzačního obvodu, generujícího řídicí proud pro oscilátor, který zajišťuje frekvenční stabilizaci výstupního signálu.

KLÍČOVÁ SLOVA

Kruhový oscilátor, Diferenciální kruhový oscilátor, VCO, CMOS 0.25 μm , CMOS 0.18 μm , Generátor hodinového signálu, Teplotní kompenzace, Procesní kompenzace, Procesní odchylky, Integrovaný obvod

ABSTRACT

This project focus to desing an on-chip oscillator in function as a clock generator. Frequency stability of the oscillator is affected by supply voltage, temperature and process variations. The aim is to propose a clock generator with sufficient frequency stability, low power consumption and a small chip area. This work deals with the types of oscillators and their basic building blocks suitable for our application. It also deals with the study and design options of temperature and process compensation circuit generating the current control, which provides the frequency stabilization of the output signal.

KEYWORDS

Ring oscillator, Current-starved, Differential ring oscillator, VCO, CMOS 0.25 μm , CMOS 0.18 μm , Clock generator, Temperature compensation, Process compensation, Process corners, Integrated circuit

LANG, R. Vysokofrekvenční oscilátor v technologii CMOS 0.25. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, Ústav mikroelektroniky, 2015. 53 s. Diplomová práce. Vedoucí práce: Ing. Roman Prokop, Ph.D.

PROHLÁŠENÍ

Prohlašuji, že svoji diplomovou práci na téma Vysokofrekvenční oscilátor v technologii CMOS 0.25 jsem vypracoval samostatně pod vedením vedoucího a konzultanta diplomové práce a s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny citovány v práci a uvedeny v seznamu literatury na konci práce.

Jako autor uvedené diplomové práce dále prohlašuji, že v souvislosti s vytvořením této diplomové práce jsem neporušil autorská práva třetích osob, zejména jsem nezasáhl nedovoleným způsobem do cizích autorských práv osobnostních a/nebo majetkových a jsem si plně vědom následků porušení ustanovení § 11 a následujících zákona č. 121/2000 Sb., o právu autorském, o právech souvisejících s právem autorským a o změně některých zákonů (autorský zákon), ve znění pozdějších předpisů, včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č. 40/2009 Sb.

V Brně dne 28. května 2015

.....

podpis autora

PODĚKOVÁNÍ

Děkuji konzultantovi diplomové práce Ing. Janu Chromčákovi a vedoucímu diplomové práce Ing. Romanu Prokopovi, Ph.D. za účinnou metodickou, pedagogickou a odbornou pomoc a další cenné rady při zpracování mé diplomové práce.

V Brně dne 28. května 2015

.....

podpis autora

OBSAH

Seznam obrázků	viii
Seznam tabulek	xi
1 Základní typy oscilátorů	2
1.1 Kruhový oscilátor typu current-starved	2
1.1.1 Frekvence oscilátoru typu current-starved	3
1.1.2 Teplotní kompenzace proudem řízeného oscilátoru	5
1.1.3 Teplotní kompenzace napětím řízeného oscilátoru a procesní kompenzace	7
1.1.4 Napěťová kompenzace	9
1.1.5 Možnosti trimování	11
1.1.6 Srovnání vybraných oscilátorů	12
1.2 Diferenciální oscilátory	13
1.2.1 Frekvence diferenciálního kruhového oscilátoru	15
1.2.2 Teplotní, procesní a napěťová kompenzace	16
1.2.3 Srovnání vybraných oscilátorů	19
2 Srovnání oscilátorů typu single ended a diferenciálních oscilátorů	20
2.1 Pseudodiferenciální stupeň s kaskadou	20
2.2 Oscilátor typu current-starved	23
2.3 Shrnutí	26
3 Návrh oscilátoru v technologii CMOS 0.25 μm	27
3.1 Návrh jádra oscilátoru	27
3.2 Návrhy kompenzačního obvodu	32
3.2.1 Obvod teplotní kompenzace s možností trimování	32
3.2.2 Obvod teplotní a procesní kompenzace	36
3.2.3 Obvod teplotní a procesní kompenzace s odděleným řízením	45
4 Závěr	48
Literatura	50
Seznam symbolů, veličin a zkratk	52

SEZNAM OBRÁZKŮ

Obr. 1.1	Kruhový oscilátor: a) obecné blokové schéma; b) typu single-ended na tranzistorové úrovni.....	2
Obr. 1.2	Základní buňka oscilátoru typu current-starved: a) napětím řízená [7]; b) proudem řízená [3].	3
Obr. 1.3	Tří stupňový kruhový oscilátor typu current-starved [2].	4
Obr. 1.4	Součtový obvod proudů z bandgap reference pro zajištění požadované teplotní závislosti výsledného kontrolního proudu I_{ctrl} [3].	6
Obr. 1.5	Grafy: a) závislosti jednotlivých proudových složek z Obr. 1.4 na teplotě; b) frekvence oscilátoru v závislosti na teplotě pro různé řídicí proudy [3].	6
Obr. 1.6	Schéma oscilátoru s lineární závislostí výstupní frekvence na teplotě [3].	7
Obr. 1.7	Schéma procesního a teplotního kompenzačního obvodu: a) s NMOS senzorem; b) s PMOS senzorem [7].	8
Obr. 1.8	Graf závislosti: a) kontrolní napětí; b) frekvence navrhnutého oscilátoru; na teplotě a odchylkách výrobního procesu [7].....	9
Obr. 1.9	Základní buňka oscilátoru typu: a) invertor; b) current-starved s přepínáním výstupu (output-switching); c) current-starved s přepínáním napájení (power-switching); d) current-starved se symetrickou zátěží (symmetrical load) [1].	9
Obr. 1.10	Citlivost základních buněk oscilátoru na napájecím napětí [1].	10
Obr. 1.11	Citlivost základních buněk oscilátoru na teplotě [1].	10
Obr. 1.12	Kombinovaný kruhový oscilátor typu single-ended [1].	11
Obr. 1.13	Citlivost výstupní frekvence kombinovaných oscilátorů na napájecím napětí [1].	11
Obr. 1.14	Blokové schéma teplotně a procesně kompenzovaného kruhového oscilátoru typu current-starved [7].	13
Obr. 1.15	Diferenciální kruhový oscilátor: a) blokové schéma; b) základní buňka [5].	14
Obr. 1.16	Typy základních buněk diferenciálních oscilátorů: a) pseudodiferenciální s kaskodou; b) Maneatis se symetrickou zátěží [4].	15
Obr. 1.17	Replica bias obvod [6].	16
Obr. 1.18	Obvod teplotní a procesní kompenzace [6].	17
Obr. 1.19	Průběh kontrolní napětí kompenzačního obvodu: a) v závislosti na	

	napájecím napětí; b) v závislosti na teplotě [6].....	18
Obr. 1.20	Frekvence diferenciálního oscilátoru z [6]: a) v závislosti na napájecím napětí; b) v závislosti na teplotě.	18
Obr. 1.21	Blokové schéma teplotně a procesně kompenzovaného diferenciálního kruhového oscilátoru ve funkci generátoru hodinového signálu [9].....	19
Obr. 2.1	Schéma jádra DCVSL-R oscilátoru.	20
Obr. 2.2	Graf výstupní frekvence DCVSL-R oscilátoru v závislosti na teplotě.	21
Obr. 2.3	Závislost výstupní frekvence DCVSL-R oscilátoru na řídicím napětí.....	22
Obr. 2.4	Průběhy výstupního signálu a příčných proudů DCVSL-R oscilátoru.	23
Obr. 2.5	Teplotní závislost výstupní frekvence oscilátoru typu current-starved.	24
Obr. 2.6	Graf výstupní frekvence oscilátoru typu current-starved v závislosti na řídicím proudu I_{bias}	24
Obr. 2.7	Průběh napětí vnitřní smyčky oscilátoru typu current-starved a příčné proudy I_{bias} tekoucí invertorem.	25
Obr. 3.1	Grafy ideálního průběhu řídicího proudu pro oscilátor.....	28
Obr. 3.2	Schéma navrhnutého jádra oscilátoru typu current-starved.	31
Obr. 3.3	Grafy průběhů vnitřní smyčky a výstupu oscilátoru typu current-starved.	31
Obr. 3.4	Obvod teplotní kompenzace pro oscilátor typu current-starved.	32
Obr. 3.5	Průběhy řídicího proudu trimovaného obvodu v závislosti na teplotě pro krajní odchylky výrobního procesu.	35
Obr. 3.6	Výstupní frekvence oscilátoru typu current-starved řízeného ideálně trimovaným kompenzačním obvodem.	36
Obr. 3.7	Obvod teplotní a procesní kompenzace pro oscilátor typu-current starved.	37
Obr. 3.8	Průběhy proudů tekoucími tranzistory M2, M6 a M7 kompenzačního obvodu v závislosti na teplotě a odchylkách výrobního procesu.....	39
Obr. 3.9	Výstupní frekvence kompenzovaného oscilátoru typu current-starved v závislosti na teplotě a odchylkách výrobního procesu.	40
Obr. 3.10	Histogram rozptylu výstupní frekvence pro variace procesu i souběhu při teplotě ($T = -40^{\circ}\text{C}$).	42
Obr. 3.11	Histogram rozptylu výstupní frekvence pro variace procesu i souběhu při teplotě ($T = 27^{\circ}\text{C}$).....	42
Obr. 3.12	Histogram rozptylu výstupní frekvence pro variace procesu i souběhu při teplotě ($T = 125^{\circ}\text{C}$).....	43
Obr. 3.13	Graf střední hodnoty výstupní frekvence kompenzovaného	

	oscilátoru typu current-starved v závislosti na pracovní teplotě.....	43
Obr. 3.14	Graf velikosti směrodatné odchylky výstupní frekvence kompenzovaného oscilátoru typu current-starved v závislosti na teplotě.....	44
Obr. 3.15	Schéma odděleného kompenzačního obvodu pro řízení oscilátoru typu current-starved.	45
Obr. 3.16	Histogram rozptylu výstupní frekvence pro variace procesu i souběhu při teplotě ($T = 27^{\circ}\text{C}$).....	47

SEZNAM TABULEK

Tab. 1.1	Přehled parametrů vybraných oscilátorů typu single-ended.....	13
Tab. 1.2	Přehled parametrů vybraných diferenciálních oscilátorů.	19
Tab. 2.1	Tabulka rozměrů použitých součástek ve schématu na Obr. 2.1.....	21
Tab. 2.2	Tabulka hodnot výstupní frekvence DCVSL-R oscilátoru v závislosti na odchylkách výrobního procesu pro (T=27 °C).	22
Tab. 2.3	Tabulka hodnot výstupní frekvence oscilátoru typu current-starved v závislosti na odchylkách výrobního procesu pro (T=27 °C).	25
Tab. 3.1	Souhrn parazitních kapacit MOS tranzistorů v závislosti na jejich pracovním režimu [14].....	29
Tab. 3.2	Tabulka rozměrů použitých součástek v oscilátoru typu current-starved.....	31
Tab. 3.3	Variace hodnot odporů pro krajní odchylky výrobního procesu a proudový odběr obvodu.	34
Tab. 3.4	Tabulka rozměrů součástek kompenzačního obvodu z Obr. 3.4.	34
Tab. 3.5	Chyba výstupní frekvence oscilátoru řízeného obvodem teplotní kompenzace s možností trimování.....	35
Tab. 3.6	Tabulka rozměrů použitých součástek kompenzačního obvodu.	38
Tab. 3.7	Chyba výstupní frekvence oscilátoru řízeného obvodem teplotní a procesní kompenzace.	39
Tab. 3.8	Odběr kompenzačního obvodu v závislosti na teplotě a odchylkách výrobního procesu.....	40
Tab. 3.9	Analýza Monte Carlo výstupní frekvence oscilátoru pro variace procesu.	40
Tab. 3.10	Analýza Monte Carlo výstupní frekvence oscilátoru pro souběh.....	41
Tab. 3.11	Analýza Monte Carlo výstupní frekvence oscilátoru pro variace procesu i souběhu.....	41
Tab. 3.12	Analýza Monte Carlo střidy výstupního signálu oscilátoru pro variace procesu i souběhu.	41
Tab. 3.13	Souhrn parametrů navrženého oscilátoru s obvodem teplotní a procesní kompenzace.	44
Tab. 3.14	Rozměry součástek odděleného kompenzačního obvodu.	45
Tab. 3.15	Analýza Monte Carlo výstupní frekvence oscilátoru pro variace procesu.	46
Tab. 3.16	Analýza Monte Carlo výstupní frekvence oscilátoru pro variace	

	souběhu.	46
Tab. 3.17	Analýza Monte Carlo výstupní frekvence oscilátoru pro variace procesu i souběhu.....	46
Tab. 3.18	Souhrn parametrů navrženého oscilátoru s odděleným kompenzačním obvodem.	46

ÚVOD

Tato práce spadá do oblasti návrhu integrovaných obvodů. V moderní době velice přesných modelů součástek, výkonných simulačních programů a nástrojů, je převážná část práce a návrhu prováděna právě v těchto simulačních prostředích.

Synchronní řízení digitální části ve smíšených, nebo čistě digitálních systémech zajišťuje řídicí hodinový signál. Ke generaci tohoto signálu slouží oscilátory, jejichž výstup splňuje parametry typické pro hodinový signál. Hodinový signál je potom distribučním systémem (clock tree) rozveden po čipu do jednotlivých digitálních částí.

Se stále rostoucími požadavky na rychlost digitálních systému, je z důvodu minimalizace chybovosti těchto systémů vyžadován stabilní řídicí signál na vysokých kmitočtech. Pro vysokou přesnost výstupní frekvence se využívá fázového závěsu, jehož součástí je napětím řízený oscilátor. Fázový závěs ovšem vyžaduje referenční zdroj signálu o přesné frekvenci, který většinou zajišťuje krystalový oscilátor. Jedná se však o diskrétní součástku, která není součástí čipu, a přivedení tohoto referenčního signálu na čip vyžaduje samostatný vstupní pin pouzdra. To má za následek nárůst velikosti a tím i ceny integrovaného obvodu. Další nevýhodou je pro funkci fázového závěsu potřebná plocha a proudový odběr integrovaného obvodu. Z těchto důvodů je snahou navrhnout dostatečně přesný oscilátor bez použití fázového závěsu.

Cílem této práce je návrh vysokofrekvenčního oscilátoru ve funkci generátoru hodinového signálu s fixní frekvencí 100 MHz, který je použit pro synchronní řízení digitální části na čipu. Oscilátor je jako funkční blok součástí analogově-digitálního čipu. Hlavní cíle návrhu jsou kmitočtová stabilita v širokém teplotním rozsahu a kompenzace odchylek výrobního procesu. Další snahou je snížení celkového odběru a plochy na čipu.

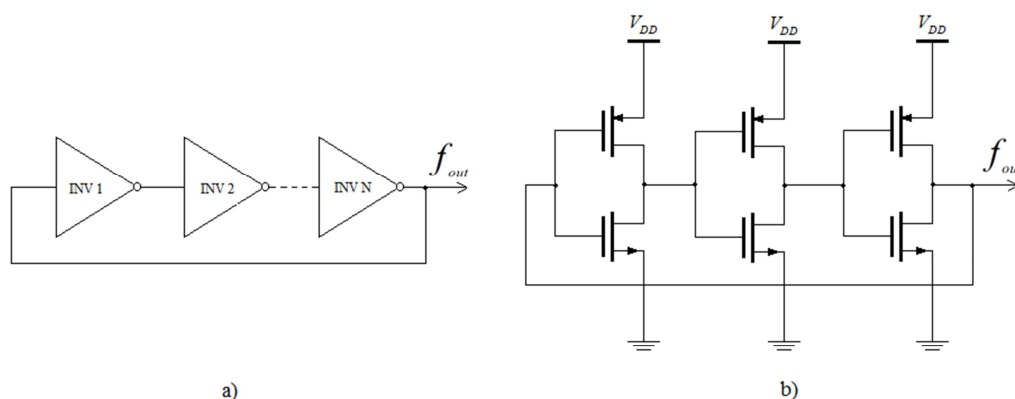
V první kapitole jsou popsány dva typy oscilátorů vhodných pro aplikaci, kterou se tato práce zabývá. Dále jsou zde prezentovány možnosti řízení oscilátorů, kompenzační metody a obvody pro dosažení stabilní výstupní frekvence. Kapitola také obsahuje srovnání vybraných oscilátorů a jejich základních parametrů z použité literatury. Druhá kapitola obsahuje srovnání již prakticky navržených oscilátorů a simulace jejich základních parametrů v technologii CMOS 0,25 μm (onc25). Na základě výsledků simulací je vybrán vhodný oscilátor pro konečnou realizaci společně s kompenzačním obvodem. Ve třetí kapitole jsou pak prezentovány tři kompenzační obvody, které zajišťují generaci kompenzačního řídicího proudu pro oscilátor. Jsou popsány jak možnosti trimování obvodu pro kompenzaci procesních odchylek, tak i způsoby sledování a reakce samotného kompenzačního obvodu na odchylky výrobního procesu. Obvod teplotní a procesní kompenzace tedy generuje řídicí proud pro teplotní kompenzaci i kompenzaci výrobních odchylek.

1 ZÁKLADNÍ TYPY OSCILÁTORŮ

V této části jsou srovnány konvenčně nejpoužívanější oscilátory. Níže uvedené typy jsou vybrány s ohledem na možnost využití jako funkční blok integrovaný na čipu pro generaci hodinového signálu. V základu jsou to napětím (proudem) řízené oscilátory využívané ve smyčce fázového závěsu. Zde jsou z této smyčky vyjmuty a fázový závěs není použit jak bylo zmíněno v úvodu.

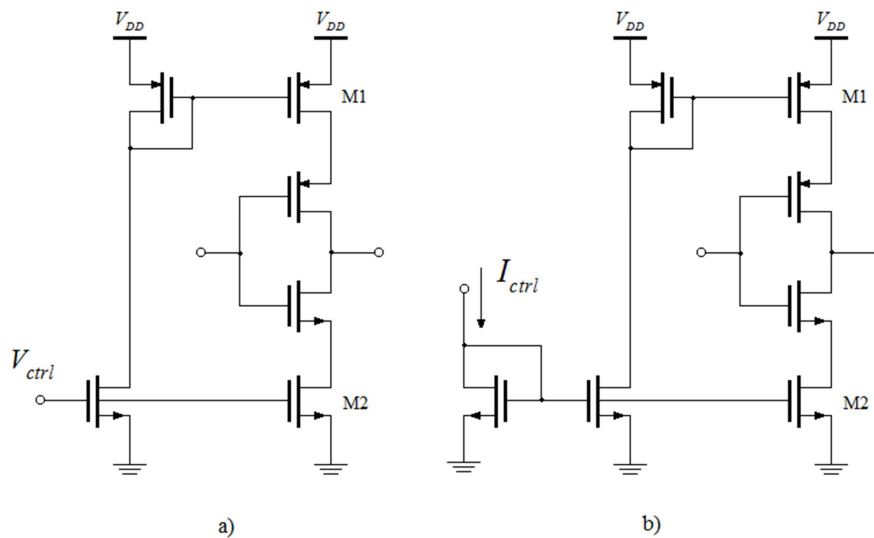
1.1 Kruhový oscilátor typu current-starved

Základním stavebním prvkem tohoto oscilátoru je invertor složený z jednoho NMOS a PMOS tranzistoru. Sériově spojené invertory uzavřené do smyčky potom tvoří kruhový oscilátor s jednoduchým výstupem (single-ended) na Obr. 1.1 b). Výhodami tohoto oscilátoru jsou jednoduchá integrace, malá plocha a proudový odběr na čipu. Rozkmit výstupního signálu dosahuje ve vysoké úrovni hodnoty blízké napájecímu napětí V_{DD} a v nízké úrovni blízké potenciálu země GND (rail-to-rail).



Obr. 1.1 Kruhový oscilátor: a) obecné blokové schéma; b) typu single-ended na tranzistorové úrovni.

Frekvence oscilátoru (Obr. 1.1) je dána pouze součtem zpoždění všech invertorů a velikostí napájecího napětí. Hodnota této frekvence je proto značně závislá na kolísání napájecího napětí, na změně teploty a na rozptylu výrobního procesu, kterým jsou tranzistory vyrobeny. Možnost jak kontrolovat výstupní frekvenci tohoto oscilátoru znázorňuje Obr. 1.2. Tuto buňku tvoří invertor s pomocnými tranzistory M1 a M2 (angl. current-starved). Tranzistory M1 a M2 lze řídit celkové zpoždění buňky, zároveň slouží jako izolace od napájecího napětí a substrátu, a tím snižuje přenos rušivých složek ovlivňující stabilitu kmitočtu. Tyto oscilátory jsou rozlišovány podle způsobu řízení na napětím řízené (Obr. 1.2 a)) a na proudem řízené (Obr. 1.2 b)) kruhové oscilátory.



Obr. 1.2 Základní buňka oscilátoru typu current-starved: a) napětím řízená [7]; b) proudem řízená [3].

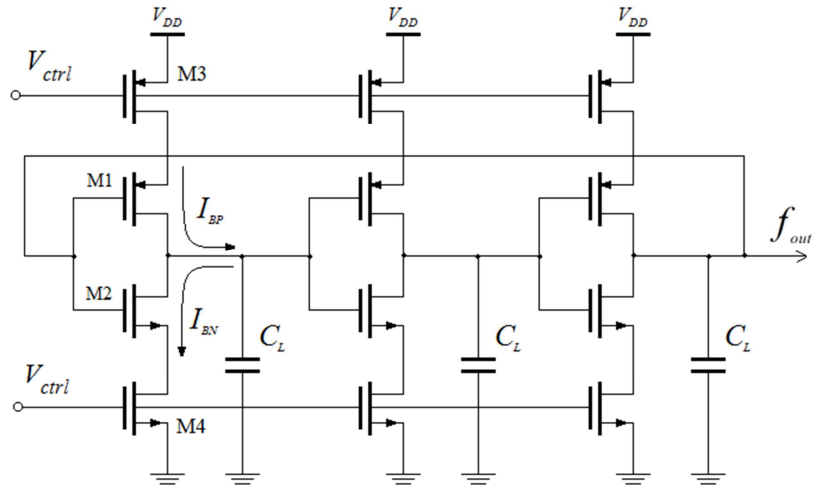
1.1.1 Frekvence oscilátoru typu current-starved

Pro vznik oscilací musí být splněny dvě Barkhausenovy podmínky [1]. První podmínka říká, že celkový zisk smyčky oscilátoru musí být alespoň jednotkový na nominální hodnotě výstupní frekvence. Dále fázový posun smyčky musí být roven 2π . Prvním průchodem signálu smyčkou musí každý stupeň posouvat fázi o π/N z celkového počtu N stupňů ve smyčce. Dodatečný posun fáze zbývajících do celého π je zajištěn invertováním stejnosměrné složky. Druhý průchod signálu smyčkou dokončí celkový posun fáze o 2π . Z toho důvodu musí být počet základních buněk oscilátoru vždy lichý o minimálním počtu tří buněk.

Obr. 1.3 znázorňuje zjednodušené schéma kruhového oscilátoru typu current-starved. Přechodové časy mezi logickými úrovněmi t_{LH} (low to high) a t_{HL} (high to low) každé buňky jsou dány velikostmi proudů, kterými jsou nabíjeny a vybíjeny vstupní a parazitní kapacity C_L dalších buněk [7]:

$$t_{LH} = \frac{C_L V_M}{I_{BP}}, \quad t_{HL} = \frac{C_L (V_{DD} - V_M)}{I_{BN}}, \quad (1.1)$$

kde I_{BP} je proud nabíjející kapacitu C_L v době sepnutého PMOS tranzistoru M1 a I_{BN} je proud vybíjející kapacitu C_L přes sepnutý NMOS tranzistor M2. Hodnota V_M se určuje v polovině převodní charakteristiky invertoru, při kterém se definuje překlopení invertoru z jedné úrovně do druhé. Z pravidla je tato hodnota dána jako $V_M = V_{DD} / 2$.



Obr. 1.3 Tří stupňový kruhový oscilátor typu current-starved [2].

V případě dobrého souběhu obou tranzistorů M1 a M2, kdy jsou proudy rovny $I_{BP} = I_{BN} = I_B$, lze průměrnou hodnotu zpoždění invertoru s použitím rovnice (1.1) vyjádřit jako [7]:

$$t_D = \frac{t_{LH} + t_{HL}}{2} = \frac{1}{2} \frac{C_L V_{DD}}{I_B}. \quad (1.2)$$

Výstupní frekvence kruhového oscilátoru závisí na jeho počtu N základních buněk a jejich průměrného zpoždění t_D . Dvojka ve jmenovateli znamená dvojnásobný průchod signálu oscilační smyčkou pro vygenerování celé periody výstupního signálu.

Frekvence oscilátoru je dána podle [7]:

$$f_{osc} = \frac{1}{2Nt_D}, \quad (1.3)$$

a dosazením rovnice (1.2) do (1.3) lze získat pro N stupňový proudem řízený kruhový oscilátor:

$$f_{osc} = \frac{I_B}{NC_L V_{DD}}. \quad (1.4)$$

V případě napětím řízeného oscilátoru, nastavení a změnu klidového proudu (bias current) I_B a tím i změnu frekvence oscilátoru zajišťuje kontrolní napětí V_{ctrl} připojené na řídicí tranzistory M3, M4.

Proud I_B je ekvivalentní drainovému proudu MOS tranzistoru:

$$I_B = \frac{1}{2} \mu_p C_{ox} \frac{W}{L} (V_{ctrl} - V_{th})^2, \quad (1.5)$$

kde μ_p je pohyblivost děr, C_{ox} je kapacita oxidu hradla elektrody MOS tranzistoru, V_{th} je prahové napětí a $\frac{W}{L}$ je poměr šířky a délky kanálu MOS tranzistoru.

Dosazením rovnice (1.5) do (1.4) dostaneme vztah pro N stupňový kruhový oscilátor řízený napětím [7]:

$$f_{osc} = \frac{\frac{1}{2} \mu_p C_{ox} \frac{W}{L} (V_{ctrl} - V_{th})^2}{NV_{DD} C_L}. \quad (1.6)$$

Maximální dosažitelná frekvence oscilátoru je teoreticky dána pouze zpožděním každého invertoru. Např. pro proces CMOS 0.25 μm je zpoždění invertoru přibližně 60 ps. Frekvence oscilátoru s minimálním počtem tří invertorů může pro daný proces dosahovat až:

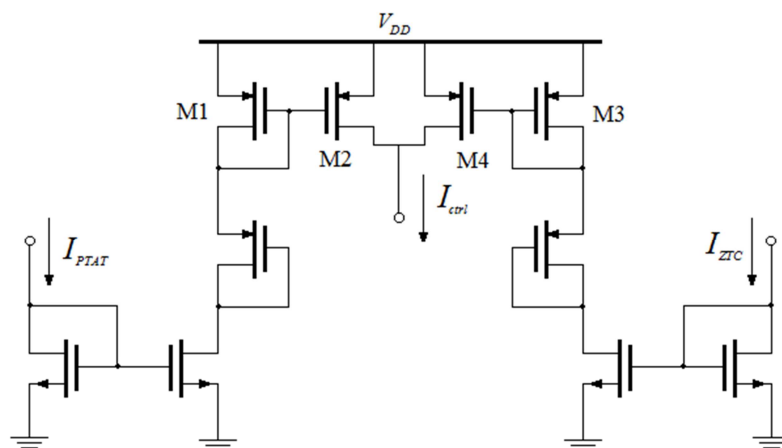
$$f_{osc_{max}} = \frac{1}{Nt_p} = \frac{1}{3 \cdot 60 \cdot 10^{-12}} \approx 5,55 \text{ GHz}.$$

Ačkoliv je maximální frekvence za hranicemi použitelnosti pro tuto práci, lze zmínit možnost dalšího navýšení maximální frekvence díky oscilátoru se základní buňkou zvanou (negative skewed) [12]. Tyto oscilátory dosahují teoreticky až o 50 % vyšší frekvence než typické oscilátory. Princip spočívá v odlišném řízení NMOS a PMOS tranzistoru tvořící invertor. Pomalejší PMOS tranzistory jsou řízeny s určitým fázovým předstihem oproti NMOS tranzistorům.

1.1.2 Teplotní kompenzace proudem řízeného oscilátoru

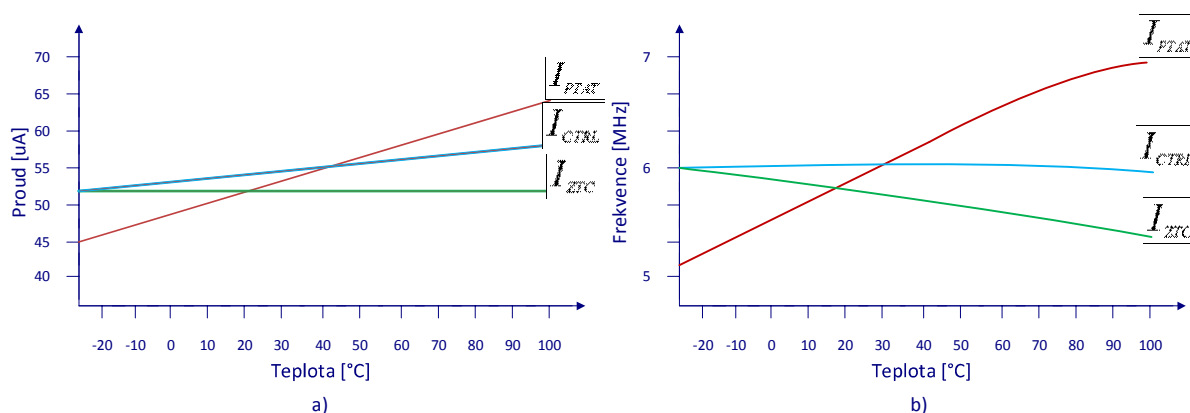
Z rovnice (1.6) lze odvodit, že frekvence oscilátoru je mimo jiné závislá na pohyblivosti nosičů náboje. S rostoucí teplotou pohyblivost nosičů náboje μ_p klesá a tím klesá i proud I_B a transkonduktance jednotlivých tranzistorů. Frekvence oscilátoru klesá také a je tedy nepřímo úměrná teplotě. Možnost, jak teplotně kompenzovat pokles výstupní frekvence je získat kontrolní proud s kladným teplotním koeficientem.

Způsob generace kontrolního proudu $I_{ctrl} = I_B$ je prezentován v článku [3]. Zde je využito proudů s odlišným teplotním koeficientem, které lze generovat bandgap referencí, jako je dobře známý I_{PTAT} (proportional to absolute temperature) proud lineárně závislý na teplotě a I_{ZTC} (zero temperature coefficient), jehož teplotní závislost je téměř nulová. Součtem těchto proudů v určitém poměru lze získat požadovanou strmost výsledného kontrolního proudu I_{ctrl} pro oscilátor. Schéma součtového obvodu je na Obr. 1.4. Poměrem zrcadel $M_1:M_2$ a $M_3:M_4$ lze měnit příspěvek jednotlivých proudů na celkovou strmost charakteristiky kontrolního proudu I_{ctrl} .



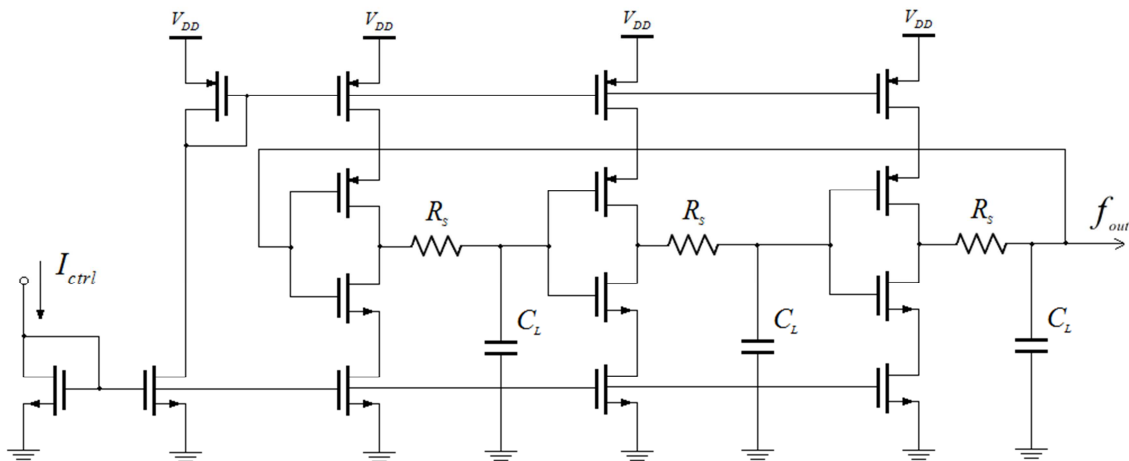
Obr. 1.4 Součtový obvod proudů z bandgap reference pro zajištění požadované teplotní závislosti výsledného kontrolního proudu I_{ctrl} [3].

Ke zjištění potřebné strmosti charakteristiky kontrolního proudu je nejprve provedena simulace závislosti výstupní frekvence navrhnutého oscilátoru na teplotě a z výsledného grafu lze potom odečíst směrnici přímký pro určení strmosti proudu I_{ctrl} . Na Obr. 1.5 a) jsou průběhy výše zmíněných proudů v závislosti na teplotě a na Obr. 1.5 b) jsou průběhy výstupní frekvence oscilátoru v závislosti na teplotě při použití všech tří proudů jednotlivě jako řídicí proud pro oscilátor.



Obr. 1.5 Grafy: a) závislosti jednotlivých proudových složek z Obr. 1.4 na teplotě; b) frekvence oscilátoru v závislosti na teplotě pro různé řídicí proudy [3].

Je nutné poznamenat, že závislost výstupní frekvence oscilátoru na teplotě obsahuje i nelineárně závislé složky. Lineárně závislým zdrojem nelze tyto nelineární složky kompenzovat a výsledná frekvenční kompenzace je méně efektivní. Možnost jak zvýšit linearitu závislosti výstupní frekvence na teplotě je naznačena na Obr. 1.6. Použitím polykřemíkových rezistorů s kladným teplotním koeficientem lze kompenzovat nelinearitu teplotní závislosti MOS tranzistorů. Nevýhodou je však díky přídavné časové konstantě $R_5 C_L$ zvýšený odběr pro zachování nominální frekvence, zhoršení šumových vlastností a nárůst plochy oscilátoru.



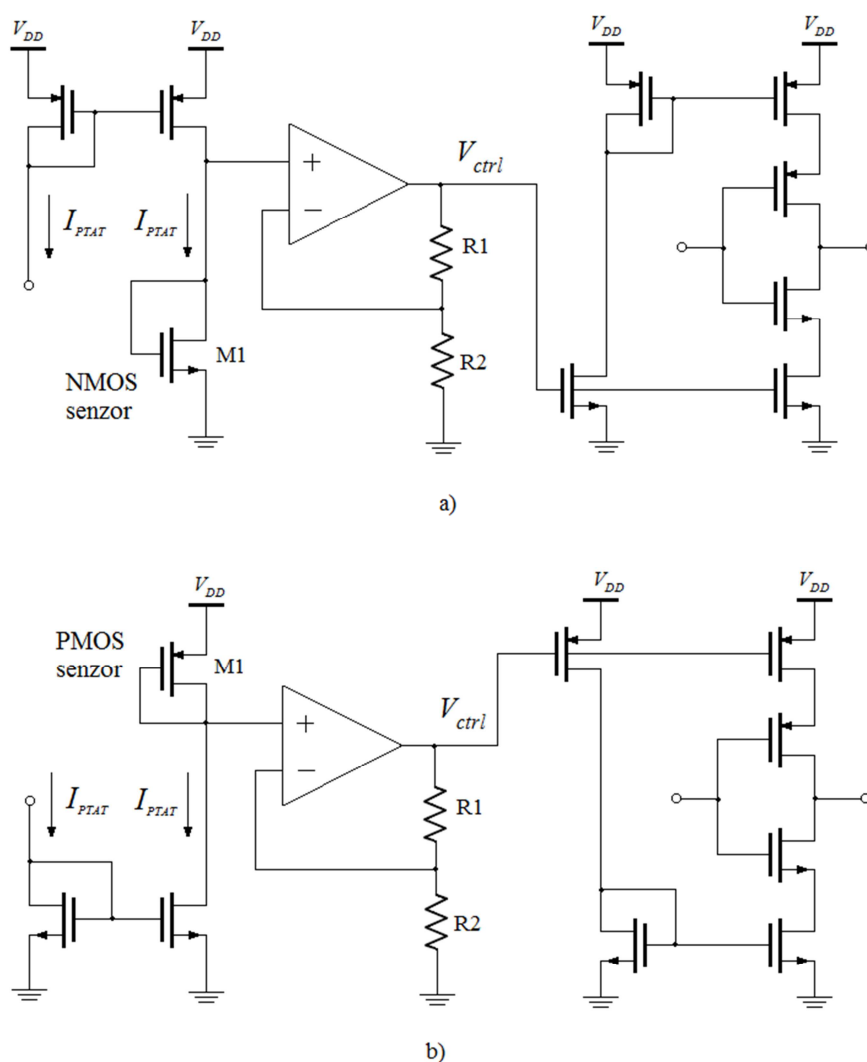
Obr. 1.6 Schéma oscilátoru s lineární závislostí výstupní frekvence na teplotě [3].

1.1.3 Teplotní kompenzace napětím řízeného oscilátoru a procesní kompenzace

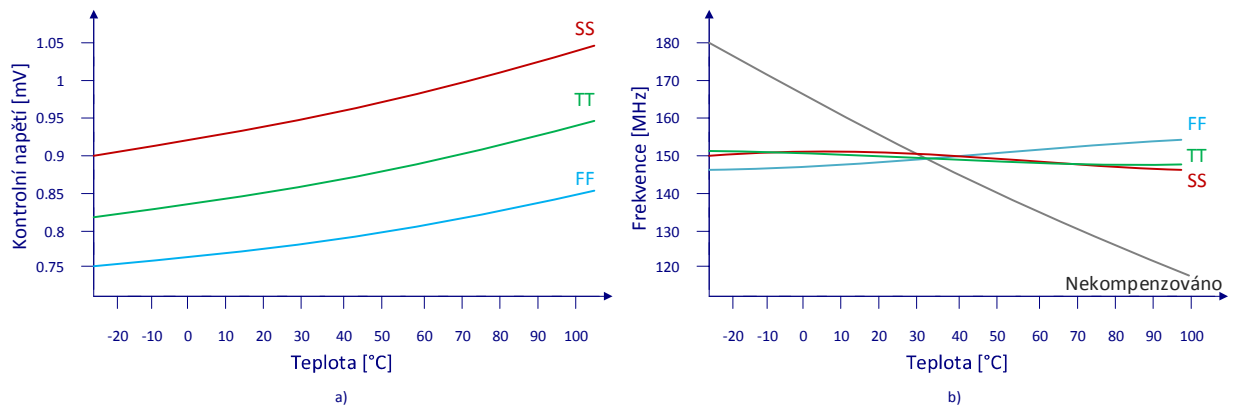
Při výrobě polovodičových součástek dochází k procesním odchylkám různých parametrů od nominálních hodnot. Důležitým parametrem je množství příměsí dotovaných v tranzistorech a jejich vliv na pohyblivost nosičů náboje μ_p, μ_n . V základu označujeme procesní odchylky (process corners) podle rychlosti vyrobených tranzistorů písmeny FF (fast-fast), SS (slow-slow), TT (typical-typical) a jejich kombinace (cross corners) FS (fast-slow), SF (slow-fast), kde první písmeno značí rychlost NMOS tranzistorů a druhé písmeno rychlost PMOS tranzistorů. Procesy SS, TT a FF ovlivňují pouze pracovní frekvenci systému, ale kombinace SF a FS ovlivňují vlastnosti zejména digitálních systémů jako je střída výstupního signálu a rychlost přeběhu mezi logickými úrovněmi [11].

Schéma procesní a zároveň teplotní kompenzace je na Obr. 1.7. NMOS nebo PMOS tranzistor M1 v diodovém zapojení tvoří tzv. procesní senzor. V případě, že jsou vyrobené tranzistory pomalé, jejich prahové napětí V_{TH} je vyšší než v případě rychlých tranzistorů a úbytek napětí V_{GS} je tedy také vyšší. Neinvertující vstup operačního zesilovače sleduje změny procesně závislého napětí V_{GS} a návrhem odporového děliče R_1, R_2 ve zpětné vazbě lze získat požadovanou hodnotu kontrolního napětí V_{ctrl} pro řízení oscilátoru. Pokud je řídicí napětí společné pro PMOS i NMOS tranzistory v buňce typu current-starved, lze tímto obvodem kompenzovat pouze procesní odchylky typu SS, TT a FF. Pro kompenzaci procesních odchylek včetně FS a SF je třeba použít kompenzační obvod s NMOS senzorem pro řízení NMOS tranzistorů a obvod s PMOS senzorem pro řízení PMOS tranzistorů nezávisle na sobě. Střední hodnota kontrolního napětí se změnou výrobního procesu pro NMOS senzor je dána přenosem zesilovače $V_{GS\text{NMOS}}(1 + R_1/R_2)$. Pro PMOS senzor je střední hodnota dána jako $V_{DD} - V_{GS\text{PMOS}}(1 + R_1/R_2)$.

Protéká-li tranzistorem M1 proud I_{PTAT} s kladným teplotním koeficientem, roste s teplotou i úbytek napětí V_{GS} tranzistoru M1. Tato proměnná hodnota je opět operačním zesilovačem převedena na výstup a kontrolní napětí V_{ctrl} tak sleduje teplotní změny pro kompenzaci frekvence oscilátoru. Obecný průběh kontrolního napětí závislého na teplotě a procesních odchylkách NMOS senzoru znázorňuje Obr. 1.8 a) a výstupní frekvence oscilátoru Obr. 1.8 b).



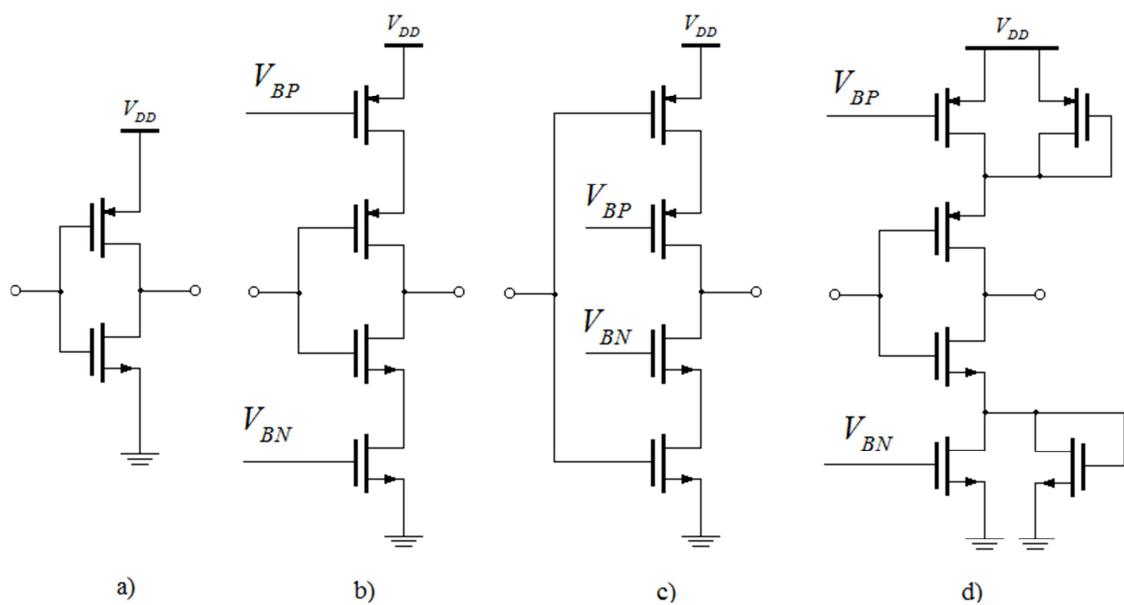
Obr. 1.7 Schéma procesního a teplotního kompenzačního obvodu: a) s NMOS senzorem; b) s PMOS senzorem [7].



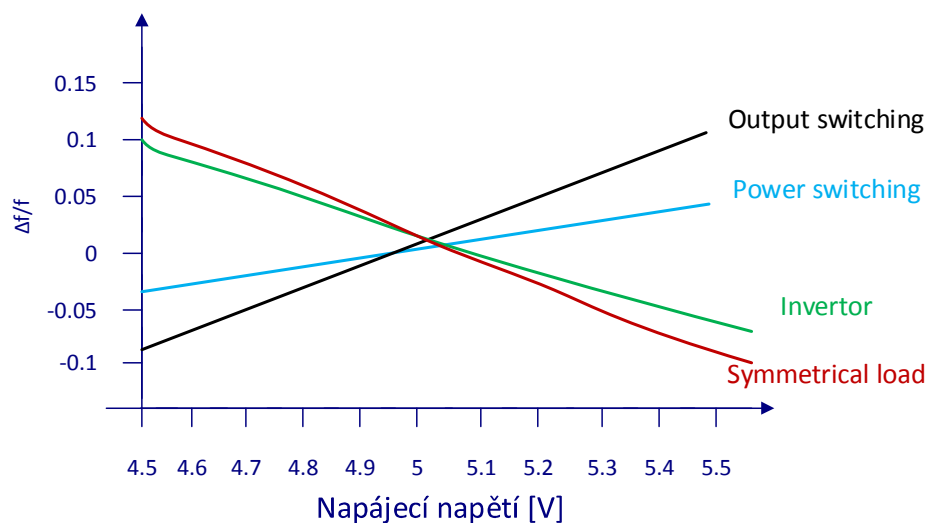
Obr. 1.8 Graf závislosti: a) kontrolní napětí; b) frekvence navrhnutého oscilátoru; na teplotě a odchylkách výrobního procesu [7].

1.1.4 Napěťová kompenzace

Pro zajištění stabilního napájecího napětí pro oscilátor je využito interních regulátorů nebo referenčního napětí z bandgap reference. Další způsob snížení frekvenční závislosti na kolísání napájecího napětí je kombinace různých typů základních buněk (Obr. 1.9) využívaných v oscilátorů typu single-ended podle [1]. Citlivost jednotlivých buněk na napájecí napětí je znázorněna v grafu na Obr. 1.10.

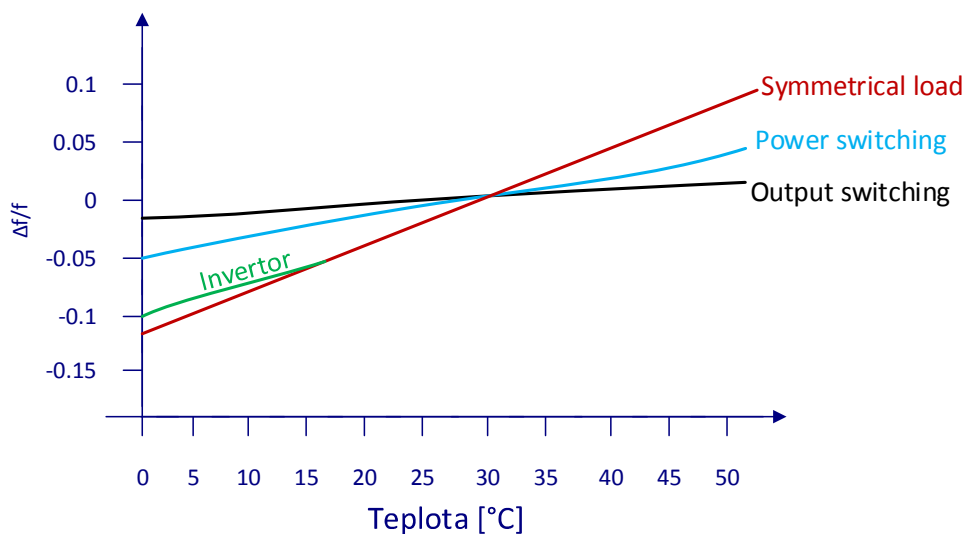


Obr. 1.9 Základní buňka oscilátoru typu: a) invertor; b) current-starved s přepínáním výstupu (output-switching); c) current-starved s přepínáním napájení (power-switching); d) current-starved se symetrickou zátěží (symmetrical load) [1].



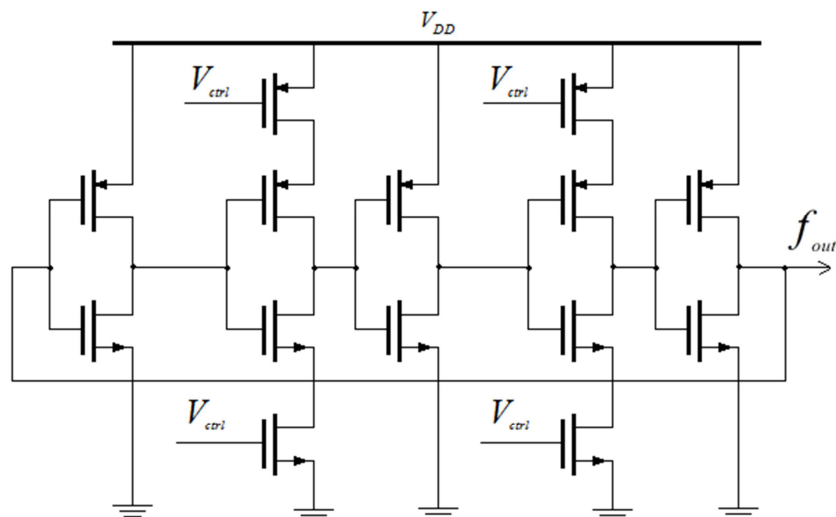
Obr. 1.10 Citlivost základních buněk oscilátoru na napájecím napětí [1].

S odkazem na předešlé kapitoly lze také kombinací základních buněk kompenzovat i teplotní závislost oscilátoru. Citlivost jednotlivých buněk na změnu teploty je znázorněna v grafu na Obr. 1.11.

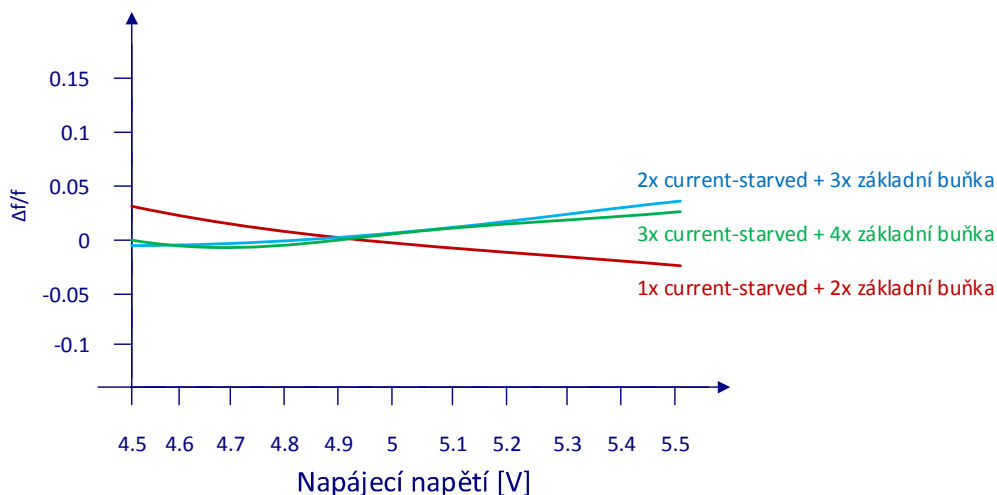


Obr. 1.11 Citlivost základních buněk oscilátoru na teplotě [1].

Z Obr. 1.10 lze pozorovat pozitivní a negativní závislost na napájecím napětí jednotlivých buněk. Podle [1] je možné např. kombinací jednoduchého invertoru s negativní závislostí a buňky typu current-starved output-switching s pozitivní závislostí, zmenšit citlivost na napájecí napětí více jak o 100 %. Schéma takto kombinovaného kruhového oscilátoru znázorňuje Obr. 1.12 a jeho normovaná frekvence v závislosti na napětí spolu s dalšími kombinacemi základních buněk je na Obr. 1.13.



Obr. 1.12 Kombinovaný kruhový oscilátor typu single-ended [1].



Obr. 1.13 Citlivost výstupní frekvence kombinovaných oscilátorů na napájecím napětí [1].

1.1.5 Možnosti trimování

Při procesu výroby integrovaných obvodů např. při litografii, dochází k odchylkám fyzických rozměrů součástek. Další částí procesu je dříve popsaná difuze příměsí, která má vliv na rychlost tranzistorů. Po výrobě navrhnutého oscilátoru se tedy mohou jeho výsledné parametry od navržených a simulovaných hodnot lišit. Trimovacím systémem lze s určitým krokem požadovanou hodnotu parametrů nastavit. Níže jsou uvedeny možnosti a způsoby jak lze trimováním upravovat různé parametry.

S odkazem na kapitolu 1.1.2 lze kontrolní proud I_{ctrl} měnit návrhem zrcadel kompenzačního obvodu z Obr. 1.4. Změnou poměru zrcadel přidáním nebo ubráním tranzistorů trimováním lze měnit teplotní koeficient nebo nominální hodnotu kontrolního proudu.

S odkazem na kapitolu 1.1.3 (Obr. 1.7) lze trimovat odporový dělič R_1 , R_2 ve zpětné vazbě operačního zesilovače. Sériovým nebo paralelním připojováním dalších odporů se mění dělicí poměr děliče a následnou změnou přenosu operačního zesilovače se také mění strmota a nominální hodnota kontrolního napětí V_{ctrl} .

Trimováním vstupní kapacity C_L základní buňky oscilátoru (Obr. 1.3) dojde ke změně celkového zpoždění buněk a tím i frekvence oscilátoru.

1.1.6 Srovnání vybraných oscilátorů

V tabulce Tab. 1.1 je srovnání vybraných oscilátorů z literatury s ohledem na tematiku této diplomové práce. Velikost jádra oscilátorů se v závislosti na návrhu může pohybovat kolem $8000 \mu m^2$ a další navýšení celkové plochy na čipu závisí na použitém kontrolním obvodu. Obecné blokové schéma oscilátoru a pomocných bloků je na Obr. 1.14. Přehlednost a úplnost srovnání je obtížná z hlediska různorodých obsahů použité literatury.

Srovnané oscilátory jsou v Tab. 1.1 popsány čísly 1. - 4.:

Oscilátor č. 1

Schéma zapojení – tří stupňový typu current-starved napětím řízený (Obr. 1.3).

Kompenzační obvod – (Obr. 1.7).

Oscilátor č. 2

Schéma zapojení – tří stupňový typu current-starved napětím řízený (Obr. 1.3).

Kompenzační obvod – (Obr. 1.7).

Grafy – (Obr. 1.8).

Oscilátor č. 3

Schéma zapojení – pěti stupňový typu current-starved proudem řízený.

Kompenzační obvod – (Obr. 1.4).

Oscilátor č. 4

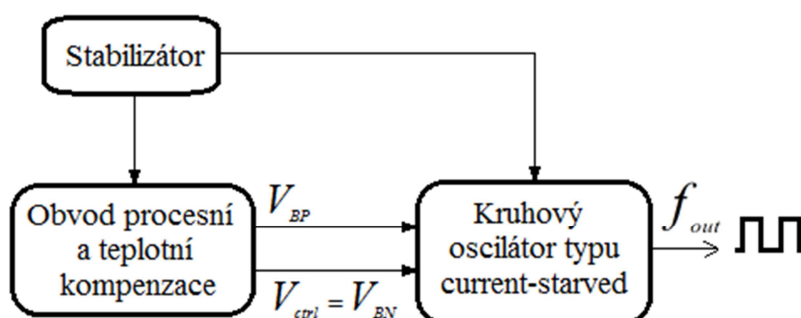
Schéma zapojení – tří stupňový typu current-starved proudem řízený (Obr. 1.6).

Kompenzační obvod – (Obr. 1.4).

Grafy – (Obr. 1.5).

Tab. 1.1 Přehled parametrů vybraných oscilátorů typu single-ended.

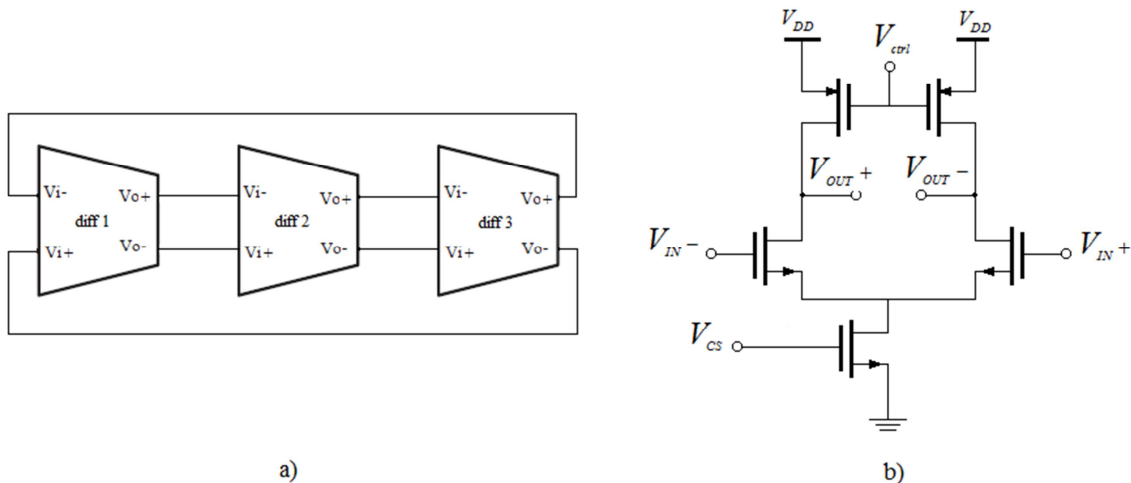
č.	Literatura	Nominální frekvence	Rozptyl frekvence s teplotou	Technologie	Napájecí napětí	Teplota	Odběr
1.	[7]	100 MHz	4.49 %	0.18 μm	1.8 V	$-40 \div 125\text{ }^{\circ}\text{C}$	437 μW
2.	[7]	150 MHz	2.29 %	0.18 μm	1.8 V	$-40 \div 125\text{ }^{\circ}\text{C}$	537 μW
3.	[8]	40 MHz	0.76 %	0.18 μm	1.8 V	$-25 \div 75\text{ }^{\circ}\text{C}$	67 μW
4.	[3]	6 MHz	0.44 %	0.18 μm	2.25 V	$-20 \div 100\text{ }^{\circ}\text{C}$	360 μW



Obr. 1.14 Blokové schéma teplotně a procesně kompenzovaného kruhového oscilátoru typu current-starved [7].

1.2 Diferenciální oscilátory

Základním prvkem těchto oscilátorů je diferenciální stupeň tvořený vstupním diferenčním párem (na rozdíl od PMOS) z rychlejších NMOS tranzistorů a aktivní zátěží složenou z PMOS tranzistorů (Obr. 1.15 b)). Sériové spojení těchto základních prvků do smyčky potom tvoří diferenciální kruhový oscilátor (Obr. 1.15 a)). K možnosti řízení zpoždění a tím i frekvence celého oscilátoru je použito kontrolní napětí V_{ctrl} připojené k aktivní zátěži. Napětí V_{cs} slouží k nastavení celkového proudu diferenciálního stupně a tím i střední stejnosměrné hodnoty výstupního signálu.



Obr. 1.15 Diferenciální kruhový oscilátor: a) blokové schéma; b) základní buňka [5].

Základním parametrem a výhodou oproti oscilátorům typu current-starved je větší odolnost vůči změnám napájecího napětí a potlačení šumu na nízkých kmitočtech šířícího se napájecí linkou. Naopak menší rozkmit výstupního signálu diferenciálního stupně většinou vyžaduje převodník z diferenciálního výstupu na single-ended pro získání výstupního signálu typu rail-to-rail.

Základní buňky jsou rozděleny na pseudodiferenciální a diferenciální [4]. Mezi výhody diferenciálního stupně patří lepší potlačení souhlasného šumu, větší rozkmit výstupního napětí a zisk souhlasného napětí lze potlačit nárůstem výstupního odporu zdroje proudu I_{ss} . Pseudodiferenciální stupeň se vyznačuje absencí proudového zdroje I_{ss} , a je proto vhodný pro nízká vstupní napětí.

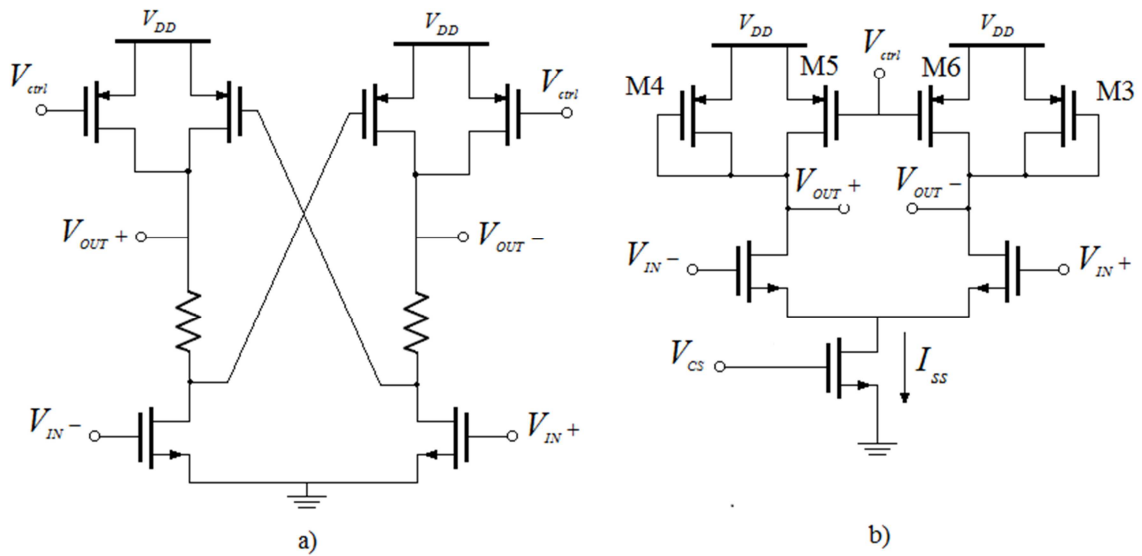
Existuje mnoho modifikací základní buňky, které se liší zejména svojí teplotní závislostí, citlivostí na napájecí napětí, velikostí rozkmitu výstupního signálu, maximální dosažitelnou frekvencí, šířkou laditelnosti, šumovými vlastnostmi atd.

Pseudodiferenciální stupeň s kaskodou [4]

Příkladem pseudodiferenciálního oscilátoru je diferenciální buňka se zátěží typu kaskoda (Obr. 1.16 a)). Jejími přednostmi jsou schopnost produkovat rail-to-rail výstupní signál a také minimální statický ztrátový výkon. Rezistory ve větvích upravují střihu zhruba na 47% a snižují celkové zpoždění stupně.

Diferenciální stupeň typu Maneatis se symetrickou zátěží [4]

Jedná se o diferenciální stupeň široce používaný v digitální technice (Obr. 1.16 b)). Skládá se ze dvou symetrických zátěží, kde tranzistory M3 a M4 v diodovém zapojení a v režimu saturace zvyšují zisk celého stupně. Tranzistory M5 a M6 jsou v lineárním režimu řízeny kontrolním napětím pro získání lineární změny výstupní frekvence.

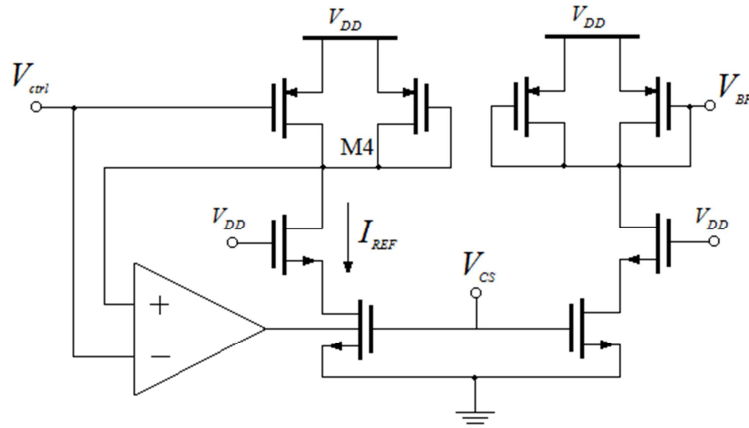


Obr. 1.16 Typy základních buněk diferenciálních oscilátorů: a) pseudodiferenciální s kaskadou; b) Maneatis se symetrickou zátěží [4].

1.2.1 Frekvence diferenciálního kruhového oscilátoru

Na rozdíl od oscilátoru složeného z invertorů, může být diferenciální oscilátor složen i ze sudého počtu základních buněk. Snižováním počtu základních buněk lze dosahovat vyšších frekvencí, nižší proudové spotřeby a plochy na čipu. Avšak dvoustupňový diferenciální oscilátor vyžaduje pomocný obvod pro splnění fázové podmínky oscilací, což má za následek nárůst celkové spotřeby.

Se změnou kontrolního napětí V_{ctrl} kompenzačního obvodu dochází i ke změně střední DC hodnoty výstupního signálu oscilátoru. Jako kompenzace těchto změn je nutné použít pomocný obvod tzv. (replica bias), který nastavuje a upravuje střední hodnotu výstupního signálu všech diferenciálních stupňů oscilátoru. Schéma zapojení replica bias obvodu je totožné se základní buňkou oscilátoru (Obr. 1.17). Chybový zesilovač se zápornou zpětnou vazbou vyzdvihuje drain tranzistoru M_4 na napětí rovno V_{ctrl} a generováním stejného napětí V_{CS} pro obě větve diferenciálního stupně zajišťuje kopírování kontrolního napětí V_{ctrl} na výstup obvodu V_{BP} . Obvod tedy také slouží jako izolace vlastního šumu jádra oscilátoru od kompenzačního bloku, protože je oscilátor nepřímo řízen pomocí napětí V_{BP} .



Obr. 1.17 Replica bias obvod [6].

Protože $V_{ctrl} = V_{BP}$, lze určit nominální frekvenci celého oscilátoru. Ta je dána celkovým zpožděním každé buňky t_d a jejich počtem N . Podle [6] je:

$$t_d = \frac{C_0 (V_{DD} - V_{ctrl})}{I_{REF}}, \quad (1.7)$$

kde C_0 je celková kapacita připojená na výstup každé buňky, členy V_{DD} a V_{ctrl} určují mezní hodnoty rozkmitu výstupního napětí a I_{REF} je proud tekoucí jednou větví diferenciálního stupně daný podle [6] jako:

$$I_{REF} = \mu_p C_{ox} \frac{W_4}{L_4} (V_{DD} - |V_{th4}| - V_{ctrl})^2, \quad (1.8)$$

kde μ_p je pohyblivost děr, C_{ox} je kapacita oxidu hradla MOS tranzistoru, V_{th4} je prahové napětí MOS tranzistoru M4, $\frac{W_4}{L_4}$ je poměr šířky a délky kanálu MOS tranzistoru M4.

Dosažením (1.7) a (1.8) do rovnice pro frekvenci oscilátoru získáme podle [6]:

$$f_{osc} = \frac{1}{N t_d} = \frac{\mu_p C_{ox} \frac{W_4}{L_4} (V_{DD} - |V_{th4}| - V_{ctrl})^2}{N C_0 (V_{DD} - V_{ctrl})}. \quad (1.9)$$

1.2.2 Teplotní, procesní a napěťová kompenzace

Možnost jak kompenzovat vliv změny teploty a výrobního procesu na frekvenci oscilátoru je na Obr. 1.18. PMOS tranzistory M4 a M5 v diodovém zapojení tvoří tzv. procesní senzor. V případě, že jsou vyrobené tranzistory pomalé, jejich prahové napětí

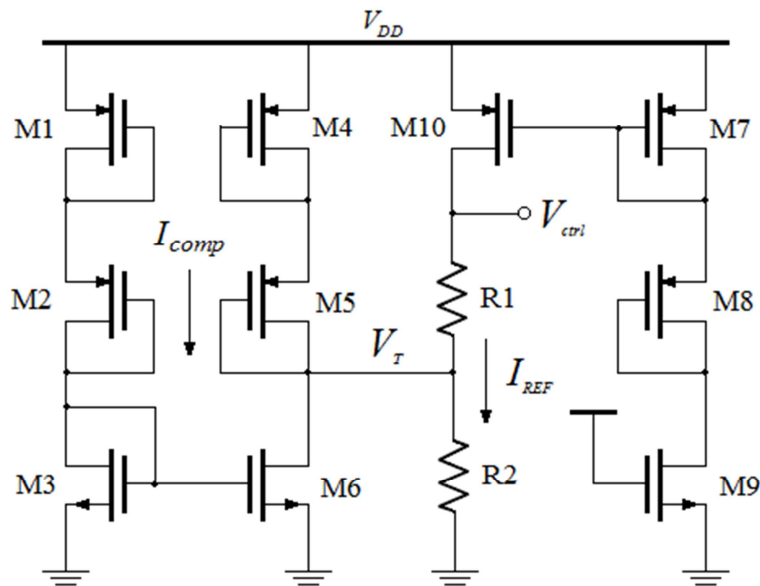
V_{TH} je vyšší než v případě rychlých tranzistorů. Jejich úbytek napětí V_{GS} je také vyšší a napětí V_T tedy klesá. Kontrolní napětí V_{ctrl} pro oscilátor sleduje změny V_T a kompenzuje tak změny frekvence oscilátoru se změnou procesu. Hodnota kontrolního napětí je potom [6]:

$$V_{ctrl} = V_T + I_{REF} \cdot R_1, \quad (1.10)$$

kde V_T je dáno jako:

$$V_T = V_{DD} - |V_{GS4}| - |V_{GS5}| = V_{DD} - 2 \left(|V_{THp}| + \sqrt{\frac{2I_{comp}}{K_{p4}}} \right), \quad (1.11)$$

kde V_{THp} je prahové napětí PMOS tranzistoru, I_{comp} je proud tekoucí tranzistory M4, M5 a K_{p4} je transkonduktanční parametr PMOS tranzistoru.

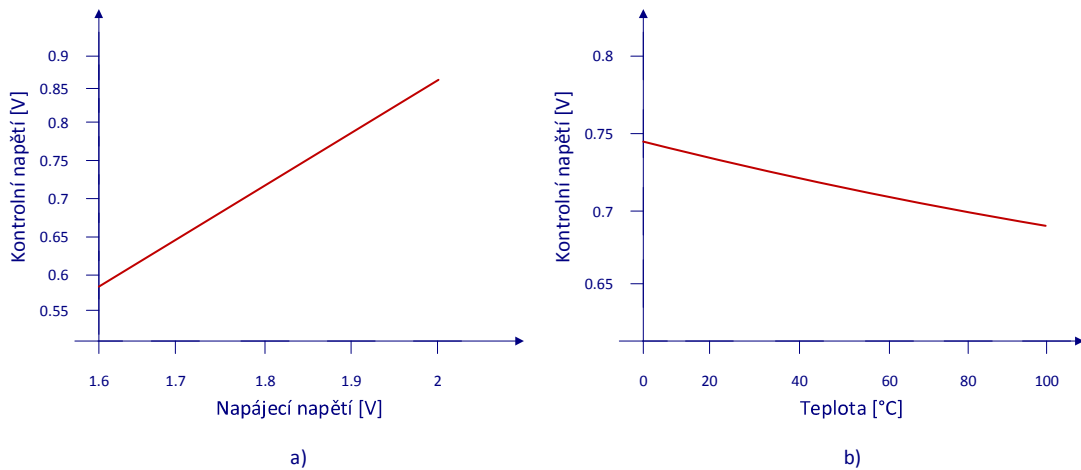


Obr. 1.18 Obvod teplotní a procesní kompenzace [6].

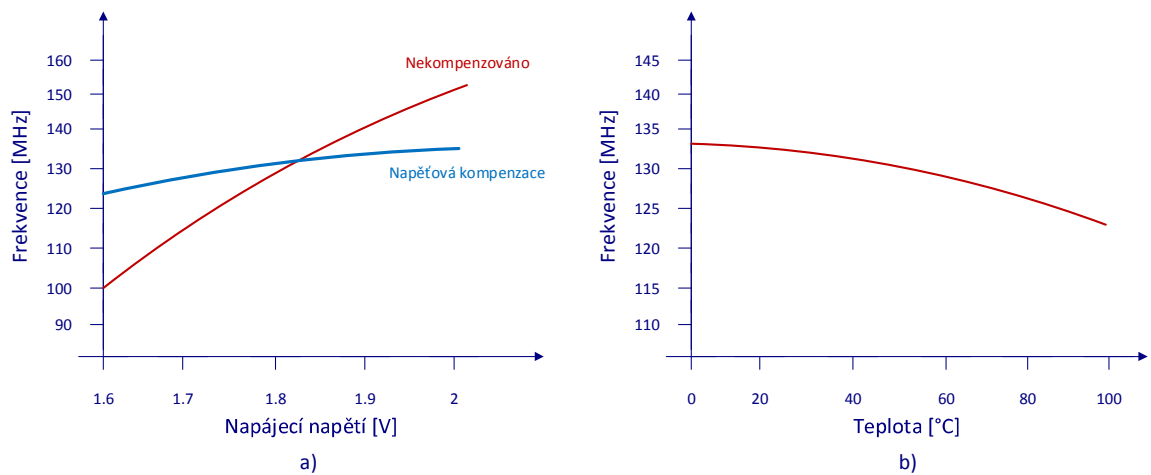
Ze vztahu (1.9) lze určit, že frekvence oscilátoru s rostoucí teplotou klesá, protože klesá i pohyblivost děr μ_p podle [6]. Nevýhodou procesního senzoru je, že s rostoucí teplotou V_{THp} a V_T klesá a podle vztahu (1.10) kontrolní napětí V_{ctrl} roste, což má za následek další snižování frekvence oscilátoru. Pomocí NMOS tranzistoru M3 v režimu slabé inverze a jeho V_{GS3} s negativním teplotním koeficientem roste s teplotou úbytek napětí $V_{GS1} + V_{GS2}$, a tím i proud větve I_{comp} . Zrcadlením do větve s PMOS tranzistory M4 a M5 způsobí pokles napětí V_T , a tím i kontrolního napětí V_{ctrl} . Frekvence oscilátoru vzroste a je dosaženo teplotní kompenzace (Obr. 1.20 b)). Proud

I_{REF} je také díky tranzistorům M7, M8 a odporům R1, R2 procesně a teplotně závislá a vhodným návrhem těchto součástek lze dosahovat požadovaných hodnot kontrolního napětí V_{ctrl} (Obr. 1.19 b)).

Ze vztahu (1.10) a (1.11) je zřejmé, že V_T , a tím i V_{ctrl} je přímo úměrné napájecímu napětí V_{DD} (Obr. 1.19 a)). S rostoucím napětím V_{DD} se zvyšuje frekvence oscilátoru, ale zároveň s rostoucím kontrolním napětím V_{ctrl} je dosaženo napěťové kompenzace (Obr. 1.20 a)).



Obr. 1.19 Průběh kontrolní napětí kompenzačního obvodu: a) v závislosti na napájecím napětí; b) v závislosti na teplotě [6].



Obr. 1.20 Frekvence diferenciálního oscilátoru z [6]: a) v závislosti na napájecím napětí; b) v závislosti na teplotě.

1.2.3 Srovnání vybraných oscilátorů

V tabulce Tab. 1.2 je srovnání vybraných diferenciálních kruhových oscilátorů. Blokové schéma koncepčně stejné pro všechny oscilátory je na Obr. 1.21.

Oscilátor č. 1

Schéma zapojení – tří stupňový s diferenciálním stupněm typu Maneatis.

Kompenzační obvod – (Obr. 1.18).

Grafy – (Obr. 1.19) a (Obr. 1.20).

Oscilátory č. 2 a č. 4

Schéma zapojení – tří stupňový s diferenciálním stupněm typu Maneatis.

Kompenzační obvod – (Obr. 1.18).

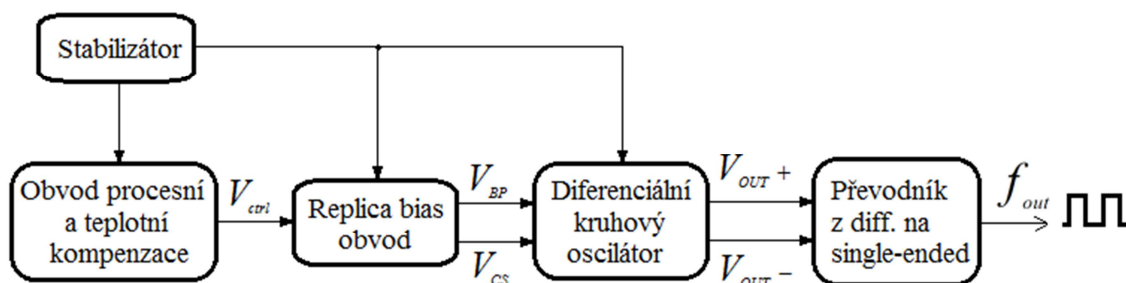
Oscilátor č. 3

Schéma zapojení – tří stupňový s diferenciálním stupněm typu Maneatis.

Kompenzační obvod – (Obr. 1.7).

Tab. 1.2 Přehled parametrů vybraných diferenciálních oscilátorů.

č.	Literatura	Nominální frekvence	Teplota	Rozptyl frekvence s teplotou	Technologie	Napájecí napětí	Rozptyl frekvence s napětím	Odběr	Plocha
1.	[6]	130 MHz	0 ÷ 100 °C	±4.99 %	0.18 μm	1.8 V	±5.4 %	2.74 mW	0.007 mm ²
2.	[9]	50 MHz	0 ÷ 100 °C	±3.49 %	0.18 μm	1.8 V	±1.5 %	-	0.03 mm ²
3.	[10]	7 MHz	-40 ÷ 125 °C	±0.78 %	0.25 μm	2.5 V	0.29 %	1.5 mW	-
4.	[5]	2 MHz	0 ÷ 100 °C	±2.1 %	0.25 μm	2.5 V	±10 %	0.64 mW	0.076 mm ²



Obr. 1.21 Blokové schéma teplotně a procesně kompenzovaného diferenciálního kruhového oscilátoru ve funkci generátoru hodinového signálu [9].

2 SROVNÁNÍ OSCILÁTORŮ TYPU SINGLE ENDED A DIFERENCIÁLNÍCH OSCILÁTORŮ

Výše popsané oscilátory byly vybrány s ohledem na možnost praktické realizace v této diplomové práci. Většina uvedených oscilátorů je navržena v technologii CMOS 0.18 μm , avšak základní principy lze s vhodnou optimalizací použít pro obě technologie. Hlavní rozdíly jsou dány hodnotami tranzitní frekvence daného procesu, která souvisí se zpožděním základních prvků. Dále se bude lišit jejich celková proudová spotřeba daná odlišnou hodnotou napájecího napětí. Celková plocha na čipu se může také lišit.

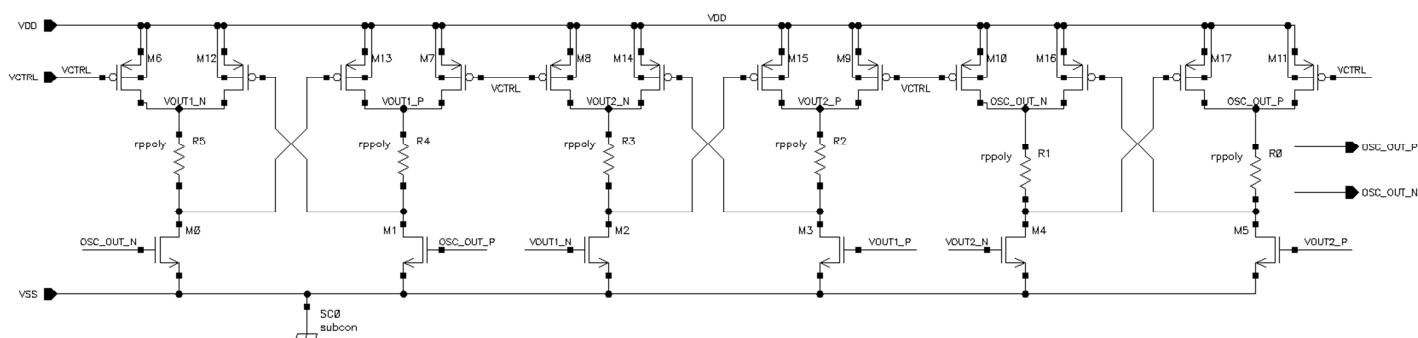
Diferenciální oscilátory se využívají častěji v aplikacích, jako jsou např. komunikační systémy s vyššími pracovními kmitočty díky jejich schopnosti produkovat vícefázový (multi phase) výstupní signál. Mají menší citlivost na změny napájecího napětí a větší odolnost vůči šumu. Vyžadují však pomocný řídicí obvod výše zmíněný replica bias a v závislosti na návrhu mohou být náročnější na celkovou potřebnou plochu čipu. Proudová náročnost diferenciálního stupně je vyšší než základní buňky typu current-starved.

Oscilátory typu current-starved produkují přímo výstupní signál s rozsahem rail-to-rail. Mají větší náchylnost na změny napájecího napětí a menší odolnost vůči šumu, které lze ovšem dříve popsanými způsoby redukovat. Předností je však menší celková proudová spotřeba, lepší šumové vlastnosti a variace způsobů teplotní a procesní kompenzace.

Z každé skupiny je porovnán jeden kandidát vhodný pro požadovanou aplikaci, kterou se tato diplomová práce zabývá.

2.1 Pseudodiferenciální stupeň s kaskodou

Pro porovnání základních parametrů byla provedena obecná realizace jádra DCVSL-R (Differential Cascode Voltage Switch Logic with Resistance) oscilátoru (Obr. 2.1). Hodnoty součástek jsou navrženy empiricky, a s přesnějším návrhem a v závislosti na zvoleném kompenzačním obvodu mohou být parametry oscilátoru v určitém rozsahu laditelné.

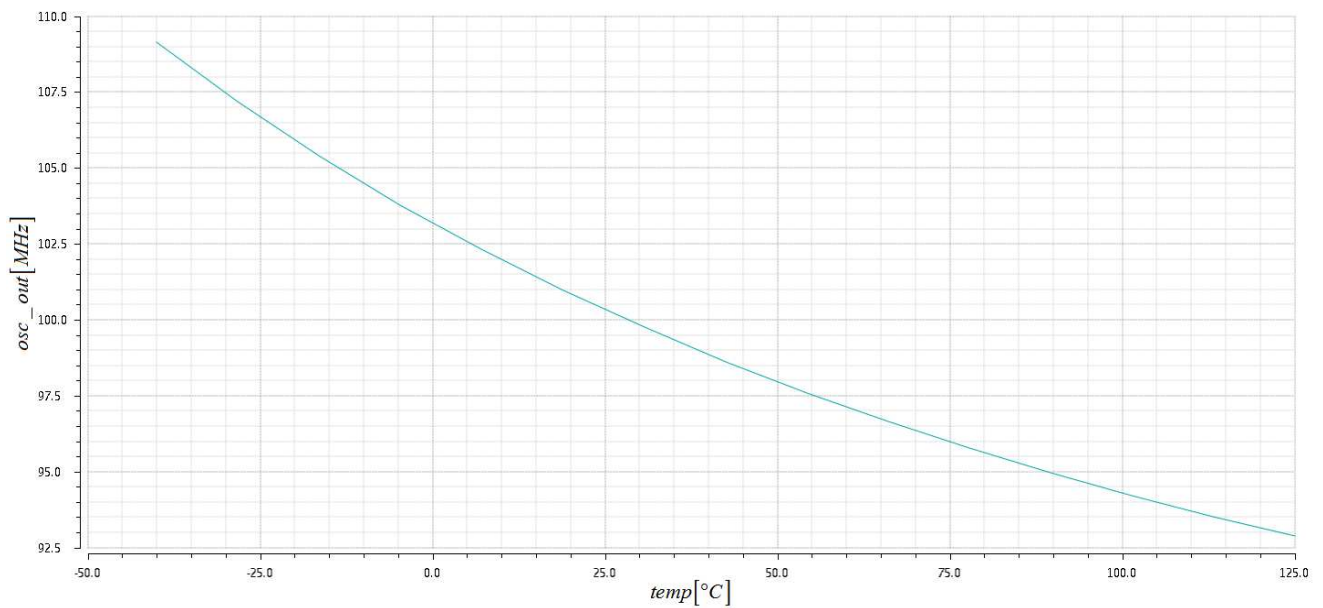


Obr. 2.1 Schéma jádra DCVSL-R oscilátoru.

Tab. 2.1 Tabulka rozměrů použitých součástek ve schématu na Obr. 2.1.

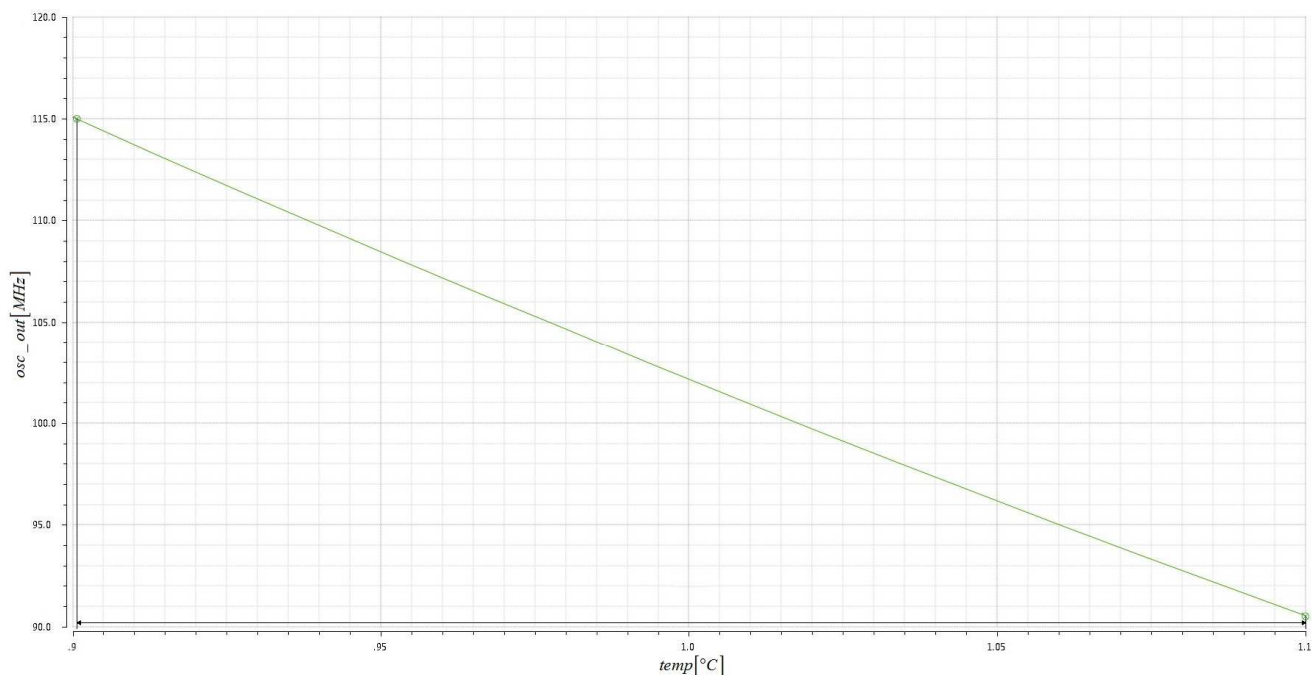
Součástka	M0-M5	M6-M11	M12-M17	R0-R5
Rozměr W/L [um]	3/1	3/2	3/1	600 Ω

Teplotní závislost výstupní frekvence vykazuje vyšší vliv nelineární složky, než je tomu u oscilátoru typu current-starved, což může vyžadovat komplexnější kompenzační obvod. Graf této závislosti je zobrazen na Obr. 2.2.



Obr. 2.2 Graf výstupní frekvence DCVSL-R oscilátoru v závislosti na teplotě.

Schopnost řízení výstupní frekvence oscilátoru kontrolním napětím V_{CTRL} je lineární a citlivost řízení lze v určitém rozsahu nastavit velikostmi zatěžovacích tranzistorů M6-M11. Hodnota výstupní frekvence v závislosti na změně napětí V_{CTRL} je vynesena do grafu na Obr. 2.3.



Obr. 2.3 Závislost výstupní frekvence DCVSL-R oscilátoru na řídicím napětí.

Pomocí simulačního programu lze orientačně zjistit krajní hodnoty rozptylu frekvence oscilátoru v závislosti na odchylkách výrobního procesu (Tab. 2.2). V tomto případě se jedná o maximální hodnoty rozptylu (worst case), jejichž meze jsou specifikovány procesní způsobilostí dané výrobní technologie.

Tab. 2.2 Tabulka hodnot výstupní frekvence DCVSL-R oscilátoru v závislosti na odchylkách výrobního procesu pro ($T=27\text{ }^{\circ}\text{C}$).

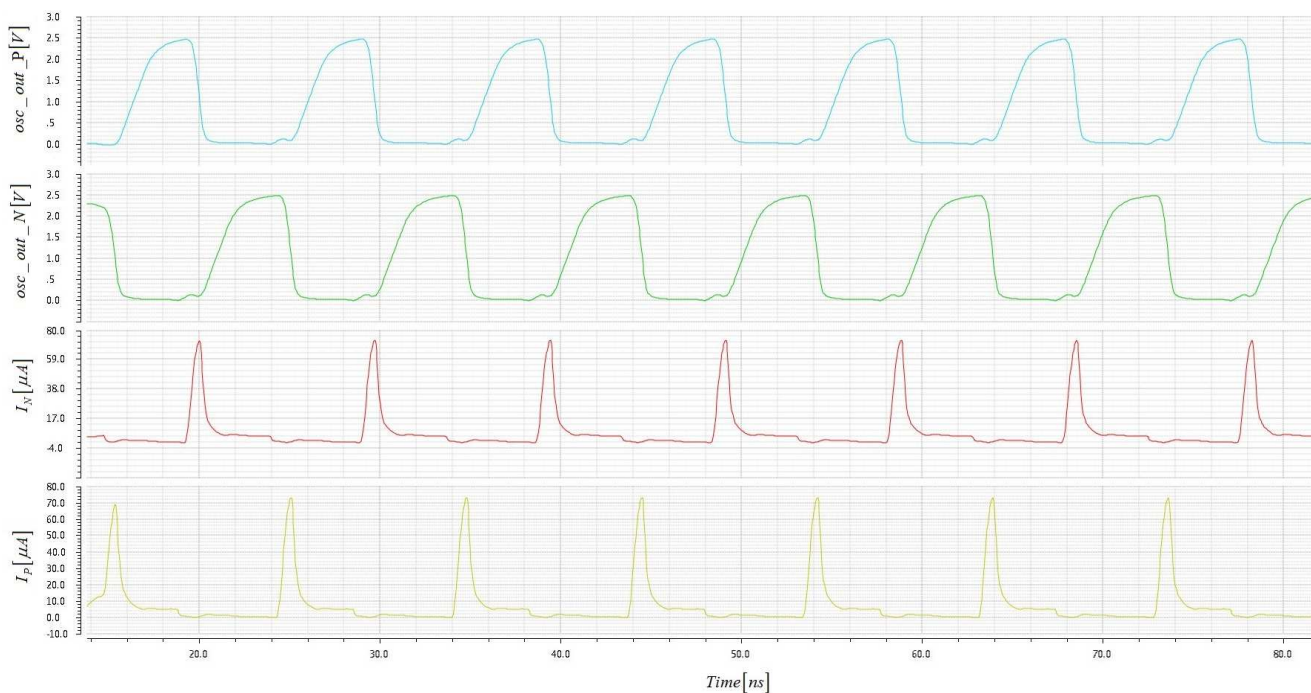
Process corner	SS	TT	FF	SF	FS
Frekvence [MHz]	82.37	100	119.9	110.5	89.15

Ve srovnání s oscilátorem typu current-starved (Tab. 2.3), DCVSL-R oscilátor vykazuje větší rozptyl výstupní frekvence v závislosti na procesu a vyžaduje složitější kompenzační obvod z důvodu značného vlivu procesních odchylek FS, SF (cross corners) na frekvenci.

Dynamický ztrátový výkon byl vypočítán pomocí vnitřní funkce simulátoru jako průměrná hodnota výstupního proudu vynásobená hodnotou napájecího napětí $V_{DD} = 2.5\text{ V}$. Dynamický ztrátový výkon jedné periody je potom $94\text{ }\mu\text{W}$. Průběhy výstupního signálu a příčné proudy jedné pseudodiferenciální buňky jsou vyneseny do grafů na Obr. 2.4.

Základní plocha jádra oscilátoru byla orientačně určena součtem velikostí součástek na hodnotu $81 \mu\text{m}^2$.

Oscilátor se vyznačuje menší střídou výstupního signálu, jak bylo zmíněno v kapitole 1.2. Bez použití odporů R0-R5 je střída rovna 42% a s použitím odporů R0-R5=600 Ω dojde k vyrovnání střídý na 47%.

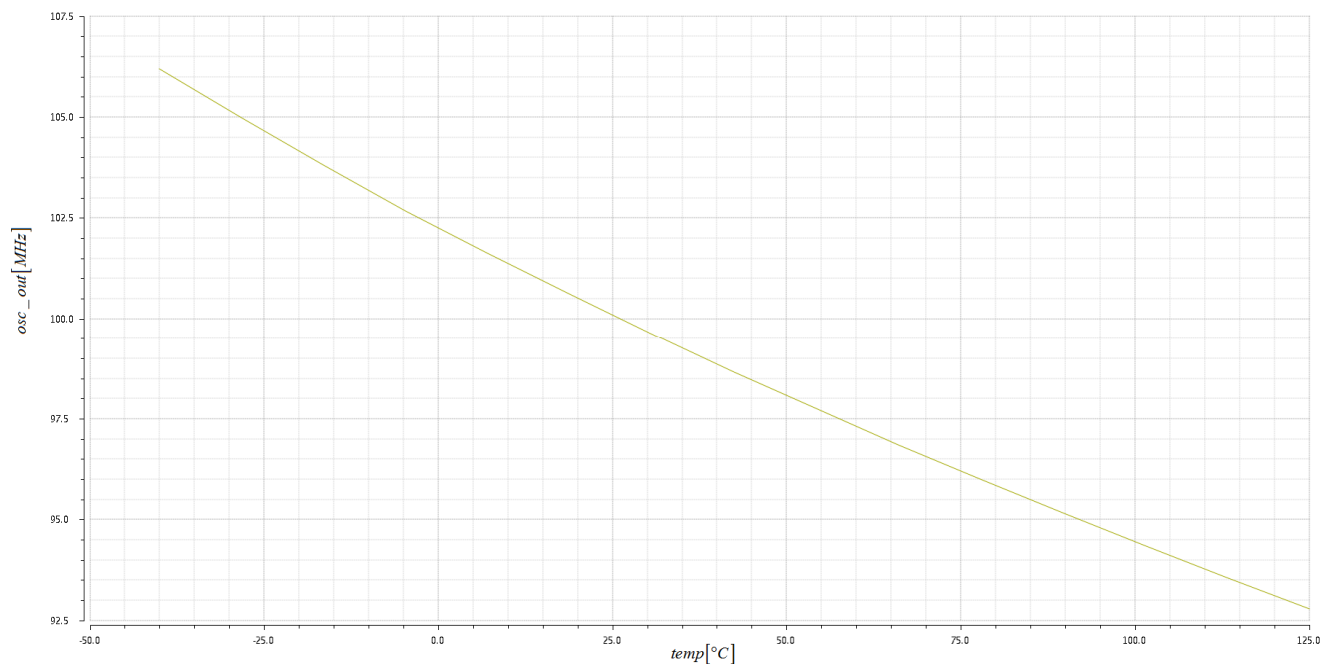


Obr. 2.4 Průběhy výstupního signálu a příčných proudů DCVSL-R oscilátoru.

2.2 Oscilátor typu current-starved

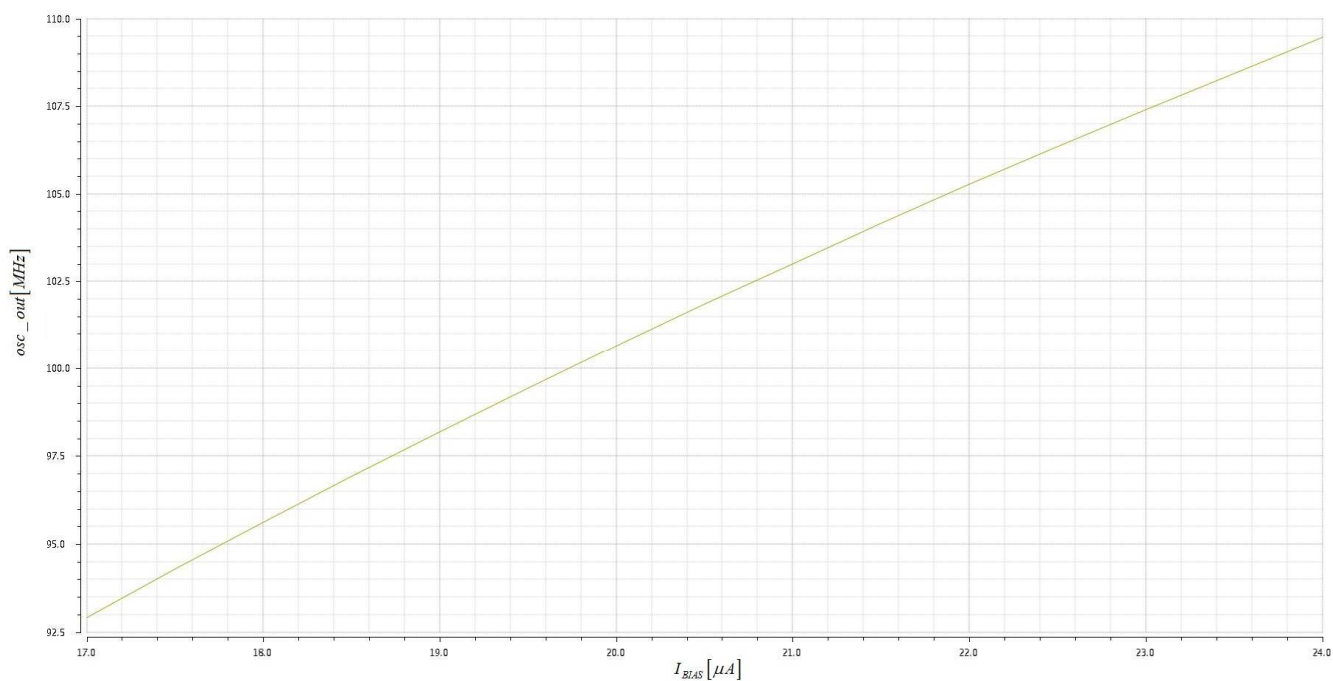
Schéma a podrobnější návrh oscilátoru je popsán v následující kapitole 3.1. Tato kapitola slouží pro porovnání s předchozím typem DCVSL-R oscilátoru.

Teplotní závislost oscilátoru lze do určité míry ovlivnit návrhem rozměrů součástek jádra oscilátoru. Výsledná teplotní závislost výstupní frekvence optimalizovaného oscilátoru je na Obr. 2.5.



Obr. 2.5 Teplotní závislost výstupní frekvence oscilátoru typu current-starved.

Řízení výstupní frekvence oscilátoru řídicím proudem je v širokém rozsahu lineární a citlivost řízení je v určitém rozsahu nastavitelná velikostmi NMOS tranzistorů M0-M5 a PMOS tranzistorů M15-M19. Hodnota výstupní frekvence v závislosti na změně řídicího proudu I_{bias} je vynesena do grafu na Obr. 2.6.



Obr. 2.6 Graf výstupní frekvence oscilátoru typu current-starved v závislosti na řídicím proudu I_{bias} .

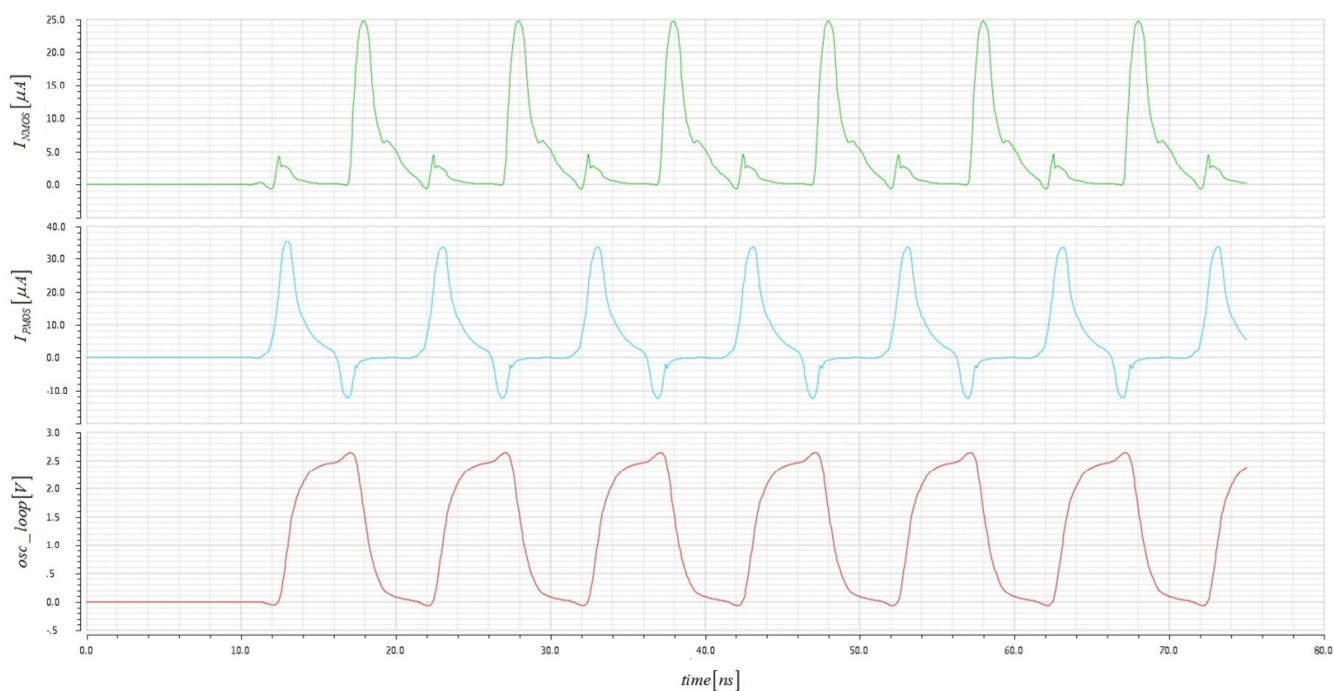
Oscilátor vykazuje menší rozptyl výstupní frekvence v závislosti na odchylkách výrobního procesu v porovnání s DCVSL-R oscilátorem. Procesní odchylky FS, SF (cross corners) postihují ve větší míře střidu výstupního signálu než jeho frekvenci.

Tab. 2.3 Tabulka hodnot výstupní frekvence oscilátoru typu current-starved v závislosti na odchylkách výrobního procesu pro ($T=27\text{ }^{\circ}\text{C}$).

Process corner	SS	TT	FF	SF	FS
Frekvence [MHz]	91.23	100	109.3	99.78	99.04

Dynamický ztrátový výkon jedné periody byl pomocí simulace určen na hodnotu $70\text{ }\mu\text{W}$. Průběh napětí vnitřní smyčky oscilátoru a příčné proudy I_{bias} tekoucí invertorem jsou vyneseny do grafů na Obr. 2.7.

Celková plocha jádra oscilátoru byla orientačně určena ze schématu na Obr. 3.2 součtem velikostí součástek na hodnotu $125\text{ }\mu\text{m}^2$.



Obr. 2.7 Průběh napětí vnitřní smyčky oscilátoru typu current-starved a příčné proudy I_{bias} tekoucí invertorem.

2.3 Shrnutí

Linearita teplotní závislosti, užší rozptyl výstupní frekvence v závislosti na procesních odchylkách a relativně malý vliv procesů SF a FS na frekvenci, teoreticky umožňuje menší složitost kompenzačního obvodu pro oscilátor typu current-starved. Další výhodou je nižší ztrátový výkon, variace možností nastavení teplotního koeficientu řídicího proudu a možnosti sčítání proudů.

Ve snaze úpravy teplotní závislosti může celková plocha oscilátoru typu current-starved dosahovat vyšších hodnot v porovnání s DCVSL-R oscilátorem. Také požadavky na zvyšování pracovní frekvence až o jeden řád bude schopen lépe splnit DCVSL-R oscilátor.

Na základě srovnání teoretických vlastností a simulovaných parametrů oscilátorů, byl pro praktickou realizaci vybrán oscilátor typu current-starved a k němu realizován příslušný kompenzační obvod v následující kapitole.

3 NÁVRH OSCILÁTORU V TECHNOLOGII CMOS 0.25 μm

Tato kapitola popisuje návrh kruhového oscilátoru typu current-starved v technologii onc25 (0.25 μm) s napájecím napětím 2.5 V a nominální frekvenci 100 MHz. Dále je realizován řídicí obvod oscilátoru, který zároveň zajišťuje teplotní kompenzaci a kompenzaci odchylek výrobního procesu.

Poznámka: Je-li dále v kapitole zmíněna změna odchylky výrobního procesu, nebo změna tzv. process corners (FF, TT, SS (viz. kapitola 1.1.3)), jedná se o sledování změny určitého parametru v krajních hodnotách rozptylu daného výrobního procesu. V simulačním prostředí lze tyto hodnoty simulovat změnou parametrů použitých modelů součástek pro daný process corner. Díky tomu je možné velmi rychle získat a např. graficky porovnat krajní hodnoty sledovaného parametru se změnou procesu. Pro přesnější vyhodnocení návrhu je potom použita analýza Monte Carlo, která ve výpočtech zahrnuje variace změn procesu a souběhu (mismatch).

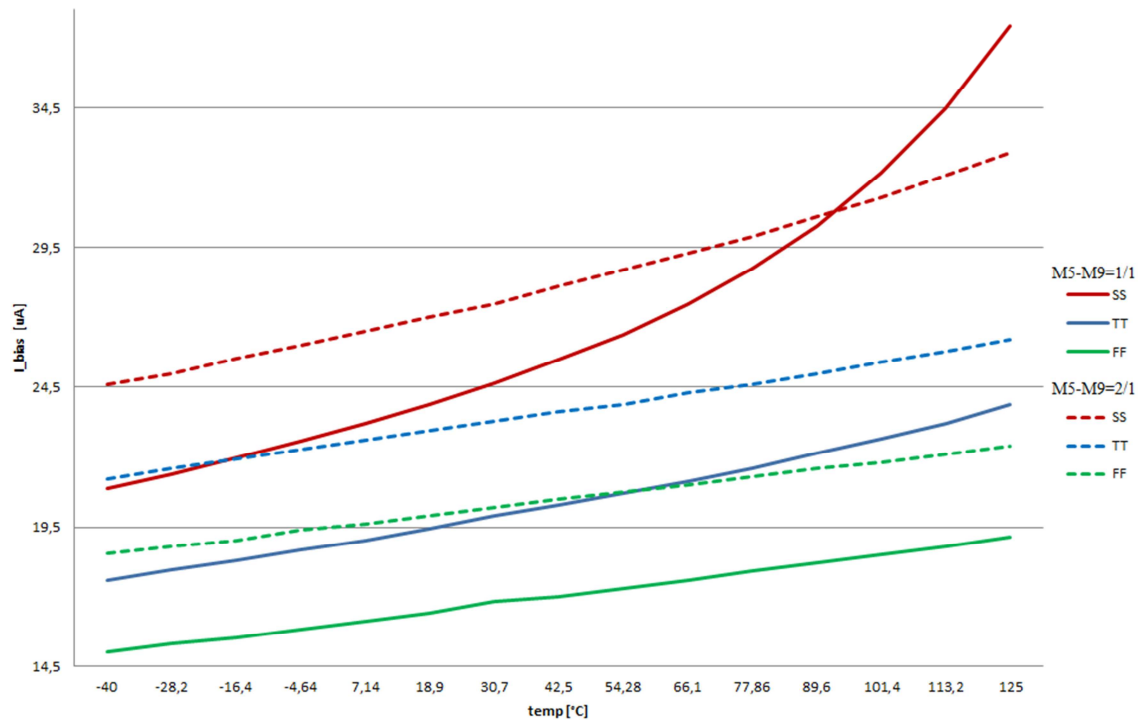
3.1 Návrh jádra oscilátoru

Při prvotním návrhu lze vyjít ze vztahu pro výpočet hodnot součástek symetrického invertoru, při kterém se vychází ze znalosti, že pohyblivost elektronů je přibližně o 2,7x větší, než pohyblivost děr do určitých hodnot koncentrací příměsí pro materiály Bor a Fosfor [13],[15]. Potom je šířka NMOS a PMOS tranzistorů stanovena následovně:

$$2.7\mu_p \approx \mu_n \Rightarrow 2.7W_{P_inv} \approx W_{N_inv}, \quad (3.1)$$

kde μ_p, μ_n je pohyblivost nosičů náboje a W_{P_inv}, W_{N_inv} je šířka PMOS a NMOS tranzistorů v zapojení jako CMOS invertor. Velikosti tranzistorů lze pro prvotní návrh invertoru zvolit takto: $W / L_{PMOS} = 3/1$ a $W / L_{NMOS} = 1/1$.

Z pohledu odchylek výrobního procesu je pohyblivost nosičů náboje také závislá na koncentraci příměsí. V grafu na Obr. 3.1 je simulace ideálního průběhu řídicího proudu I_{bias} , jehož průběh sleduje teplotní změny a procesní odchylky. V případě řízení oscilátoru takto závislým proudem, je výstupní frekvence oscilátoru v ideálním případě 100 MHz v daném teplotním a procesním rozptylu. Rozmítaným parametrem je šířka NMOS tranzistorů M5-M9 ze schématu na Obr. 3.2. Lze pozorovat snížení nelineární složky se zvýšením poměru W/L NMOS tranzistorů v invertoru. To umožňuje realizaci jednoduššího kompenzačního obvodu. S ohledem na výše popsané závislosti, byly rozměry invertoru zvoleny na $W / L_{PMOS} = 3/1$ a $W / L_{NMOS} = 2/1$. Dodržení rovnice (3.1) by znamenalo další navýšení zatěžovací kapacity C_L a nutnosti zvýšení řídicího proudu. Takto zvolené rozměry jen sníží střidu výstupního signálu zhruba o 3% od nominální hodnoty 50%.



Obr. 3.1 Grafy ideálního průběhu řídicího proudu pro oscilátor.

Nyní lze již pro celkový návrh jádra oscilátoru vyjít ze vzorce pro výpočet frekvence kruhového oscilátoru typu single-ended:

$$f_{osc} = \frac{I_B}{NC_L V_{DD}}. \quad (3.2)$$

Kapacitu hradla tranzistorů pro 100 MHz nelze simulovat ani zjistit z katalogu, neboť pro frekvence již nad 1 MHz nejsou C-V charakteristiky tranzistorů měřeny. V praxi nemá smysl tyto charakteristiky standardní metodou měřit, neboť se při těchto kmitočtech začínají projevovat parazitní jevy a měření je nepřesné.

Pro základní výpočet lze vyjít z hodnot kapacity hradla pro DC model tranzistoru. Tab. 3.1 popisuje pracovní režimy tranzistorů tvořící invertor a velikost jejich parazitních kapacit v závislosti na stavu, ve kterém se invertor nachází.

Tab. 3.1 Souhrn parazitních kapacit MOS tranzistorů v závislosti na jejich pracovním režimu [14].

Logická úroveň na výstupu invertoru	NMOS režim, kapacita	PMOS režim, kapacita
log „0“	Lineární: $C_{gs} = C_{gd} = \frac{1}{2}WLC_{ox}$, $C_{gb} \approx 0$	Cut-off: $C_{gb} = WLC_{ox}$, $C_{gs} = C_{gd} = 0$
log „1“	Cut-off: $C_{gb} = WLC_{ox}$, $C_{gs} = C_{gd} = 0$	Lineární: $C_{gs} = C_{gd} = \frac{1}{2}WLC_{ox}$, $C_{gb} \approx 0$

Výpočet vstupní kapacity invertoru C_L je potom následovný:

Výpočet kapacity oxidu:

$$C_{ox} = \frac{\varepsilon_0 \varepsilon_r}{t_{ox}} = \frac{8,854 \cdot 10^{-12} \cdot 3,9}{13,1 \cdot 10^{-9}} = 2,63 \cdot 10^{-3} \text{ Fm}^{-2}, \quad (3.3)$$

kde ε_0 je permitivita vakua, ε_r je relativní permitivita oxidu křemíku a t_{ox} je tloušťka oxidu. Potom už lze dosazením do vzorců v tabulce Tab. 3.1 vypočítat celkovou kapacitu:

$$C_{linear} = C_{gs} + C_{gd} = WLC_{ox}$$

$$C_{cutoff} = C_{gb} = WLC_{ox}.$$

Kapacita tranzistorů v daném pracovním režimu pro navržené rozměry je potom:

$$C_{PMOS_linear} = C_{linear} = 3 \cdot 10^{-6} \cdot 1 \cdot 10^{-6} \cdot 2,63 \cdot 10^{-3} = 7,89 \text{ fF}$$

$$C_{NMOS_cutoff} = C_{cutoff} = 2 \cdot 10^{-6} \cdot 1 \cdot 10^{-6} \cdot 2,63 \cdot 10^{-3} = 5,26 \text{ fF},$$

a celková vstupní kapacita invertoru je součtem kapacit obou tranzistorů:

$$C_L = C_{NMOS_cutoff} + C_{PMOS_linear} = 7,89 \cdot 10^{-15} + 5,26 \cdot 10^{-15} = 13,15 \text{ fF}.$$

Kapacita tranzistoru NMOS5V o ploše $1 \mu m^2$ odečtena z naměřené C-V charakteristiky pro stejnosměrné napětí na hradle je $2,6 \text{ fF}$. Lze tedy provést kontrolní výpočet:

$$C_{PMOS} = S_{PMOS} C_{meas} = 3 \mu m^2 \cdot 2,6 \text{ fF} = 7,8 \text{ fF}$$

$$C_{NMOS} = S_{NMOS} C_{meas} = 2 \mu m^2 \cdot 2,6 \text{ fF} = 5,2 \text{ fF}$$

$$C_L = C_{NMOS} + C_{PMOS} = 7,8 \text{ fF} + 5,2 \text{ fF} = 13 \text{ fF},$$

kde S je plocha tranzistoru a C_{meas} je změřená kapacita MOS tranzistoru o ploše $1 \mu m^2$.

Posledním krokem je volba lichého počtu buněk jádra oscilátoru, kde $N = 3, 5, 7, \dots$. S rostoucím počtem buněk frekvence oscilátoru klesá. Pro výpočet bylo zvoleno 5 buněk.

Nyní lze vypočítat hodnotu řídicího proudu I_{bias} pro nominální frekvenci oscilátoru 100 MHz . Hodnotu proudu lze získat odvozením ze vztahu (3.2) jako:

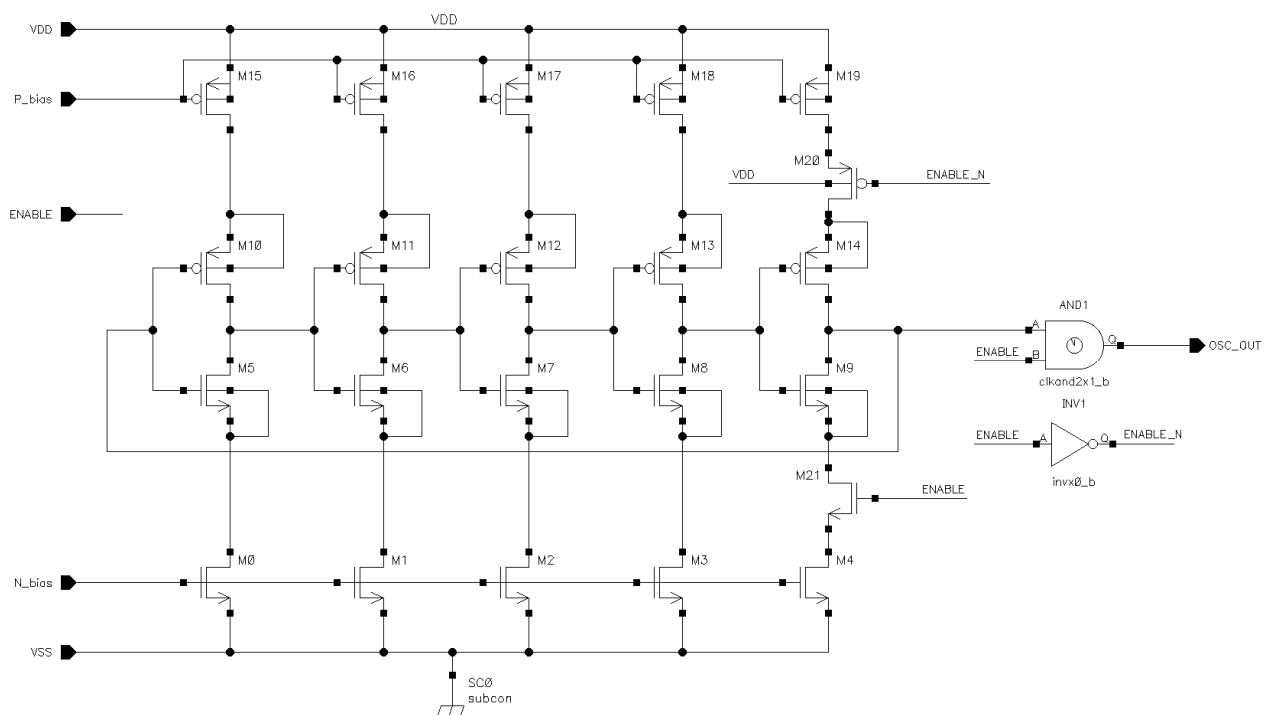
$$f_{osc} = \frac{I_B}{NC_L V_{DD}} \Rightarrow I_B = f_{osc} NC_L V_{DD} = 100 \cdot 10^6 \cdot 5 \cdot 13,15 \cdot 10^{-15} \cdot 2,5 = 16,4375 \mu A.$$

Simulovaná hodnota výstupní frekvence oscilátoru řízeného tímto proudem je ovšem asi o 40% nižší oproti nominální. Je to z důvodu výpočtu kapacity C_L pro DC model a při takto vysokých frekvencích se začínají uplatňovat další parazitní kapacity (C_{gs}, C_{gd}, C_{gb}), svodové proudy kapacitami substrátu apod. Je tedy nutné řídicí proud zvýšit pro doladění frekvence na požadovanou hodnotu. V tomto případě se jedná o hodnotu $I_{bias} = 23,2 \mu A$ při pokojové teplotě.

Při návrhu řídicích tranzistorů M0-M4, M15-M19 jsou brány v úvahu proudové špičky kapacitního charakteru při nabíjení/vybíjení parazitních kapacit následujících stupňů oscilátoru. Rozměry řídicích tranzistorů mají také vliv na teplotní závislost a výslednou frekvenci oscilátoru. S rostoucím poměrem W/L se snižuje nelineární složka teplotní závislosti a výstupní frekvence oscilátoru roste.

Schéma celkového návrhu jádra oscilátoru je na Obr. 3.2 a rozměry jednotlivých součástek jsou uvedeny v tabulce Tab. 3.2. Průběhy napětí vnitřní zpětnovazební smyčky a napětí za výstupním hradlem AND (buffer) jsou zobrazeny na Obr. 3.3

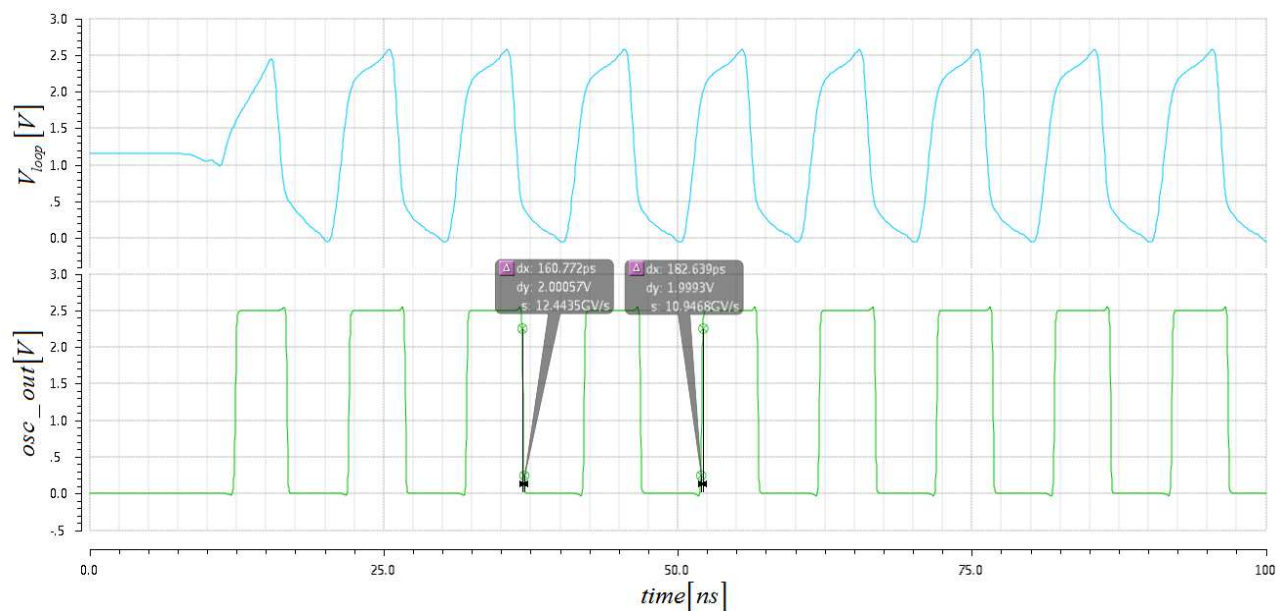
Výhodou připojení hradla Bulk na stejný potenciál jako Source u tranzistorů M5-M14 je nárůst frekvence oscilátoru zhruba o 12% při stejné hodnotě řídicího proudu a snížení velikosti koeficientu teplotní závislosti. Nevýhodou je však nutnost samostatné izolace tranzistorů od substrátu z důvodu rozdílu potenciálu, což vede k nárůstu celkové plochy oscilátoru.



Obr. 3.2 Schéma navrhnutého jádra oscilátoru typu current-starved.

Tab. 3.2 Tabulka rozměrů použitých součástek v oscilátoru typu current-starved.

Součástka	M0-M4	M5-M9	M10-M14	M15-M19
Rozměr W/L [μm]	10/1	2/1	3/1	10/1



Obr. 3.3 Grafy průběhů vnitřní smyčky a výstupu oscilátoru typu current-starved.

napětí, který se bude pohybovat v okolí prahového napětí tranzistoru M1 v určitém teplotním rozsahu. Hodnotu odporu lze vypočítat následovně:

Teplotní závislost prahového napětí MOS tranzistoru je stanovena podle vzorce následovně [16]:

$$V_{th(T)} = V_{th(0)} + KTC \left(\frac{T}{T_0} - 1 \right) \quad (3.4)$$

kde $V_{th(0)}$ je prahové napětí při nominální teplotě T_0 a KTC je teplotní koeficient.

Hodnota teploty, při které se má tranzistor M1 otevírat a přispět tak svojí nelineární složkou proudu k celkovému průběhu řídicího proudu byla stanovena na $T=75^\circ\text{C}$.

Prahové napětí MOS tranzistoru M1 je při pokojové teplotě rovno $V_{th(27^\circ\text{C})} = 857 \text{ mV}$ a katalogová hodnota teplotního koeficientu je $KTC = -0,478 \text{ V}$. Lze tedy vypočítat prahové napětí pro teplotu $T=75^\circ\text{C}$ dosazením do (3.4):

$$V_{th(348 \text{ K})} = 857 \cdot 10^{-3} + (-0,478) \left(\frac{348}{300} - 1 \right) = 780,5 \text{ mV}.$$

Úbytek napětí na rezistoru R1 musí tedy být při teplotě $T=75^\circ\text{C}$ roven $U_{R1(75^\circ\text{C})} = 780,5 \text{ mV}$. Nyní lze vypočítat hodnotu odporu R1 při zvolené hodnotě proudu tekoucím rezistorem $I_{R1} = 10 \mu\text{A}$:

$$R_1 = \frac{U_{R1(75^\circ\text{C})}}{I_{R1}} = \frac{780,5 \cdot 10^{-3}}{10 \cdot 10^{-6}} = 78 \text{ k}\Omega.$$

Nyní je třeba zvolit teplotní koeficient odporu TCR rezistoru R1, aby byl úbytek napětí na R1 pro teploty $T < 75^\circ\text{C}$ nižší, než prahového napětí tranzistoru M1. Velikost TCR také určuje strmost, se kterou se bude úbytek napětí na rezistoru R1 s teplotou měnit, což ovlivňuje míru otevření tranzistoru M1 a nárůst jeho proudu při teplotách $T > 75^\circ\text{C}$. Pro návrh byl zvolen rezistor s teplotním koeficientem $TCR = 3600 \text{ ppm} / ^\circ\text{C}$. Hodnota odporu s daným TCR pro danou teplotu je určena jako [17]:

$$R_{(T)} = R_0 (1 + TCR \cdot \Delta T), \quad (3.5)$$

kde R_0 je hodnota odporu při nominální teplotě T_0 a TCR je teplotní koeficient.

Výsledná hodnota odporu R1 pro návrh se pak stanoví úpravou vztahu (3.5):

$$R_{(T)} = R_0 (1 + TCR \cdot \Delta T) \Rightarrow R_{(27^\circ\text{C})} = \frac{R_{(75^\circ\text{C})}}{(1 + TCR \cdot \Delta T)} = \frac{78 \cdot 10^3}{(1 + 3600 \cdot 10^{-6} \cdot 48)} = 66,5 \text{ k}\Omega.$$

Rozměry tranzistoru M0 a hodnota odporu rezistoru R1 se pak ladí v průběhu simulací pro získ požadované strmosti nárůstu proudu.

Součtový obvod systému zrcadel M5-M8 sečte generované proudy obou větví obvodu a zrcadly M2-M4 je již řízen samotný oscilátor.

Samotný kompenzační obvod je procesně závislý a při změně procesu např. směrem od TT k FF vzroste hodnota řídicího proudu vlivem poklesu prahových napětí tranzistorů M0 a M1. Výstupní frekvence oscilátoru vzroste nejen kvůli procesní závislosti jádra oscilátoru, ale i v závislosti na změně řídicího proudu. Je proto nutné naopak hodnotu řídicího proudu snížit pro doladění frekvence zpět na nominální hodnotu. Pro změnu procesu od TT k SS platí obrácená analogie. Ladění řídicího obvodu lze provést pomocí trimování rezistorů R0 a R1. Následující tabulka Tab. 3.3 srovnává hodnoty odporů, na které je rezistory potřeba trimovat při změně procesní odchylky. Do grafu na Obr. 3.5 jsou vyneseny průběhy řídicího proudu pro dané process corners. Přesnost, či tolerance trimované hodnoty rezistoru a tím i výsledné hodnoty řídicího proudu pro oscilátor je dána počtem trimovacích kroků a rozsahem trimované hodnoty rezistoru:

$$|\Delta R_1| = 37 \text{ k}\Omega = 20,72 \%,$$

volba chyby nejnižšího trimovacího kroku je 4% a celkový počet trimovacích kroků je potom:

$$LSB_{err} = 4 \%$$

$$N_{steps} = \frac{|\Delta R_1|}{LSB_{err}} = \frac{20,72}{4} \approx 5.$$

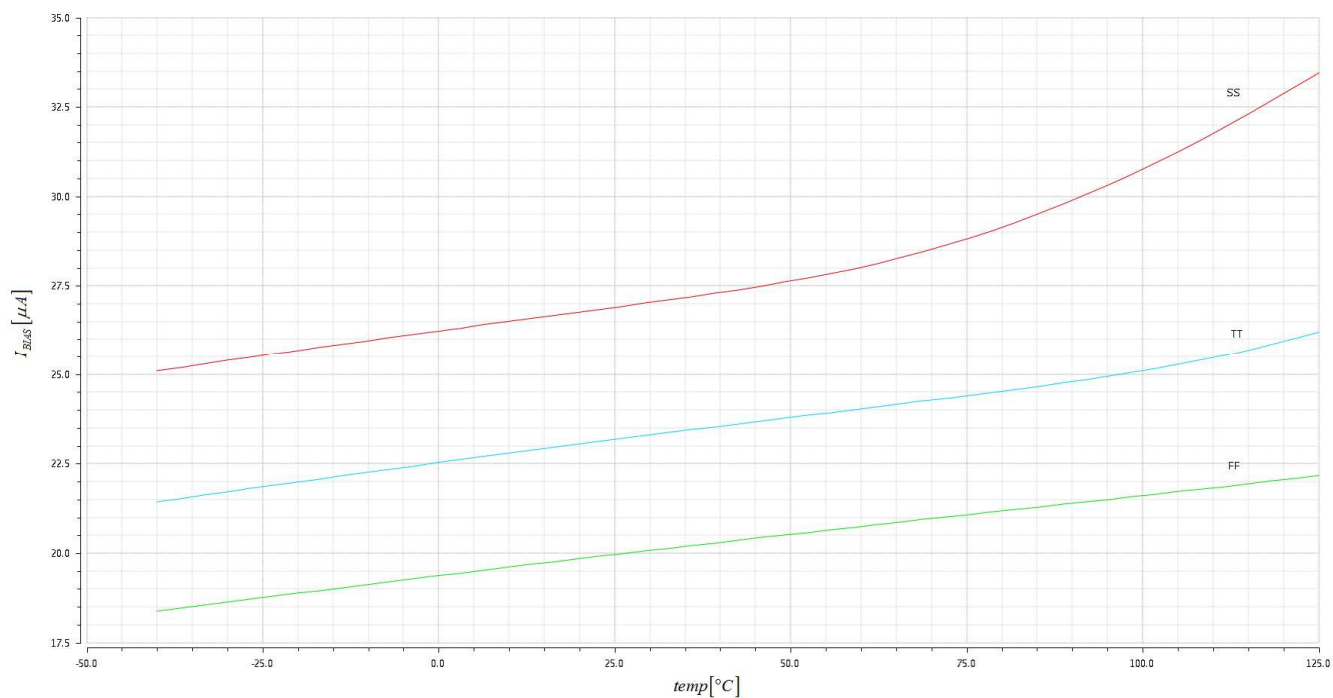
K trimování rezistoru jsou potřeba 3 bity trimovacího systému pro $2^3 - 1 = 7$ trimovacích kroků. Celkový trimovací rozsah je potom 28 %. Obdobný návrh platí pro rezistor R0. Při analýze Monte Carlo je potom nutné posoudit vliv chyb jednotlivých rezistorů na celkovou chybu frekvence oscilátoru a přehodnotit potřebný počet bitů trimovacího systému.

Tab. 3.3 Variace hodnot odporů pro krajní odchylky výrobního procesu a proudový odběr obvodu.

Process corner	FF	TT	SS
R ₀ [kΩ]	29,9	21,3	14,5
R ₁ [kΩ]	41	56	78
Spotřeba obvodu [μA]	70	80	90

Tab. 3.4 Tabulka rozměrů součástek kompenzačního obvodu z Obr. 3.4.

Tranzistor	M0	M1	M2-M4	M5-M8
Rozměr W/L [μm]	4,5/1	1/1	10/1	6/1

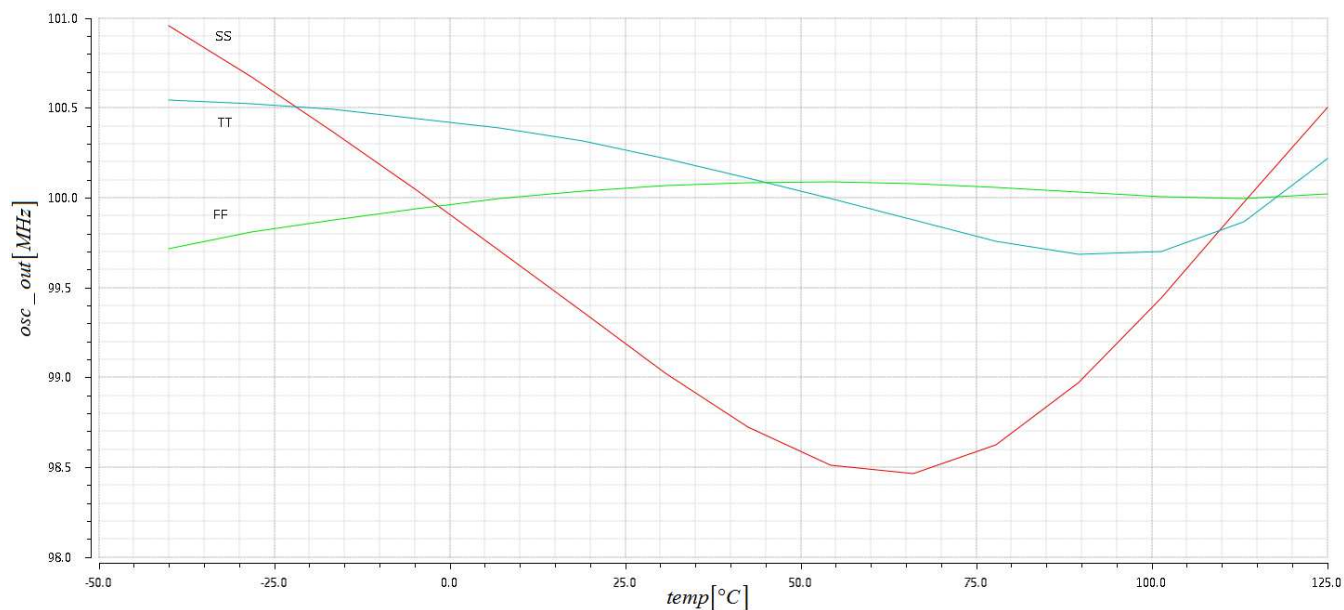


Obr. 3.5 Průběhy řídicího proudu trimovaného obvodu v závislosti na teplotě pro krajní odchylky výrobního procesu.

Do grafu na Obr. 3.6 jsou pak vyneseny hodnoty výstupní frekvence v případě ideálního trimovacího systému s nulovou tolerancí chyby. Tabulka Tab. 3.5 srovnává důležité parametry vynesných křivek.

Tab. 3.5 Chyba výstupní frekvence oscilátoru řízeného obvodem teplotní kompenzace s možností trimování

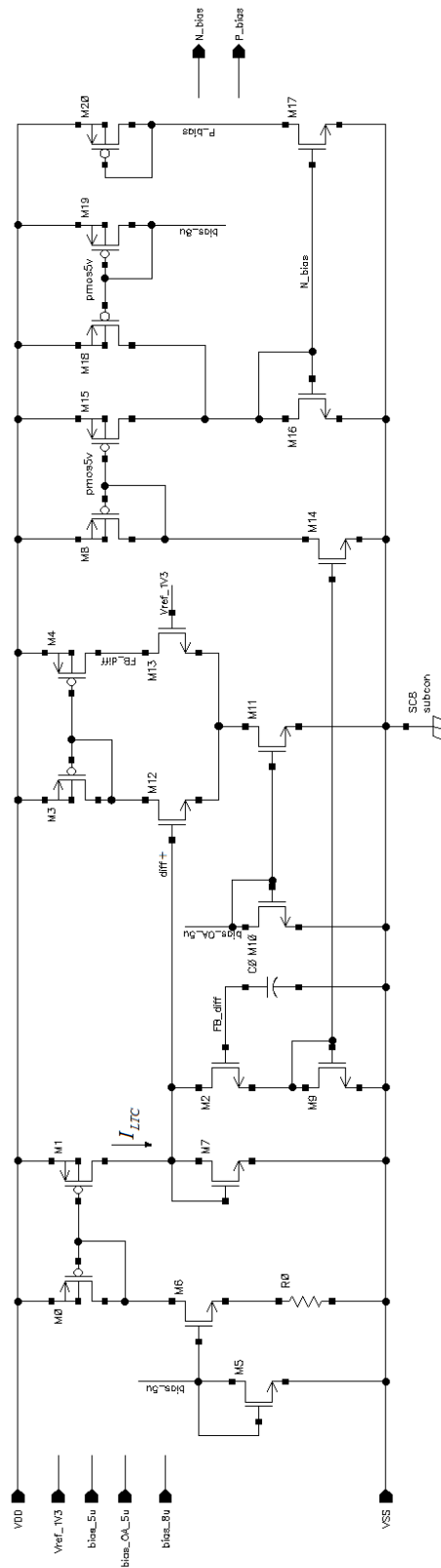
Process corner	SS	TT	FF
Absolutní chyba frekvence [%]	2,5	0,7	0,85
Frekvence při (T=27°C) [MHz]	99,12	100,05	100,25



Obr. 3.6 Výstupní frekvence oscilátoru typu current-starved řízeného ideálně trimovaným kompenzačním obvodem.

3.2.2 Obvod teplotní a procesní kompenzace

Tento obvod je navržen ve funkci sledovače odchylek výrobního procesu. Obvod je navržen tak, aby kompenzoval vlastní odchylky se změnou výrobního procesu a jeho výstupní řídicí proud zároveň kompenzoval frekvenci samotného oscilátoru. Schéma navrženého kompenzačního obvodu je zakresleno na Obr. 3.7 a rozměry použitých součástek jsou pak uvedeny v tabulce Tab. 3.6.



Obr. 3.7 Obvod teplotní a procesní kompenzace pro oscilátor typu-current starved.

Tab. 3.6 Tabulka rozměrů použitých součástek kompenzačního obvodu.

Součástka	Velikost W/L [μm]	Součástka	Velikost W/L [μm]
M0	4/3	M9, M14, M16, M17, M20	10/1
M1	15/3	M10, M11	3/1
M2	13/1,2	M12, M13	5/1
M5	0,8/0,8	M3, M4, M8, M15, M18, M19	6/2
M6	5,5/1	C0	260 fF
M7	2,5/2,5	R0	19,4 k Ω

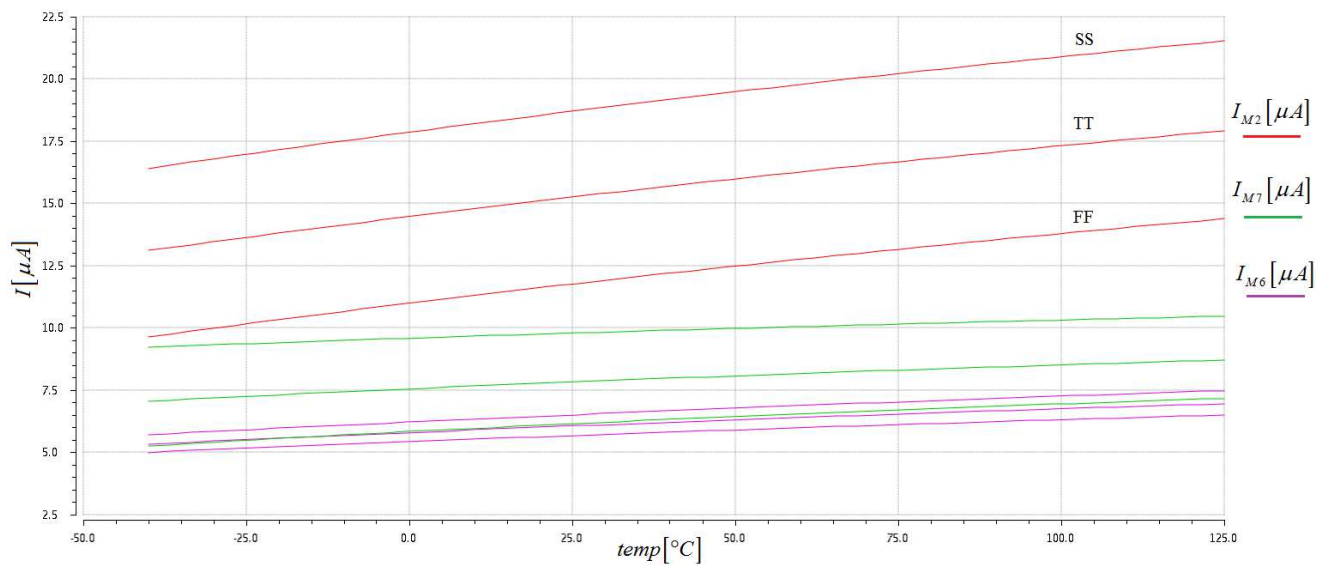
Principem sledování odchylek výrobního procesu je snímání změny napětí V_{GS} MOS tranzistoru v diodovém zapojení dříve diskutovaném v kapitole 1.1.3.

Tranzistor M6 společně s rezistorem R0 tvoří zdroj řídicího proudu s nízkým teplotním koeficientem I_{LTC} pro kompenzaci teplotní závislosti oscilátoru. Jak bylo řečeno výše, sám o sobě je generovaný proud závislý na procesních odchylkách a to se stejnou závislostí jako výstupní frekvence oscilátoru. Při posunu výrobního procesu např. od TT k FF se frekvence oscilátoru zvyšuje, ale řídicí proud také roste, což má za následek další navýšení frekvence oscilátoru. Cílem je tedy navrhnout zdroj proudu s opačnou závislostí na odchylkách výrobního procesu pro doladění frekvence oscilátoru zpět na nominální hodnotu.

Při posunu výrobního procesu od TT k FF klesá napětí V_{GS} tranzistoru M5. To způsobuje přivření tranzistoru M6 a pokles jeho proudu. Tranzistor M5 tak zajišťuje, že s posunem procesu od TT k FF řídicí proud klesá a s posunem procesu od TT k SS naopak roste. Nevýhodou je však vliv také na teplotní koeficient řídicího proudu, protože s rostoucí teplotou klesá napětí V_{GS} tranzistoru M5 a tím klesá i hodnota řídicího proudu. Výsledný rozptyl se změnou procesu a teplotní koeficient řídicího proudu však nejsou dostačující pro přímé řízení oscilátoru (Obr. 3.8. fialové křivky).

K zesílení zmíněných parametrů řídicího proudu I_{LTC} slouží násobné zrcadlo M0:M1, tranzistory M2, M7 a diferenciální vstupy M12, M13. Diferenciální zesilovač udržuje mezi svými vstupy nulové rozdílové napětí, takže na neinvertujícím vstupu $DIFF+$ je napětí rovno $V_{REF} = V_{DIFF+} = 1,3\text{ V}$. Tranzistor M7 opět v diodovém zapojení sleduje odchylky výrobního procesu. Hodnota referenčního napětí V_{REF} a rozměry tranzistoru M7 jsou navrženy tak, aby v podmínkách typických hodnot výrobního procesu protékal tranzistorem M2 zhruba dvojnásobný proud oproti proudu tranzistorem M7. Při posunu výrobního procesu od TT k FF klesá napětí V_{GS} tranzistoru M7. Pro zachování podmínky $V_{DIFF+} = 1,3\text{ V}$, klesá výstupní napětí diferenciálního zesilovače, proud tranzistorem M2 klesá a podle I. Kirchhoffova zákona, kdy platí rovnice $I_{M7} = I_{LTC} - I_{M2}$, proud tranzistorem M7 vzroste a tím vzroste i jeho napětí V_{GS} zpět na hodnotu V_{DIFF+} . Podobná analogie platí pro posun procesu od TT k SS, kdy se

naopak napětí V_{GS} tranzistoru M7 zvyšuje, výstupní napětí diferenciálního stupně se také zvyšuje, tranzistor M2 se více otevírá, tím odebírá více proudu ze zrcadla M0:M1 a díky tomu dojde ke snížení proudu protékajícího tranzistorem M7 a poklesu jeho napětí V_{GS} zpět na hodnotu V_{DIFF+} . Výsledné průběhy proudů tekoucími tranzistory M2, M6 a M7 jsou porovnány v grafu na Obr. 3.8. Lze pozorovat několikanásobně větší rozptyl proudu mezi M2 a M6 se změnou výrobního procesu a nárůst velikosti teplotního koeficientu. Získaný průběh proudu je pak systémem zrcadel sečten s referenčním proudem $I_{bias_8\mu}$ pro získání potřebné střední hodnoty proudu k řízení oscilátoru. Výstupní frekvence takto kompenzovaného oscilátoru je vynesena do grafu na Obr. 3.9.

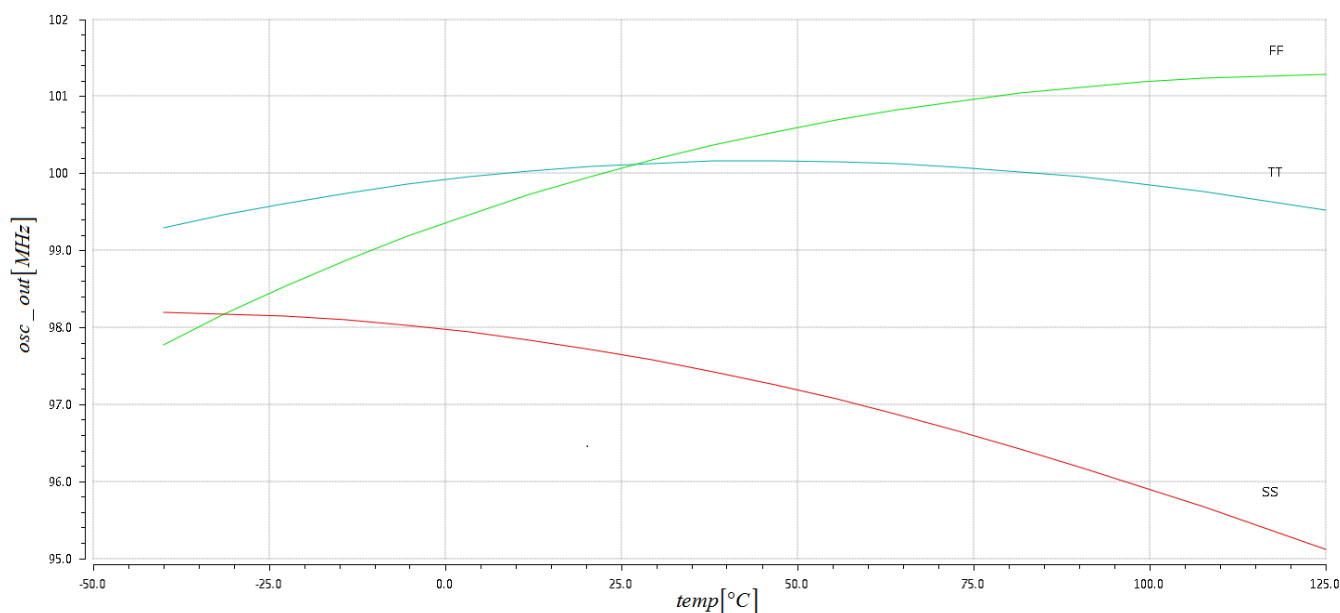


Obr. 3.8 Průběhy proudů tekoucími tranzistory M2, M6 a M7 kompenzačního obvodu v závislosti na teplotě a odchylkách výrobního procesu.

Následující tabulka Tab. 3.7 srovnává důležité parametry vynesných křivek výstupní frekvence.

Tab. 3.7 Chyba výstupní frekvence oscilátoru řízeného obvodem teplotní a procesní kompenzace.

Process corner	SS	TT	FF
Absolutní chyba frekvence [%]	3	0,9	3,4
Frekvence při (T=27°C) [MHz]	97,6	100,1	100,1



Obr. 3.9 Výstupní frekvence kompenzovaného oscilátoru typu current-starved v závislosti na teplotě a odchylkách výrobního procesu.

Nevýhodou toto obvodu je vysoký proudový odběr z důvodu použití systémů zrcadel k získání požadovaného průběhu řídicího proudu. Celkový odběr v závislosti na teplotě a odchylkách výrobního procesu je porovnán v tabulce Tab. 3.8.

Tab. 3.8 Odběr kompenzačního obvodu v závislosti na teplotě a odchylkách výrobního procesu.

Process corner	SS			TT			FF		
Teplota [°C]	-40°C	27°C	125°C	-40°C	27°C	125°C	-40°C	27°C	125°C
Odběr [μA]	104	114	128	94	104	116	83	93	105

Následující tabulky obsahují výsledky analýzy Monte Carlo výstupní frekvence a střídy navrženého oscilátoru pro zvolené teploty. Pro každou teplotu bylo simulováno 200 běhů. Je posuzován zvlášť vliv odchylek výrobního procesu, souběh a poté vliv těchto variací současně.

Tab. 3.9 Analýza Monte Carlo výstupní frekvence oscilátoru pro variace procesu.

Teplota [°C]	Střední hodnota [MHz]	σ [MHz]	3σ proces [MHz]
-40	99,19	2,379	14,274
27	100	2,044	12,264
125	99,45	1,662	9,972

Tab. 3.10 Analýza Monte Carlo výstupní frekvence oscilátoru pro souběh.

Teplota [°C]	Střední hodnota [MHz]	σ [MHz]	3σ proces [MHz]
-40	99,24	4,161	24,966
27	100,1	3,552	21,312
125	99,46	2,804	16,824

Tab. 3.11 Analýza Monte Carlo výstupní frekvence oscilátoru pro variace procesu i souběhu.

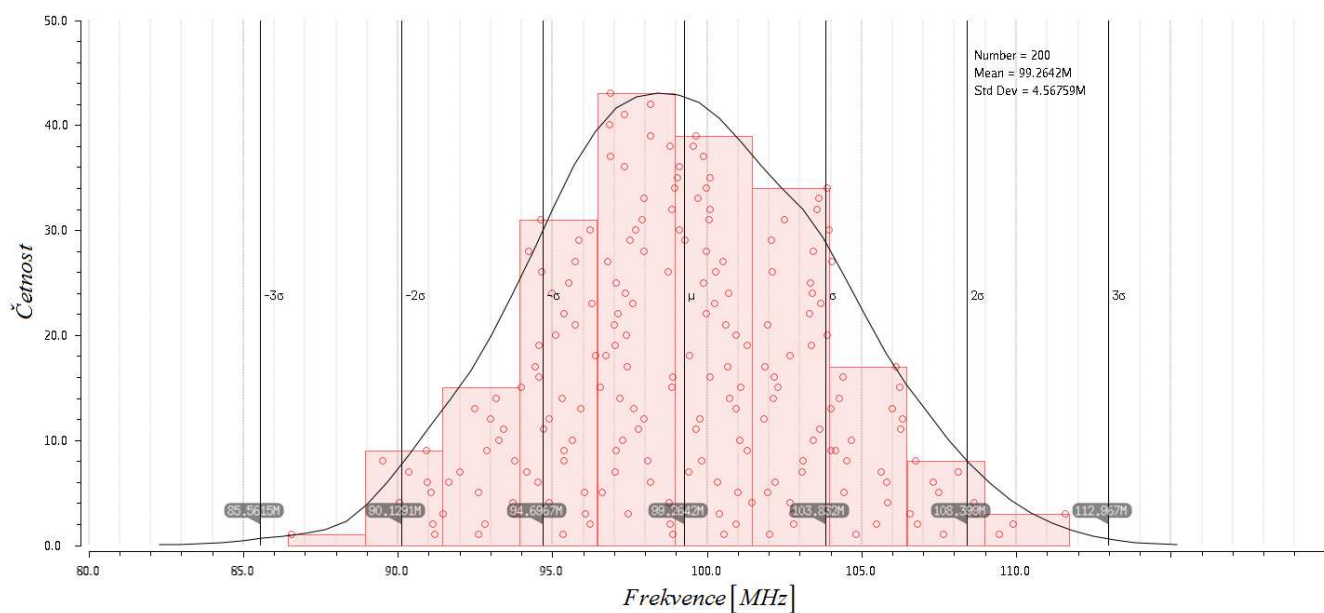
Teplota [°C]	Střední hodnota [MHz]	σ [MHz]	3σ proces [MHz]
-40	99,26	4,568	27,408
27	100,1	3,888	23,328
125	99,46	3,083	18,498

Tab. 3.12 Analýza Monte Carlo střídý výstupního signálu oscilátoru pro variace procesu i souběhu.

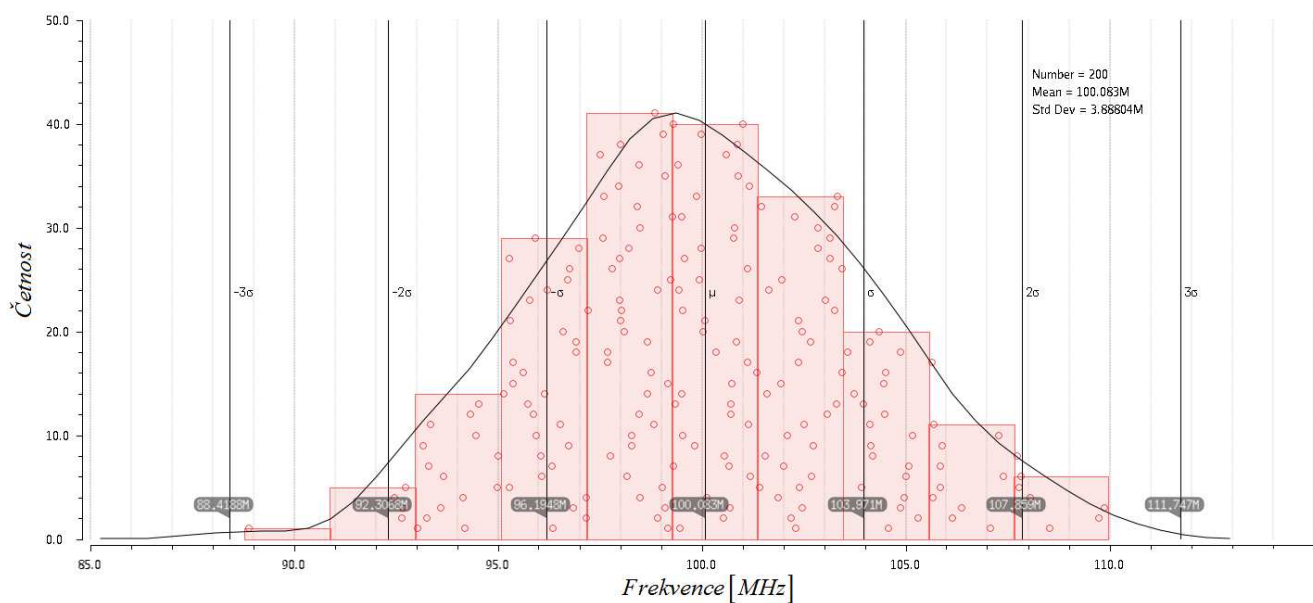
Teplota [°C]	Minimum [%]	Střední hodnota [%]	Maximum [%]	σ [%]
-40	40,44	46,71	49,24	2,385
27	40,55	47,35	49,14	2,052
125	43,15	48,08	49,3	0,6495

Střední hodnota střídý výstupního signálu oscilátoru se podle očekávání pohybuje kolem 47%. Důvodem je menší poměru šířek PMOS/NMOS tranzistorů tvořící inventory v jádře oscilátoru.

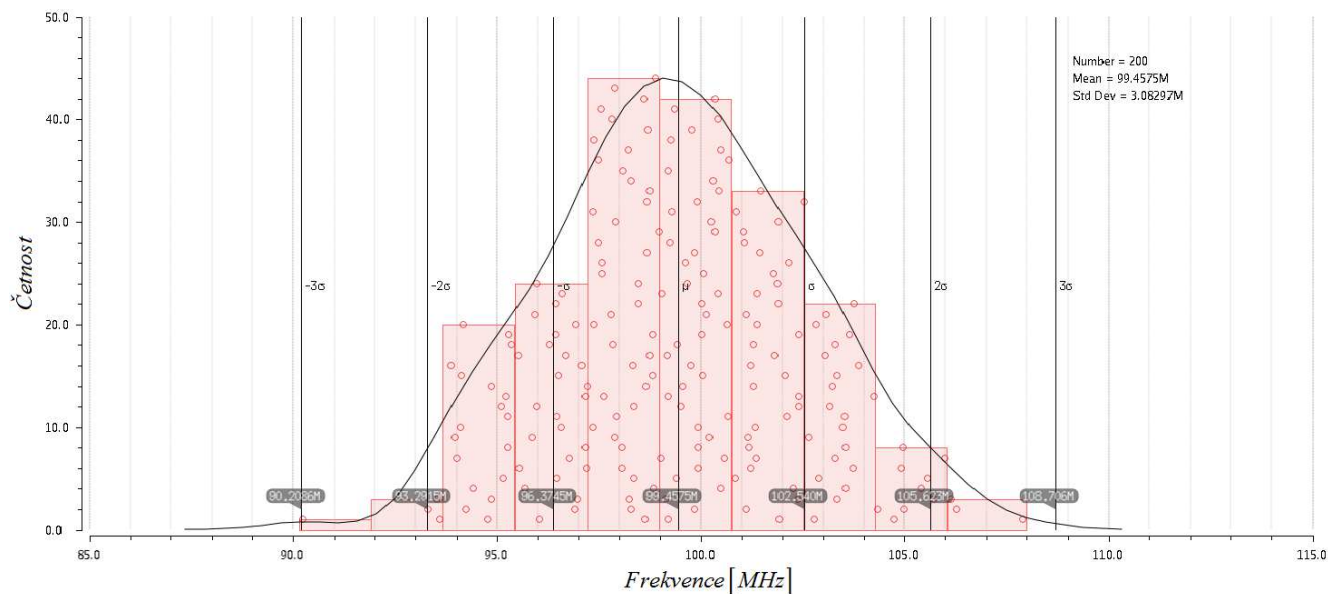
Histogramy odchylek výstupní frekvence oscilátoru pro teploty -40°C, 27°C a 125°C jsou zobrazeny na obrázcích Obr. 3.10 - 3.12.



Obr. 3.10 Histogram rozptylu výstupní frekvence pro variace procesu i souběhu při teplotě ($T = -40^{\circ}\text{C}$).

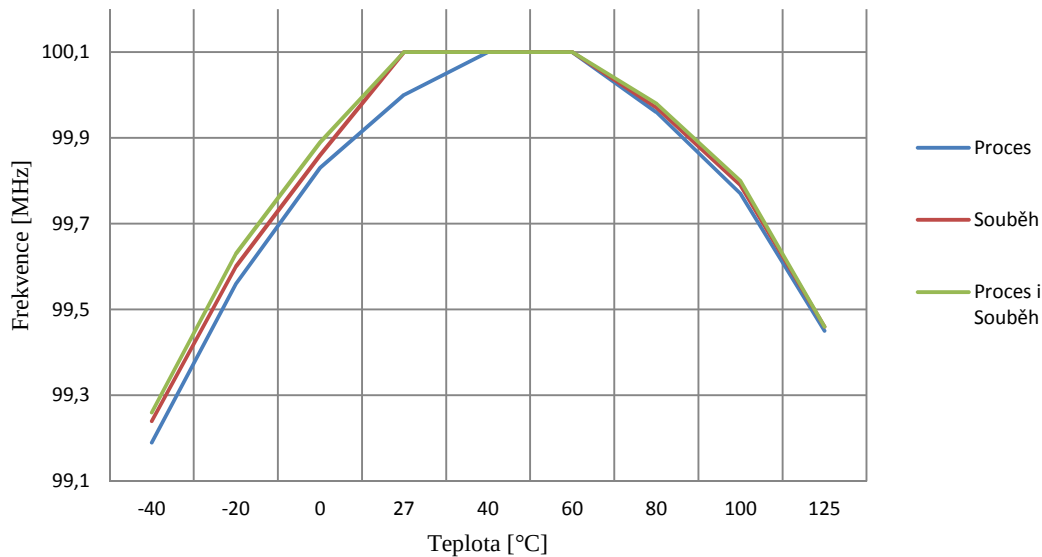


Obr. 3.11 Histogram rozptylu výstupní frekvence pro variace procesu i souběhu při teplotě ($T = 27^{\circ}\text{C}$).



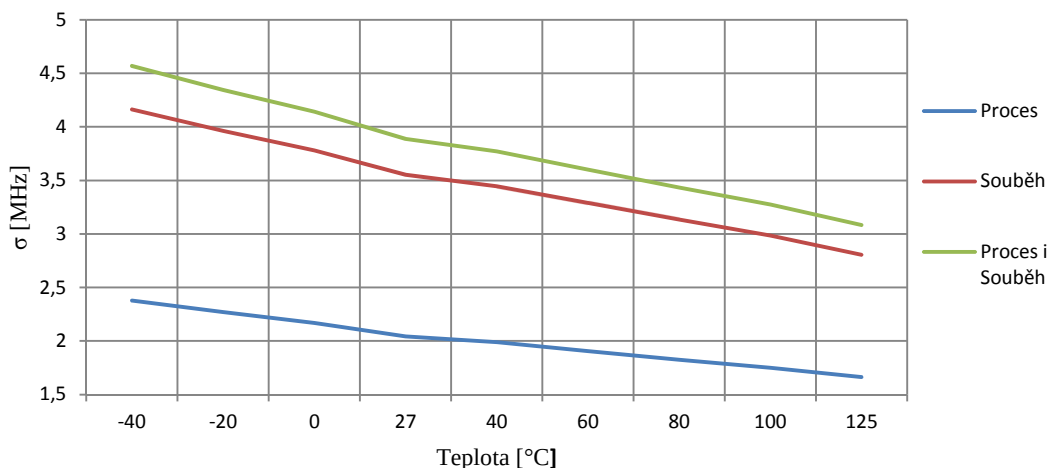
Obr. 3.12 Histogram rozptylu výstupní frekvence pro variace procesu i souběhu při teplotě ($T = 125^{\circ}\text{C}$).

Následující graf na Obr. 3.13 udává střední hodnotu frekvence oscilátoru v závislosti na pracovní teplotě. Tento graf poskytuje informace o přesnosti teplotní kompenzace.



Obr. 3.13 Graf střední hodnoty výstupní frekvence kompenzovaného oscilátoru typu current-starved v závislosti na pracovní teplotě.

Do grafu na Obr. 3.14 jsou vyneseny velikosti směrodatné odchylky frekvence oscilátoru v závislosti na pracovní teplotě. Tento graf udává vliv odchylek výrobního procesu a souběhu na přesnost výstupní frekvence oscilátoru v celém teplotním rozsahu.



Obr. 3.14 Graf velikosti směrodatné odchylky výstupní frekvence kompenzovaného oscilátoru typu current-starved v závislosti na teplotě.

Na závěr jsou v tabulce Tab. 3.13 shrnuty základní parametry a výsledky simulací navrhnutého oscilátoru s kompenzačním obvodem.

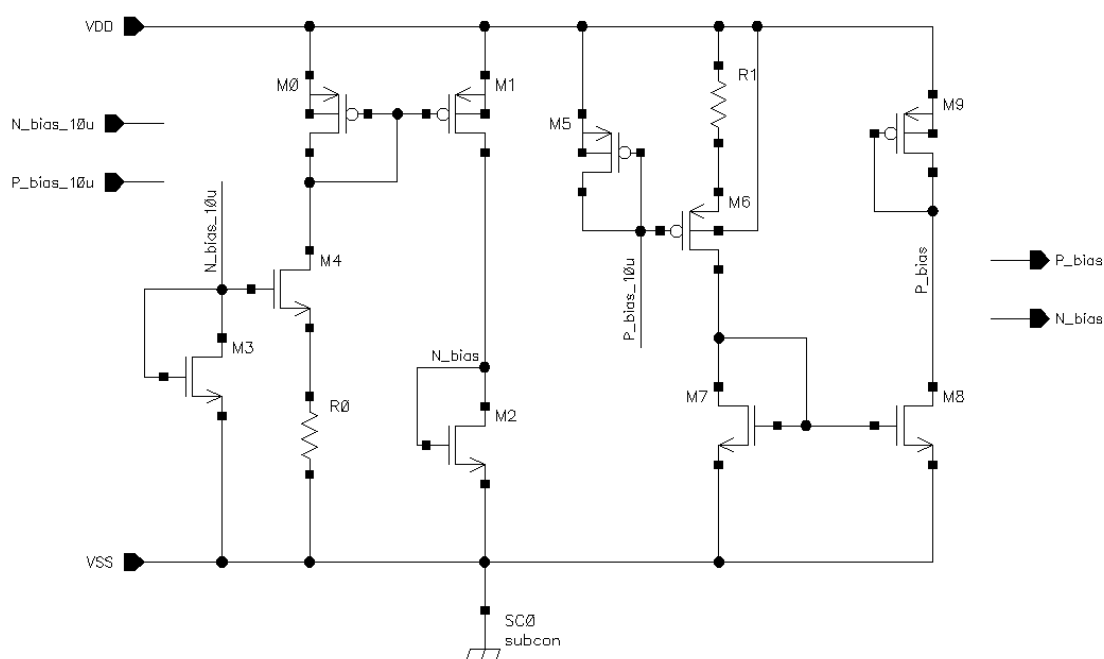
Tab. 3.13 Souhrn parametrů navrženého oscilátoru s obvodem teplotní a procesní kompenzace.

Proces σ [MHz]	Souběh σ [MHz]	Proces i souběh 3 σ [MHz]	Proces i souběh 3 σ [MHz]	Proces i souběh 3 σ [MHz]	Rozptyl s teplotou [%]	Ztrátový výkon [μ W]	Plocha [μ m ²]
		-40°C	27°C	125°C			
2,379	4,161	27,408	23,328	18,498	0,84	330	466

V závěrečných simulacích byl pozorován značný vliv tzv. cross corners (SF, FS) na které na počátku návrhu nebyl brán příliš ohled, protože jejich vliv na frekvenci oscilátoru při prvotních simulacích nebyl příliš velký (viz. Tab. 2.3). Avšak v případě metody snímání odchylek výrobního procesu pouze NMOS tranzistorem dojde k narušení vzájemné rovnováhy, při které se tranzistory v invertoru navzájem kompenzovali díky opačné tendenci procesní odchylky (rychlý NMOS kompenzoval pomalý PMOS tranzistor a naopak).

3.2.3 Obvod teplotní a procesní kompenzace s odděleným řízením

Tento obvod byl navržen k posouzení vlivu zmíněných cross corners na celkovou chybu frekvence oscilátoru. Je zde využito způsobu odděleného řízení NMOS a PMOS tranzistorů v oscilátoru, které je schopno kompenzace všech odchylek výrobního procesu (SS, TT, FF, SF, FS). Princip teplotní i procesní kompenzace je stejný jako u předchozích návrhů s tím rozdílem, že jsou zde použity dva řídicí obvody. NMOS tranzistor M3 v zapojení jako dioda sleduje a řídí procesní odchylky pouze pro spodní část s NMOS tranzistory buňky oscilátoru a analogicky je tomu u PMOS tranzistoru M5, který řídí odchylky pouze horní části s PMOS tranzistory. Tranzistory v diodovém zapojení mají navíc stejné rozměry jako tranzistory tvořící invertory v jádře oscilátoru. Schéma separovaného kompenzačního obvodu je znázorněno na Obr. 3.15 a rozměry použitých součástek jsou uvedeny v Tab. 3.14.



Obr. 3.15 Schéma odděleného kompenzačního obvodu pro řízení oscilátoru typu current-starved.

Tab. 3.14 Rozměry součástek odděleného kompenzačního obvodu.

Součástka	M0-M2	M7-M9	M3	M4	M5	M6	R0	R1
Rozměr W/L [μm]	10/1	10/1	2/1	8/1	3/1	11/1	2,35 k Ω	3,2 k Ω

V následujících tabulkách je souhrn výsledků analýzy Monte Carlo pro sledované teploty. Opět jsou posouzeny zvlášť variace procesu, souběhu a společný vliv na výstupní frekvenci oscilátoru.

Tab. 3.15 Analýza Monte Carlo výstupní frekvence oscilátoru pro variace procesu.

Teplota [°C]	Střední hodnota [MHz]	σ [MHz]	3σ proces [MHz]
-40	98,99	1,899	11,394
27	100,3	1,665	9,99
125	99,31	1,444	8,664

Tab. 3.16 Analýza Monte Carlo výstupní frekvence oscilátoru pro variace souběhu.

Teplota [°C]	Střední hodnota [MHz]	σ [MHz]	3σ proces [MHz]
-40	98,93	2,031	12,186
27	100,2	1,755	10,53
125	99,28	1,412	8,472

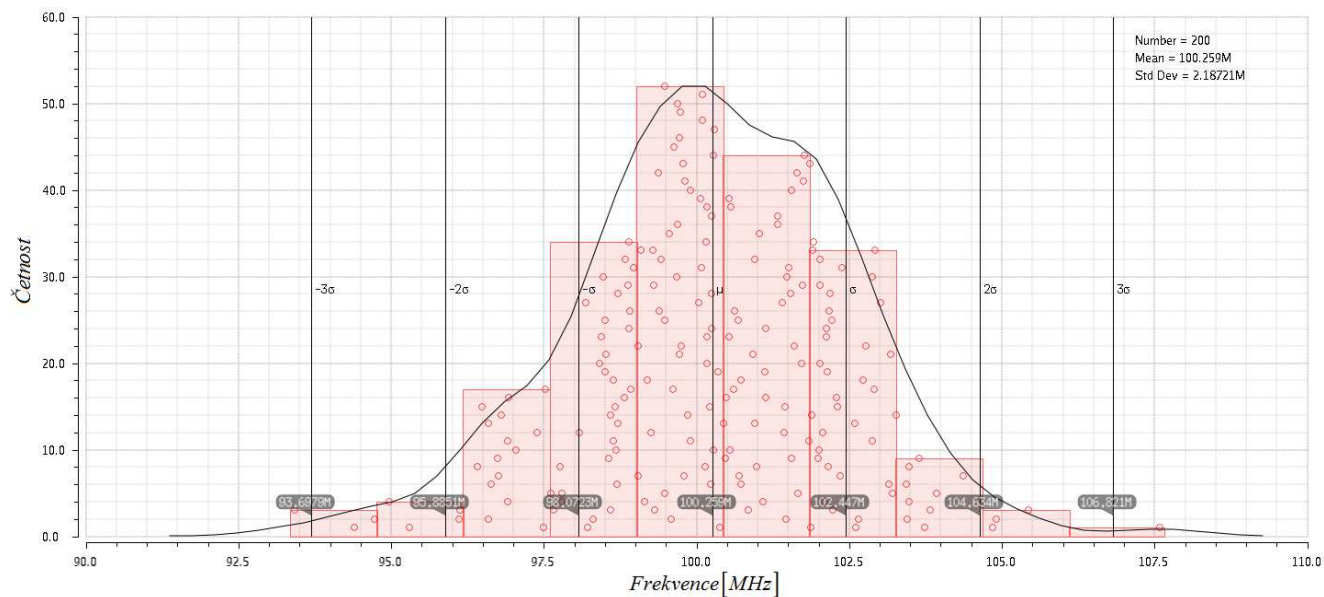
Tab. 3.17 Analýza Monte Carlo výstupní frekvence oscilátoru pro variace procesu i souběhu.

Teplota [°C]	Střední hodnota [MHz]	σ [MHz]	3σ proces [MHz]
-40	99	2,512	15,072
27	100,3	2,187	13,122
125	99,3	1,843	11,058

Tab. 3.18 Souhrn parametrů navrženého oscilátoru s odděleným kompenzačním obvodem.

Proces σ [MHz]	Souběh σ [MHz]	Proces i souběh 3σ [MHz]	Proces i souběh 3σ [MHz]	Proces i souběh 3σ [MHz]	Rozptyl s teplotou [%]	Ztrátový výkon [μ W]	Plocha [μ m ²]
		-40°C	27°C	125°C			
1,899	2,031	15,072	13,122	11,058	1,3	352	280

Následující obrázek Obr. 3.16 ukazuje histogram analýzy Monte Carlo pro 200 běhů. Lze pozorovat viditelné snížení odchylek výrobního procesu oproti předešlému návrhu.



Obr. 3.16 Histogram rozptylu výstupní frekvence pro variace procesu i souběhu při teplotě ($T = 27^{\circ}\text{C}$).

Výsledky analýzy navrženého obvodu s odděleným řízením prokazují celkové snížení rozptylu výstupní frekvence oproti předchozímu návrhu v kapitole 3.2.2. Problémem obvodu je omezená možnost trimování, protože navržené hodnoty odporů dosahují nízkých hodnot a také jejich změnou dochází i k určité změně teplotního koeficientu. Nicméně byl prokázán vliv process corners (SF, FS) na celkovou stabilitu výstupní frekvence oscilátoru a je třeba jej vzít v úvahu při dalším návrhu.

4 ZÁVĚR

Cílem této práce bylo prostudovat možnosti realizace oscilátorů s pracovním kmitočtem v řádech stovek MHz v technologii CMOS 0,25 μm . Protože principiální funkce dosud nepoužívanějších rampových oscilátorů omezovala jejich pracovní kmitočty pouze do několika desítek MHz, bylo nutné se zaměřit na jiné principy a způsoby, díky kterým lze pracovat na minimálně o řád vyšších frekvencích.

Studium bylo zaměřeno na oblast kruhových oscilátorů. Díky jejím základním parametrům a relativní jednoduchosti jsou hojně využívány ve smyčkách fázových závěsů (PLL). V této práci bylo snahou navrhnout kruhový oscilátor jako samostatný systém pracující na křemíkovém čipu.

V této práci byly porovnány a realizovány dva typy kruhových oscilátorů, a to diferenciální kruhový oscilátor a single-ended kruhový oscilátor typu current-starved. V první kapitole byla provedena teoretická analýza funkce těchto dvou typů oscilátorů a ve druhé kapitole bylo provedeno srovnání jejich parametrů pomocí simulačního programu. Oscilátory typu single-ended se vyznačují nižším ztrátovým výkonem a menší závislostí na změny teplot a procesních odchylek. Diferenciální oscilátory pak vynikají svojí schopností dosahovat vyšších frekvencí. Ve třetí kapitole je proveden návrh jádra oscilátoru typu current-starved, pro jehož řízení byly navrženy varianty kompenzačních obvodů s cílem dosáhnout frekvenční stability oscilátoru v širokém teplotním rozsahu a výrobním procesu.

Navržený obvod v kapitole 3.2.1 slouží jako kompenzace teplotní závislosti výstupní frekvence oscilátoru. Obvod byl navržen tak, aby bylo možné jeho trimováním kompenzovat odchylky výrobního procesu. Realizace trimovacího systému nebyla přímým zadáním pro tuto práci, a proto jsou výsledky simulací popsány pro případ ideálně trimovaného obvodu. Obvod se vyznačuje relativně malou spotřebou a menší plochou na křemíkovém čipu vůči ostatním návrhům. Hodnoty rezistorů pro trimování byly vypočítány pro nejhorší případ odchylek výrobního procesu (SS, FF). V reálném optimalizovaném procesu výroby je však celková odchylka z pravidla menší, což může ve výsledku znamenat snížení potřebného počtu bitů trimovacího systému, nebo zvýšení přesnosti při zachování počtu bitů.

Obvod v kapitole 3.2.2 byl navržen pro kompenzaci teplotní závislosti a také kompenzaci odchylek výrobního procesu. Maximální chyba frekvence oscilátoru řízeného tímto kompenzačním obvodem je v celém teplotním rozsahu 0,84% při typických hodnotách výrobního procesu. Maximální směrodatná odchylka frekvence oscilátoru pro variace procesu i souběhu je 4,568 MHz pro $T = -40\text{ }^{\circ}\text{C}$. Při posouzení kvality pro 3σ proces je rozptyl výstupní frekvence oscilátoru 27,408 MHz, z čehož lze jasně usoudit, že je navržený obvod třeba trimovat. Celkový ztrátový výkon oscilátoru s kompenzačním obvodem (Obr. 3.7) je 330 μW a celková plocha použitých součástek je 466 μm^2 . Reálná velikost plochy celého systému může být v závislosti na layoutu až několiknásobná.

Navržený obvod s odděleným řízením prokázal nutnost kompenzace i procesních odchylek typu SF a FS. Směrodatná odchylka výstupní frekvence byla snížena o 2 MHz oproti návrhu v kapitole 3.2.2. Správným vyhodnocením sensitivity analýzy a vhodným návrhem MOS tranzistorů v diodovém zapojení lze snížit celkovou chybu jejich

souběhu prahových napětí, které mají na výslednou kompenzaci procesních odchylek značný vliv.

Veškeré simulace byly provedeny pomocí ideálních zdrojů napětí a proudu. Požadované zdroje proudu s nulovým teplotním koeficientem a zdroje referenčního napětí lze získat pomocí bandgap reference, avšak vzhledem k přesnosti bandgap reference je její předpokládaný vliv na celkovou přesnost návrhu zanedbatelný vzhledem ke stávající chybě kompenzačního obvodu. Dosavadní výsledky tedy nejsou zásadním způsobem ovlivněny.

Při zvyšování nároků na hodnoty výstupní frekvence je možné jádro oscilátoru typu current-starved navrhnout pro vyšší kmitočty. Při minimálním počtu tří buněk jádra, minimálních délkách MOS tranzistorů a hodnotě řídicího proudu 100 μA , může frekvence jádra dosahovat hodnoty až zhruba 900 MHz v dané CMOS technologii. Otázkou je však realizace kompenzačních obvodů, protože teplotní závislost oscilátoru na těchto frekvencích může dosahovat až 1MHz/°C. Dále je možné zvolit jinou topologii single-ended oscilátorů jako je např. oscilátor se základní buňkou zvanou negative skewed [12], která dosahuje teoreticky až o 50% vyšších frekvencí než buňka current-starved. Vhodnou volbou jsou také diferenciální oscilátory, které mohou pracovat na kmitočtech až v jednotkách GHz. V případě trendu snižování napájecího napětí a přechod na technologie SOI (silicon on insulator) se nabízí možnost využít DTMOS (dynamic threshold MOS) invertorů, které využívají techniky řízení substrátovým hradlem (bulk-driven).

Náměty pro další práci jsou pak návrh trimovacího systému a analýza přesnosti trimovaného oscilátoru pomocí simulace metodou Monte Carlo. Dalším postupem je potom propojení reálné bandgap reference s navrhnutým obvodem a analýza vlivu celého systému na výstupní frekvenci. Dále je nutné se zaměřit na vliv tzv. cross corners (SF, FS) a způsoby jejich kompenzace. Nezbytnou součástí je layout navrhnutého oscilátoru a simulace celého obvodu i s extrakcí parazitních kapacit, které mají zanedbatelný vliv na konečnou hodnotu výstupní frekvence oscilátoru.

LITERATURA

- [1] JOVANOVIĆ, G., M. STOJČEV, Z. STAMENKOVIĆ a CHANG. *A CMOS Voltage Controlled Ring Oscillator with Improved Frequency Stability*. Journal of Applied Mathematics and Mechanics [online]. 2010, vol. 2, issue 1, s. 1-9, 2010-04-17 [cit. 2014-12-18]. Dostupné z: <http://www.np.ac.rs/yu/preuzimanjasve/publications/vol2br1/182-a-cmos-voltage-controlled-ring-oscillator-with-improved-frequency-stability>.
- [2] WAN-JING LI, Hyeonseok, Soon-Jyh CHANG, Chankeun YING-ZU LIN, Hoonki KIM, Youngmok JEONG, Bumsoo LEE a Soo-Won KIM. *A current compensated reference oscillator*. 2009 International Symposium on VLSI Design, Automation and Test [online]. IEEE, 2009, s. 130-133 [cit. 2014-11-24]. DOI: 10.1109/VDAT.2009.5158112. Dostupné z: <http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=5158112>.
- [3] HWANG, Hyeonseok, Chan-Hui JEONG, Chankeun KWON, Hoonki KIM, Youngmok JEONG, Bumsoo LEE a Soo-Won KIM. *A 6MHz CMOS reference clock generator with temperature and supply voltage compensation*. 2012 IEEE 11th International Conference on Solid-State and Integrated Circuit Technology [online]. IEEE, 2012, s. 1-3 [cit. 2014-11-24]. DOI: 10.1109/ICSICT.2012.6467926. Dostupné z: <http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=6467926>.
- [4] JALIL, Jubayer, Mamun Bin Ibne REAZ a Mohd Alauddin Mohd ALI. *CMOS Differential Ring Oscillators: Review of the Performance of CMOS ROs in Communication Systems*. IEEE Microwave Magazine [online]. 2013, vol. 14, issue 5, s. 97-109 [cit. 2014-12-01]. DOI: 10.1109/MMM.2013.2259401. Dostupné z: <http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=6556063>.
- [5] LEE, Tzung-Je, Doron SHMILOVITZ, Yi-Jie HSIEH a Chua-Chin WANG. *Temperature and process compensated clock generator using feedback TPC bias*. 2012 IEEE International Conference on IC Design [online]. IEEE, 2012, s. 1-4 [cit. 2014-12-01]. DOI: 10.1109/ICICDT.2012.6232863. Dostupné z: <http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=6232863>.
- [6] TSAI, Chao-Fang, Wan-Jing LI, Peng-Yu CHEN, Ying-Zu LIN a Soon-Jyh CHANG. *On-chip reference oscillators with process, supply voltage and temperature compensation*. 2010 International Symposium on Next Generation Electronics [online]. IEEE, 2010, s. 108-111 [cit. 2014-12-03]. DOI: 10.1109/ISNE.2010.5669186. Dostupné z: <http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=5669186>.
- [7] PANYAI, Sahakoon a Apinunt THANACHAYANONT. *Design and realization of a process and temperature compensated CMOS ring oscillator*. 2012 9th International Conference on Electrical Engineering/Electronics, Computer, Telecommunications and Information Technology [online]. IEEE, 2012, s. 1-4 [cit. 2014-12-07]. DOI: 10.1109/ECTICon.2012.6254225. Dostupné z: <http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=6254225>.
- [8] ZHENG-YI HUANG, JEN-SHIUN CHIANG, WEI-BIN YANG a CHI-HSIUNG WANG. *A new temperature independent current controlled oscillator*. 2011 International Symposium on Intelligent Signal Processing and Communications Systems (ISPACS) [online]. IEEE, 2011, s. 1-4 [cit. 2014-12-08]. DOI: 10.1109/ISPACS.2011.6146192. Dostupné z: <http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=6146192>.

- [9] WANG, Chua-Chin, Tzu-Chiao SUNG, Tzu-Yi YANG a Yi-Jie HSIEH. *A 50-MHz clock generator with voltage and temperature compensation using low dropout regulator*. 2013 International SoC Design Conference (ISOCC) [online]. IEEE, 2013, s. 099-102 [cit. 2014-12-09]. DOI: 10.1109/ISOCC.2013.6863996. Dostupné z: <http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=6863996>.
- [10] SUNDARESAN, K., P.E. ALLEN, F. AYAZI a Yi-Jie HSIEH. *Process and Temperature Compensation in a 7-MHz CMOS Clock Oscillator*. IEEE Journal of Solid-State Circuits [online]. IEEE, 2006, vol. 41, issue 2, s. 433-442 [cit. 2014-12-09]. DOI: 10.1109/JSSC.2005.863149. Dostupné z: <http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=1583807>.
- [11] *Process corners*. In: Wikipedia: the free encyclopedia [online]. San Francisco (CA): Wikimedia Foundation, 2008-07-30, 2014-06-26 [cit. 2014-12-13]. Dostupné z: http://en.wikipedia.org/wiki/Process_corners.
- [12] MANDAL, M. a B. SARKAR. *Ring oscillators: Characteristics and applications*. Indian Journal of Pure & Applied Physics [online]. 2010, vol. 48, s. 136-145 [cit. 2014-12-18]. Dostupné z: <http://nopr.niscair.res.in/bitstream/123456789/7244/1/IJPAP%2048%282%29%20136-145.pdf>.
- [13] LENHARD, Radomír. *Fyzika polovodičů: přechod PN*. Brno: Masarykova univerzita, 2013, 101 s.
- [14] CAKA, Nebi, et al. *Impact of MOSFET parameters on its parasitic capacitances*. In: Proceedings of the 6th WSEAS International Conference on Electronics, Hardware, Wireless and Optical Communications. World Scientific and Engineering Academy and Society (WSEAS), 2007. p. 55-59.
- [15] ZEGHBROECK, Bart Van. 2007. Chapter 2: Semiconductor Fundamentals. *Principles of Semiconductor Devices* [online]. [cit. 2015-05-17]. Dostupné z: http://ecee.colorado.edu/~bart/book/book/chapter2/ch2_7.htm#fig2_7_6.
- [16] DAI, Y., D.T. COMER, D.J. COMER a C.S. PETRIE. *Threshold voltage based CMOS voltage reference*. IEE Proceedings - Circuits, Devices and Systems [online]. 2004, vol. 151, issue 1 [cit. 2015-05-27]. DOI: 10.1049/ip-cds:20040217.
- [17] *Temperature coefficient*. Wikipedia: the free encyclopedia [online]. San Francisco (CA): Wikimedia Foundation, 2001 [cit. 2015-05-27]. Dostupné z: http://en.wikipedia.org/wiki/Temperature_coefficient.

SEZNAM SYMBOLŮ, VELIČIN A ZKRATEK

PMOS	Metal Oxide Semiconductor, unipolární tranzistor vodivosti typu P.
NMOS	Metal Oxide Semiconductor, unipolární tranzistor vodivosti typu N.
CMOS	Complementary Metal–Oxide–Semiconductor, doplňující se kov-oxid-polovodič.
SS	Slow-Slow, značí pomalé NMOS i PMOS tranzistory.
TT	Typical-Typical, značí nominální rychlost NMOS i PMOS tranzistorů.
FF	Fast-Fast, značí rychlé NMOS i PMOS tranzistory.
FS	Fast-Slow, značí rychlé NMOS a pomalé PMOS tranzistory.
SF	Slow-Fast, značí pomalé NMOS a rychlé PMOS tranzistory.
DC	Direct Current, stejnosměrný proud.
TCR	Temperature Coefficient of Resistance, Teplotní koeficient odporu.
LSB	Least Significant Bit, Nejméně významný bit.
t_{HL}	Čas přechodu signálu z vysoké do nízké úrovně.
t_{LH}	Čas přechodu signálu z nízké do vysoké úrovně.
t_p	Časové zpoždění základní buňky kruhového oscilátoru.
C_L	Vstupní kapacita základní buňky kruhového oscilátoru.
V_p	Řídící napětí pro PMOS tranzistor.
V_n	Řídící napětí pro NMOS tranzistor.
V_{DD}	Napájecí napětí.
μ_n, μ_p	Pohyblivost elektronů a děr.
C_{ox}	Kapacita oxidu.
$\frac{W}{L}$	Rozměry MOS tranzistoru.
I_{PTAT}	Proud lineárně závislý na teplotě.
I_{ZTC}	Proud s nulovým teplotním koeficientem.
I_{LTC}	Proud s nízkým teplotním koeficientem.
I_{ctrl}	Kontrolní proud.

I_{BIAS}	Proud generovaný kompenzačním obvodem pro řízení oscilátoru.
V_{TH}	Prahové napětí MOS tranzistoru.
V_{GS}	Napětí mezi gate a source MOS tranzistoru.
V_{ctrl}	Kontrolní napětí.
σ	Směrodatná odchylka.
N_{steps}	Počet trimovacích kroků.