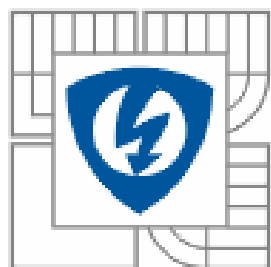


VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

BRNO UNIVERSITY OF TECHNOLOGY



FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH
TECHNOLOGIÍ

ÚSTAV MIKROELEKTRONIKY

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION
DEPARTMENT OF MICROELECTRONICS

BEHAVIORÁLNĚ MODELOVANÉ SPÍNANÉ ZDROJE

BEHAVIORAL MODELING OF SWITCHING POWER SUPPLY

BAKALÁŘSKÁ PRÁCE

BACHELOR'S THESIS

AUTOR PRÁCE

AUTHOR

PAVEL MRKOS

VEDOUCÍ PRÁCE

SUPERVISOR

Ing. JAROSLAV KADLEC, Ph.D.

BRNO 2008

Licenční smlouva poskytovaná k výkonu práva užít školní dílo

uzavřená mezi smluvními stranami:

1. Pan/paní

Jméno a příjmení: Pavel Mrkos
Bytem: Blanné 19, 671 54
Narozen/a (datum a místo): 1. 10. 1984, Znojmo

(dále jen „autor“)

a

2. Vysoké učení technické v Brně

Fakulta elektrotechniky a komunikačních technologií
se sídlem Údolní 244/53, 602 00 Brno
jejímž jménem jedná na základě písemného pověření děkanem fakulty:
Prof. Ing. Radimír Vrba, CSc.
(dále jen „nabyvatel“)

Čl. 1

Specifikace školního díla

1. Předmětem této smlouvy je vysokoškolská kvalifikační práce (VŠKP):

- ☐ disertační práce
 - ☐ diplomová práce
 - ☒ bakalářská práce
 - ☐ jiná práce, jejíž druh je specifikován jako
- (dále jen VŠKP nebo dílo)

Název VŠKP: Behaviorálně modelované spínané zdroje
Vedoucí/ školitel VŠKP: Ing. Jaroslav Kadlec, Ph.D.
Ústav: Ústav mikroelektroniky
Datum obhajoby VŠKP:

VŠKP odevzdal autor nabyvateli v:

- ☒ tištěné formě – počet exemplářů 2
- ☒ elektronické formě – počet exemplářů 2

2. Autor prohlašuje, že vytvořil samostatnou vlastní tvůrčí činností dílo shora popsané a specifikované. Autor dále prohlašuje, že při zpracovávání díla se sám nedostal do rozporu s autorským zákonem a předpisy souvisejícími a že je dílo dílem původním.
3. Dílo je chráněno jako dílo dle autorského zákona v platném znění.
4. Autor potvrzuje, že listinná a elektronická verze díla je identická.

Článek 2

Udělení licenčního oprávnění

1. Autor touto smlouvou poskytuje nabyvateli oprávnění (licenci) k výkonu práva uvedené dílo nevýdělečně užít, archivovat a zpřístupnit ke studijním, výukovým a výzkumným účelům včetně pořizování výpisů, opisů a rozmnoženin.
2. Licence je poskytována celosvětově, pro celou dobu trvání autorských a majetkových práv k dílu.
3. Autor souhlasí se zveřejněním díla v databázi přístupné v mezinárodní síti
 - ☒ ihned po uzavření této smlouvy
 - ☐ 1 rok po uzavření této smlouvy
 - ☐ 3 roky po uzavření této smlouvy
 - ☐ 5 let po uzavření této smlouvy
 - ☐ 10 let po uzavření této smlouvy(z důvodu utajení v něm obsažených informací)
4. Nevýdělečné zveřejňování díla nabyvatelem v souladu s ustanovením § 47b zákona č. 111/ 1998 Sb., v platném znění, nevyžaduje licenci a nabyvatel je k němu povinen a oprávněn ze zákona.

Článek 3

Závěrečná ustanovení

1. Smlouva je sepsána ve třech vyhotoveních s platností originálu, přičemž po jednom vyhotovení obdrží autor a nabyvatel, další vyhotovení je vloženo do VŠKP.
2. Vztahy mezi smluvními stranami vzniklé a neupravené touto smlouvou se řídí autorským zákonem, občanským zákoníkem, vysokoškolským zákonem, zákonem o archivnictví, v platném znění a popř. dalšími právními předpisy.
3. Licenční smlouva byla uzavřena na základě svobodné a pravé vůle smluvních stran, s plným porozuměním jejímu textu i důsledkům, nikoliv v tísní a za nápadně nevýhodných podmínek.
4. Licenční smlouva nabývá platnosti a účinnosti dnem jejího podpisu oběma smluvními stranami.

V Brně dne: 30. 5. 2008

.....
Nabyvatel

.....
Autor

Abstrakt:

Předkládaná práce se zabývá problematikou behaviorálního modelování spínaných zdrojů a tvorbou metodiky optimalizace modelů spínaných zdrojů. Na jejím základě tvorbou kompletních modelů nejnovějších spínaných zdrojů od výrobců ON Semiconductor, Motorola a Linear technology.

Abstract:

Submitted work deals with problems Behavioral modeling of switching power supply and production philosophy optimization modeling of switching power supply. On her basis production full modeling of switching power supply producer ON Semiconductor, Motorola and Linear technology.

Klíčová slova:

Behaviorální modelování, optimalizace modelů spínaných zdrojů, časová analýza, konvergenční problémy, konvergenční řešení

Keywords:

Behavioral modeling, optimization modeling of switching power supply, time analysis, convergence problems, convergence solutions

Bibliografická citace díla:

MRKOS, P. *Behaviorálně modelované spínané zdroje – bakalářská práce*. Brno, 2008. 63 s. Vedoucí bakalářské práce Ing. Jaroslav Kadlec, Ph.D. FEKT VUT v Brně

Prohlášení autora o původnosti díla:

Prohlašuji, že jsem tuto vysokoškolskou kvalifikační práci vypracoval samostatně pod vedením vedoucího bakalářské práce, s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny citovány v práci a uvedeny v seznamu literatury. Jako autor uvedené bakalářské práce dále prohlašuji, že v souvislosti s vytvořením této bakalářské práce jsem neporušil autorská práva třetích osob, zejména jsem nezasáhl nedovoleným způsobem do cizích autorských práv osobnostních a jsem si plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení § 152 trestního zákona č. 140/1961 Sb.

V Brně dne 30. 5. 2008

.....

Poděkování:

Děkuji vedoucímu bakalářské práce Ing. Jaroslavu Kadlecovi, Ph.D. za metodické a cíleně orientované vedení při řešení bakalářské práce. Taktéž děkuji pedagogickému vedoucímu práce Ing. Zdence Rozsivalové z Ústavu elektrotechnologie a Ing. Editě Hejátkové z Ústavu mikroelektroniky za veškerou pomoc při řešení a vypracování bakalářské práce.

OBSAH

1	ÚVOD	10
2	SPÍNANÉ ZDROJE	11
2.1	BLOKOVÉ SCHÉMA SPÍNANÉHO ZDROJE	11
2.2	ZÁKLADNÍ POPIS ČINNOSTI.....	12
2.3	PRACOVNÍ REŽIMY	16
2.4	VZORCE A VÝPOČTY	17
3	METODIKA OPTIMALIZACE MODELŮ SPÍNANÝCH ZDROJŮ	18
3.1	BEHAVIORÁLNÍ MODELOVÁNÍ	18
3.2	ČASOVÁ ANALÝZA	18
3.3	STŘÍDAVÁ ANALÝZA	20
3.4	OPTIMALIZACE MODELU SPÍNANÉHO ZDROJE.....	21
4	SIMULAČNÍ PROBLÉMY	27
4.1	NEJČASTĚJŠÍ PROBLÉMY A JEJICH ŘEŠENÍ	27
4.2	KONVERGENČNÍ PROBLÉMY A JEJICH ŘEŠENÍ U ČASOVÉ ANALÝZY	28
4.3	KONVERGENČNÍ PROBLÉMY A JEJICH ŘEŠENÍ U STŘÍDAVÉ ANALÝZY	29
4.4	KONVERGENČNÍ PROBLÉMY A JEJICH ŘEŠENÍ U STEJNOSMĚRNÉ ANALÝZY	30
4.5	AVERAGE MODELOVÁNÍ.....	32
5	ZÁKLADNÍ ZAPOJENÍ MĚNIČŮ	33
5.1	SNIŽUJÍCÍ MĚNIČ.....	33
5.1.1	Časová analýza	35
5.1.2	Kontinuální model.....	37
5.1.3	Diskontinuální model	38
5.2	ZVYŠUJÍCÍ MĚNIČ.....	39
5.2.1	Časová analýza	41
5.2.2	Kontinuální model.....	43
5.2.3	Diskontinuální model	44
5.3	SNIŽUJÍCÍ – ZVYŠUJÍCÍ MĚNIČ.....	45
5.3.1	Časová analýza	46
5.3.2	Kontinuální model.....	47
5.3.3	Diskontinuální model	48
6	PRAKTICKÉ ZAPOJENÍ INTEGROVANÝCH SPÍNANÝCH OBVODŮ.....	49
6.1	INTEGROVANÝ OBVOD NCP1653	49
6.1.1	Zvyšující měnič – časová analýza	50
6.2	INTEGROVANÝ OBVOD MC34063	52
6.2.1	Snižující měnič – časová analýza	53
6.2.2	Zvyšující měnič – časová analýza	55
6.3	INTEGROVANÝ OBVOD LT1012.....	57
6.3.1	Snižující měnič – časová analýza	58
6.3.2	Zvyšující měnič – časová analýza	60
7	ZÁVĚR	62
8	POUŽITÁ LITERATURA	63

SEZNAM OBRÁZKŮ

Obrázek 2.1: Blokové schéma spínaného zdroje [1].....	11
Obrázek 2.2: Základní zapojení jednočinného měniče [1].....	12
Obrázek 2.3: Průběhy napětí v jednotlivých místech jednočinného měniče [1].....	13
Obrázek 2.4: Základní zapojení dvojčinného měniče [1]	13
Obrázek 2.5: Průběhy napětí v jednotlivých místech dvojčinného měniče [1].....	14
Obrázek 3.1: Zapojení integrovaného obvodu LT1072 [7].....	21
Obrázek 3.2: Integrované části obvodu LT1072 [7]	21
Obrázek 3.3: Snižující měnič se zapojenou filtrací.....	22
Obrázek 3.4: Snižující měnič s minimálním zatížením výstupu.....	23
Obrázek 3.5: Snižující měnič se zapojenou předzátěží R_z	23
Obrázek 3.6: Diagram pracovního cyklu (duty cycle) a časový diagram [6]	24
Obrázek 3.7: Model vypínače [3].....	25
Obrázek 3.8: Snižující měnič s IGBT tranzistorem	26
Obrázek 5.1: Snižující měnič – tranzistor Q_1 sepnut [1].....	34
Obrázek 5.2: Snižující měnič – tranzistor Q_1 rozepnut [1]	34
Obrázek 5.3: Průběh časové analýzy s odporovou zátěží $1k\Omega$	35
Obrázek 5.4: Průběh časové analýzy s odporovou zátěží $10k\Omega$	35
Obrázek 5.5: Průběh časové analýzy s odporovou zátěží 1Ω	36
Obrázek 5.6: Průběh časové analýzy s odporovou zátěží 10Ω	36
Obrázek 5.7: Snižující měnič v kontinuálním režimu [2]	37
Obrázek 5.8: Snižující měnič v diskontinuálním režimu [2]	38
Obrázek 5.9: Zvyšující měnič – tranzistor Q_1 sepnut [1].....	40
Obrázek 5.10: Zvyšující měnič – tranzistor Q_1 rozepnut [1]	40
Obrázek 5.11: Průběh časové analýzy zvyšujícího měniče s odporovou zátěží $1k\Omega$	41
Obrázek 5.12: Průběh časové analýzy zvyšujícího měniče s odporovou zátěží $10k\Omega$	41
Obrázek 5.13: Průběh časové analýzy zvyšujícího měniče s odporovou zátěží 80Ω	42
Obrázek 5.14: Průběh časové analýzy zvyšujícího měniče s odporovou zátěží 100Ω	42
Obrázek 5.15: Zvyšující měnič v kontinuálním režimu [2]	43

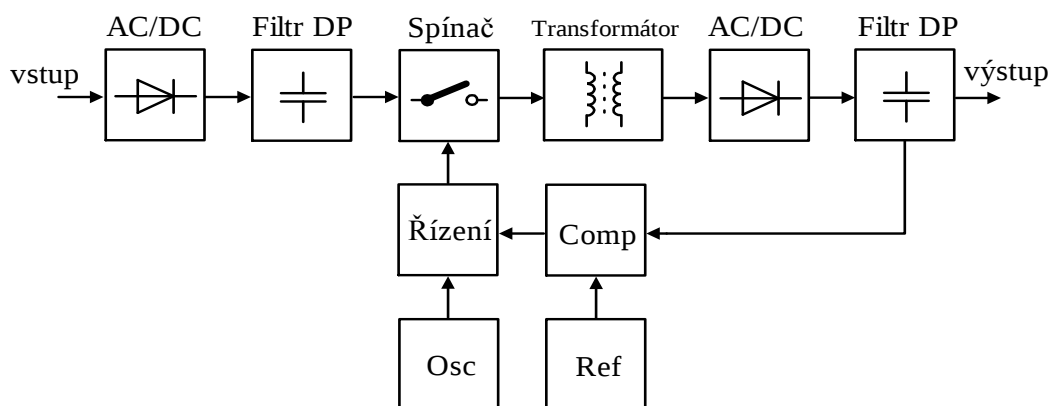
Obrázek 5.16: Zvyšující měnič v diskontinuálním režimu [2].....	44
Obrázek 5.17: Snižující - zvyšující měnič [1].....	45
Obrázek 5.18: Průběh časové analýzy invertujícího měniče s odporovou zátěží 1Ω	46
Obrázek 5.19: Průběh časové analýzy invertujícího měniče s odporovou zátěží 10Ω	46
Obrázek 5.20: Invertující měnič v kontinuálním režimu [2].....	47
Obrázek 5.21: Invertující měnič v diskontinuálním režimu [2]	48
Obrázek 6.1 : Schéma zapojení zvyšujícího měniče NCP1653.....	50
Obrázek 6.2: Zobrazení proudu $I(L_1)$ v čase od 0ms do 300ms.....	50
Obrázek 6.3: Zobrazení vstupního a výstupního napětí v čase od 0ms do 300ms.....	51
Obrázek 6.4: Zobrazení napětí $V_{control}$ v čase od 0ms do 300ms.....	51
Obrázek 6.5: Doba nabíjení kondenzátoru u obvodu MC34063 [9]	52
Obrázek 6.6: Schéma zapojení snižujícího měniče MC34063.....	53
Obrázek 6.7: Průběh časové analýzy snižujícího měniče MC34063	53
Obrázek 6.8: Průběh proudu cívkou snižujícího měniče MC34063	54
Obrázek 6.9: Schéma zapojení zvyšujícího měniče MC34063.....	55
Obrázek 6.10: Průběh časové analýzy zvyšujícího měniče MC34063	55
Obrázek 6.11: Průběh proudu cívkou zvyšujícího měniče MC34063	56
Obrázek 6.12: Schéma zapojení snižujícího měniče LT1012	58
Obrázek 6.13: Průběh časové analýzy snižujícího měniče LT1012.....	58
Obrázek 6.14: Průběh proudu cívkou snižujícího měniče LT1012.....	59
Obrázek 6.15: Schéma zapojení zvyšujícího měniče LT1012	60
Obrázek 6.16: Průběh časové analýzy snižujícího měniče LT1012.....	60
Obrázek 6.17: Průběh proudu cívkou zvyšujícího měniče LT1012.....	61

1 Úvod

Naprostá většina napájecích zdrojů používaných ve výpočetní technice je dnes řešena jako spínané zdroje. Použití spínaných zdrojů umožňuje zlepšit účinnost napájecí části i snížit výrobní náklady. Další úspory vzniknou zmenšením hmotnosti a rozměrů zařízení. Při konstrukci spínaných zdrojů jsou kladeny mimořádné nároky na feritová jádra transformátorů, na usměrňovací diody i na výkonové tranzistory. Z těchto důvodů se spínané zdroje ve větší míře používají až v posledním desetiletí. Velkou zásluhu na tom také mají nové integrované obvody, jejichž použití umožnilo zjednodušit konstrukci spínaných zdrojů a hlavně zvětšit spolehlivost. Dnešní mohutný nástup počítačů byl totiž podmíněn nejen rozvojem mikroelektroniky, ale jistě i pokrokem při konstrukci zdrojů. Spínané zdroje se velmi masivně rozšiřují v mnoha oblastech elektrotechniky. Typické je jejich použití při napájení obvodů u přenosných počítačů. Výstupní napětí těchto zdrojů je získáno ze vstupního napětí pomocí spínání.

2 Spínané zdroje

2.1 Blokové schéma spínaného zdroje

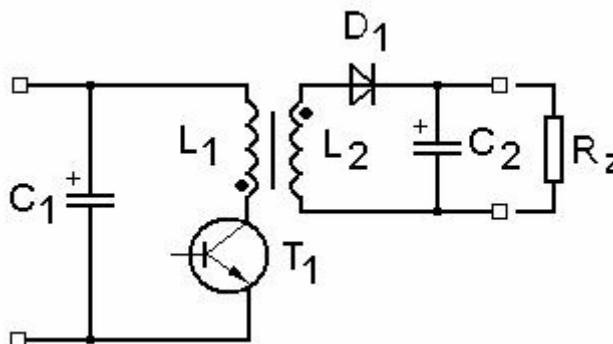


Obrázek 2.1: Blokové schéma spínaného zdroje [1]

Blokové schéma se skládá z několika bloků. Vstupní napětí je v usměrňovači (AC/DC měniči) přeměněno na stejnosměrné. Často je požadováno velmi dobré vyhlazení střídavé složky. To je provedeno analogovým filtrem typu dolní propust (DP) nebo díky zpětné vazbě ve spínané části. Stejnosměrné napětí přichází na spínač, kterým bývá tranzistor (bipolární či unipolární) spolu s dalšími pomocnými obvody. Pomocí spínače, jehož kmitočet je svázán s kmitočtem oscilátoru (Osc), je stejnosměrné napětí přeměněno na střídavé obdélníkového nebo trojúhelníkového průběhu. Kmitočet spínání bývá různě vysoký podle typu a určení zdroje, může mít hodnotu síťového kmitočtu 50Hz nebo dosahovat podstatně vyšších hodnot a to 100kHz až 1MHz. Velikost tohoto střídavého napětí je poté transformátorem upravena podle potřeby. Je-li požadováno na výstupu stejnosměrné napětí, může být výstupní napětí transformátoru dále usměrněno (podle typu spínaného zdroje). Zdroj obsahuje zpětnou vazbu, pomocí které je řízena logika spínání spínače a která zajišťuje rovněž stabilizaci (regulace). Zde se používají bloky jako komparátory (Comp), zdroje referenčních napětí (Ref). [1]

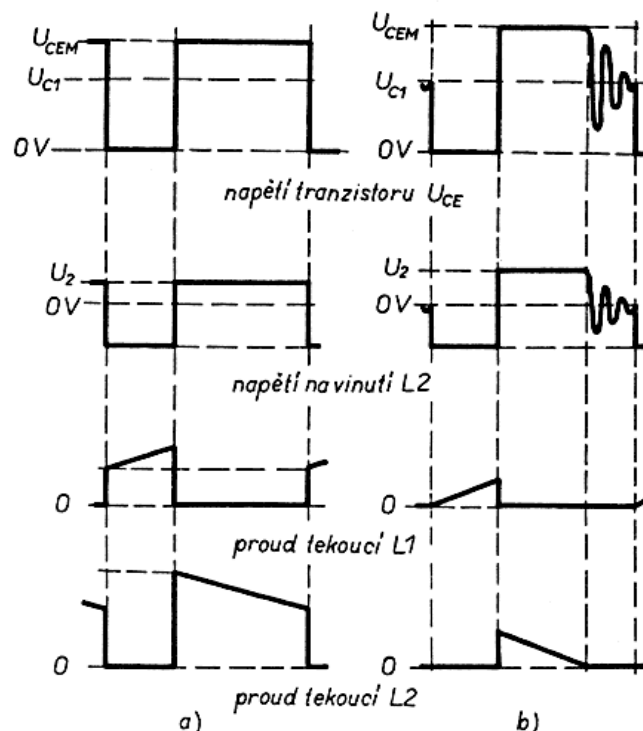
2.2 Základní popis činnosti

Všechny zdroje používají pro napájení primární části přímo usměrněné síťové napětí. Pro menší výkony (do 60 až 100 W) bývá zdroj zapojen jako jednočinný blokující měnič, pro výkony větší jako dvojčinný propustný měnič.



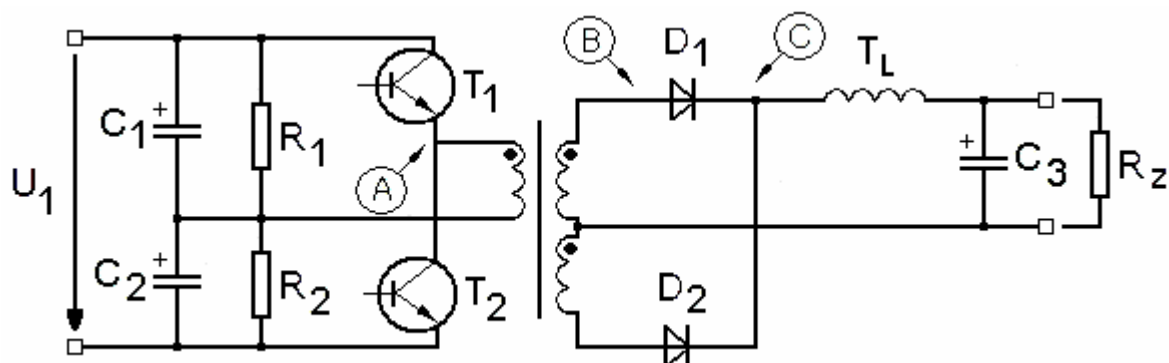
Obrázek 2.2: Základní zapojení jednočinného měniče [1]

Podstatná část zapojení jednočinného měniče je na obrázku 2.2. Kondenzátor C_1 je filtrační kondenzátor a je nabíjen usměrněným síťovým napětím. Protože pracovní kmitočet měniče je podstatně vyšší než kmitočet napětí sítě, představuje C_1 po většinu času zdroj napětí pro měnič. Jeden pracovní cyklus měniče lze rozdělit do několika částí. V první části sepne tranzistor T_1 a připojí primární vinutí transformátoru L_1 ke kondenzátoru C_1 . Proud vinutím se postupně zvětšuje, zvětšuje se i magnetické pole v jádře transformátoru. Po určité době musí řídicí elektronika zajistit rozepnutí tranzistoru T_1 . Ve snaze zachovat procházející proud, vybudí magnetické pole jádra ve vinutí L_1 a L_2 napětí opačné polarity. Protože nyní vinutím L_1 proud prakticky neprochází, „přelévá“ se energie magnetického pole přes L_2 a D_1 do zátěže. Výstupní napětí zdroje je dáno poměrem závitů vinutí L_1 a L_2 , velikostí napájecího napětí na primární straně a poměrem časů, během kterých je tranzistor otevřen a uzavřen.



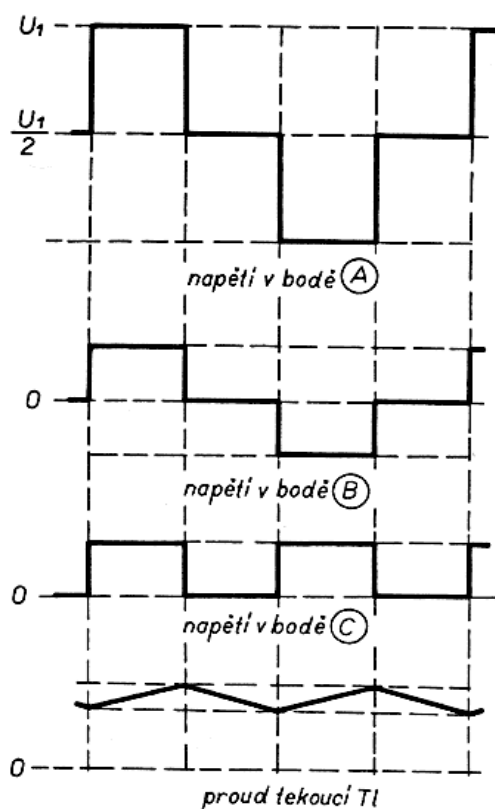
Obrázek 2.3: Průběhy napětí v jednotlivých místech jednočinného měniče [1]

Je-li opakovací kmitočet měniče nízký, nebo je-li zdroj málo zatížen, může v praxi nastat případ, kdy magnetické pole v jádře zanikne dříve, než je tranzistor znovu sepnut. Na nyní nezatíženém vinutí transformátoru vzniknou tlumené kmity. Průběhy napětí v měniči jsou na obrázku 2.3. Tento stav není příliš nebezpečný, neboť amplituda kmitů je menší než pracovní rozkmit napětí. Zmenšuje se však účinnost měniče a proto tento způsob činnosti nelze v rozsahu pracovní zátěže tolerovat.



Obrázek 2.4: Základní zapojení dvojčinného měniče [1]

Poněkud složitější je zapojení dvojčinného propustného měniče. Při popisu jeho funkce můžeme vycházet ze zapojení na obrázku 2.4. Kondenzátory C_1 a C_2 slouží jako zásobník energie (stejně jako v případě jednočinného měniče kondenzátor C_1). Rezistory R_1 a R_2 udržují ve středu děliče přibližně polovinu napájecího napětí. Do tohoto středu je připojen jeden konec primárního vinutí L_1 , druhý může být přes tranzistory T_1 a T_2 připojen na kladné nebo záporné napájecí napětí. Na sekundární straně je dvojčinný usměrňovač a pro funkci měniče důležitá tlumivka T_L .



Obrázek 2.5: Průběhy napětí v jednotlivých místech dvojčinného měniče [1]

Tranzistory T_1 a T_2 střídavě připojují primární vinutí na kladné nebo záporné napájecí napětí. Tato napětí se přímo transformuje na sekundární vinutí. Protože se v transformátoru nehromadí tolik energie ve formě magnetického pole jako u blokujícího měniče, může být transformátor podstatně menší. Tranzistory jsou vždy otevřeny po dobu kratší než je polovina periody a proto na katodách diod D_1 a D_2 dostaneme pulsující stejnoměrné napětí, přičemž šířka impulsů odpovídá délce sepnutí T_1 nebo T_2 . Výstupní napětí je úměrné velikosti napětí a šířce impulsů na katodách D_1 a D_2 . Výstupní napětí se reguluje na tlumivce řízením doby sepnutí T_1 a T_2 .

Má-li zdroj několik výstupních napětí, jsou všechny tlumivky navinuty na společném jádře. To zajistí přibližně stejný poměr výstupních napětí i při rozdílné zátěži v jednotlivých větvích. Počet závitů a polarita vinutí musí být úměrná výstupním napětím. Rovněž tento typ měniče vyžaduje pro správnou činnost jistou minimální zátěž. Někteří výrobci doporučují 10%, což je někdy obtížně splnitelné. Zpravidla však již zátěž několika procent zcela dostačuje. Tento typ měniče je mnohem méně odolný proti zkratu.

U dvojčinného měniče musí spínací tranzistory vydržet napětí U_1 (viz obrázek 2.5) a proud asi 5A. Dnes již není problém sehnat vhodné tranzistory. Ze známějších typů lze použít bipolární BUT11A nebo BU508A, či unipolární IRF830 nebo BUZ90A.

U blokujících měničů je kritická parazitní kapacita vinutí. Z těchto důvodů bývá primární vinutí rozděleno na dvě části, které jsou zapojeny do série. Pro zmenšení ztrát je pro každé vinutí (zvláště sekundární) použito několik tenkých vodičů zapojených paralelně. Při stejném průřezu se tak zvětší povrch a omezí povrchový jev. Kritickou součástí měniče jsou usměrňovači diody na sekundární straně. Diody musí být dostatečně rychlé a nesmí mít velký úbytek napětí v propustném směru. Pro větší výstupní napětí a proudy do 1A lze použít např. BY339, pro menší napětí a proud do 3A např. BYW29-150. Pro malá výstupní napětí (5 V) je vhodné použít Schottkyho diody. [1]

2.3 Pracovní režimy

1. normální stav
2. ve zkratu - může se nadměrně zvětšit proud procházející spínacím tranzistorem
3. bez zátěže - může se nadměrně zvětšit napětí na vinutí transformátoru

Rozdělení spínaných zdrojů:

1. Podle toho, zda je použita cívka (transformace energie)
 - a) zdroje s indukčností (cívka s feritovým jádrem nebo transformátor)
 - b) zdroje bez indukčnosti (obsahují násobiče napětí).
2. Podle srovnání výstupního napětí se vstupním
 - a) obvody pro snížení napětí
 - b) obvody pro zvýšení napětí
 - c) invertory
3. Podle velikosti spínacího kmitočtu
 - a) zdroje s kmitočtem sítě
 - b) zdroje s kmitočtem vyšším, než síťovým (měniče)
4. Podle způsobu přenosu energie ze vstupu na výstup
 - a) zdroje s propustným zapojením
 - b) zdroje s akumulujícím zapojením
 - c) zdroje s dvojčinným zapojením
 - d) zdroje s můstkovým zapojením

2.4 Vzorce a výpočty

$$\Delta U = L_1 \cdot \frac{\Delta I}{\Delta t} \quad (1)$$

$$\Delta I = \frac{\Delta I \cdot \Delta t}{L_1} \quad (2)$$

První rovnice vyjadřuje úbytek napětí na vinutí, které je způsobeno změnou proudu v čase.

Druhá rovnice vyjadřuje proud procházející induktorem

Tyto vztahy platí pro jednočinný a dvojčinný měnič. [4] (viz. obrázek 2.2 a obrázek 2.4)

3 Metodika optimalizace modelů spínaných zdrojů

3.1 Behaviorální modelování

Často využívanou technikou modelování je tzv. „behaviorální modelování“, kdy nás nezajímají vnitřní děje ani vnitřní „podoba“ obvodu. Zajímáme se pouze o vstupně-výstupní chování obvodu. Toto chování popisujeme bloky, definovanými jednoduchými vzorci. Většina modelů integrovaných obvodů od výrobců, které jsou ve formě podobvodů SPICE, využívá kombinace modelování na úrovni součástek (polovodičů) a behaviorálního modelování tak, aby výsledný model byl vyváženým kompromisem mezi složitostí a věrohodností modelování. Z toho vyplývá, že součástí behaviorálního modelování jsou matematické funkce a operace, kterých je v PSpice poměrně velký počet. Kromě řízených zdrojů jsou důležitými prvky behaviorálního modelování i řízené spínače, jejichž stav (sepnuto, vypnuto) je řízen buď napětím, nebo proudem. V PSpice existují dva druhy modelů spínačů, buď se spojitou závislostí odporu spínače na řízené veličině, nebo s možností modelovat hysterezi. [3]

3.2 Časová analýza

Vypočítává chování obvodu v daném časovém intervalu. Při časové analýze se vypočtou časové odezvy na vstupní signál. Přiřazuje se čas nezávislým zdrojům s definovaným časovým průběhem signálu. Časová analýza se spouští příkazem .TRAN. Výpočet časové odezvy obvodu probíhá ve dvou etapách. Na začátku výpočtu určí PSpice výchozí pracovní bod. Při určení tohoto bodu použije PSpice počáteční hodnoty napětí u zdrojů, které mají definovaný časový průběh a stejnosměrné hodnoty u ostatních zdrojů v simulovaném obvodu. Program PSpice implicitně předpokládá, že napětí na kondenzátorech a proudy tekoucí indukčnostmi jsou na začátku analýzy nulové. Tento implicitní předpoklad lze měnit použitím příkazu pro nastavení počátečních podmínek (příkaz .IC) a klíčového slova UIC v příkazu pro přechodovou analýzu. Počáteční pracovní bod lze také načíst ze souboru, do kterého byl při některé dřívější analýze uložen (vypočtený pracovní bod lze uložit do souboru pro budoucí použití). Tuto možnost je vhodné používat při opakovaných časových analýzách se shodnými počátečními podmínkami. Ve druhé fázi PSpice vypočítává časový průběh obvodových veličin. V této fázi PSpice numericky řeší soustavy nelineárních diferenciálních rovnic, které popisují chování obvodu.

Tato fáze bývá časově velmi náročná. Při časové analýze se krok volí automaticky podle rychlosti změn jednotlivých veličin. Uživatel může ovlivnit velikost kroku vhodným nastavením řídicích proměnných v příkaze .OPTIONS. Přímo v příkazu .TRAN může uživatel zadat maximální hodnotu časového kroku. Časová analýza je také nejproblematictější analýza, protože je kompromisem mezi potřebou provádět ji buď po malých časových krocích k dosažení vyšší přesnosti (na úkor prodloužení doby simulace) nebo nastavovat delší časové úseky s redukovanou přesností a nechtěnou možností opomenout nebo přeskočit důležité rysy odezvy. Během časové analýzy budou aktivní všechny nezávislé zdroje, které mají časovou specifikaci. Zbývající nezávislé zdroje budou udržovat hodnotu své stejnosměrné specifikace nebo nulu, jestliže nemají stejnosměrnou specifikaci.

Příkaz .TRAN

Obecný tvar příkazu je:

.TRAN [/OP] <tiskový krok> <konečný čas> <koncová hodnota frekvence> + [<interval bez tisku > [maximální krok]], [UIC]

Příklady:

.TRAN 1ns 100ns

.TRAN/OP 1ns 100ns 20ns UIC

.TRAN 1ns 100ns 0ns .1ns

Příkaz .TRAN specifikuje časový interval, ve kterém se bude provádět časová analýza. Také upřesňuje za jakých podmínek bude PSpice časovou analýzu provádět. Výpočet časové analýzy obvodu začíná vždy v čase TIME = 0 a pokračuje až do hodnoty <konečný čas>. Časová analýza používá svůj vnitřní časový krok, který se nastavuje v průběhu analýzy. Přes časové intervaly, které se vyznačují malou aktivitou obvodových veličin, se vnitřní časový krok zvětšuje. Hodnota <tiskový krok> je časový krok tiskového nebo grafického výstupu časové analýzy. Pokud jsou výsledky počítány v odlišných časech než jsou časové okamžiky pro tiskový výstup, použije se k získání výsledku pro tisk interpolace polynomem druhého stupně. Přestože časová analýza startuje vždy v okamžiku TIME = 0, je možné potlačit výstup výsledků části analýzy. Položka <interval bez tisku > udává pravou mez bez časového intervalu (jeho levá mez je TIME = 0), který se nebude tisknout ani graficky zobrazovat. [2]

3.3 Střídavá analýza

Střídavá analýza vypočítává hodnoty obvodových veličin v závislosti na kmitočtu. Střídavou analýzou míníme malosignálovou kmitočtovou analýzu, kdy je analýza prováděna s předpokladem, že vstupní signál je dostatečně malý na minimalizaci nelineárních efektů. Na začátku střídavé analýzy vypočte program PSpice stejnosměrný pracovní bod obvodu. Poté v tomto obvodu provede program linearizaci obvodu. To znamená, že určí parametry linearizovaných malosignálových modelů všech nelineárních prvků v simulovaném obvodu. Takto vytvořený linearizovaný model obvodu je v druhé fázi simulace analyzován v kmitočtovém rozsahu zadaném uživatelem. To znamená, že jsou vypočteny amplitudy a fáze všech uzlových napětí a proudů všemi vývody součástek při všech frekvencích zadaných uživatelem. Pokud je již obvod linearizován, můžeme amplitudu budícího zdroje volit libovolně. Pokud je v obvodu jen jeden zdroj střídavého signálu, je obvyklé nastavovat vstupní amplitudu jednotkovou a nulový fázový posun, protože potom mohou ostatní počítané úrovně představovat přímo zisk. Libovolnou volbu amplitudy budícího signálu si můžeme dovolit vzhledem k tomu, že střídavá analýza probíhá s linearizovaným modelem obvodu a amplituda tudíž nemůže ovlivnit vlastnosti obvodu. Na amplitudě tedy nezáleží.

Příkaz .AC

Obecný tvar příkazu je:

.AC [LIN] [OCT] [DEC] <počet hodnot> <startovací hodnota frekvence> <koncová hodnota frekvence>

Příklady:

.AC LIN 101 100Hz 200Hz

.AC OCT 10 1kHz 20kHz

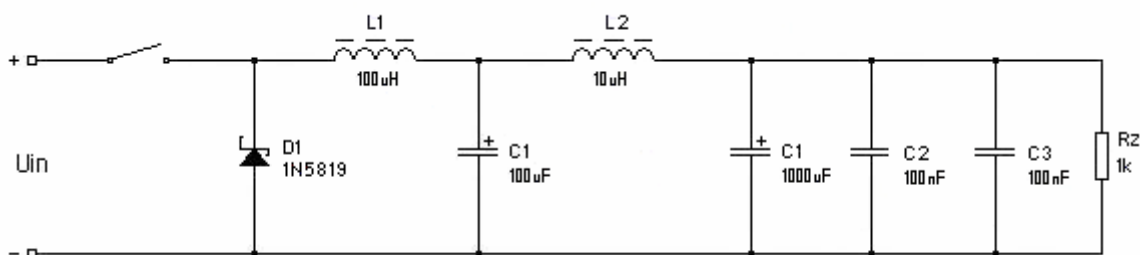
.AC DEC 20 1MEG 100MEG

Příkaz střídavé analýzy AC specifikuje rozsah frekvencí, který má být použit k rozmítání. Příkaz pouze říká, jaké frekvence budou nastaveny na všech nezávislých zdrojích, které mají nenulovou střídavou hodnotu. Obvykle existuje pouze jeden zdroj tohoto typu a ten se stává vstupním zdrojem střídavého signálu. PSpice není limitován pouze na jediný střídavý zdroj signálu. Zdůrazněme, že pro běh střídavé analýzy musí být definována alespoň u jednoho zdroje v obvodu amplituda a případně i fáze budícího signálu. Slova LIN, OCT, DEC specifikují, jakým způsobem se bude provádět rozmítání přes uvedený frekvenční rozsah. Slovo LIN říká, že se jedná o lineární rozmítání. To znamená, že se frekvence lineárně nastavuje od začátku do konce uvedeného rozsahu a <počet hodnot> udává počet nastavených frekvencí. Při zápisu OCT probíhá rozmítání logaritmicky po oktávách a <počet hodnot> udává počet nastavených frekvencí na oktávu. Zápis DEC potom způsobuje logaritmické rozmítání po dekadách a <počet hodnot> udává počet nastavených frekvencí na dekádu. [2]

Potlačení zvlnění výstupního napětí

Výstupní napětí obsahuje kromě požadované stejnosměrné složky ještě periodickou střídavou složku (výstupní zvlnění) a neperiodickou složku (šum). Výstupní zvlnění má dvě základní příčiny. V prvním případě se jedná o zbytky po zvlnění vstupního napětí s kmitočtem 50Hz nebo 100Hz. V druhém případě jde o složku zvlnění, která je nedokonalou filtrací základního spínacího kmitočtu a kterou lze dodatečně zlepšovat externími přídavnými kondenzátory. Tato složka roste s klesající kapacitou nabíjecích kondenzátorů interních usměrňovačů a růstem odebíraného proudu z měniče.

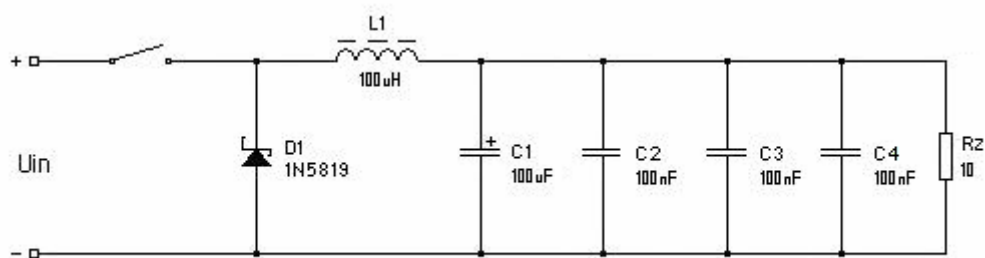
Např. výstupní napětí 12V obsahuje jehlové impulsy řádově o velikosti desítek až stovek mV. K eliminaci tohoto střídavého napětí je potřeba doplnit obvody spínaných regulátorů filtry. Tyto filtry by měly být sestaveny z indukčnosti a dále kombinace keramických kondenzátorů o kapacitě stovek nF s elektrolytickými kondenzátory o kapacitě stovek až tisíců μF .



Obrázek 3.3: Snižující měnič se zapojenou filtrací

Přepět'ová ochrana

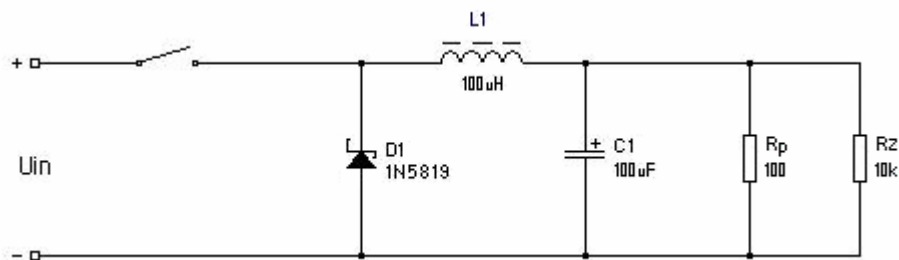
U všech typů měničů, kde dochází k rozepínání proudu, tekoucího prvkem s indukčností (cívka, transformátor) dojde k indukci napět'ového překmitu na tomto prvku, jehož velikost závisí na rychlosti vypínání proudu a indukčnosti prvku. Tento napět'ový překmit může jednak poškodit interní spínací tranzistory, ale může se přes transformační poměr objevit i na výstupu měniče a poškodit připojené zařízení, které je z výstupu měniče napájeno. Tyto přepět'ové špičky se mohou uplatnit zejména v případě minimální zátěže měniče, kdy je jeho výstup téměř naprázdno. Napájené obvody ochráníme pomocí bezindukčních keramických kondenzátorů zapojených na výstupu měniče a v místě napájených obvodů.



Obrázek 3.4: Snižující měnič s minimálním zatížením výstupu

Předzátěž

Měniče pro svoji dobrou činnost vyžadují jisté minimální zatížení výstupu. Tato předzátěž definuje minimální úhel otevření spínacího prvku a může být realizována buď odporem, připojeným na jeho výstup, nebo jen odporovým děličem na výstupu, který je používán pro snímání hodnoty regulační odchylky. Předzátěž však snižuje účinnost měniče a tak by měla být používána jen tam, kde zatěžovací proud může poklesnout pod minimální hodnotu, představující předzátěž měniče.



Obrázek 3.5: Snižující měnič se zapojenou předzátěží Rz

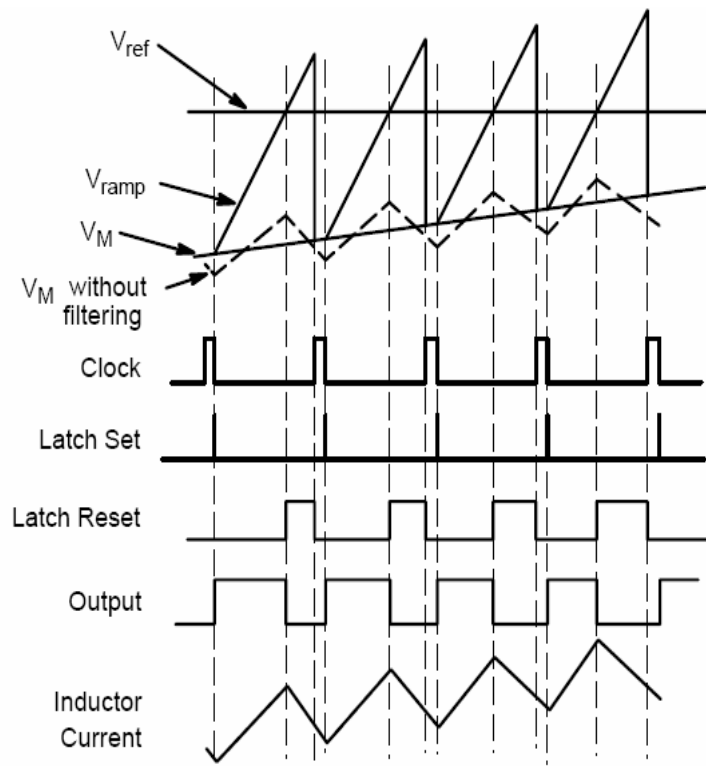
Proudová ochrana

Proudová ochrana na výstupu měniče může být řešena:

1. stabilním vypnutím činnosti spínání: při přetížení měnič vypne, ale po odstranění příčiny vypnutí se sám nerozběhne. Proto je nutno jej ručně rozběhnout, případně odpojit napájecí napětí a po jisté minimální době napětí opět připojit.
2. přechod měniče na výstupu z režimu zdroje napětí do režimu zdroje proudu se signalizací tohoto stavu
3. reverzním vypnutím činnosti spínání: při proudovém přetížení na výstupu je zastaveno spínání zdroje, ale po odlehčení výstupu (např. odstranění zkratu) se měnič sám rozběhne a nastaví na výstupu opět správnou hodnotu výstupního napětí.

Frekvenční průběh přenosové funkce pracovního cyklu (duty cycle)

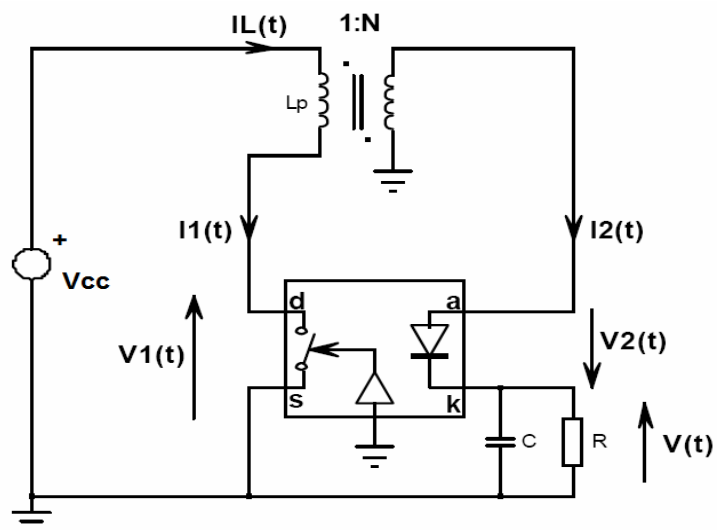
Každá topologie má specifické vlastnosti. Tyto vlastnosti zahrnují poměr převodu napětí v ustáleném stavu, vztah mezi vstupním a výstupním proudem a charakter zvlnění výstupního napětí. Další důležitou vlastností je frekvenční průběh přenosové funkce pracovního cyklu (duty cycle) k výstupnímu napětí.



Obrázek 3.6: Diagram pracovního cyklu (duty cycle) a časový diagram [6]

Modelování vypínačů

Vypínače při modelování realizujeme pomocí tranzistoru nebo tyristoru. Výraz vnitřní řídicí vypínač se používá pro zařízení, jehož stav je závislý na napětí nebo proudu sítě. Zařízení není závislé na externích hodinách. Dioda je nejjednodušší prvek, který může být modelován jako ideálně vnitřní řídicí vypínač.

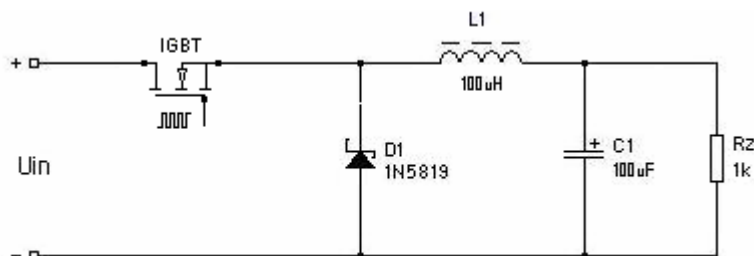


Obrázek 3.7: Model vypínače [3]

Snížení ztrátového výkonu, který vzniká při spínání a rozepínání obvodu

Spínaný zdroj pracuje od frekvence $1e^{-18}$ Hz. V praxi kmitočty spínání může dosahovat hodnot 100kHz až 1MHz. Na vyšších kmitočtech je dosaženo vyšší účinnosti. Dosahuje se tak vyšší účinnosti přenosu elektrické energie ze vstupu na výstup. Je-li spínač v obvodu sepnut, teče jím poměrně velký proud, ale úbytek napětí na něm je velmi malý. Naopak při rozepnutí je úbytek napětí na spínači velký, ale proud teče velmi malý. V obou případech je ztrátový výkon na spínači malý. Tento fakt je třeba mít na zřeteli jako jednu z podstatných předností spínaných zdrojů. Ztrátu součástky v oblasti spínacích kmitočtů od 10kHz rozhodující měrou ovlivňuje spínací energie použité součástky. Je tedy dobré zajistit, aby součástka spínala nebo vypínala při nulovém proudu nebo napětí. Významnou měrou ovlivňuje ztrátový výkon součástky velikost jejího napětí v sepnutém stavu – saturačního napětí.

Toto lze ovlivnit výběrem vhodné součástky, např. IGBT s nízkou saturací, kvalitním řízením a dostatečnou velikostí napětí na řídící elektrodě a minimalizací parazitních prvků v obvodu řídící elektrody. IGBT je bipolární tranzistor s izolovanou řídící elektrodou. Tento tranzistor je říditelný pouze napětěvými signály a přesto je na výstupní straně dostatečně proudově i napětěvě zatížitelný. Umožňuje dosáhnout vysoké spínací frekvence díky krátkým spínacím časům. Pracuje jako kaskádní spojení bipolárního tranzistoru PNP, jehož proud báze je řízen sepnutím vstupního FET.



Obrázek 3.8: Snížující měnič s IGBT tranzistorem

4 Simulační problémy

4.1 Nejčastější problémy a jejich řešení

1. Ověřit si, zda všechna spojení v obvodu jsou v pořádku a že je správná polarita komponentů.
2. Ověřit si, zda všechny komponenty mají správné hodnoty. Součástkám, které nemají danou hodnotu, mohou být přiděleny implicitní hodnoty určené simulátorem.
3. Ověřit si, zda všechny parametry modelu jsou reálné, zejména, jestliže je model vytvořen nebo pozměněn námi.
4. Ověřit si, zda uzly jsou označeny celými čísly od 0 do 999, přičemž 0 definuje v obvodu nulový referenční potenciál (GND) a musí být vždy uveden.
5. Ověřit si, zda generátory napětí nebo proudu mají správnou skladbu a příslušné hodnoty.
6. Ověřit si, zda písmeno "O" není použito namísto nuly 0.
7. Ujistit se, že v každém uzlu jsou spojeny přinejmenším dva vodiče.
8. Ujistit se, že se kolem induktorů nebo zdroje elektrického napětí nevyskytují žádné smyčky.
9. Ujistit se, že se nevyskytují žádné parazitní kapacity nebo proudové zdroje.
10. Umístit zem (uzel 0) v obvodu. Buďte opatrní, když používáte plovoucí země. Můžete potřebovat spojit rezistor z plovoucího uzlu k zemi.
11. Ujistit se, zda generátory proudu používají reálné hodnoty a ověřit si, že skladba je správná.
12. Ujistit se, zda zisky závislého zdroje jsou správné. Jestliže používáte ve výrazu dělení, ověřte si, zda nemůže nastat dělení nulou.
13. Ujistit se, zda všechny odpory mají přidělenou hodnotu. Ve SPICE 3 rezistorům bez hodnot je přidělena implicitní hodnota 1kOhm. [3]

4.2 Konvergenční problémy a jejich řešení u časové analýzy

1. Ověřte si, zda DC konvergence byla dosažena. V textovém editoru si prohlédněte chybu sdělení a ověřte si, zda se konvergenční problém vztahuje výhradně k přechodné simulaci.
2. Ověřte si, zda časový krok poskytuje vhodné řešení. Časový krok musí být dostatečně malý, aby poskytoval vhodné řešení ke spínání křivek vygenerovaných simulací. Časový krok by měl být převeden na hodnotu řádově menší než je nejkratší doba v simulaci. Například u oscilátoru s frekvencí 100 kHz je perioda 10us. Časový krok by měl být nastavený na 1us.

.TRAN 1u 3m

Ostatní faktory podobné jako čas nebo pracovní cyklus mohou být považovány za určující při určení časového kroku. Jakmile byla dosažena konvergence, tato hodnota může znamenat maximální snížení časového kroku simulace.

3. V příkaze .OPTIONS se nastaví metoda pro oscilování či kmitání obvodů. Tento příkaz vybere typ integrační metody, kterou SPICE užívá k řešení přechodné rovnice. Integrační převod by měl být užíván pro všechny techniky spínání obvodů. Standardní lichoběžníková integrace má tendenci vytvářet kmitání. Integrační převod však není ve všech simulátorech.
4. Add UIC (využití počátečních podmínek) k příkazu .TRAN. Tento příkaz přizpůsobí SPICE k obejití pracovního bodu DC analýzy. Počáteční podmínky by měly být umístěny na kondenzátorech v jejich předpokládaném provozním napětí. Právě jako u použití chybného nastavení počátečních hodnot, mohou být vytvořeny chybné řešení nebo nekonvergence. Pro právo platnost by výsledky měly být následně ověřeny.
5. Set ITL4 = 500 v příkaze .OPTIONS. Tento příkaz zvyšuje počet iterací vykonaných programem SPICE předtím, než je vydáno varování o nekonvergenci. To způsobí, že se simulace nerozběhne. [3]

6. Set RELTOL = .01 v příkaze .OPTIONS. Tento příkaz snižuje přesnost simulace zvyšováním tolerance relativní chyby potřebné pro konvergenci. Tato hodnota by neměla být nižší než 0,1. Doba výpočtu simulace je také snížena zvýšením RELTOL. Pamatujte si obecné pravidlo, že každé pořadí po snížení velikosti z relativní tolerance má za následek zdvojnásobení doby simulace.
7. Redukce zvýšení a snížení doby pulsních zdrojů. Veliké změny u napětí mohou mít za následek nekonvergenční problémy.
8. Implicitní hodnota z ABSTOL = 1pA a VNTOL = 1μV by měla být nastavena na asi osm řádových hodnot pod úroveň maxima proudu a napětí.
9. Set RAMPTIME = 10ns v příkaze .OPTIONS. Tento příkaz seřadí všechny nezávislé zdroje od nuly na začátku přechodových analýz. Příkaz je užitečný, jestliže se přechodné analýzy nezačnou vykonávat.
10. Set TRTOL = 40 v příkaze .OPTIONS. Tento příkaz je úměrný k velikosti kroku, který se používá, když se vykonává přechodová simulace. [3]

4.3 Konvergenční problémy a jejich řešení u střídavé analýzy

1. Set ITL1 = 500 v příkaze .OPTIONS. Toto nastavení zvyšuje počet iterací, které SPICE vykoná před vytvořením nějaké nekonvergence a zastaví simulaci.
2. Add . NODESETs. Napětí může být přiřazeno k uzlům v nejvyšší schematické úrovni. Počáteční odhad zaznamenaný programem SPICE určí dispozice DC bodu a včlenění jej do nastavení uzlů. Toto může značně snížit počet iterací požadovaným směrem. Nevhodné nastavení uzlů může mít za následek nepřesné výsledky či nekonvergenci. Konvergenční porucha je vždy funkcí SPICE a proto se nemůžeme vždy spoléhat na použití příkazu .OPTIONS nebo na použití další konvergenční techniky. Konvergenční mohou vyplynout z hardwarového vybavení. [3]

4.4 Konvergenční problémy a jejich řešení u stejnosměrné analýzy

1. Set ITL1 = 500 v příkaze .OPTIONS. Toto nastavení zvyšuje počet iterací, které SPICE vykoná před vytvořením nějaké nekonvergence a zastaví simulaci.
2. Add .NODESETs. Napětí může být přiřazeno k uzlům v nejvyšší schematické úrovni. Počáteční odhad zaznamenaný programem SPICE určí dispoziční DC bodu a včlenění jej do nastavení uzlů. Toto může značně snížit počet iterací požadovaným směrem. Nevhodné nastavení uzlů může mít za následek nepřesné výsledky či nekonvergenci.
3. Použití příkazu pulse k zapnutí DC napájení. Například: V1 3 0 5 DC se stane V1 3 0 PULSE 0 5. Toto dovolí uživateli zapnout napájení. Doba náběhu může být také použita k reálnějšímu zapnutí.
4. Set GMIN v příkaze .OPTIONS. Set GMIN = 1n nebo 0.1n. Větší hodnoty je doporučeno nepoužívat. Takto je nastavena minimální vodivost přes všechny polovodičové prvky.
5. Set RSHUNT v příkaze .OPTIONS. Toto je volba místa rezistoru s globálně přiřazenou hodnotou RSHUNT z každého uzlu v obvodu k zemi.
6. Set ITL6 = 100 v příkaze .OPTIONS. Krokováním zdroje se snižují všechny DC podněty až do doby než jsou sníženy na 0V. Napětí jsou postupně krokována z DC bias bodu, který směřuje k zemi a zpět do dané hodnoty. Algoritmus krokovaného zdroje se používá k postupnému zvyšování napětí a k stanovení nového DC bias bodu, který bere předchozí DC bias bod jako počáteční odhad. Tento proces pokračuje až do doby, kdy DC bias bod bude ustanoven pro dané hodnoty z podnětů obvodu. [3]

Jestli-že se uvnitř uzlu elektrického napětí nesníží počet iterací, DC analýzy vydají zprávu o chybě, jako například „nekonvergence v DC analýze“, „singulární matice, spínaný zdroj selhal. Spice ukončí běh programu, protože obě analýzy (AC, Transient) potřebují stálý počáteční pracovní bod, aby mohly pokračovat. Během přechodových analýz se tento iterační proces opakuje pro každý jednotlivý časový krok. Jestli-že se uvnitř uzlu elektrického napětí nesníží počet iterací, časový krok je zmenšen a Spice zkusí znovu určit uzel elektrického napětí. Jestli-že časový krok je zmenšen mimo specifický časový zlomek doby analýz, přechodné analýzy budou vydávat zprávu o chybě, že časový krok je příliš malý a analýza bude zastavena.

Konvergenční problémy jsou obvykle vázány k jedné z následujících veličin: topologie obvodu, plán modelování, nastavení simulací. U DC analýzy může selhat konvergence kvůli nesprávnému odhadu počátečního elektrického napětí, nespojitosti modelu, nereálné impedanci obvodu. Selhání přechodové analýzy nastává obvykle kvůli nereálnému obvodu, nespojitosti modelu nebo zdroje nebo parazitnímu modelování. Obvykle nastanou problémy, jestli-že impedance nebo změny impedance nedávají smysl. Konvergenční problémy vyplynou, jestliže impedance v obvodu jsou příliš vysoko, nebo příliš nízko.

Jakmile je obvod vhodně namodelován, mnoho z nastavení “options“ se upevní a nebude již dále požadováno. Jeden z nejběžnějších problémů je nesprávné použití nastavení parametrů.

Chyby lze rozdělit do dvou skupin: na chyby vznikající chybnou syntaxí při tvorbě vstupního souboru a na chyby projevující se při výpočtu. Chyby v syntaxi jsou detekovány při uzavření editoru(ESC) a objeví se jako chybové hlášení v roletě obvod (Circuit). Pokud je ve vstupním souboru chyba v syntaxi, neuzavře se po skončení editace klávesou ESC roleta souborů. Informaci o chybě pak získáme buď stisknutím klávesy F6 nebo po přepnutí do rolety obvod (Circuit) a otevřením řádku chyb (Errors) klávesou Enter. Během editace při opravování souboru lze původní chybové hlášení vyvolat klávesou F6 (detekce nových či neopravených chyb v syntaxi opraveného souboru je ovšem možná opět až po uzavření editoru).

Nemůže-li program z nějakých důvodů provést výpočet nebo výpočet dokončit, objeví se sdělení krátkodobě na obrazovce a to zpravidla s odkazem na výstupní soubor (Output file), kde jsou vypsané podrobnější údaje. Výpočet se zastaví a na obrazovce se krátce objeví sdělení o nemožnosti ukončit přechodovou analýzu se sdělením, že podrobnosti jsou vypsané ve výstupním souboru. Problém může být způsoben příliš rychlou změnou obvodových veličin (proud, napětí) v nereálném zapojení. Zde pomůže doplnění obvodu o prvek omezující rychlost (zpravidla rezistor nebo kapacitor). [3]

4.5 Average modelování

Modely spínacích obvodů se dělí do dvou kategorií:

1. průměrné modely
2. nelineární přechodné spínání modelů

Průměrné modelování znázorňuje činnost spínacích obvodů přes lineární techniky. Všechny lineární obvody spadají pod kategorii průměrných modelů. Modely spínaných zdrojů obvykle pracují na velkých kmitočtech a čas odezvy je v milisekundách. Doba této analýzy může být velmi dlouhá. Je prakticky nemožné zhodnotit AC přenosovou funkci ze simulovaného obvodu kvůli vypínači. Průměrné modely neobsahují spínání součástí. Tyto modely obsahují jedinečnou stavovou rovnici, která popisuje chování průměrných modelů. Za účelem rozboru stability systému se musí nejprve vytvořit průměrný model.

Přechodné modely reprezentují spínací obvody v časové oblasti. Přechodné modely napodobují mnohem více pomaleji, než jejich protějšek průměrný model. Mnoho charakteristických rysů, jako je otevřené smyčkové zesílení, jde mnohem obtížněji simulovat u přechodných modelů. Existuje mnoho výhod pro použití tohoto typu modelování. Model je velmi přesný, zobrazuje spínání špiček, zpoždění, vlnění a vzorkování.

Jsou zde nevýhody k nelineárnímu přístupu. Simulace mají sklon trvat delší dobu. Existují samozřejmě techniky, které slouží k urychlení simulací.

Abychom mohli realizovat AC analýzu obvodu, musíme obvod převést na průměrný model s malou amplitudou signálu. Průměrné modelování je přesnější, extrémně rychlé a podporuje AC analýzy právě tak jako některé přechodné analýzy. Průměrné modely jsou proto užitečné pro simulace jako například vstupní a výstupní impedance a citlivost.

Nevýhodou je, že v časové oblasti je informace vystavena zvlnění, špičce a ztrát, které vznikají při spínání. Celkové řešení je v použití správného modelu v závislosti na chování, které chcete zkoumat. [5]

5 Základní zapojení měničů

5.1 Snižující měnič

Schéma zapojení uvedené na obrázku 5.1 je jedno ze základních a jedná se o neizolovaný měnič (konvertor dolů). Proud do zátěže je během sepnutí tranzistoru Q_1 veden přímo z napájecího zdroje a cívku L_1 do zátěže.

Během rozepnutí tranzistoru Q_1 se stává zdrojem napětí cívka L_1 a proud se z ní uzavírá do zátěže přes diodu D_1 . Cívka L_1 se tedy v případě sepnutého tranzistoru Q_1 chová jako spotřebič a napětí U_{Lzap} je na ní ve stejném smyslu s protékajícím proudem I_{zap} .

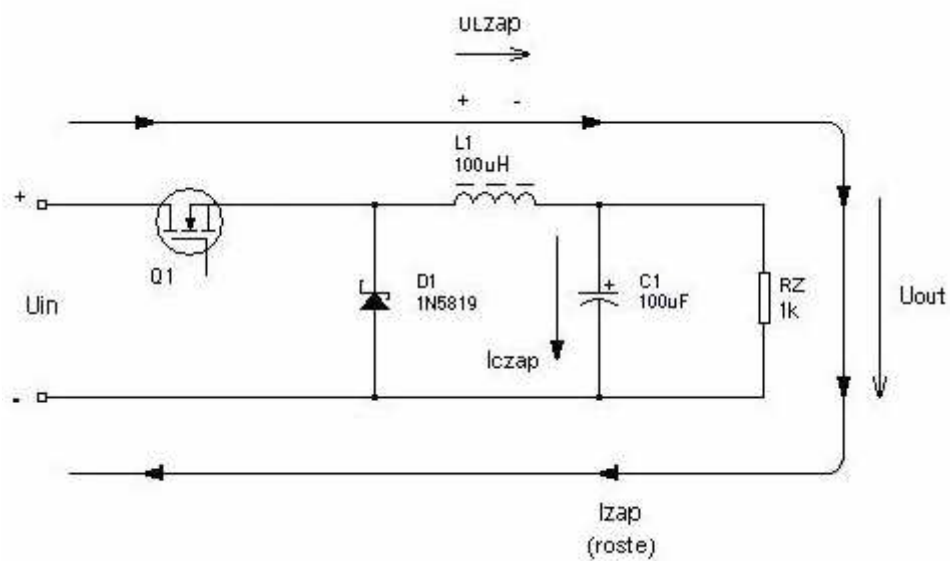
Jakmile tranzistor Q_1 rozezne, přechází cívka L_1 do režimu zdroje, proud I_{vyp} zachovává směr, ale napětí U_{Lvyp} obrací polaritu. Limitou (maximem) výstupního napětí U_{out} je hodnota vstupního napětí U_{in} . Protože v první fázi (tranzistor Q_1 je sepnut) výstupní napětí U_{out} roste, roste i napětí na kondenzátoru C_1 a ten se nabíjí proudem I_{Czap} . V druhé fázi (tranzistor Q_1 je rozepnut) se mění polarita proudu kondenzátorem, kondenzátor se vybíjí do zátěže R_Z proudem I_{Cvyp} a podporuje tak proud, tekoucí do zátěže z cívky. Z toho je patrné, že růst kapacity kondenzátoru C_1 má za následek zmenšování výstupního zvlnění. [1]

Výhody tohoto zapojení:

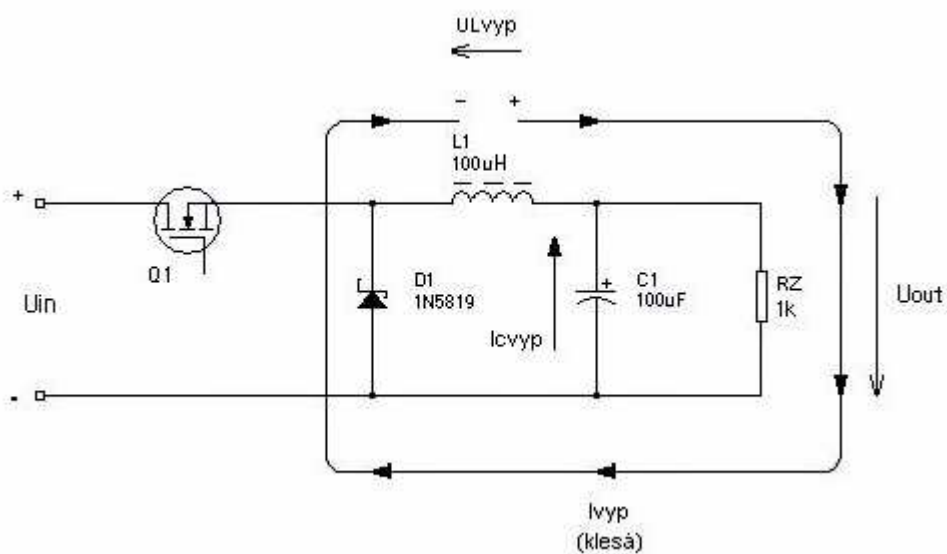
1. Zvlnění výstupního napětí je stejné jako u vstupního napětí a lze jej snadno filtrovat.
Toto zapojení má nejmenší zvlnění, díky tomu, že v cestě proudu je vždy induktor.
2. Maximální velikost výstupního napětí je menší než u vstupního napětí.
3. Chceme-li výstupní napětí dále snížit, prodloužíme dobu t_2 rozepnutí spínače relativně vzhledem k době t_1 (princip pulzní šířkové modulace).
4. Jednoduchost a nízká cena.

Nevýhodami tohoto zapojení:

1. Omezený rozsah výkonů a stejnosměrné (galvanické) spojení vstupu a výstupu.
2. Nebezpečí zničení spínacího tranzistoru Q_1 při zkratu na výstupu. S tímto zapojením se obvykle konstruuji měniče do výkonu okolo 50W, střída spínání se může pohybovat v celém rozsahu, tj. od nuly do 100%.

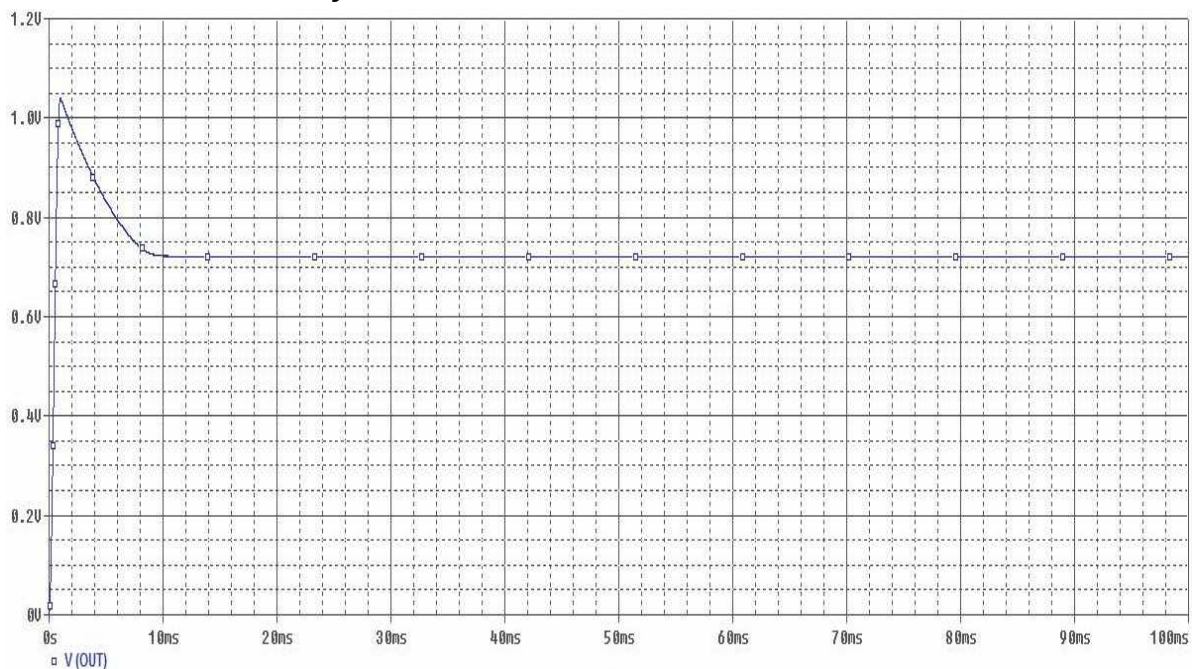


Obrázek 5.1: Snižující měnič – tranzistor Q_1 sepnut [1]

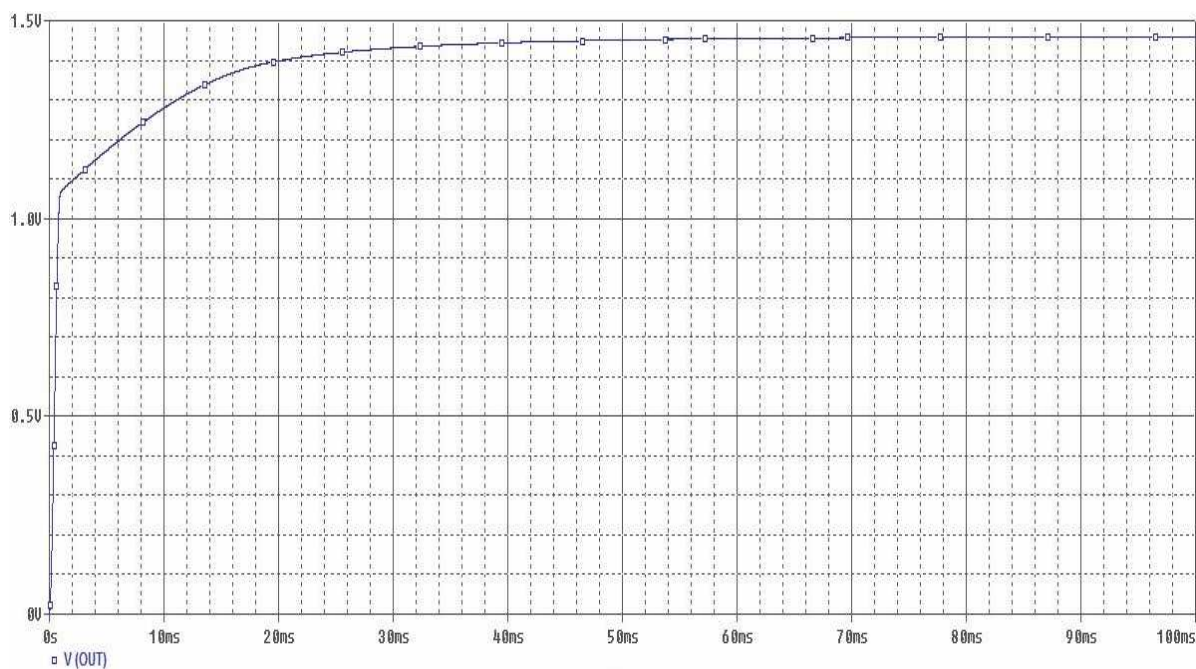


Obrázek 5.2: Snižující měnič – tranzistor Q_1 rozepnut [1]

5.1.1 Časová analýza



Obrázek 5.3: Průběh časové analýzy s odporovou zátěží 1k Ω

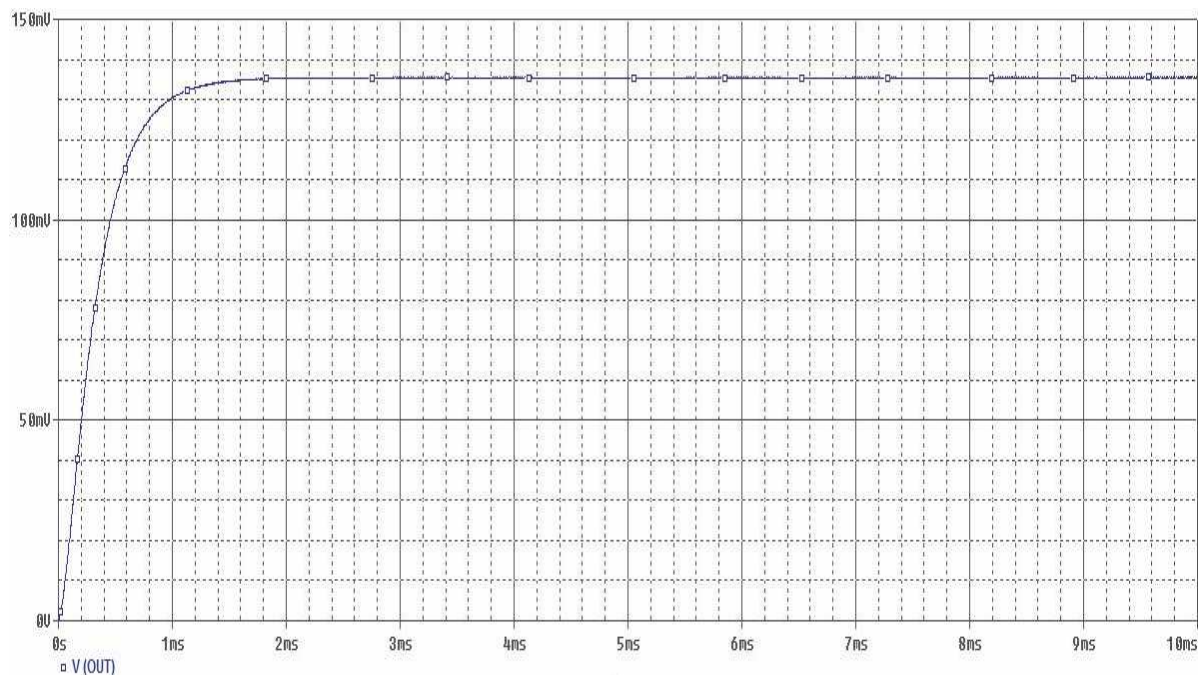


Obrázek 5.4: Průběh časové analýzy s odporovou zátěží 10k Ω

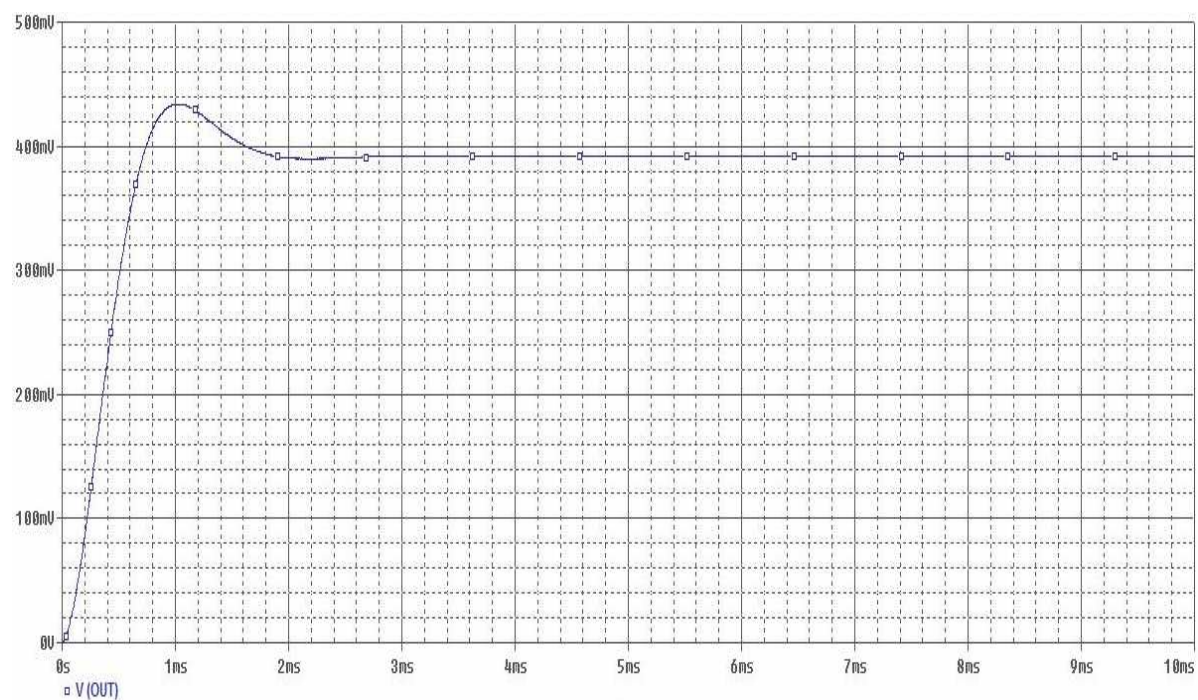
Obrázek 5.3 je simulován pro hodnoty: $V_{in} = 5V$, $L_1 = 10mH$, $C_1 = 10\mu F$, $R_1 = 1k\Omega$.

Obrázek 5.4 je simulován pro hodnoty: $V_{in} = 5V$, $L_1 = 10mH$, $C_1 = 10\mu F$, $R_1 = 10k\Omega$.

U těchto obrázků je hodnota cívky 10mH. Jakmile tranzistor Q_1 rozepe, přechází cívka L_1 do režimu zdroje. Na obrázku 5.3 se napětí ustálilo na hodnotě 624mV a na obrázku 5.4 se napětí se ustálilo na hodnotě 1.46V.



Obrázek 5.5: Průběh časové analýzy s odporovou zátěží 1Ω



Obrázek 5.6: Průběh časové analýzy s odporovou zátěží 10Ω

Obrázek 5.5 je simulován pro hodnoty: $V_{in} = 5V$, $L_1 = 1mH$, $C_1 = 100\mu F$, $R_1 = 1\Omega$.

Obrázek 5.6 je simulován pro hodnoty: $V_{in} = 5V$, $L_1 = 1mH$, $C_1 = 100\mu F$, $R_1 = 10\Omega$.

U těchto obrázků je hodnota cívky $1mH$. Zde jsem použil odporovou zátěž 1Ω a 10Ω , abych zobrazil průběhy spínání při poměrně malých hodnotách odporové zátěže. Hodnota kapacitní zátěže je u obou grafů stejná, tedy $100\mu F$. Na obrázku 5.5 se napětí ustálilo na hodnotě $135mV$ a na obrázku 5.6 se napětí se ustálilo na hodnotě $391mV$.

5.1.2 Kontinuální model

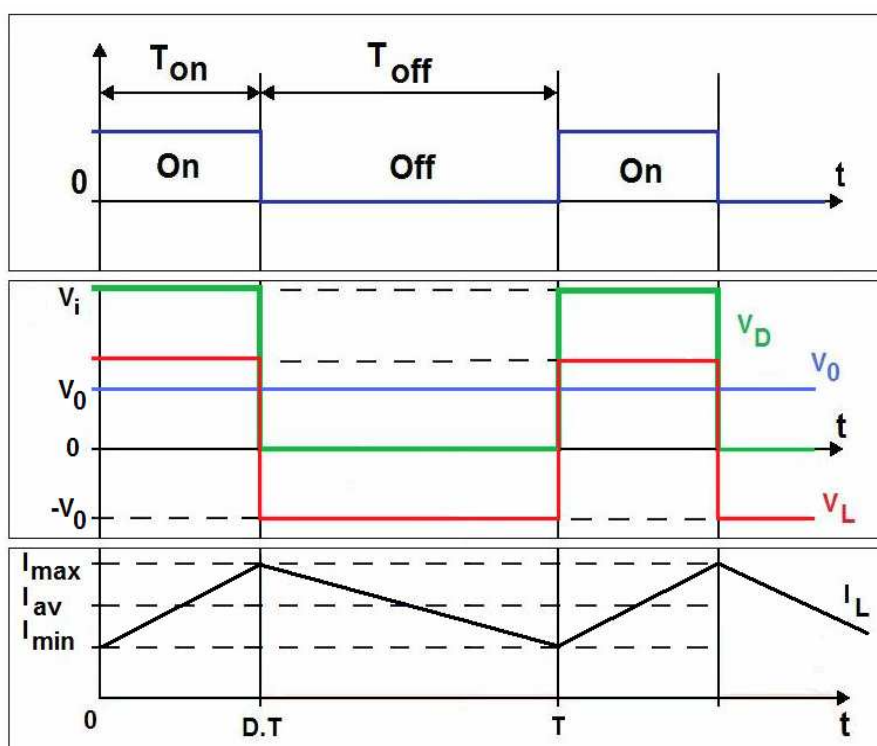
Když snižující měnič pracuje v kontinuálním režimu, proud I_L , který prochází cívkou nikdy nesmí během tohoto cyklu klesnout na nulu. Obrázek 5.7 ukazuje typické tvary křivek proudů a napětí, které pracují v kontinuálním režimu. Když je obvod v sepnutém stavu, napětí na cívce je dáno vzorcem [2]

$$V_L = V_I - V_0 \quad (3)$$

Proud, který protéká cívkou zůstává lineární. Když je obvod v rozepnutém stavu, napětí na cívce je dáno vzorcem [2]

$$V_L = -V_0 \quad (4)$$

Proud se I_L snižuje. Četnost periody spínání dT_p , je mnohem větší než mezní kmitočet z LC filtru. Lineární model vyvinutý Middlebrook a Cuk, který dosáhl širokého přijetí. Tento kanonický model je vhodný pro všechny tři základní topologie operující v kontinuálním režimu. Tato linearizace modelu se používá pro povolení všech lineárních analýz obvodu a napájení v jednotlivém DC pracovním bodu. Ideální vstupní napětí zdroje, to je s nulovou impedancí zdroje. Závislý generátor proudu v podstatě nemá žádný účinek na výstup. Závislé napětí generátoru poskytne výstupní regulaci napětí přes dvě pole LC filtru. [2]



Obrázek 5.7: Snižující měnič v kontinuálním režimu [2]

5.1.3 Diskontinuální model

Zatěžovací proud I_{out} je snížen na hodnotu, kterou způsobuje průměrný proud cívku, bude méně než jedna polovina vlnění proudu cívku Δi_L , proud indukční cívku chce téct záporně skrz cívku. Jakmile tranzistor vypne a dioda chytí záporně zkreslenou informaci, záporný proud indukční cívku nemá žádnou cestu podél které by mohl téct. V tomto bodě žádný proud neteče do induktoru měniče, který je rozepnut. Při této nespojitosti u proudu indukční cívku se tento provozní režim obecně přiřazuje k nespojitému režimu. Na obrázku 5.8 je zobrazena definice křivek proudu a napětí se zřejmými rozdíly mezi těmito dvěma režimy v obrázku 5.8. Měnič OFF time (rozepnutý), pro tento provozní režim se obecně určuje různým způsobem. Část z vypnutého režimu, během které proud indukční cívku ještě teče je označený jako $d_2 t_p$ a proto platí vzorec [2]

$$d + d_2 < 1 \quad (5)$$

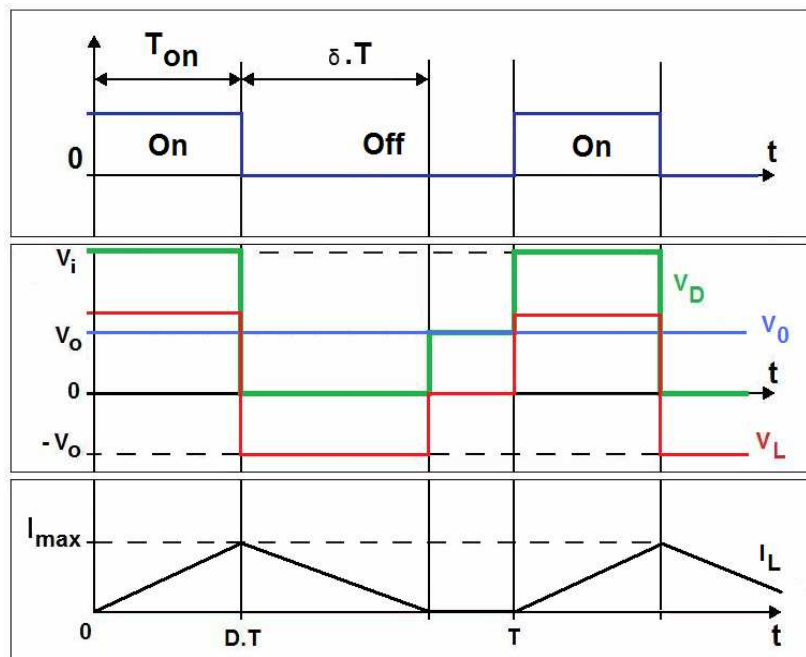
Tato konvence byla ustanovena v Cuk and Middlebrook během jejich průkopnické práce ve vývoji analytických modelů měniče energie. Přenosová funkce pro nespojitý režim je zaznamenána v rovnici (8). Middlebrook definuje charakteristiku vodivosti [2]

$$k = 2L / R_{tp} \quad (6)$$

Ten značí hranici mezi nespojitými a spojitými režimy. Pro snižující měnič v této hranici [2]

$$k = D \quad (7)$$

$$V_{out} = V_{in} \left(\frac{2}{1 + \sqrt{1 + \frac{4k}{d^2}}} \right) \quad (8)$$



Obrázek 5.8: Snižující měnič v diskontinuálním režimu [2]

5.2 Zvyšující měnič

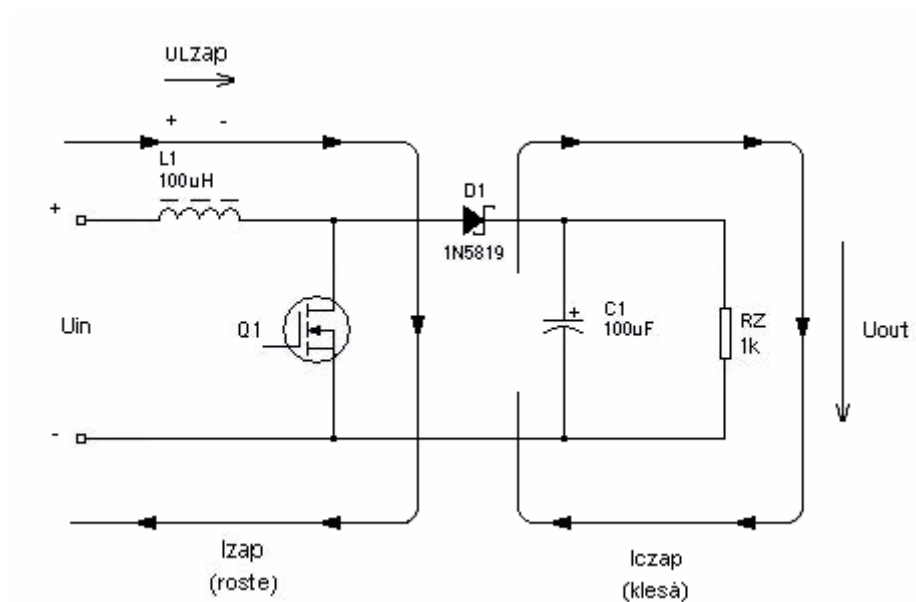
Zapojení na obrázku 5.9 je základní formou neizolovaného zvyšujícího měniče. Lze je klasifikovat jako nepřímý měnič přenosu energie ze vstupu na výstup, protože je energie akumulována v magnetickém poli cívky. Během sepnutí prvku spínače (tranzistoru Q_1) roste (lineárně při konstantním vstupním napětí U_{in}) proud I_{Lzap} . Energie je tak postupně akumulována v magnetickém poli cívky a cívka se tedy chová jako spotřebič a napětí na ní je ve smyslu s protékajícím proudem.

Během rozepnutí tranzistoru Q_1 proud protéká se zdrojem o vstupním napětí U_{in} a cívky L_1 do zátěže. Cívka se nyní chová jako zdroj, který je spojen do série se zdrojem napájecího napětí U_{in} . Proud v této fázi činnosti zdroje protéká do zátěže a výstupního kondenzátoru z těchto sériově zapojených zdrojů napětí.

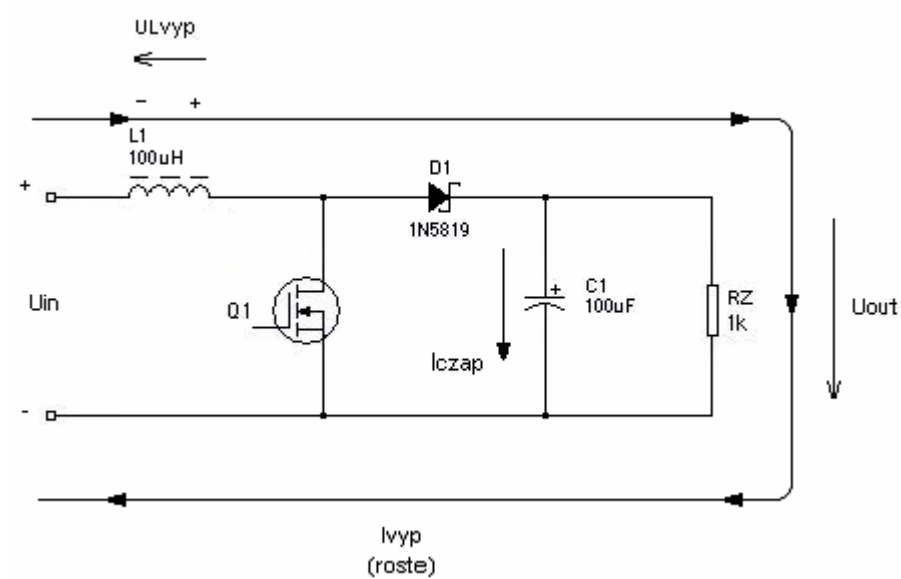
Dioda D_1 zabraňuje vybíjení kondenzátoru C_1 přes tranzistor Q_1 v případě, že je Q_1 sepnut (první fáze činnosti obvodu). Výhody tohoto zvyšujícího zapojení jsou jednoduchost, nízká cena a schopnost dosáhnout zvýšení napětí na výstupu oproti napětí vstupnímu bez nutnosti použít transformátor. Nevýhodou je opět omezený rozsah výkonu a poměrně vysoké výstupní zvlnění při nízkých hodnotách střídavého spínání tranzistoru Q_1 .

Zdroj v tomto zapojení generuje výstupní napětí U_{out} vždy vyšší, než je napětí vstupní U_{IN} a spodní limitou napětí U_{out} je právě napětí U_{in} . Na obrázku 5.9 je dioda D_1 polarizována v závěrném směru a na obrázku 5.10 v propustném směru. Při sepnutém tranzistoru Q_1 je proud do zátěže dodáván pouze z kondenzátoru C_1 (výstupní napětí U_{out} je vždy vyšší než napětí U_{CES} na sepnutém tranzistoru a dioda D_1 je tak polarizována v závěrném směru), kondenzátor C_1 se tak vybíjí a jeho proud klesá stejně jako napětí na něm (a na zátěži R_Z).

Při rozepnutí tranzistoru Q_1 cívka L_1 zachovává směr toku svého proudu, ale obrací polaritu svého napětí (přechází z režimu spotřebiče do režimu zdroje), její naindukované napětí $U_{L vyp}$ se sčítá s napětím napájecího zdroje U_{in} a dioda D_1 přechází do vodivého stavu. Je dobíjen kondenzátor C_1 proudem $I_{C vyp}$, roste na něm napětí a tedy roste napětí i na zátěži R_Z . [1]

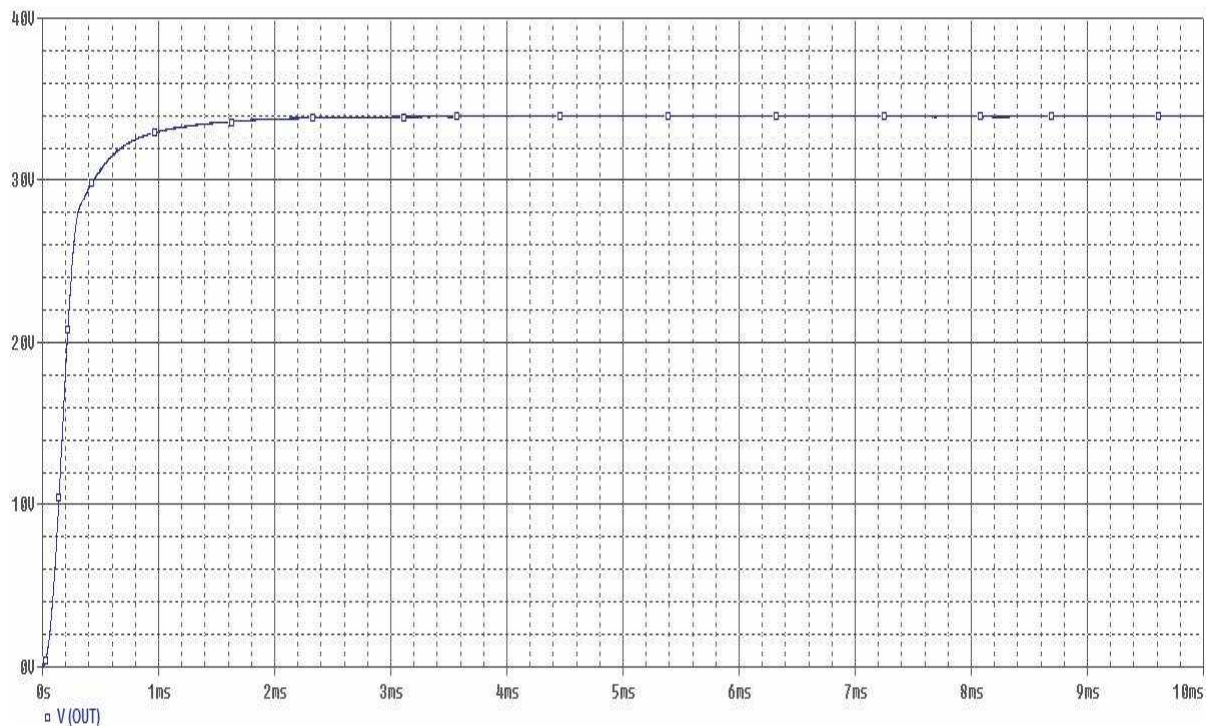


Obrázek 5.9: Zvyšující měnič – tranzistor Q_1 sepnut [1]

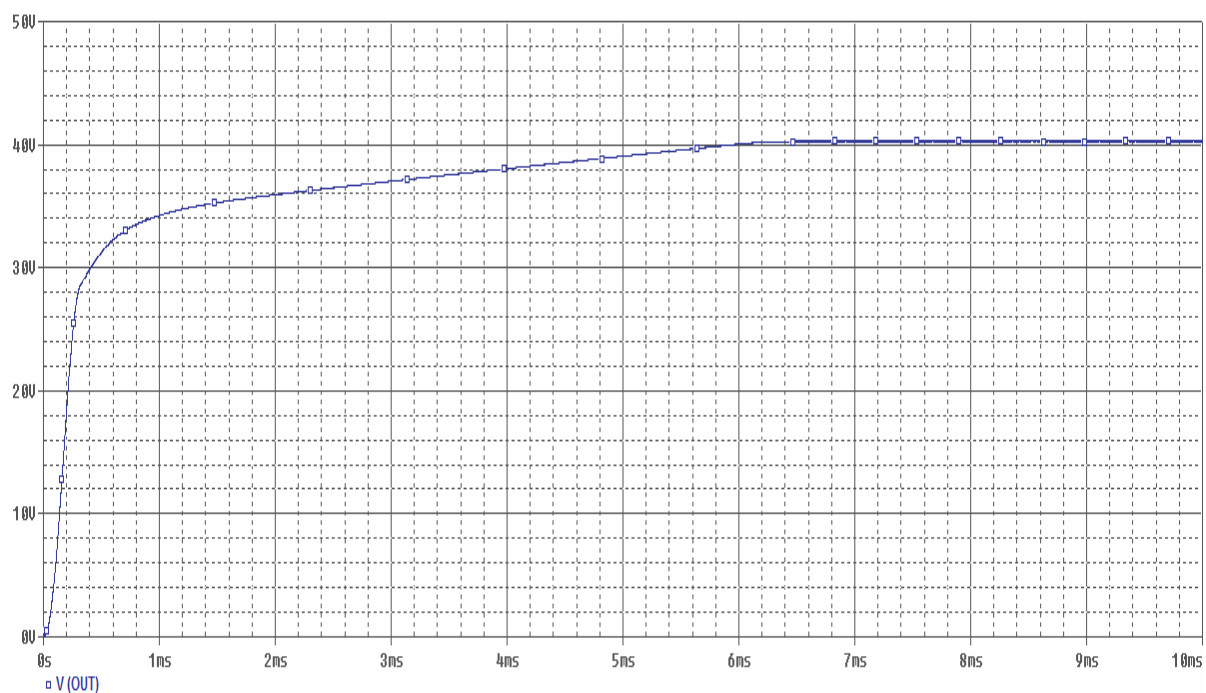


Obrázek 5.10: Zvyšující měnič – tranzistor Q_1 rozepnut [1]

5.2.1 Časová analýza



Obrázek 5.11: Průběh časové analýzy zvyšujícího měniče s odporovou zátěží $1k\Omega$

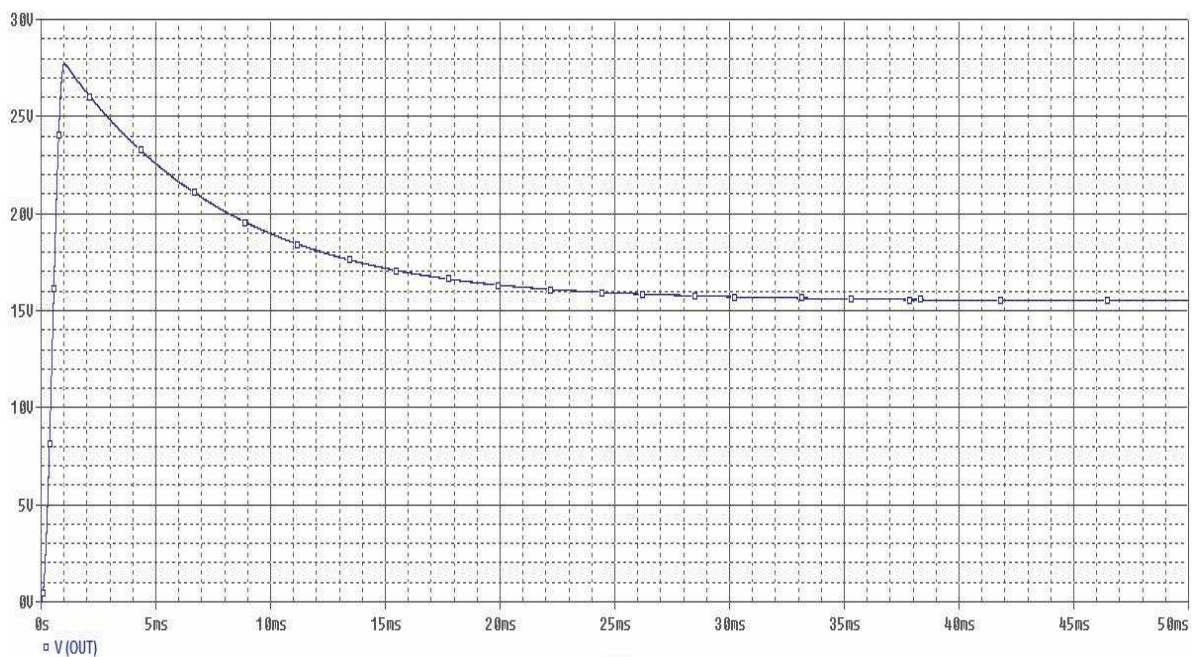


Obrázek 5.12: Průběh časové analýzy zvyšujícího měniče s odporovou zátěží $10k\Omega$

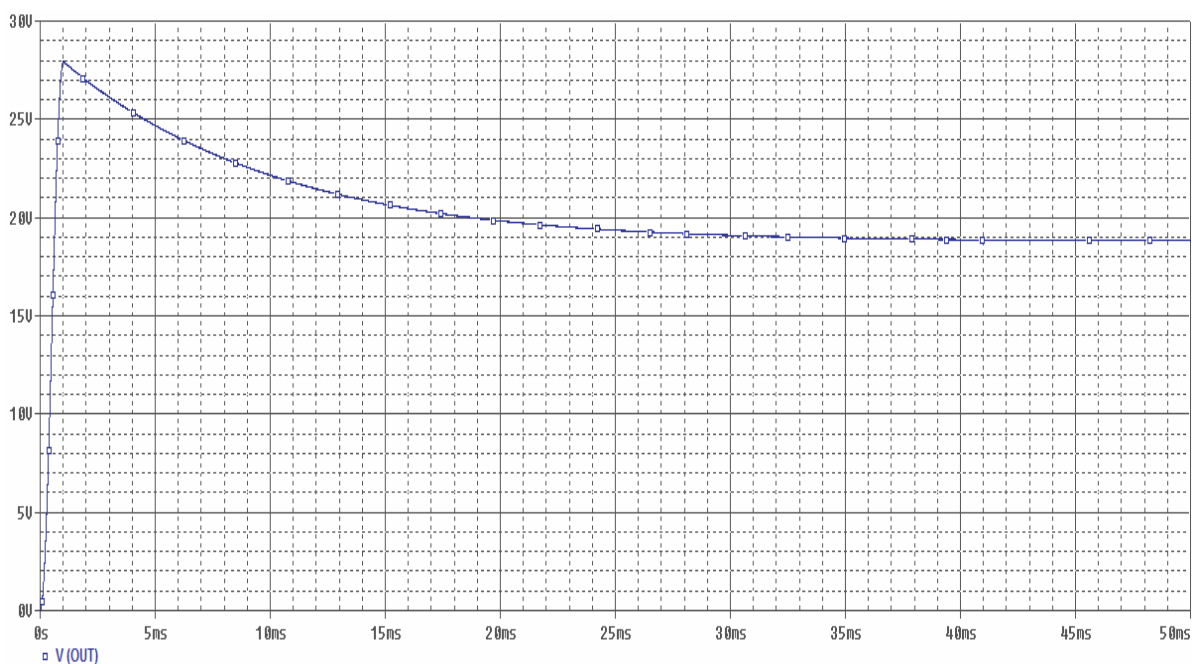
Obrázek 5.11 je simulován pro hodnoty: $V_{in} = 15V$, $L_1 = 1mH$, $C_1 = 10\mu F$, $R_1 = 1k\Omega$.

Obrázek 5.12 je simulován pro hodnoty: $V_{in} = 15V$, $L_1 = 1mH$, $C_1 = 10\mu F$, $R_1 = 10k\Omega$.

Na těchto obrázcích je promítnuta funkce zvyšujícího měniče. Na obrázku 5.11 dosahuje hodnota napětí na výstupu měniče 34V a na obrázku 5.12 dosahuje hodnota napětí na výstupu měniče 40V.



Obrázek 5.13: Průběh časové analýzy zvyšujícího měniče s odporovou zátěží 80Ω



Obrázek 5.14: Průběh časové analýzy zvyšujícího měniče s odporovou zátěží 100Ω

Obrázek 5.13 je simulován pro hodnoty: $V_{in} = 15V$, $L1 = 1mH$, $C1 = 100\mu F$, $R1 = 80\Omega$.

Obrázek 5.14 je simulován pro hodnoty: $V_{in} = 15V$, $L1 = 1mH$, $C1 = 100\mu F$, $R1 = 100\Omega$.

Na těchto obrázcích je promítnuta funkce zvyšujícího měniče. Zde jsem použil odporovou zátěž 80Ω a 100Ω, abych zobrazil průběhy spínání při poměrně malých hodnotách odporové zátěže. Na obrázku 5.15 dosahuje hodnota napětí na výstupu měniče 15,6V(při této odporové zátěži si zvyšující měnič stále zachovává schopnost zvyšovat napětí, ale již při odporové zátěži 78 Ω tuto schopnost ztrácí) a na obrázku 5.16 dosahuje hodnota napětí na výstupu měniče 19V.

5.2.2 Kontinuální model

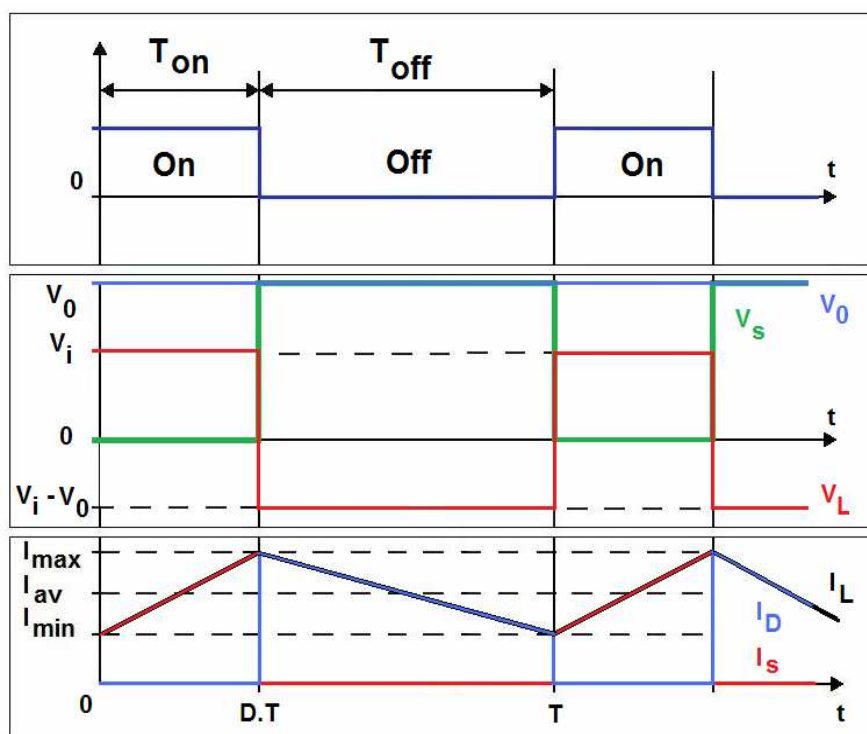
Když zvyšující měnič pracuje v kontinuálním režimu, proud I_L , který prochází cívkou nikdy nesmí klesnout na nulu. Obrázek 5.15 ukazuje typické tvary křivek proudů a napětí, které pracují v kontinuálním režimu. Výstupní napětí může být vypočítáno tímto způsobem (v případě ideálního měniče se používají komponenty s ideálním režimem):

$$\frac{\Delta I_L}{\Delta t} = \frac{V_i}{L} \quad (9)$$

Při porovnání snižujícího a zvyšujícího měniče v kontinuálním režimu je zřejmé, že vstupní proud u snižujícího měniče je pulzující, nicméně kvůli cívce na vstupní straně není proud u zvyšujícího měniče pulzující.

Naopak výstupní proud zvyšujícího měniče I_D , který je průměrný s výstupním filtračním kondenzátorem je pulzující, ale výstupní proud snižujícího měniče I_L je hladký následkem cívky na výstupní straně. Přenosová funkce tohoto měniče je vyjádřena rovnicí [2]

$$V_{out} = \frac{V_{in}}{d} \quad (10)$$



Obrázek 5.15: Zvyšující měnič v kontinuálním režimu [2]

5.2.3 Diskontinuální model

Když zvyšující měnič pracuje v diskontinuálním režimu, proud I_L , který prochází cívkou klesne během periody na nulu. Rozdíl je v tom, že cívka je na konci cyklu úplně vyprázdněna. Mírný rozdíl má výrazný účinek na výstupní napětí. To může být vypočítáno rovnicí [2]

$$V_{out} = V_{in} \left(\frac{1 + \sqrt{\frac{4d^2}{k}}}{2} \right) \quad (11)$$

Proud cívkou na začátku se vypočítá podle rovnice [2]

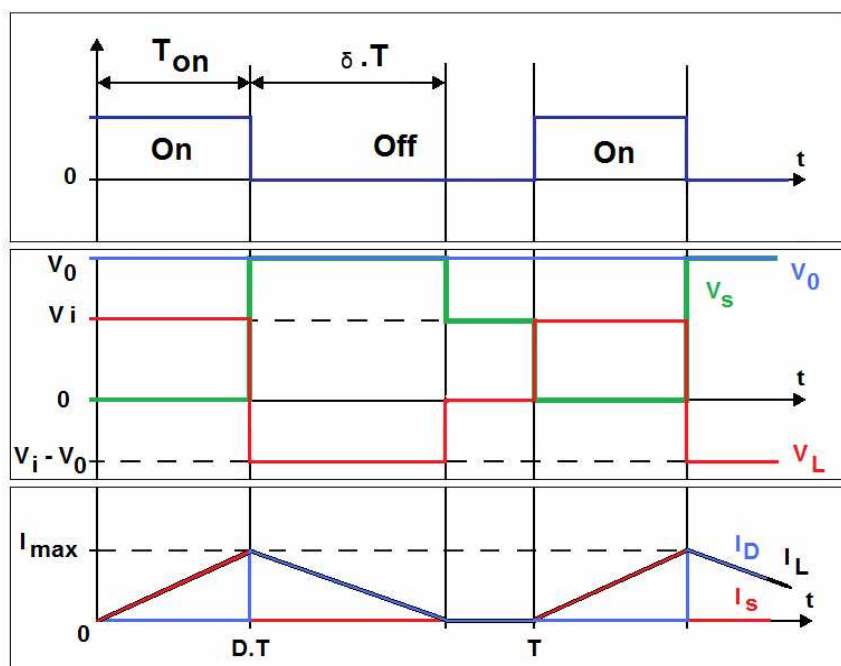
$$I_{LMax} = \frac{V_i \cdot D \cdot T}{L} \quad (12)$$

Limit mezi kontinuálním a diskontinuálním režimem je dosažen, když proud cívkou klesne na nulu přesně na konci cyklu. Průměrný model analýzy je metoda, jak vypočítat průměrný čas z tvaru křivky ve spínacím obvodu. To spočívá v psaní odpovídajících rovnic v každém provozním stavu měniče. Jsou dva stavy: zapnuto, vypnuto. V případě zvyšujícího měniče v sepnutém stavu je rychlost změny proudu v cívce je dána rovnicí [2]

$$L \frac{dI_L}{dt} = V_i \quad (13)$$

V případě zvyšujícího měniče v rozepnutém stavu je rychlost změny proudu v cívce je dána rovnicí: [2]

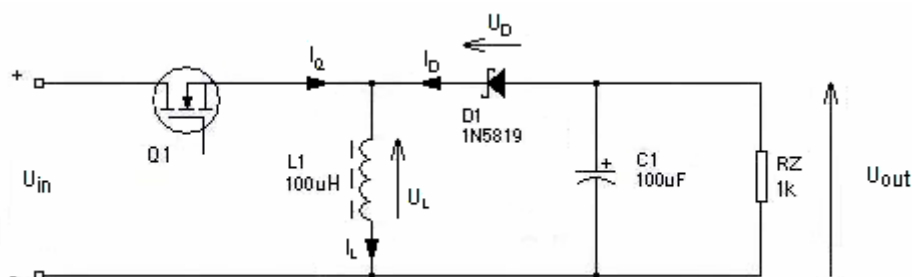
$$L \frac{dI_L}{dt} = V_i - V_o \quad (14)$$



Obrázek 5.16: Zvyšující měnič v diskontinuálním režimu [2]

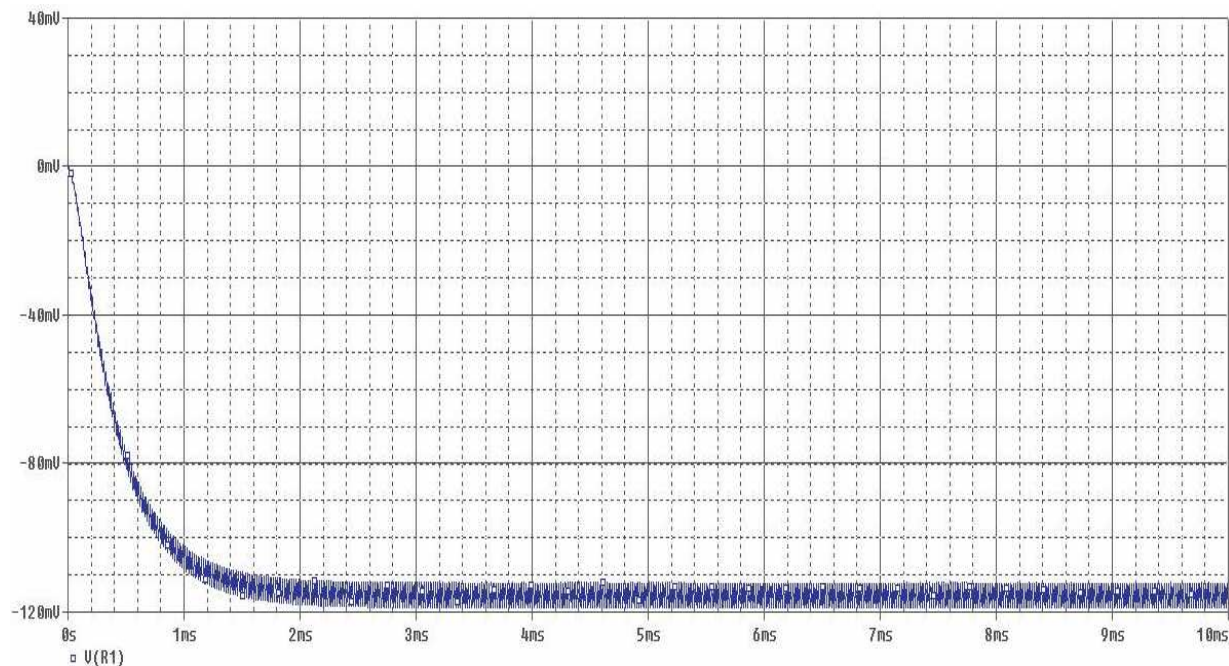
5.3 Snižující – zvyšující měnič

Do třetí topologie základních zapojení měničů patří také tzv. invertující zapojení (jedná se o kombinaci snižujícího a zvyšujícího měniče). Po dobu, kdy je spínač sepnut, se proud ze vstupních svorek uzavírá přes induktor L_1 (dioda je polarizována závěrně). Při rozepnutí spínače změní napětí na induktoru U_L polaritu na opačnou (viz. obrázek 5.17). Kapacitor je tímto napětím nabíjen a na výstupu se objeví napětí U_{out} naznačené polarity. Tento typ spínaného zdroje se používá k získání výstupního napětí, jež má opačnou polaritu, než napětí vstupní. Proto se toto zapojení také nazývá invertující měnič. Střední hodnota výstupního napětí závisí na střídě spínacích pulzů. [2]

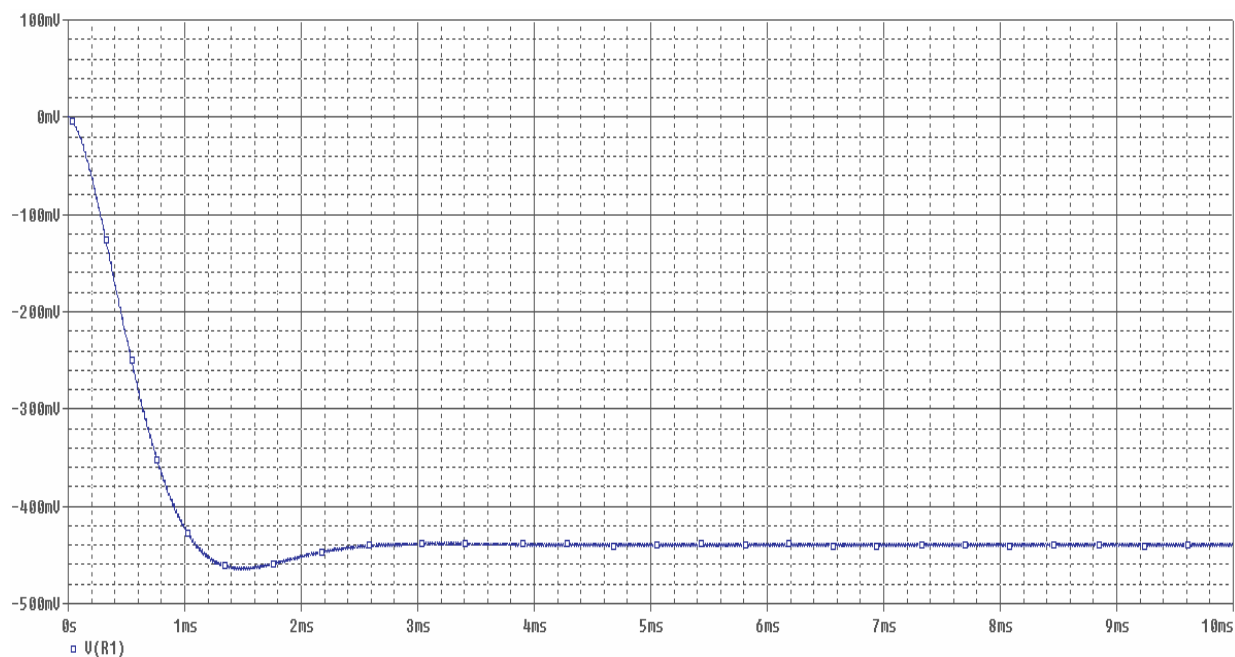


Obrázek 5.17: Snižující - zvyšující měnič [1]

5.3.1 Časová analýza



Obrázek 5.18: Průběh časové analýzy invertujícího měniče s odporovou zátěží 1Ω



Obrázek 5.19: Průběh časové analýzy invertujícího měniče s odporovou zátěží 10Ω

Obrázek 5.18 je simulován pro hodnoty: $V_{in} = 5V$, $L_1 = 1mH$, $C_1 = 100\mu F$, $R_1 = 1\Omega$.

Obrázek 5.19 je simulován pro hodnoty: $V_{in} = 5V$, $L_1 = 1mH$, $C_1 = 100\mu F$, $R_1 = 10\Omega$.

U těchto obrázků je hodnota cívky $1mH$. Na obrázku 5.18 se napětí ustálilo na záporné hodnotě $-116mV$ a na obrázku 5.19 se napětí se ustálilo na hodnotě $-438mV$.

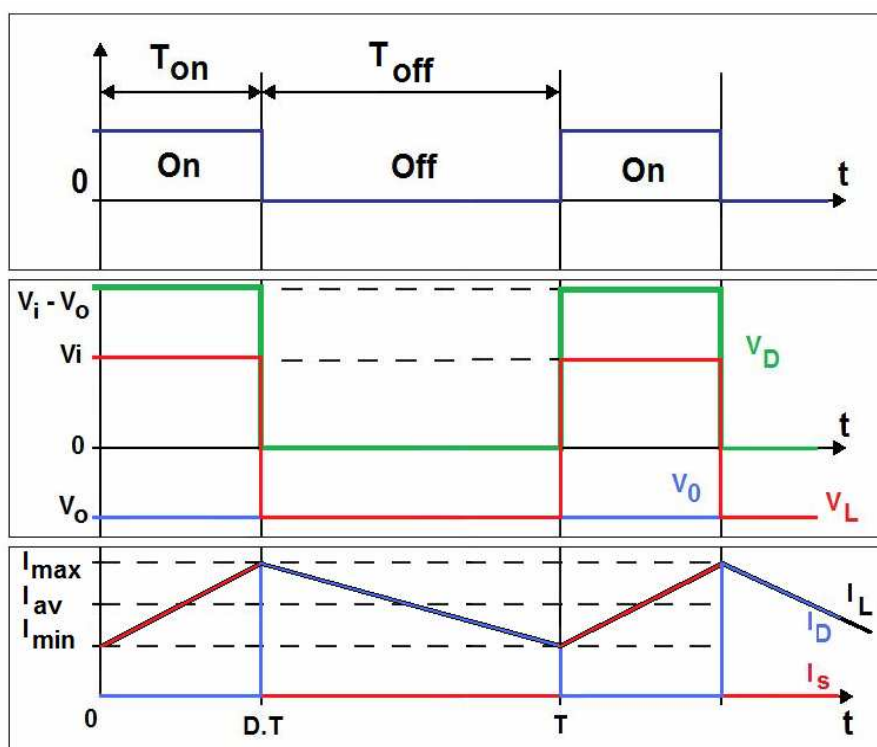
5.3.2 Kontinuální model

Jestliže proud, který prochází skrz cívku L_1 , během tohoto cyklu neklesne na nulu, měnič operuje v kontinuálním režimu. Křivky napětí a proudu ideálního měniče jsou zobrazeny v obrázku 5.20. V úseku $t=0$ k D.T, měnič je v sepnutém stavu a vypínač S je sepnutý. Rychlost změny proudu I_L v cívce L_1 je zobrazena v rovnici [2]

$$\frac{dI_L}{dt} = \frac{V_i}{L} \quad (15)$$

Během vypnutého stavu je vypínač S vypnutý, proud protéká cívkou L_1 . Jestliže budeme předpokládat nulový úbytek napětí na diodě D_1 a dostatečně velkou kapacitu kondenzátoru C_1 , rovnice pro vyjádření proudu I_L v cívce L_1 je zobrazena v rovnici [2]

$$\frac{dI_L}{dt} = \frac{V_0}{L} \quad (16)$$



Obrázek 5.20: Invertující měnič v kontinuálním režimu [2]

5.3.3 Diskontinuální model

Když zvyšující měnič pracuje v diskontinuálním režimu, proud I_L , který prochází cívku klesne během periody na nulu. Rozdíl je v tom, že cívka je na konci cyklu úplně vyprázdněna. Toto je zobrazeno na obrázku 5.21. Mírný rozdíl má výrazný účinek na výstupní napětí. Maximální hodnota proudu se vypočítá podle rovnice [2]

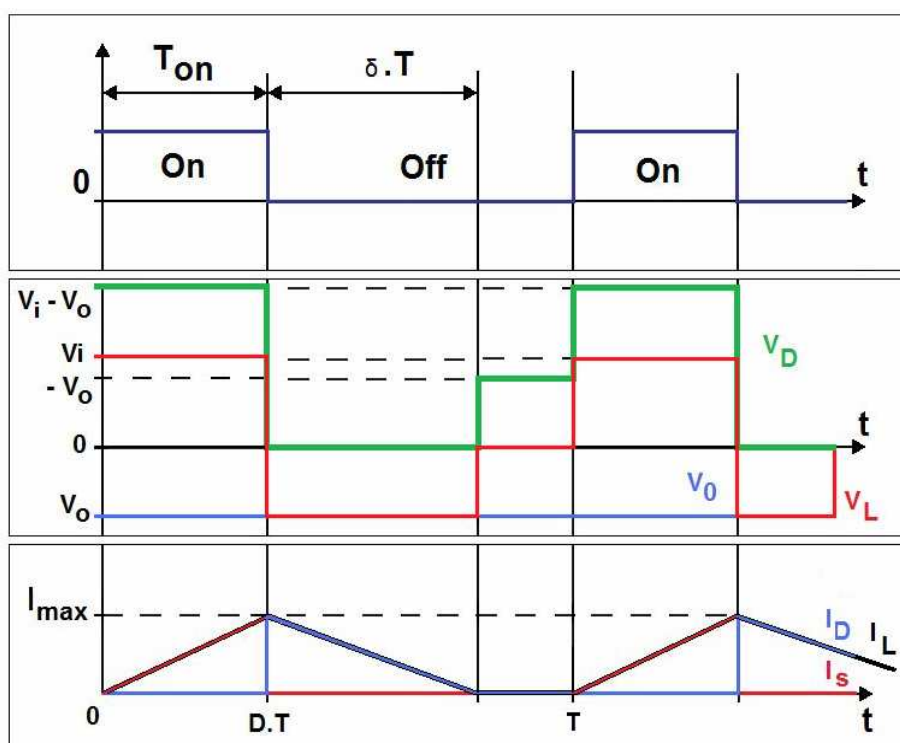
$$I_{L_{\text{Max}}} = \frac{V_i \cdot D \cdot T}{L} \quad (17)$$

Během periody, kdy je vypínač S vypnutý, proud I_L klesá k nule po $\delta \cdot T$. Tento vztah je vyjádřen rovnicí [2]

$$I_{L_{\text{Max}}} + \frac{-V_o \cdot \delta \cdot T}{L} = 0 \quad (18)$$

Pro vyjádření δ se použije kombinace dvou předchozích rovnic (17) a (18) [2]

$$\delta = \frac{V_i \cdot D}{V_o} \quad (19)$$



Obrázek 5.21: Invertující měnič v diskontinuálním režimu [2]

6 Praktické zapojení integrovaných spínaných obvodů

6.1 Integrovaný obvod NCP1653

Jedná se o moderní integrovaný spínací obvod NCP1653 od společnosti ON Semiconductor. Spínací tranzistor uvnitř integrovaného obvodu je typu MOSFET. Využívá se vysoká spínací frekvence (až 100kHz), tím se dosahuje vysoké účinnosti. Rozsah napájecího napětí se pohybuje od -0,3V do 18V. Maximální proud je dán 100mA. Tento obvod je zapojen jednou ze základních topologií spínaných zdrojů, takzvaný „Power Factory Correction“ (dále jen PFC) regulátor. Ten je dnes velmi často používaný téměř ve všech síťových zdrojích. Jeho hlavní předností je schopnost odběru harmonického proudu ze sítě. Dnešní normy již tuto vlastnost vyžadují pro spotřebiče, jejichž příkon je větší než 75W. Do budoucna je však tendence tuto hranici posouvat směrem níže. Již dnes je známo, že první posunutí se chystá v brzké době a to na hodnotu 50W. I když sám o sobě je PFC regulátor nazýván jako aktivní filtr, ne zcela potlačuje všechny složky rušení. Proto se na vstup tohoto regulátoru předřazuje síťový filtr. Realizace takového filtru závisí na mnoha faktorech. Pro každý typ regulátoru může vyhovovat jiný filtr. Je tedy zřejmé, že vstupní filtr je třeba navrhovat individuálně tak, aby byly splněny všechny podmínky a regulátor byl dobře odrušen.

Základní vlastnosti obvodu NCP1653 :

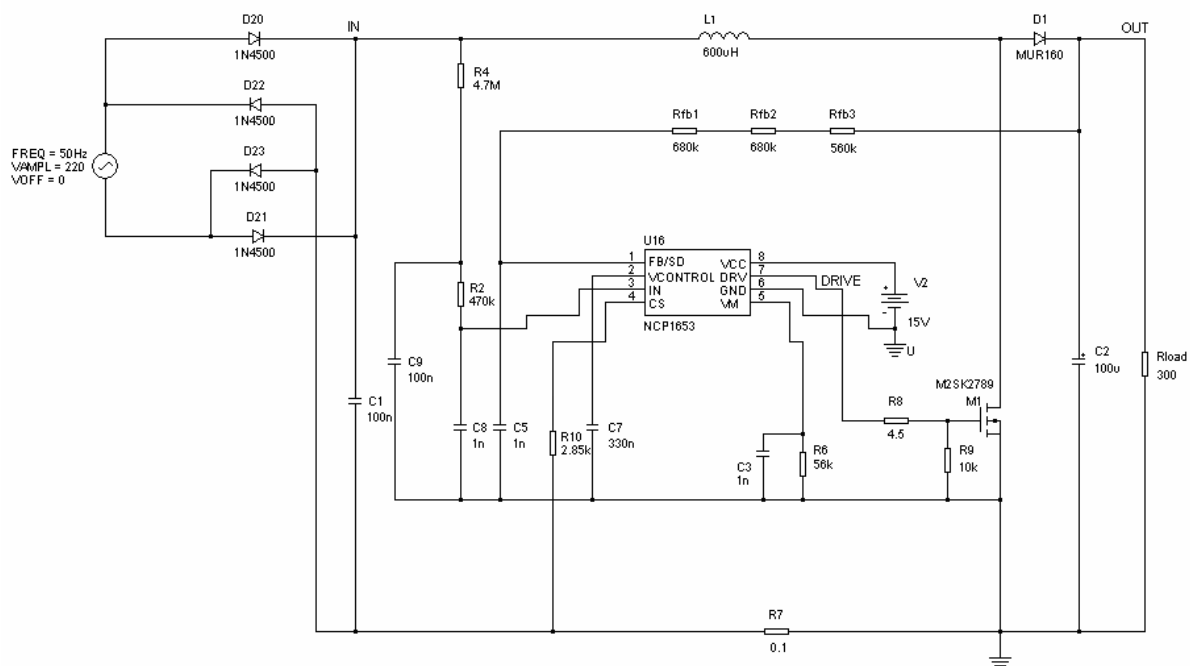
Ochrana proti přepětí – ochrana zareaguje, když výstupní napětí překračuje 107% nominální regulační úrovně. Obvod automaticky pokračuje v operaci, když se výstupní napětí sníží pod hranici 107%.

Jištění proti podpětí – ochrana zareaguje, když výstupní napětí poklesne pod 8% nominální regulační úrovně. Obvod se automaticky rozběhne, když výstupní napětí překročí 12% z nominální regulační úrovně.

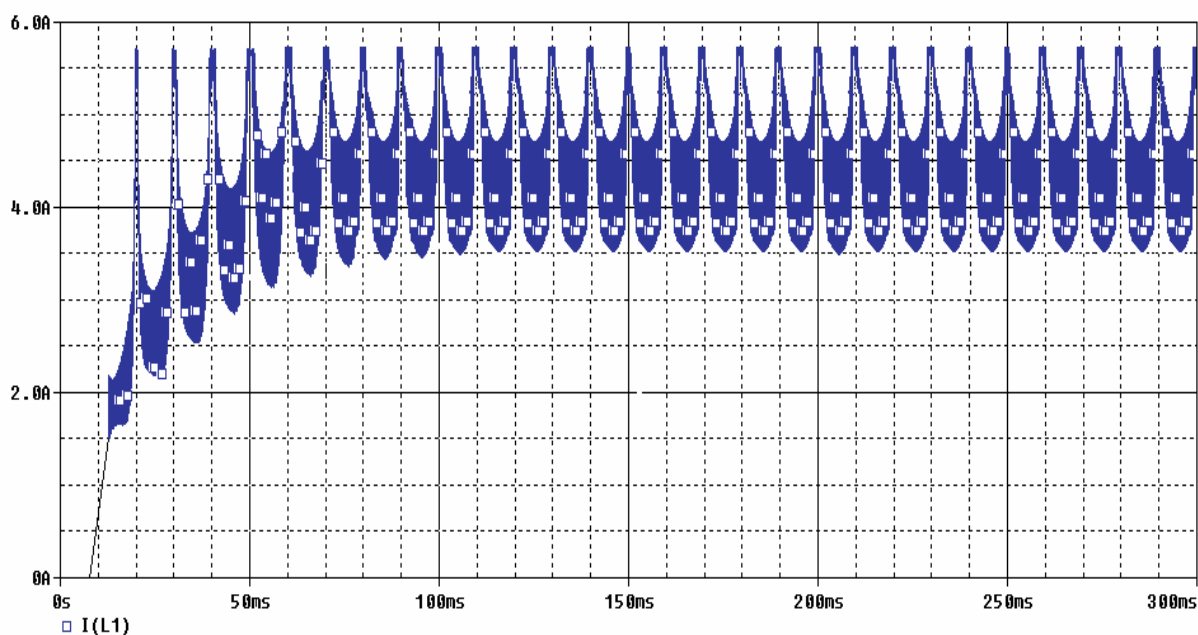
Teplná ochrana – ochrana zareaguje, jakmile překročí teplota obvodu hodnotu 150°C. Operace pokračuje, když teplota poklesne na 30°C.

Nadproudová ochrana – ochrana zareaguje, když proud induktorem překračuje uživatelsky definovanou hodnotu. Operace pokračuje, jakmile se tato hodnota proudu induktorem sníží. [6]

6.1.1 Zvyšující měnič – časová analýza

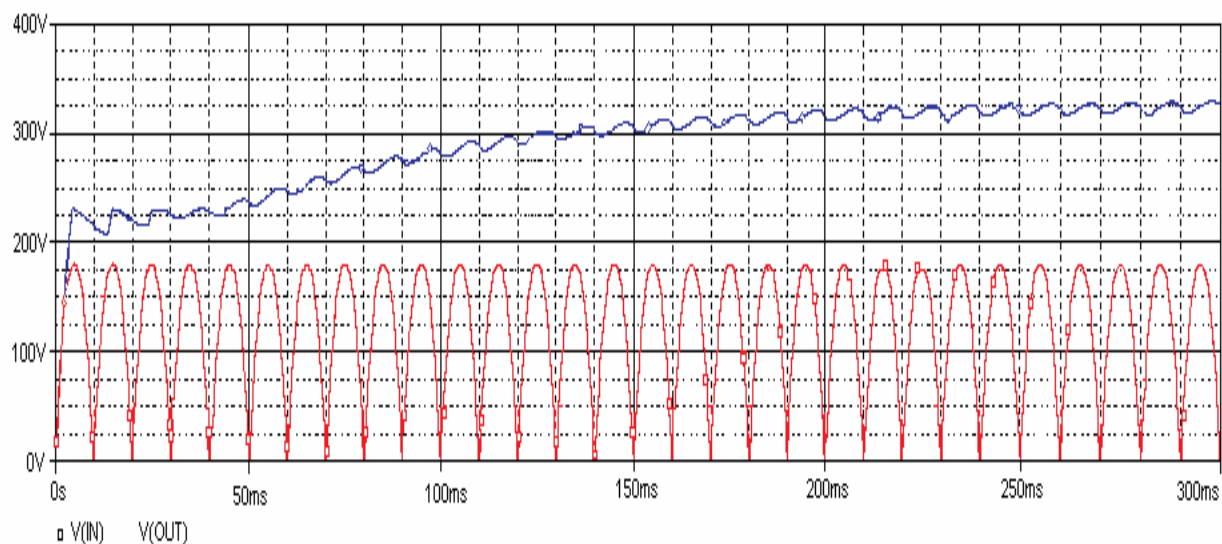


Obrázek 6.1 : Schéma zapojení zvyšujícího měniče NCP1653



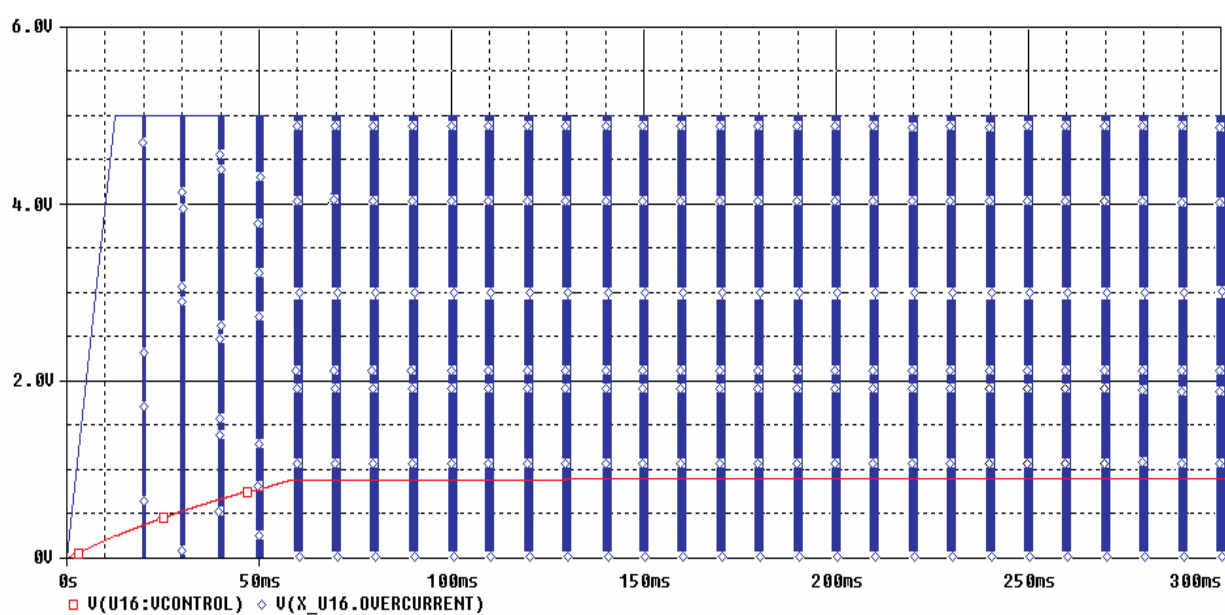
Obrázek 6.2: Zobrazení proudu $I(L_1)$ v čase od 0ms do 300ms

Obrázek 6.2 je simulován pro hodnoty: $L_1 = 500\mu\text{H}$, $C_2 = 100\mu\text{F}$. Průběh proudu $I(L_1)$ cívkou L_1 se ustálil na hodnotě 5,75A.



Obrázek 6.3: Zobrazení vstupního a výstupního napětí v čase od 0ms do 300ms

Obrázek 6.3 je simulován pro hodnoty: $L_1 = 500\mu\text{H}$, $C_2 = 100\mu\text{F}$. Průběh výstupního napětí V_{out} se ustálil na hodnotě 300V.

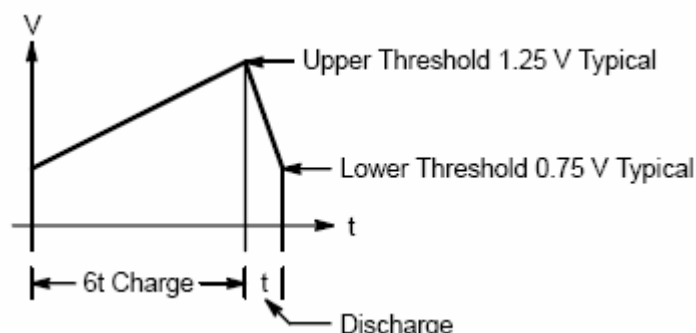


Obrázek 6.4: Zobrazení napětí V_{control} v čase od 0ms do 300ms

Obrázek 6.4 je simulován pro hodnoty: $L_1 = 500\mu\text{H}$, $C_2 = 100\mu\text{F}$. Průběh výstupního napětí V_{control} se ustálil na hodnotě 5V.

6.2 Integrovaný obvod MC34063

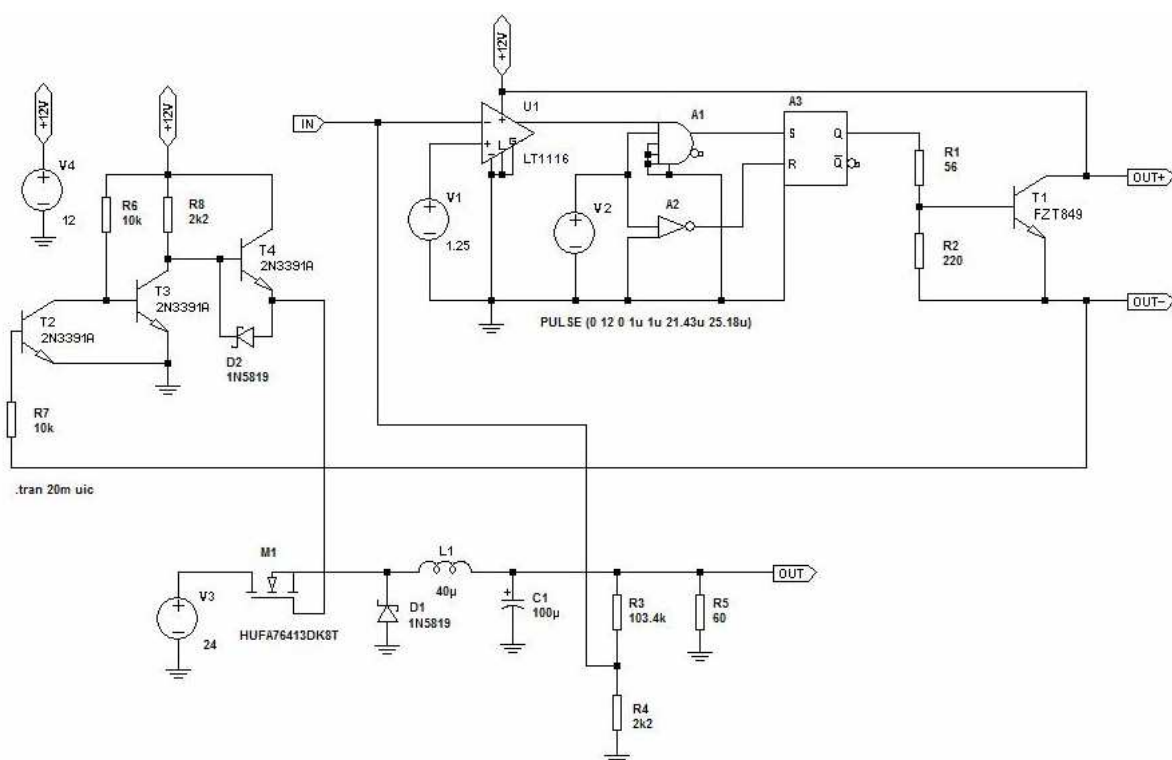
Jedná se o integrovaný spínací obvod od společnosti Motorola. Obvod MC34063 je monolitický řídicí obvod obsahující všechny aktivní funkce, požadované pro DC-DC konvertory. Tento integrovaný obvod obsahuje vnitřní teplotně kompenzovaný referenční zdroj, komparátor, oscilátor s šířkovou modulací a obvodem proudového omezení, budič a výstupní spínač pro vysoké proudy. Tato řada obvodů byla zkonstruována speciálně pro zvyšující, snižující a invertující měniče. Všechny tyto funkce jsou obsaženy v pouzdru s osmi vývody. Oscilátor se skládá ze zdroje proudu a dolního spínače, které nabíjí a vybíjí vnější časovací kondenzátor C_T mezi horním a dolním prahem. Typické nabíjecí a vybíjecí proudy jsou $35\mu\text{A}$ respektive $200\mu\text{A}$, jejichž poměr je kolem 1:6. Doba nabíjení kondenzátoru je tedy 6-krát delší než doba vybíjení, jak je ukázáno na obrázku 6.5. Horní práh je roven vnitřnímu referenčnímu napětí $1,25\text{V}$ a dolní práh je přibližně $0,75\text{V}$. Oscilátor běží nepřetržitě s frekvencí odpovídající zvolené hodnotě C_T . Během části periody, kdy se kondenzátor nabíjí, je na vstupu A součinného hradla log. 1. Když výstupní napětí spínaného regulátoru je pod jmenovitou hodnotou, log. 1 je také na vstupu B hradla. Tato podmínka nastaví do jedničky klopný obvod (Latch) a způsobí, že jeho výstup Q sepne výstupní tranzistor (Q1). Když oscilátor dosáhne horní úrovně, C_T se začne vybíjet a na vstupu A hradla se objeví log. 0. Tato log. úroveň také vynuluje klopný obvod a výstupní tranzistor se zavře.



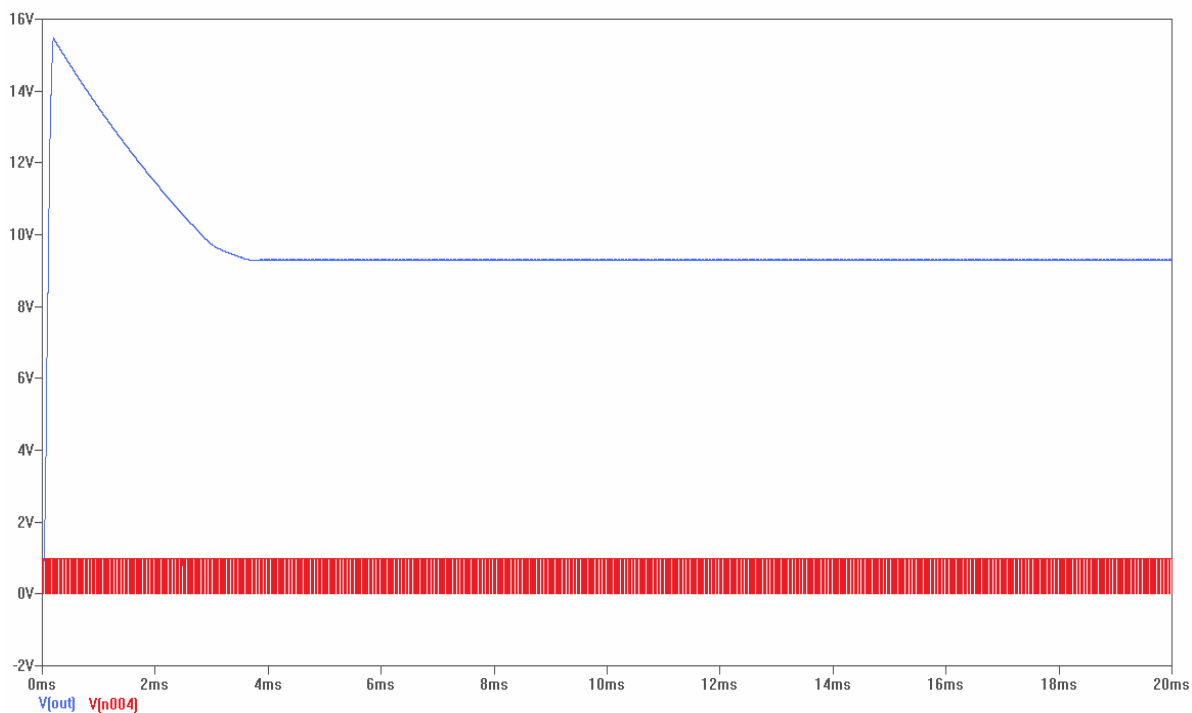
Obrázek 6.5: Doba nabíjení kondenzátoru u obvodu MC34063 [8]

Proudového omezení je dosaženo monitorováním úbytku napětí na vnějším odporu, zapojeném v sérii s napětím V_{CC} a výstupním spínačem. Toto napětí je sledováno pinem $I_{pkSense}$. Když toto napětí překročí hodnotu 330mV , obvod pro omezení proudu vytvoří další cestu proudu pro nabíjení časovacího kondenzátoru C_T . To způsobí rychlého dosažení horního prahu oscilátoru, čímž se zkrátí doba sepnutí výstupního tranzistoru a omezí se množství energie uložené v cívce. Obvod pracuje v rozsahu vstupního napětí od $3,0\text{ V}$ až do 40 V . Omezení výstupního proudu je nastaveno na $1,5\text{A}$. Obvod pracuje na frekvencích do 100 kHz . [8]

6.2.1 Snižující měnič – časová analýza

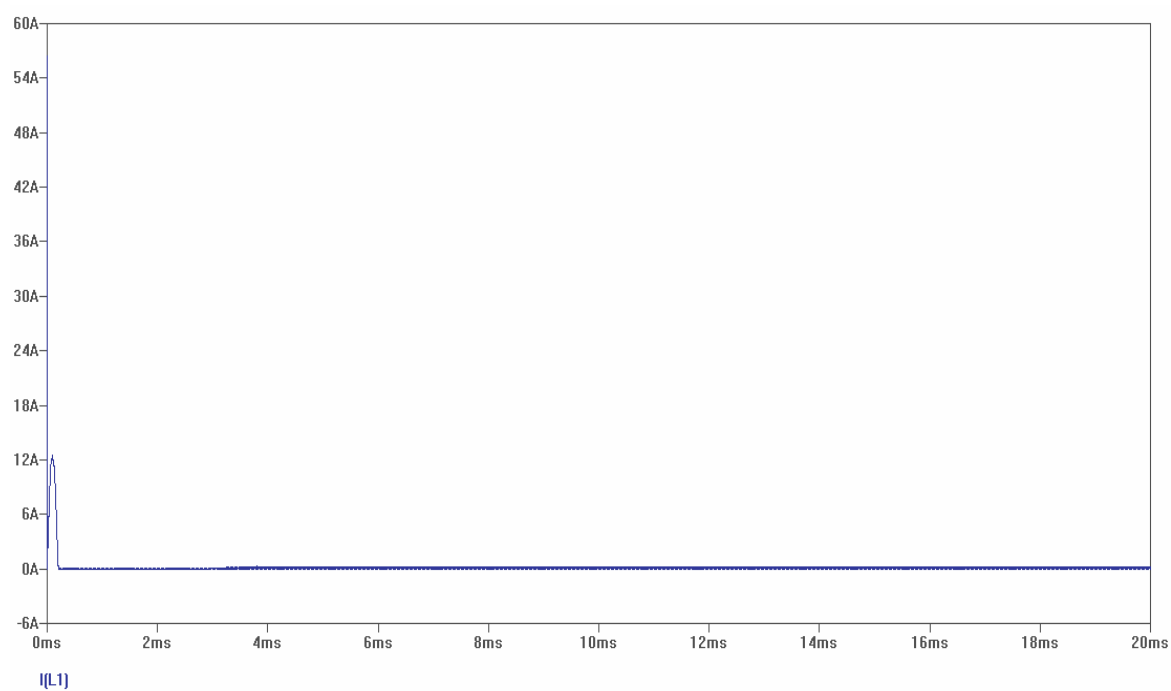


Obrázek 6.6: Schéma zapojení snižujícího měniče MC34063



Obrázek 6.7: Průběh časové analýzy snižujícího měniče MC34063

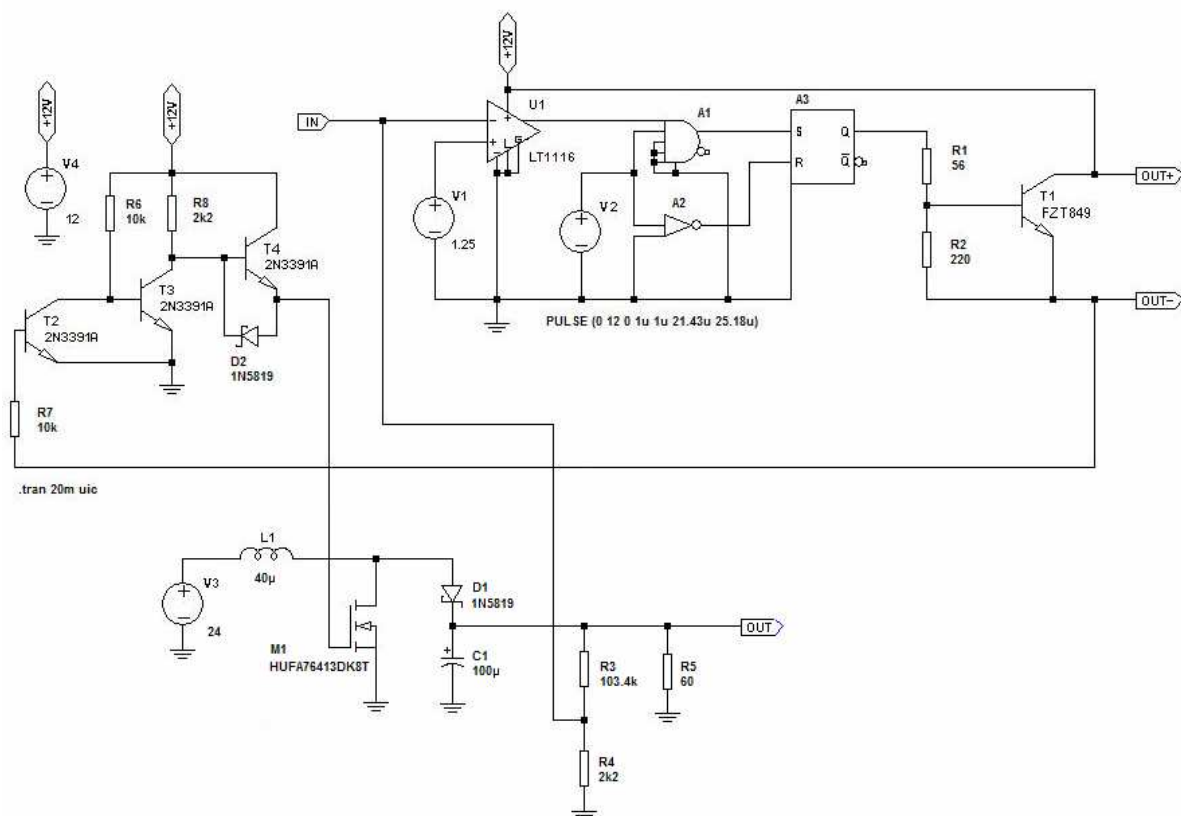
Obrázek 6.7 je simulován pro hodnoty: $L_1 = 40\mu\text{H}$, $C_1 = 100\mu\text{F}$. Průběh výstupního napětí V_{out} se ustálil na hodnotě 9,28V, červeně je vyznačen průběh řídicího signálu spínacího tranzistoru M1.



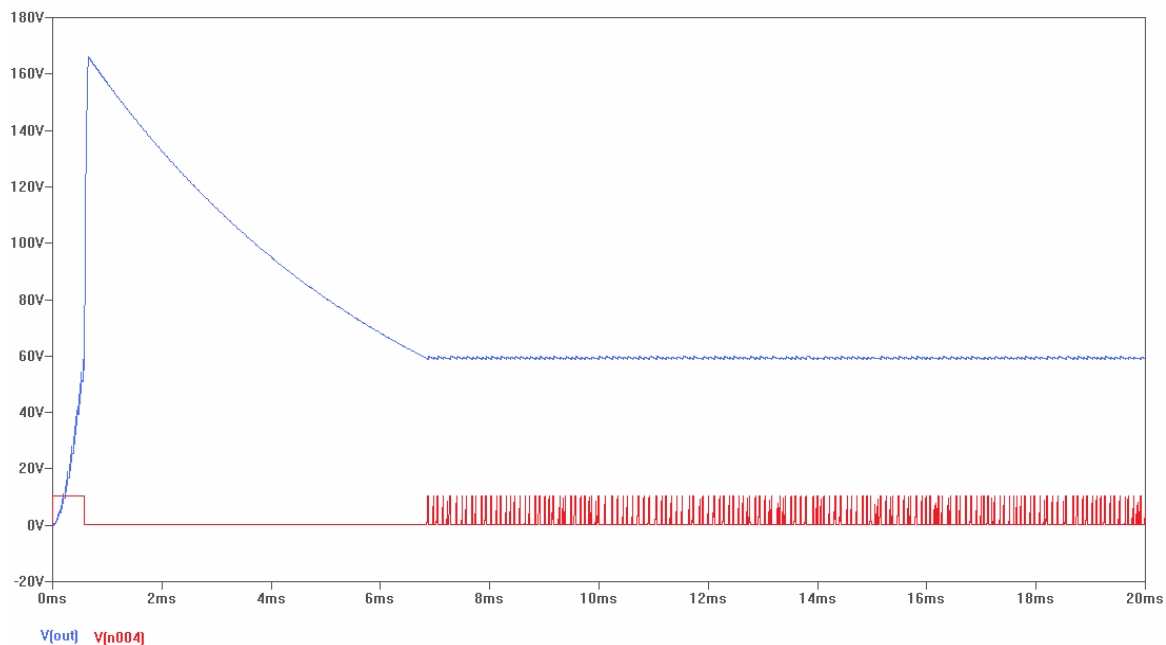
Obrázek 6.8: Průběh proudu cívkou snižujícího měniče MC34063

Obrázek 6.8 je simulován pro hodnoty: $L_1 = 40\mu\text{H}$, $C_1 = 100\mu\text{F}$. Průběh proudu $I(L_1)$ cívkou $L1$ se ustálil na hodnotě 277mA.

6.2.2 Zvyšující měnič – časová analýza

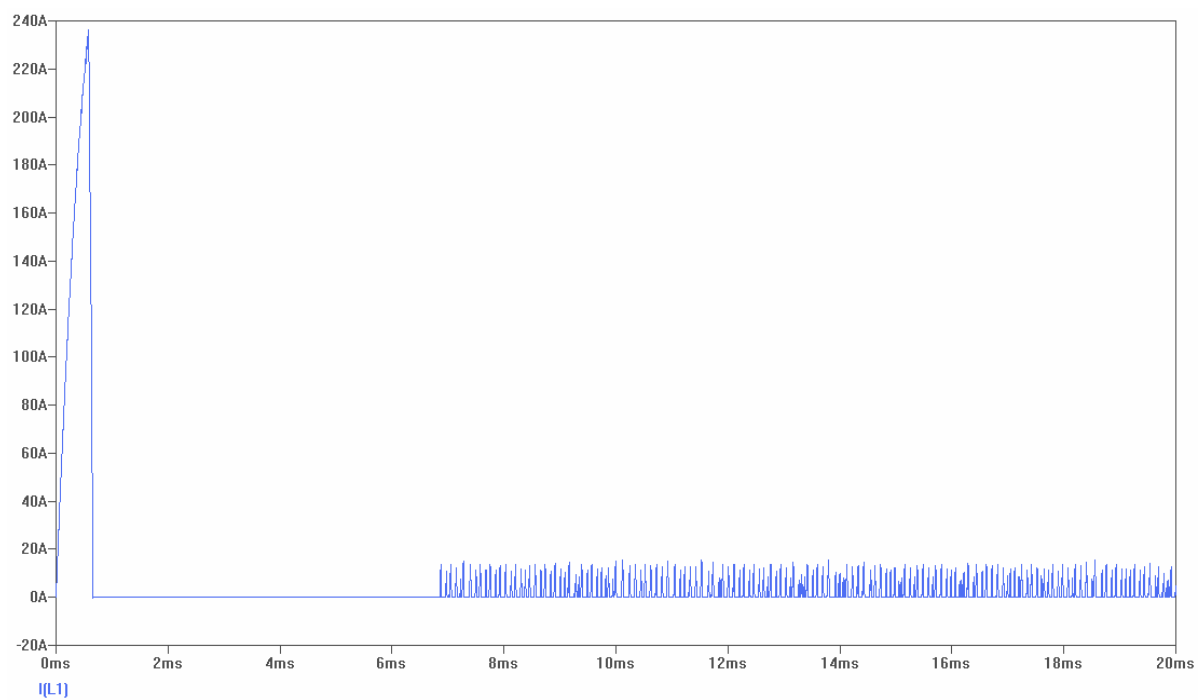


Obrázek 6.9: Schéma zapojení zvyšujícího měniče MC34063



Obrázek 6.10: Průběh časové analýzy zvyšujícího měniče MC34063

Obrázek 6.10 je simulován pro hodnoty: $L_1 = 40\mu\text{H}$, $C_1 = 100\mu\text{F}$. Průběh výstupního napětí V_{out} se ustálil na hodnotě 60V, červeně je vyznačen průběh řídicího signálu spínacího tranzistoru M_1 .



Obrázek 6.11: Průběh proudu cívkou zvyšujícího měniče MC34063

Obrázek 6.11 je simulován pro hodnoty: $L_1 = 40\mu\text{H}$, $C_1 = 100\mu\text{F}$. Průběh proudu $I(L_1)$ cívkou $L1$ se ustálil na hodnotě 10,46A.

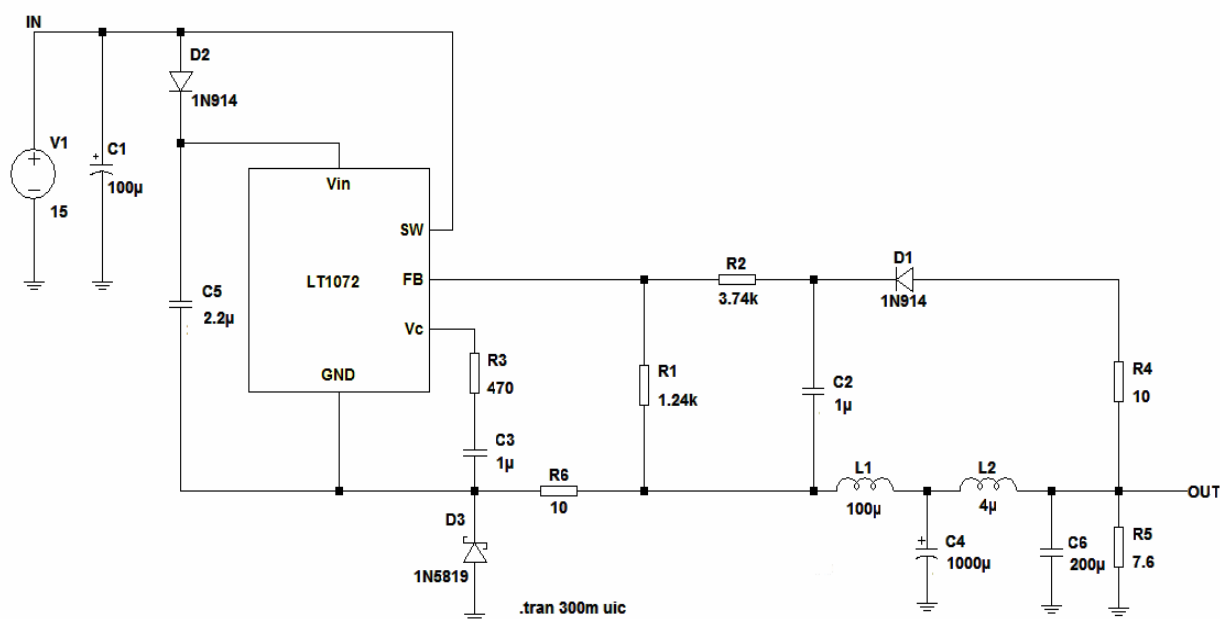
6.3 Integrovaný obvod LT1012

Jedná se o integrovaný spínací obvod od společnosti Linear Technology. Obvod může operovat ve všech standardních zapojeních spínacích obvodů, včetně snižujícího měniče (buck), zvyšujícího měniče (boost), zdroje s akumulujícím zapojením (flyback), zdroje s propustným zapojením (forward) a invertující zapojení (inverting). Vysoké účinnosti spínání je dosaženo spolu s oscilátorem o frekvenci 40kHz. Integrace všech funkcí umožňuje obvodu LT1012, aby byl umístěn ve standardním pouzdře TO-220 s pěti piny. Obvod LT1012 je proudový spínač. To znamená, že spínací pracovní cyklus je přímo řízen proudovým spínačem. Spínač sepne na začátku každého cyklu oscilátoru. Jakmile proud dosáhne předem nastavené úrovně, spínač vypne.

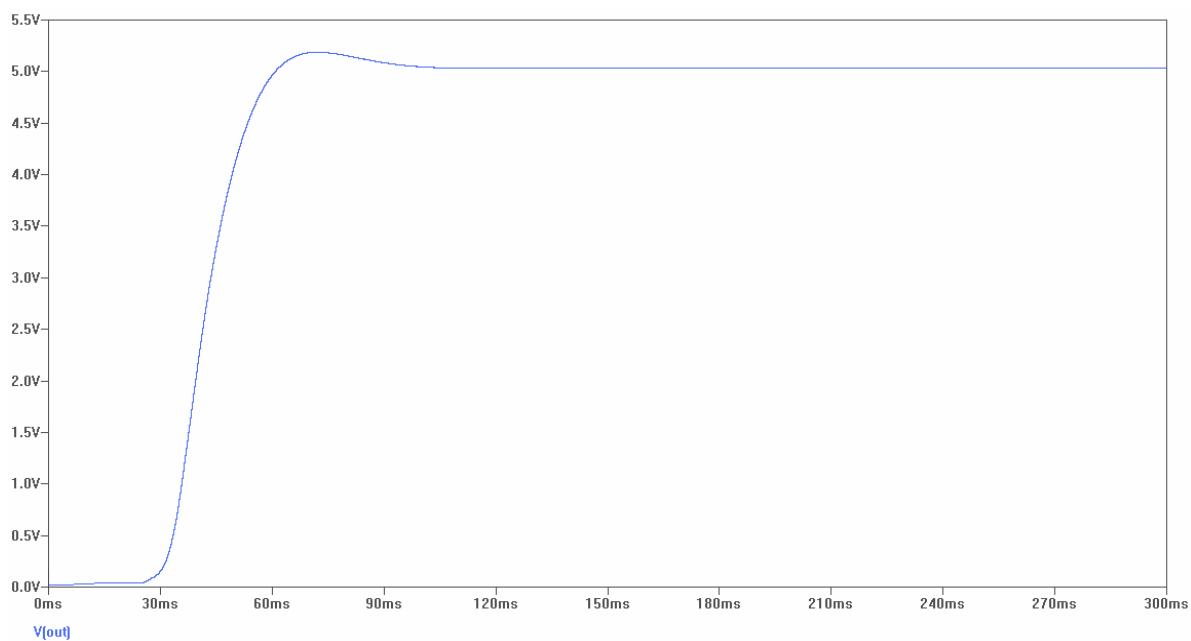
Základní vlastnosti obvodu:

1. Obvod je osazen v pouzdře TO-220 s pěti piny
2. velký rozsah vstupního napětí obvodu od 3V do 60V
3. malý klidový proud 6mA
4. vnitřní spínací tranzistor může spínat 5A
5. minimum připojených externích součástek
6. ochrana před přetížením obvodu
7. schopnost operovat téměř ve všech spínacích topologiích [7]

6.3.1 Snížující měnič – časová analýza

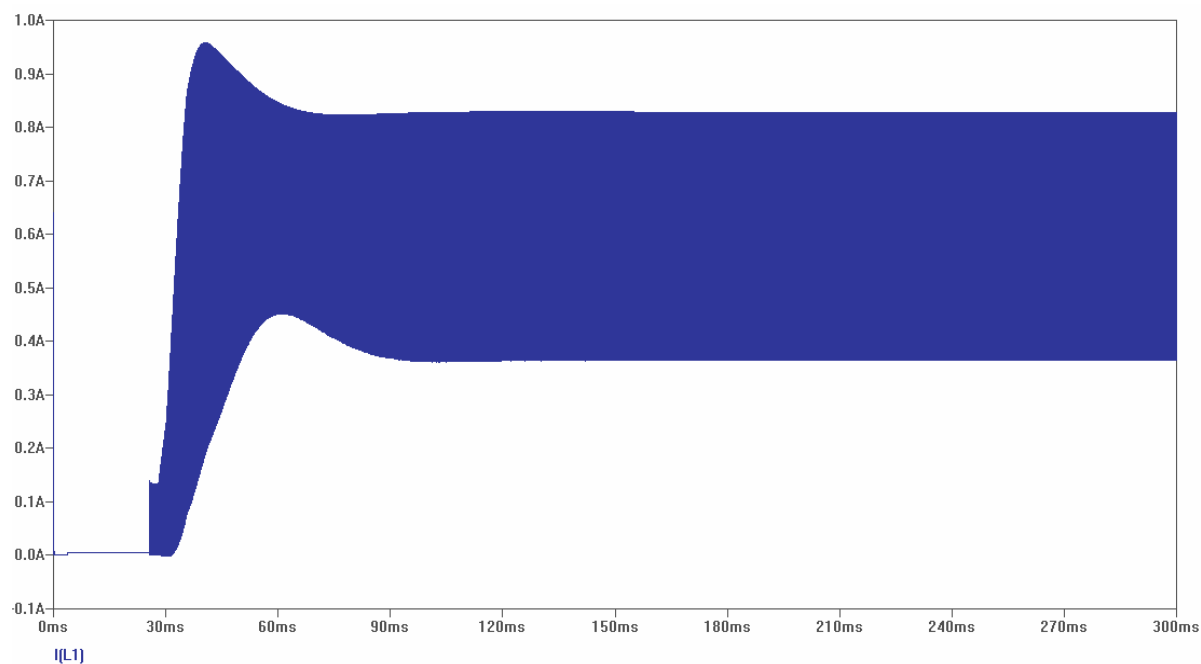


Obrázek 6.12: Schéma zapojení snížujícího měniče LT1072



Obrázek 6.13: Průběh časové analýzy snížujícího měniče LT1072

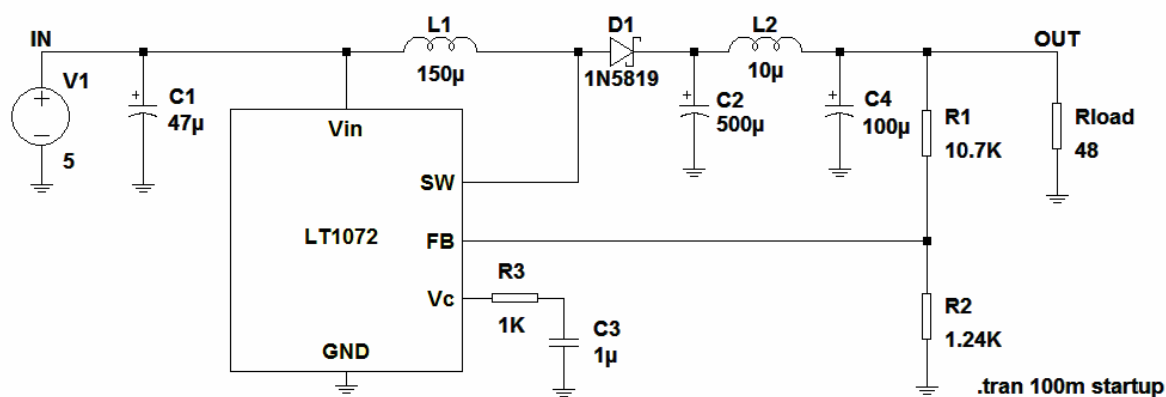
Obrázek 6.13 je simulován pro hodnoty: $V_{in} = 15V$, $L_1 = 100\mu H$, $C_4 = 1000\mu F$ a výstupní filtr: $L_2 = 4\mu H$, $C_6 = 200\mu F$. Průběh výstupního napětí V_{out} se ustálil na hodnotě 5V.



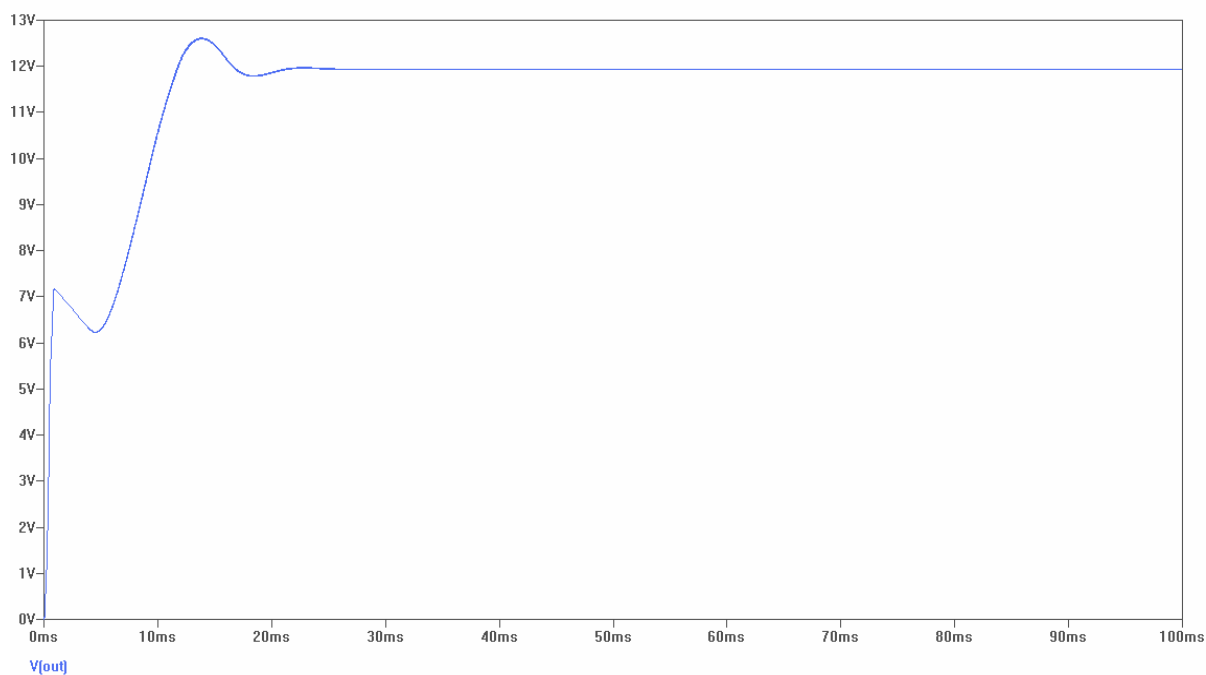
Obrázek 6.14: Průběh proudu cívkou snižujícího měniče LT1012

Obrázek 6.14 je simulován pro hodnoty: $V_{in} = 15V$, $L_1 = 100\mu H$, $C_4 = 1000\mu F$ a výstupní filtr: $L_2 = 4\mu H$, $C_6 = 200\mu F$. Průběh proudu $I(L_1)$ cívkou $L1$ se ustálil na hodnotě 650mA.

6.3.2 Zvyšující měnič – časová analýza

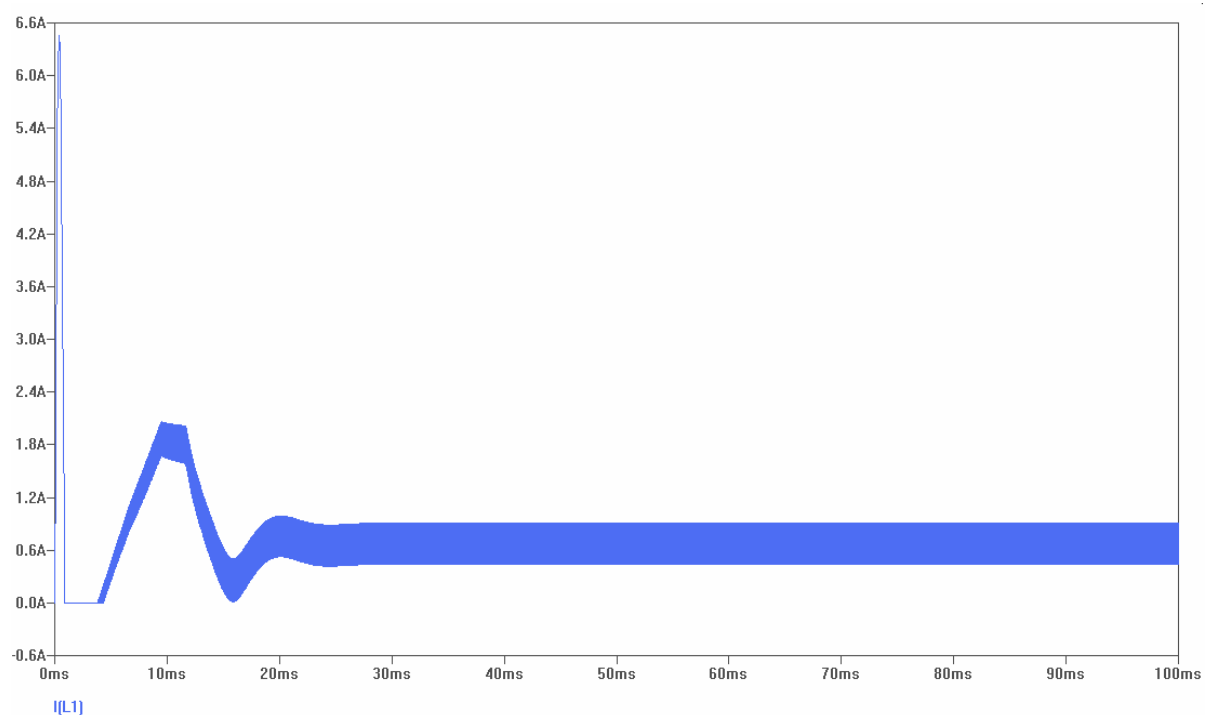


Obrázek 6.15: Schéma zapojení zvyšujícího měniče LT1012



Obrázek 6.16: Průběh časové analýzy snižujícího měniče LT1012

Obrázek 6.16 je simulován pro hodnoty: $V_{in} = 5V$, $L_1 = 150\mu H$, $C_2 = 500\mu F$ a výstupní filtr: $L_2 = 10\mu H$, $C_4 = 100\mu F$. Průběh výstupního napětí V_{out} se ustálil na hodnotě 12V.



Obrázek 6.17: Průběh proudu cívkou zvyšujícího měniče LT1012

Obrázek 6.17 je simulován pro hodnoty: $V_{in} = 15V$, $L_1 = 100\mu H$, $C_4 = 1000\mu F$ a výstupní filtr: $L_2 = 4\mu H$, $C_6 = 200\mu F$. Průběh proudu $I(L_1)$ cívkou L_1 se ustálil na hodnotě 650mA.

7 Závěr

V této bakalářské práci jsem se zabýval problematikou behaviorálního modelování spínaných zdrojů a vytvořením metodiky optimalizace modelů spínaných zdrojů. Vytvořil jsem metodiku optimalizace modelů spínaných zdrojů, která má za úkol zlepšit simulaci spínaných zdrojů. Pro simulaci základních modelů spínaných zdrojů (snižující měnič, zvyšující měnič a invertující měnič) jsem použil program PSpice. Pro všechny tři typy měničů jsem provedl časové analýzy. Na základě vytvořené metodiky optimalizace modelů spínaných zdrojů jsem vytvořil kompletní modely spínaných zdrojů od výrobců ON Semiconductor, Motorola a Linear Technology.

Z nejnovějších zapojení integrovaných spínacích obvodů jsem nejprve simuloval moderní integrovaný spínací obvod NCP1653 od společnosti ON Semiconductor. Tento spínací obvod má integrovaný tranzistor typu MOSFET. U tohoto obvodu jsem provedl časovou analýzu. Při porovnání průběhů, které jsem vytvořil pro časovou analýzu, s katalogovými listy výrobce integrovaného obvodu jsem dosáhl shodných charakteristik. Vzhledem k dnešní době je zřejmé, že takovýchto spínaných zdrojů bude jen přibývat. Je vidět, že tento směr má budoucnost a dnešní vývoj moderní elektroniky se snaží tyto napájecí zdroje prosazovat. Nejenom díky jejím vlastnostem z hlediska účinnosti, hmotnosti, velikosti, ale také díky tomu, že jsou schopny z hlediska svých vstupních svorek se chovat jako téměř reálná zátěž. Lze pomocí nich realizovat i složité napájecí zdroje, které splňují velmi přísné požadavky z hlediska rušení a vyzařování.

Jako druhý obvod jsem simuloval integrovaný spínací obvod MC34063 od společnosti Motorola. Tento spínací obvod je realizován externím integrovaným tranzistorem typu MOSFET. U tohoto obvodu jsem provedl časovou analýzu. Časové charakteristiky obvodu jsem porovnal s charakteristikami z katalogového listu výrobce integrovaného obvodu. Dosáhl jsem téměř totožných průběhů.

Nakonec jsem simuloval integrovaný spínací obvod od společnosti Linear Technology. Tento spínací obvod má integrovaný tranzistor typu MOSFET. U tohoto obvodu jsem provedl časovou analýzu. Při porovnání průběhů, které jsem vytvořil pro časovou analýzu, s katalogovými listy výrobce integrovaného obvodu jsem dosáhl shodných charakteristik.

8 Použitá literatura

- [1] KREJČÍŘÍK, A. *DC / DC měniče*. Praha 2001. 111 s. ISBN 80-7300-045-8.
- [2] JOHNNY C. BENNETT, *Practical Computer Analysis of Switch Mode Power Supplies*, 2006, 260 s.
- [3] STEVEN M. SANDLER, CHARLES HYMOWITZ, *Spice Circuit Handbook USA*, 2006, 310 s., ISBN 0-07-146857-9
- [4] VLACH, J. – SIGNAL, K.: *Computer Methods for Circuit Analysis and Design*. Van Nostrand Reinhold, N.Y., 1995.
- [5] STEVEN M. SANDLER, *SMPS SIMULATION WITH SPICE 3*, USA, 187 s., ISBN 0-07-913227-8
- [6] Katalogové listy součástky NCP1653. [cit. 2008-15-05]. Dostupné z [www:](http://www.onsemi.com/pub/Collateral/NCP1653-D.PDF)
<http://www.onsemi.com/pub/Collateral/NCP1653-D.PDF>
- [7] Katalogové listy součástky LT1012. [cit. 2008-15-05]. Dostupné z [www:](http://www.datasheetcatalog.com/datasheets_pdf/L/T/1/0/LT1012.shtml)
http://www.datasheetcatalog.com/datasheets_pdf/L/T/1/0/LT1012.shtml
- [8] Katalogové listy součástky MC34063. [cit. 2008-15-05]. Dostupné z [www:](http://www.alldatasheet.com/view.jsp?Searchword=MC34063)
<http://www.alldatasheet.com/view.jsp?Searchword=MC34063>