VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ
BRNO UNIVERSITY OF TECHNOLOGY

FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH TECHNOLOGIÍ
FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION

ÚSTAV RADIOELEKTRONIKY
DEPARTMENT OF RADIO ELECTRONICS

SYNTÉZA OBVODOVÝCH PRVKŮ S FRAKTÁLNÍ DYNAMIKOU
SYNTHESIS OF CIRCUIT ELEMENT WITH FRACTAL DYNAMICS

DIPLOMOVÁ PRÁCE
MASTER'S THESIS

AUTOR PRÁCE
AUTHOR
Bc. Ondřej Domanský

VEDOUCÍ PRÁCE
SUPERVISOR
doc. Ing. Jiří Petržela, Ph.D.

BRNO 2016

VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ | FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH TECHNOLOGIÍ

Diplomová práce

magisterský navazující studijní obor **Elektronika a sdělovací technika**

Ústav radioelektroniky

Student: Bc. Ondřej Domanský ***ID:*** 145989

Ročník: 2 ***Akademický rok:*** 2015/16

NÁZEV TÉMATU:

Syntéza obvodových prvků s fraktální dynamikou

POKYNY PRO VYPRACOVÁNÍ:

Seznamte se se základními vlastnostmi fraktálních obvodových prvků a možnostmi jejich realizace formou dvojpólů a dvojbranů. Teoreticky pojednejte o praktických aplikacích fraktálních prvků v analogových elektronických systémech. Vytvořte koncepci dvojbranu realizujícího libovolný fázový posuv mezi výstupním a vstupním napětím v definovaném kmitočtovém pásmu. Navržené zařízení ověřte v obvodovém simulátoru. Zaměřte se na minimalzaci chyby fáze, která by měla být v operačním kmitočtovém pásmu vždy menší než 1%.

Vytvořenou koncepci dvojbranu s pasivními fraktálními prvky prakticky realizujte a ověřte laboratorním měřením. Pomocí vhodných dvojbranů zkonstruujte univerzální fraktální PID regulátor. Diskutujte dosaženou přesnost fázového posuvu na diskrétních kmitočtech uvnitř pásma použitelnosti.

DOPORUČENÁ LITERATURA:

[1] HILFER, R. Application of fractional calculus in physics, World Scientific Publishing, 2000.

[2] PETRZELA, J., SLEZAK, J. Aproximace fraktalnich dvojpolu v kmitoctové oblasti, Elektrorevue, vol. 5, pp. 1–9, 2011.

Termín zadání: 8.2.2016 ***Termín odevzdání:*** 19.5.2016

Vedoucí práce: doc. Ing. Jiří Petržela, Ph.D.
Konzultant diplomové práce:

doc. Ing. Tomáš Kratochvíl, Ph.D., *předseda oborové rady*

Abstrakt

Prvním cílem této diplomové práce je objasnit tématiku týkající se obvodových prvků s fraktální dynamikou, naznačit jejich základní vlastnosti a možné aplikace v analogových elektronických obvodech se soustředěnými parametry. Druhým cílem je syntéza dvojpólů různých necelistvých řádů pro různé požadované změny fáze. Jejich optimalizace a aproximace v kmitočtové oblasti a následná realizace formou pasivních příčkových článků. Práce poté vyústí v realizaci univerzálního fraktálního $PI^{\alpha}D^{\beta}$ regulátoru, ověření správné funkce tohoto mnohobranu v různých konfiguracích, a to jak simulací tak především měřením kmitočtových a časových odezev.

Klíčová slova

Fraktální dynamika, syntéza pasivních dvojpólů, prvek s konstantním fázovým posuvem (CPE), PID regulátor, proporční člen, integrační dvojbran, derivační dvojbran.

Abstract

The first aim of this diploma thesis is to clarify problems with circuit elements described by the fractional-order dynamics, show their basic properties and possible applications in circuits with lumped parameters. The second topic is covering the synthesis of two-terminal devices which have different fractional-orders for requested phase shifts. For this kind of devices, the thesis also describes their optimization and approximation in the frequency domain and subsequent implementation in the form of passive ladder structures. The final part of diploma work will be focused on practical realization of universal fractional $PI^{\alpha}D^{\beta}$ controller and the verification of proper function of this multi-port in various configurations to prove its correct function via real measurement of frequency and time responses.

Key words

Fractional-order dynamics, synthesis of the passive two-terminals, constant phase element (CPE), PID controller, proportional element, integration two-port, differentiator two-port.

Bibliografická citace práce:

DOMANSKÝ, O. *Syntéza obvodových prvků s fraktální dynamikou.* Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, 2016. 58s. Vedoucí diplomové práce doc.Ing. Jiří Petržela, Ph.D.

Faculty of Electrical Engineering
and Communication

Brno University of Technology
Technicka 12, CZ-61600 Brno, Czechia

http://www.six.feec.vutbr.cz

Výzkum popsaný v této diplomové práci byl realizován v laboratořích podpořených z projektu SIX; registrační číslo CZ.1.05/2.1.00/03.0072, operační program Výzkum a vývoj pro inovace.

Prohlášení

Prohlašuji, že svou diplomovou práci na téma „*Syntéza obvodových prvků s fraktální dynamikou*“ jsem vypracoval(-a) samostatně pod vedením vedoucího diplomové práce s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny uvedeny v seznamu literatury na konci práce.

Jako autor uvedené diplomové práce dále prohlašuji, že v souvislosti s vytvořením této diplomové práce jsem neporušil autorská práva třetích osob, zejména jsem nezasáhl nedovoleným způsobem do cizích autorských práv osobnostních a/nebo majetkových a jsem si plně vědom následků porušení ustanovení § 11 a následujících zákona č. 121/2000 Sb., o právu autorském, o právech souvisejících s právem autorským a o změně některých zákonů (autorský zákon), ve znění pozdějších předpisů, včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č. 40/2009 Sb.

V Brně dne 10.5.2016 *Domanský*

(podpis autora)

Poděkování

Děkuji vedoucímu diplomové práce doc.Ing. Jiřímu Petrželovi, Ph.D. za účinnou metodickou, pedagogickou a odbornou pomoc a další cenné rady při zpracování mé diplomové práce.

V Brně dne 10.5.2016 *Domanský*

(podpis autora)

Obsah

Seznam obrázků

1 Úvod

Díky zajímavému chování fraktálních obvodových prvků v časové a kmitočtové oblasti budí tyto prvky v poslední době stále větší pozornost. Přestože z matematického hlediska představuje fraktální kalkulus problematiku známou již desetiletí, stále nebyl do detailu prozkoumán její plný potenciál v elektronických obvodech se soustředěnými parametry. Praktické využití těchto prvků (ať již se bude jednat o dvojpóly, dvojbrany nebo mnohobrany) v elektronických systémech mohou přinést nové aplikace z oblasti filtrace a generace signálů (harmonických i neharmonických) nebo mohou výrazným způsobem zlepšovat vlastnosti stávajících funkčních bloků, jako jsou filtry vyšších řádů, fázové závěsy, směšovače, zesilovače nebo oscilátory.

Pro prvky popsané dynamikou necelistvého řádu se ustálil obecný název CPE jako zkratka z anglického sousloví Constant Phase Element. Je to proto, že se tyto prvky vyznačují konstantním fázovým posuvem mezi odezvou (napětí nebo proud) a budicí veličinou (napětí nebo proud), a to v celé šířce frekvenčního pásma od nuly, až do nekonečna. Hlavní těžkostí při aplikaci těchto prvků je fakt, že doposud nejsou komerčně dostupné. Na technologických postupech výroby CPE a odpovídajících materiálů se v současné době intenzivně pracuje, avšak hlavním problémem stále zůstává zachování konstantní fáze (bez výraznějších odchylek od ideální hodnoty) v dostatečně velkém kmitočtovém rozsahu, zachování rozumně malých rozměrů a v neposlední řadě i časová stálost parametrů CPE. Nejjednodušším příkladem fraktálního prvku tak zůstává nekonečné vedení složené z lineárních rezistorů a kapacitorů, které se z hlediska vstupních svorek chová jako poloviční kapacitor. V praxi jsou však dlouhá vedení složená z nekonečně dlouhého souboru prvků stěží realizovatelná, navíc CPE prvků může být v systému více a výsledný obvod může být neúměrně složitý.

Definice ideálního CPE prvku je podstatou kapitoly 3. Výše uvedená úskalí navrhovaných CPE lze částečně obejít aproximací ideálního fázového posuvu v kmitočtové oblasti, nejčastěji používané postupy budou zmíněny v kapitole 4. Zde lze rovněž nalézt konkrétní hodnoty pasivních prvků vybrané RC struktury, a to pro všechny desetinné řády fraktálního kapacitou, a to včetně čtvrtinového a tříčtvrtinového. Všechny tyto struktury jsou optimalizovány tak, aby jednotlivé časové konstanty CPE byly realizovatelné s běžnými sério-paralelními kombinacemi rezistorů a kapacitorů z běžných řad E12 a E24, a tudíž je zachována reálná proveditelnost CPE. V této kapitole je analýzou Monte-Carlo ukázáno, že velkou roli pro praktickou využitelnost hrají i výrobní tolerance RC prvků.

Zajímavou aplikací CPE může být její realizace v $PI^{\alpha}D^{\beta}$ regulátorech, některé struktury budou představeny v kapitole 5. Jedna z nich bude realizována formou funkčního vzorku a detailně proměřena. Pozornost bude kladena zejména na časové odezvy $PI^{\alpha}D^{\beta}$ regulátorů při buzení obdélníkovými impulsy.

2 Cíl práce

Cílem této práce je návrh CPE, jeho detailní popis a syntéza. Všechny tyto aspekty budou probrány postupně s různými druhy možného řešení.

Jako první bude pozornost zaměřena na samotné CPE, jejich teorie a definice. Bude též rozebrána možnost ideálního prvku a jeho modulová a fázová charakteristika pro omezený počet větví.

Následně po rozebrání tématu ideálního prvku bude probrána jeho tématika jako reálně možná aplikace. Pro představu o problému budou uvedeny i některé jeho dřívější možnosti a vybrána nejideálnější pro možnost realizace.

Takto zvolený návrh bude podroben bližšímu zkoumání, výpočtu jednotlivých prvků pro *m* počet větví. Jeho simulace v programu OrCAD pspice pro modulovou a fázovou frekvenční charakteristiku bude podrobena možnosti chyby při implementaci reálných prvků pomocí toleranční analýzy MonteCarlo s WorstCase. Také bude možno vyhodnotit některé statistické výsledky z tohoto měření pomocí histogramu.

Pomocí této metodiky budou navrženy také další CPE prvky pro různý fázový posuv. Pro takto zvolené prvky by byly nejlepší hodnoty dekadických násobků od 10° až po 80°, případně i jiné, také hodně frekventovaně používané, jako například 45°.

Navržené CPE prvky budou prozkoumány jak ve frekvenční, tak v časové oblasti a jejich odezvy budou zdokumentovány. Následně bude ověřena jejich funkčnost v PID regulátorech.

3 Fraktální prvky

Pro vytvoření a syntézu takového zapojení je nutno zauvažovat nad složitostí zapojení. V praxi se vyskytuje spousta různých druhů provedení, jejichž příklady budou uvedeny v této kapitole.

Jako nejideálnější návrh můžeme považovat ten, který je tvořen bloky CPE m-tého řádu, přičemž nulové body a póly budou ležet pouze na reálné ose a navzájem se střídají. Tímto postupem tak docílíme konstantního zvlnění fázové kmitočtové charakteristiky v oblasti předpokládaných pracovních kmitočtů. Toto zvlnění označujeme jako $\Delta\varphi$ a je základním požadavkem na výslednou strukturu CPE.

Jak už bylo řečeno, CPE se skládá z m počtu za sebou jdoucích RC článků. Právě počet těchto větví nám určuje oblast pracovních kmitočtů. Zde si musíme zvolit kompromis mezi obtížností zapojení a šířkou pásma. Čím více větví m tím se kmitočtová oblast zvětšuje. Teoreticky tedy můžeme říci, že pro m>20 je možno dosáhnout jednotek GHz, nicméně zde narážíme na problém. Při kaskádním řazení větví je každá následující větev několikanásobně menší hodnotou předchozí. Takto se v řádech desítek m větví dostáváme do netradičně malých hodnot součástek, které nejsou komerčně dostupné. Tento fakt tudíž bání velkoprodejní výrobě CPE.

3.1 Definice ideálního CPE

V této kapitole vysvětlíme problematiku týkající se základních vlastností ideálního CPE prvku ve formě dvojpólu. Dynamikou necelistvého řádu se tedy bude vyznačovat impedance nebo admitance daného dvojpólu. Pro účely budoucí aplikace těchto dvojpólů se zaměříme na fraktální kapacitor, tedy prvek popsaný v Laplaceově transformaci jako odezva proudu na svorkové napětí [2].

$$Y_\alpha(s) = \frac{I_{inp}(s)}{U_{inp}(s)} = Y_o \cdot s^\alpha \tag{1}$$

Kde řád CPE bude v rozmezí $\alpha \in (0, 1)$. Pokud provedeme substituci $s = j\omega$ můžeme získat komplexní kmitočtovou charakteristiku CPE prvku ve tvaru

$$\hat{Y}_\alpha(j\omega) = Y_o \cdot (j\omega)^\alpha = Y_o \cdot \omega^\alpha j^\alpha = Y_o \cdot \omega^\alpha e^{j\varphi} = Y_o \cdot \omega^\alpha(\cos\varphi + \mathrm{j} \cdot \sin\varphi) \tag{2}$$

Kde φ je fázový posuv udávaný pro $\varphi = \alpha\frac{\pi}{2}$ v radiánech, nebo $\varphi = 90\alpha$ ve stupních. Exponent α nám udává charakter výsledné admitance. Pro $0 < \alpha < 1$ odpovídá výsledný charakter fraktálnímu kapacitoru, pro $-1 < \alpha < 0$ odpovídá výsledný charakter fraktálnímu induktoru. Teoreticky pak můžeme tvrdit, že pro $\alpha = 0$ odpovídá reálné resistanci.

3.2 Ideální CPE v časové oblasti

Hodně z fraktálních počtů a teorie je popsáno v [9]. V této práci budou vypsány pouze základky nutné k pochopení daného tématu.

Fraktální počty jsou jakýmsi zobecněním integrací a diferencí na neceločíselné řady celistvého operátoru ${}_aD_t^\alpha$, kde a a t jsou limity dané operace [10]. Takto daná operace se dá upravit do požadovaného tvaru jako.

$$ {}_aD_t^\alpha = \begin{cases} \dfrac{d^\alpha}{dt^\alpha} & pro\ \alpha > 0, \\ 1 & pro\ \alpha = 0, \\ \displaystyle\int_a^t (dt)^\alpha & pro\ \alpha < 0. \end{cases} \tag{3} $$

Jak je patrné jedná se integro-diferenciální operátor. V průběhu let bylo zformulováno několik možných variant definice. Jako výhodná se považuje definice podle Caputa (diferenciální).

$$ {}_aD_t^\alpha f(t) = \frac{1}{\Gamma(1-\delta)} \int_0^t \frac{f^n(\tau)}{(t-\tau)^\delta} d\tau \tag{4} $$

Kde $\Gamma(X)$ je Eulerova gamma funkce a δ je.

$$ \delta = \gamma - n \tag{5} $$

Pokud je $\gamma < 0 \rightarrow -\gamma$ pak dostáváme fraktální integraci (–γ)tého řádu.

$$ {}_aD_t^\alpha f(t) = \frac{1}{\Gamma(-\gamma)} \int_0^t \frac{\gamma(\tau)}{(t-\tau)^{1+\gamma}} d\tau \tag{6} $$

Pro počáteční podmínky rovny nule a spodní meze integrálu rovny nule je možno celý vztah zlehčit od podoby.

$$ \mathcal{L}\{{}_aD_t^\alpha f(t)\} = s^\gamma F(s) \tag{7} $$

Další z možných interpretací je Grünwald-Letnikovova [10].

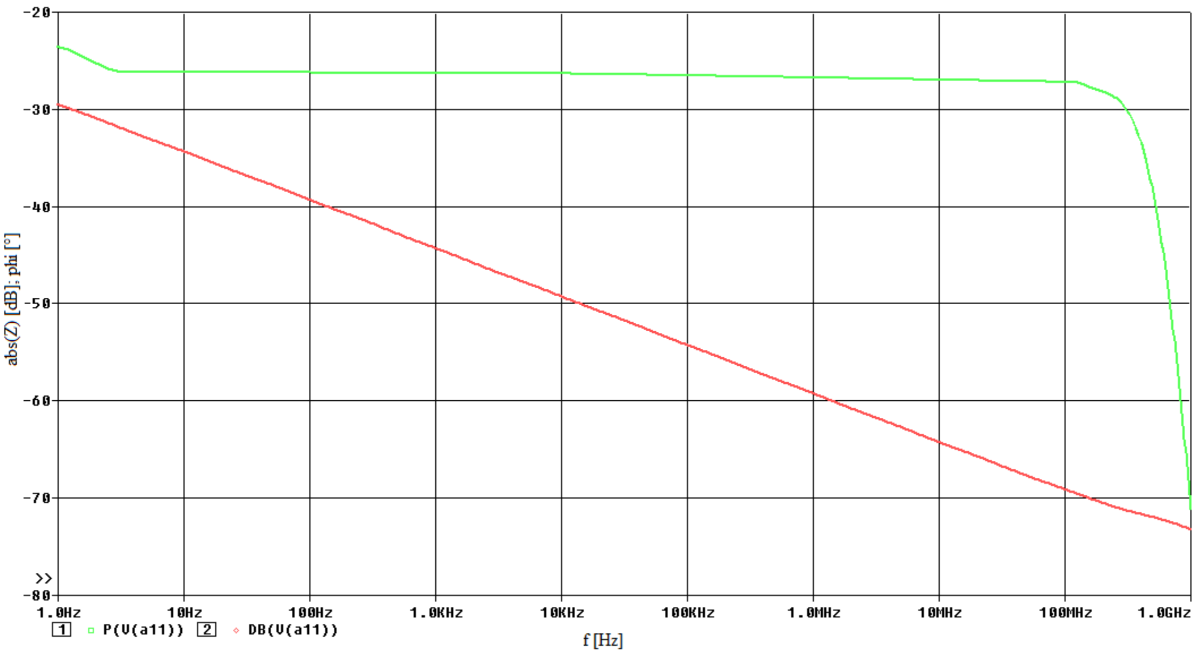
$$ {}_aD_t^\alpha f(t) = \lim_{h \to 0} \frac{1}{h} \sum_{j=0}^{\left[\frac{t-a}{h}\right]} (-1)^j \binom{a}{j} f(t - jh) \tag{8} $$

Kde t a a jsou meze výsledné funkce. Výhody Caputa jsou pak jasné. Caputova definice bere v úvahu pouze základní vstupní proměnné. Je ale také uvedena v mezích, což znamená, že derivace konstanty bude nula.

Takto zapsanou funkci můžeme převést pomocí Laplaceovi transformace převést na racionální lomenou funkci ve které nám čitatel představuje množinu všech nulových bodů a jmenovatel zase množinu všech pólů funkce.

$$ Y(s) = Y_o \frac{\prod_{i=1}^{m-1}(s - \omega_{nm})}{\prod_{k=1}^{m}(s - \omega_{pm})} = \frac{\sum_{i=1}^{m-1} a_i s^i}{\sum_{k=1}^{m} b_k s^k} \tag{9} $$

Zde se objevují parametry *ab,* tyto parametry, jak je patrné z předchozího vzorce, ovlivňují změnu fáze φ a zvlnění Δφ. Hodnoty ω_{nm}a ω_{pm} jsou kmitočty nul a pólů hledané obvodové funkce pro *m*-tý prvek v kaskádě. Takto teoreticky navržený blok CPE, by měl zvlnění fázové kmitočtové charakteristiky v pracovní oblasti téměř rovné nule a tendence modulu admitance by byla lineárně rostoucí se strmostí 10dB/dek pro $\alpha = 1$.



Obr. 3.1 Modulová (červený průběh) a fázová (zelený průběh) kmitočtová charakteristika ideálního CPE

Takto teoreticky předpokládaný ideální CPE blok byl nasimulován pro posuv fáze o 27° tzn. $\alpha = 0.5$. Je patrné, že pracovní frekvence je od 1Hz až do 300MHz pro 14 bloků. Simulace potvrdila, že modul má opravdu strmost 5dB/dek a fáze má v oblasti pracovních kmitočtů zvlnění $\Delta\varphi$ blízké nule.

Podle vztahu (3) také můžeme odvodit vzorce pro přenos dvojbranu jako integrační a diferenční člen. Čitatel zlomku zde představuje diferenční člen a jeho přenos může být odvozen jako jednoduchý vztah.

$$K(s) = K_0 \cdot s^{\alpha} \tag{10}$$

Kde K_0 představuje přenos v počátečním stavu a $s = j\omega$, následně je možné pro jmenovatel odvodit vztah pro přenos jako integrační člen.

$$K(s) = K_0 \cdot \frac{1}{s^{\alpha}} = K_0 \cdot s^{-\alpha} \tag{11}$$

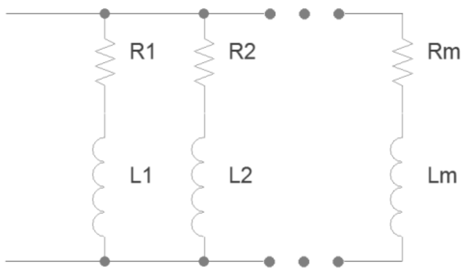
Těmto členům se bude podrobněji věnovat kapitola 3, kde budou použity do PID obvodu.

4 Aproximace CPE

Možností jak vytvořit prvek, který nám zaručí konstantní fázový posuv v předdefinovaném kmitočtovém pásmu je několik. Jejich použitelnost a menší náročnost syntézy se ověřila především pomocí praktického výzkumu. Z různých obvodových realizací se nakonec jako nejslibnější jeví čtyři, pasivní kaskádní řazení RL a RC struktury. Tyto zapojení budou rozebrány v následujícím tématu.

4.1 Fraktální induktor a kapacitor

Jako první je to pasivní sériové kaskádní řazení RL.

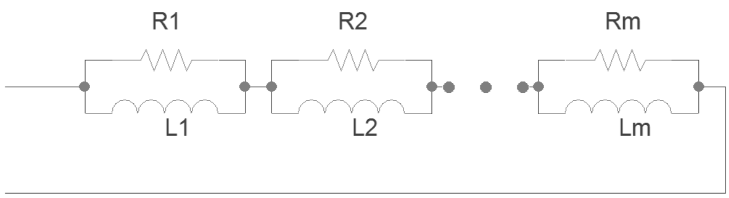


Obr. 4.1 RL sériové kaskádní řazení

Vstupní admitance tohoto zapojení bude sumou jednotlivých sériových RL *m*-tých větví.

$$Y(s) = \sum_{i=1}^{m} \frac{1}{sL_i + R_i} \tag{12}$$

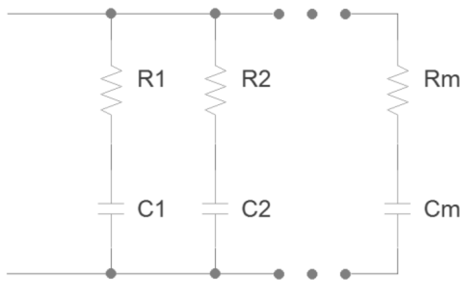
Jako další z možných zapojení je paralelní kaskádní řazení RL, jehož vstupní impedance bude opět sumou jednotlivých větví.



Obr. 4.2 RL paralelní kaskádní řazení

$$Z(s) = \sum_{i=1}^{m} \frac{sL_iR_i}{sL_i + R_i} \tag{13}$$

Obdobně jsou uspořádány i druhé dvě varianty, pouze se místo cívek použijí kondenzátory.

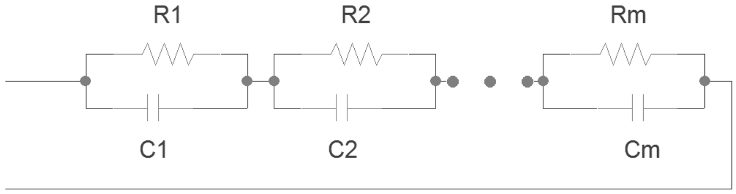


Obr. 4.3 RC paralelní kaskádní řazení

Následná admitance obvodu může být vyjádřena jako.

$$Y(s) = \sum_{i=1}^{m} \frac{sC_i}{sC_iR_i + 1} \tag{14}$$

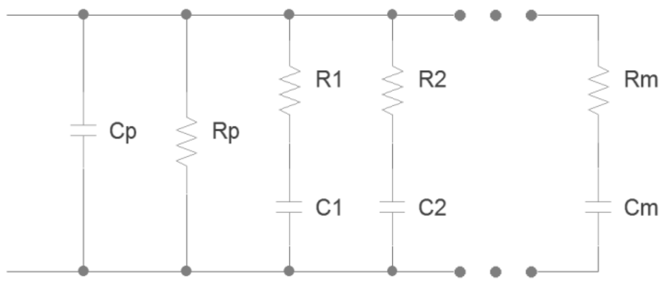
Pro paralelní kaskádní kombinaci bude impedance ve tvaru.



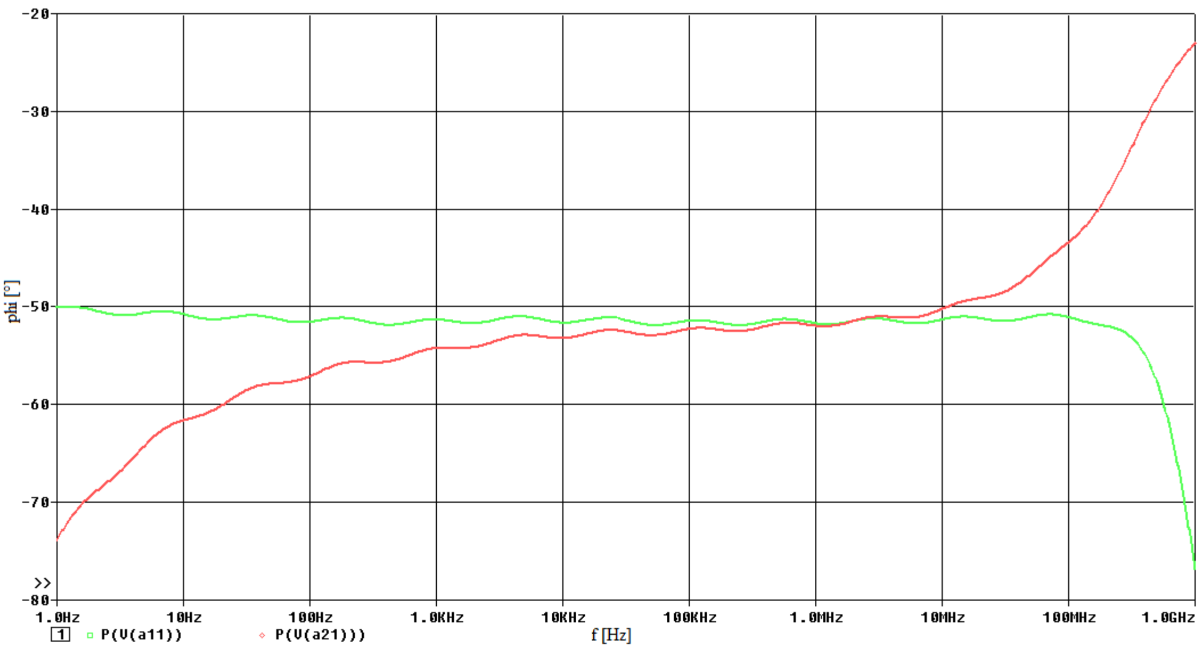
Obr. 4.4 RC paralelní kaskádní řazení

$$Z(s) = \sum_{i=1}^{m} \frac{R_i}{sC_iR_i + 1} \tag{15}$$

Takto vytvořené obvody však nestačí. Jak je patrné z *Obr.4.6* zvlnění $\Delta\varphi$ se dostává z povolených limitních hranic na začátku a na konci pracovních kmitočtů. Hlavním důvodem tohoto jevu je to, že na rozdílných frekvencích nám použité součástky jinak ovlivňují vstupní proud. Při nižších kmitočtech mají hlavní vliv odpory *R1-Rm* naopak při vyšších zase kondenzátory. Tím pádem se nám rapidně snižuje pásmo použitelnosti navrhovaného obvodu. Pro odstranění tohoto problému je možné zapojit od obvodu korekční prvky, samostatný odpor a samostatnou kapacitu navíc a vyrovnat tak nedostatky výstupní fázové frekvenční charakteristiky.



Obr. 4.5 Obvod s korekčním odporem a kondenzátorem



Obr. 4.6 Fáze bez korekčních prvků (červená) a s nimi (zelená)

Na nasimulovaných obvodech je možné vidět, že při chybějících korekčních prvcích (červený průběh) se pracovní pásmo pohybuje od 3kHz až do 30MHz. Ve zbytku frekvenčního pásma dosahuje zvlnění už příliš vysokou hodnotu. Kdežto po zapojení odporu se zvlnění krásně srovná do námi požadované úrovně na nižších kmitočtech a po přidání kondenzátoru se stane to stejné na vyšších kmitočtech. Tímto krokem jsme sice do struktury museli přidat dva prvky, které představují samostatné větve, což se nám promítne i do výsledné admitance obvodu.

$$Y(s) = sC_p + \frac{1}{R_p} + \sum_{i=1}^{m} \frac{sC_i}{sC_iR_i + 1} \tag{16}$$

Tato změna však nevadí, především, protože se frekvenční pásmo použitelnosti zvýšilo na rozsah od 1Hz až do 300MHz.

4.2 Výpočet CPE

Existuje několik možností, jak aproximovat námi hledané CPE, pro danou změnu fáze. V této kapitole se budeme zabývat návrhem CPE jako dvojpólu. Toho řešení se jeví jako nejjednodušší, co se od samotného návrhu týče, až po možnost realizace. Vzorce pro výpočet byly převzaty z [1].

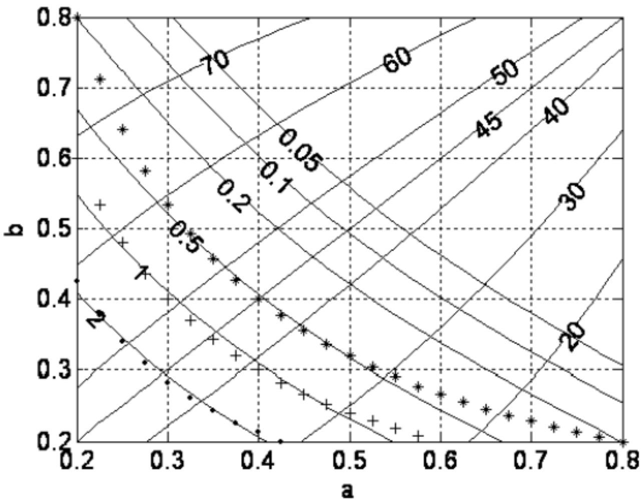
Jako první je nutno si uvědomit jak přesné chceme mít zvlnění fáze $\Delta\varphi$. Zde existuje několik obecně uznávaných hodnot $\Delta\varphi = 0.05°; 0.1°; 0.2°; 0.5°; 1°; 2°$. Pro zvlnění $\Delta\varphi > 2$ se již obvody navrhují jen velmi vzácně. Důvod je především takový, že při návrhu nad tuto hodnotu máme výslednou aproximaci už hodně nepřesnou. Při realizaci takovéhoto obvodu se musí zákonitě ještě zvýšit. Především kvůli možným parazitním vlastnostem obvodu, nepřesnosti komerčně dostupných součástek oproti návrhu nebo i jejich tolerancí. To stejné platí také pro $\Delta\,\varphi \geq 0.05°$, kdy je dosažení tak malého požadovaného zvlnění poměrně výzva. Jako střední a nejlepší volba se jeví návrh obvodu pro $\Delta\,\varphi = 0.5°$.

Důležité je také uvědomit si požadovaný posuv fáze φ v rozmezí od 1° až do 359°. Následně pak i počet kaskádních větví *m* (počítáno bez prvních dvou korekčních prvků). Tento parametr ovlivňuje jak rozmezí pracovní frekvence, tak zároveň i obtížnost a možnost návrhu.

Jako další je nutno zvolit si vstupní odpor a kapacitu a parametr D. Tyto součástky dohromady tvoří časovou konstantu τ, která společně s parametry *ab* a počtem větví určuje frekvenční rozsah obvodu.

$$\omega_d = \frac{1}{\tau};\ \omega_h = \frac{1}{\tau \cdot (ab)^m} \tag{17}$$

V tomto vzorci se nám, stejně jako v předchozí kapitole objevil parametr *ab*. Poměr tohoto parametru určuje výsledné zvlnění na základě zvolené změny fáze φ. Jsou dvě možnosti jak parametr určit. První je experimentálně změřený graf[1], na kterém je možné tyto parametry určit pro danou změnu fáze v rozmezí od 20° do 70°, v závislosti na požadovaném zvlnění Δφ. Pokud například požadujeme změnu fáze $\varphi = 45°$ se zvlněním$\Delta\,\varphi = 0.5°$, jedná se o bod v grafu, kde $a = 0.4; b = 0.4 \rightarrow ab = 0.16$.



Obr. 4.7 Odečtení parametrů ab[převzato z 1]

Druhou možností je výpočet podle vzorce.

$$ab \cong \frac{0.24}{1 + \Delta\,\varphi} \tag{18}$$

Pokud bude použito druhé varianty, je potřeba zjistit zvlášť hodnotu parametrů *a* a *b*.

$$\alpha = \frac{\varphi}{90} \tag{19}$$

$$a = 10^{\alpha \cdot \log(ab)};\ b = \frac{ab}{a} \tag{20}$$

Pomocí takto vypočítaných hodnot je možno určit hodnoty korekčních prvků R_p a C_p.

$$R_p = \frac{R_1(1-a)}{a} \tag{21}$$

$$C_p = \frac{C_1 b^m}{1-b} \tag{22}$$

Následně i ostatní prvky v kaskádě R_1až R_k a C_1 až C_k kde k, je číslo dané větve.

$$R_k = R_1 a^{k-1};\ C_k = C_1 b^{k-1} \tag{23}$$

Nyní máme hodnoty součástek, ze kterých je možné stanovit celkovou admitanci obvodu *Y*.

$$Y_{(S)} = \frac{1}{R_P} + sC_p + \sum_{k=1}^{m} \frac{sC_k}{1 + sR_kC_k} \tag{24}$$

Kde $s = j\omega$, pak ω.

$$\omega = (\frac{a}{b})^{\frac{1}{4}} \cdot \frac{1}{R_1C_1(ab)^2} \tag{25}$$

Následně je možné vypočítat hodnotu Da vytvořit tak se zadaným D_p poměr, kterým vynásobíme všechny vypočtené odpory R_1až R_k a vydělíme hodnoty C_1 až C_k.

$$D = \frac{\omega^\alpha}{Y_{(s)}} \to D_p/D \tag{26}$$

Na změny ve fázové charakteristice výsledného obvodu to nebude mít vliv. Pouze na posuv modulu po ose y (abs(Z) [dB]).

Příklad výpočtu pro zadané parametry.

$$m = 14, R_1 = 10k\Omega, C_1 = 1\mu F, \triangle\ \varphi = 0.5, \varphi = 30°, D_p = 10k$$

$$ab \cong \frac{0.24}{1 + 0.5} = 0.16 \tag{27}$$

$$\tau = R_1C_1 = 0.01s;\ \omega_d = \frac{1}{0.01} = 100Hz \tag{28}$$

Takto máme teoreticky vymezeno, že navrhovaný obvod bude fungovat od spodní hranice 100Hz.

$$a = 10^{\frac{30}{90} \cdot \log(0.16)} = 0.5429;\ b = \frac{0.16}{0.5429} = 0.2947 \tag{29}$$

$$R_p = \frac{10 \cdot 10^3(1 - 0.5429)}{0.5429} = 8.42 \cdot 10^3 = 8\ 420\Omega \tag{30}$$

$$C_p = \frac{1 \cdot 10^{-6} \cdot 0.2947^{14}}{1 - 0.2947} = 5.29 \cdot 10^{-13} = 0.5296pF \tag{31}$$

$$\omega = (\frac{0.5429}{0.2947})^{\frac{1}{4}} \cdot \frac{1}{10 \cdot 10^3 \cdot 1 \cdot 10^{-6} \cdot (0.16)^2} = 4551 \tag{32}$$

Pro délku výpočtu celkové admitance větví je uvedena pouze výsledná hodnota.

$$Y_{(S)} = 7.0312 \cdot 10^{-4} S \tag{33}$$

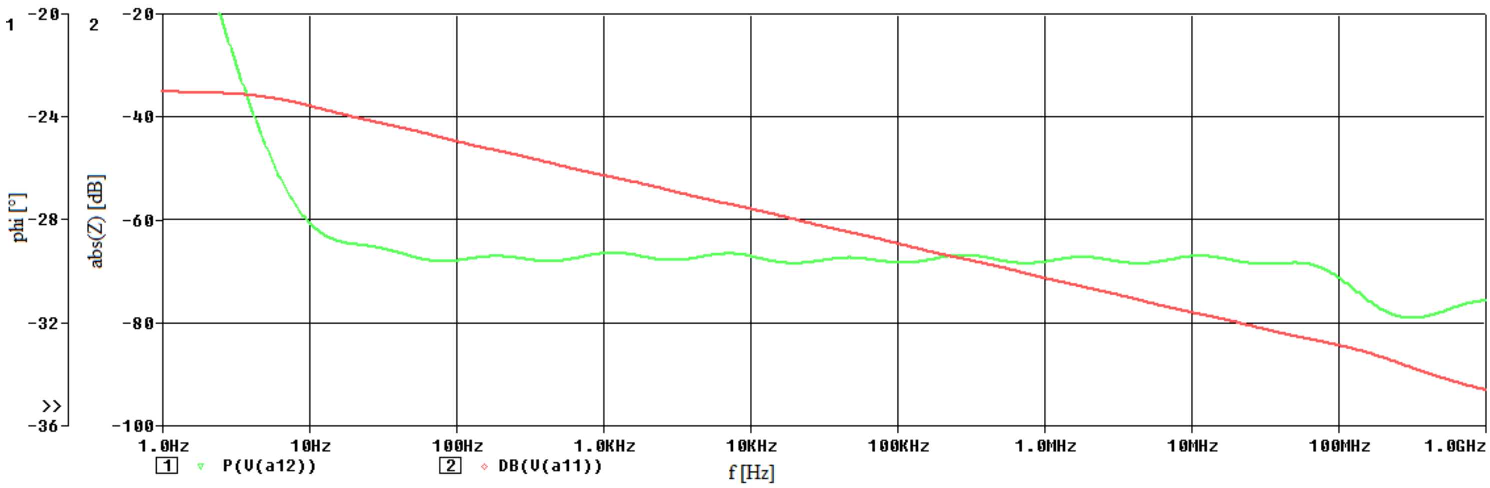
$$D = \frac{4551^{\frac{30}{90}}}{7.0312 \cdot 10^{-4}} = 2.3569 \cdot 10^4 \rightarrow \frac{D_p}{D} = \frac{10 \cdot 10^3}{2.3569 \cdot 10^4} = 0.4243 \tag{34}$$

Hodnotou $\frac{D_p}{D}$ jsou následně vynásobeny všechny odpory a poděleny všechny kondenzátory.

$\varphi = 30°$																
$R_P[\Omega]$	3570	$R_k[\Omega]$	4242	2303	1250	679	368	200	108	58	32	17	9	5	2	1
$C_P[F]$	0.5p	$C_k[F]$	2.35µ	0.69µ	0.21µ	60n	17n	5.2n	1.5n	0.45n	0.13n	39p	11p	3.4p	0.1p	0.02p

Tab. 4.1 Hodnoty navrženého CPE

Jak je možné vyčíst z *Tab. 4.1* realizace takovéhoto CPE by byla velmi obtížná, především z důvodu netypických hodnot kondenzátorů a odporů. Pro tento účel se jeví jako nejvhodnější řada E24 a E96. Malé hodnoty součástek pro vyšší řády větví je možno upravit vhodnou volbou parametru $D_p = 10k \rightarrow D_p = 1k$. Tímto způsobem bude téměř nesmyslná hodnota kondenzátoru přepočítána na součástku komerčně lépe dostupnou a možnou realizace $C_{14} = 0.02pF \rightarrow C_{14} = 2.9pF$.

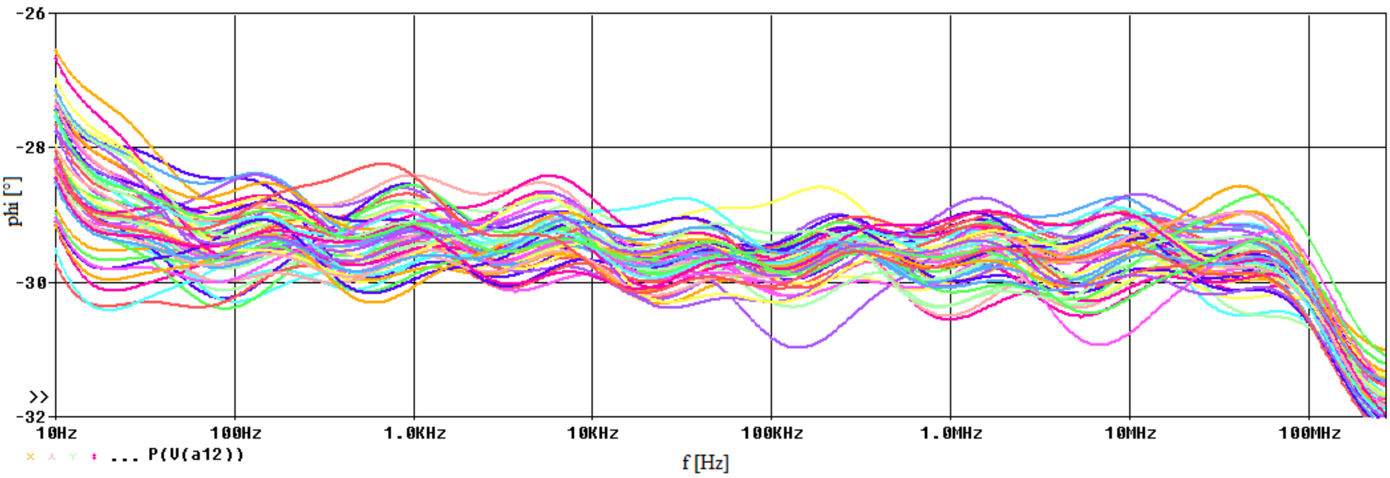


Obr. 4.8 Simulace vypočteného CPE

Výsledky simulace potvrdily, že obvod byl navržen pro frekvenční pásmo zhruba od 10Hz až do 100MHz. Zvlnění $\Delta\,\varphi < 0.7°$ tak nepřesáhlo požadovanou úroveň (zelený průběh). Modul (červený průběh) klesá se strmostí 6.5dB/dek.

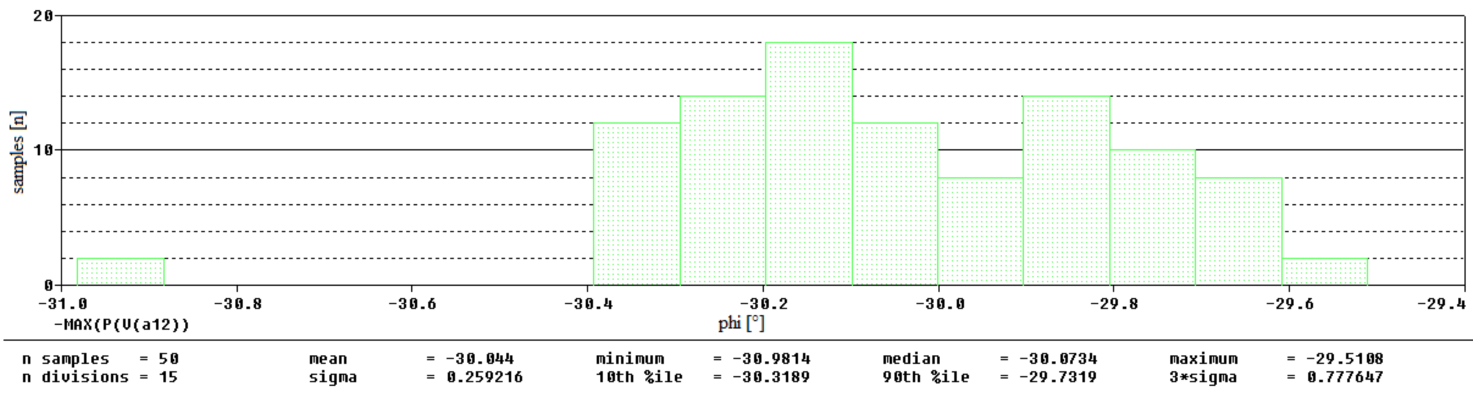
4.3 Toleranční analýza metodou Monte Carlo

Navržený obvod byl podroben toleranční analýze v oblasti pracovních kmitočtů tj. od 10Hz do 200MHz metodou Monte Carlo. Analýza proběhla pro 50 běhů pří tolerancí 5% pro odpory a 5% pro kondenzátory což nám dává více než je potřeba při realizaci. Jak lze z obrázku vyčíst, navržené CPE pracuje dobře, i při možných nepřesnostech obvodu. Jedinou nevýhodou je zde kondenzátor C_p, který by ze všech prvků měl mít nejnižší hodnotu možné chyby. Jedná se o vliv této součástky na frekvencích vyšších než 100MHz, kdy i malá chyba může způsobit značnou změnu šířky pracovního pásma. Občasné výchylky jsou způsobeny maximálními hodnotami chyby v součástkách při analýze.



Obr. 4.9 Toleranční analýza

Pokud byla vytvořena toleranční analýza obvodu, je možno proložit ji trochou statistických výpočtů. V pásmu pracovních kmitočtů byl vybrán soubor zkoumaných čísel pro 15 vzorků. Tyto vzorky byly vloženy do histogramu. Vše bylo navrženo v programu OrCAD pspice.



Obr. 4.10 Histogram navrženého CPE

Bylo zvoleno pouze 15 vzorků pro větší přehlednost histogramu. Jak je možné vidět, aritmetický průměr změny fáze $\bar{x}(mean) \cong -30°$. Dále směrodatná odchylka [3] $\sigma(sigma) = 0.2592$, ta nám udává jaký je průměr odchylek od aritmetického průměru. Pokud je sigma malá, tak se hodnoty zkoumaného souboru od sebe příliš neliší. Dále je možné ze směrodatné odchylky určit i rozptyl. Rozptyl [4] rozptyl je odvozen od součtu čtverců odchylek jednotlivých hodnot od průměru souboru. Někdy se také označuje jako σ^2, $D(x)$, nebo $D^2(x)$ a jeho definice je.

$$D^2(x) = \sum_{i=1}^{n} (x_i - x)^2 \cdot P(x) \tag{35}$$

Kde $(x_i - x)$ je průměr dané hodnoty a $P(x)$ její pravděpodobnost. Pokud je však pravděpodobnost všech hodnot ve výběrovém souboru stejná, můžeme tento vztah zjednodušit.

$$D^2(x) = \frac{1}{n} \sum_{i=1}^{n} (x_i - x)^2 \tag{36}$$

Jeho závislost na směrodatné odchylce pak bude.

$$\sigma = \sqrt{D^2(x)} \tag{37}$$

$$\sigma = 0.2592 \rightarrow D^2(x) = 0.0672 \tag{38}$$

V neposlední řadě maximum a minimum zkoumaného souboru a medián. Medián [5] je taková hodnota řady rozdělené na dvě stejné části, co do počtu hodnot tak i do hodnot dané řady, že v jedné části jsou hodnoty menší než medián a v druhé ty větší.

Z daného histogramu, pro výběrový soubor, je možné usoudit, že takto navržený obvod může pracovat i za předpokladu tolerančních chyb v součástkách a jeho hodnota změny fáze by se teoreticky neměla příliš měnit.

4.4 Další navržené CPE

Podle totožného postupu jaký je uveden v kapitolách 4.2 a 4.3 byly navrženy i další CPE prvky s různým poměrem α pro zvolenou změnu fáze φ.

$$\alpha = \frac{\varphi}{90°} \tag{39}$$

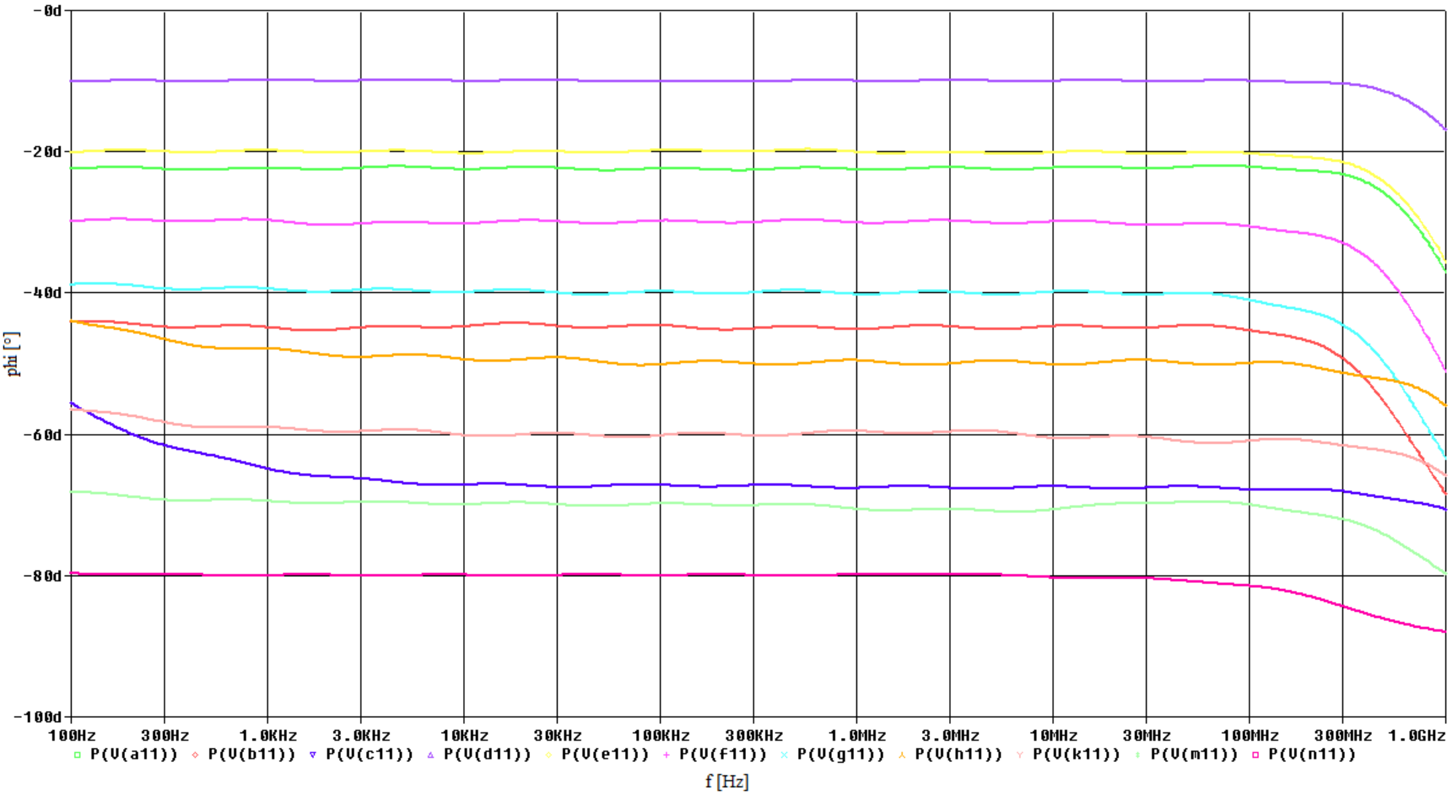
Změny fáze CPE byly určeny podle jejich možného použití pro základní hodnoty změn fáze. Některé CPE byly přesto, že jsou navrženy pro $\alpha = \frac{1}{10} \rightarrow \varphi = 9°$, přepočítány na hodnoty blížící se dekádě dané hodnoty.

$\alpha = 1/4$									$\varphi = 22.5°$						
$R_P[\Omega]$	15k	$R_k[\Omega]$	30.2k	20.2k	13.5k	9k	6k	4k	2.7k	1.8k	1.2k	807	540	361	242	162
$C_P[F]$	2p	$C_k[F]$	33µ	1.96µ	870n	389n	174n	78n	35n	16n	7n	3.1n	1.4n	623p	280p	125p
$\alpha = 1/2$									$\varphi = 45°$						
$R_P[\Omega]$	280k	$R_k[\Omega]$	230k	103k	46k	20.6k	9.2k	4.1k	1.8k	822	368	164	74	33	15	7
$C_P[F]$	100p	$C_k[F]$	4.35µ	1.95µ	870n	389n	174n	78n	35n	16n	7n	3.1n	1.4n	623p	280p	125p

$\alpha = 3/4$											$\varphi = 67.5°$					
$R_P[\Omega]$	13M	$R_k[\Omega]$	5.3M	1.6M	475k	142k	42.5k	13k	3.8k	1.1k	340	102	30	9	2.7	0.8
$C_P[F]$	2p	$C_k[F]$	33µ	1.96µ	870n	389n	174n	78n	35n	16n	7n	3.1n	1.4n	623p	280p	125p
$\alpha = 1/10$											$\varphi = 10°$					
$R_P[\Omega]$	92	$R_k[\Omega]$	470	393	328	275	230	192	161	134	112	94	79	66	55	46
$C_P[F]$	5.6p	$C_k[F]$	2.1m	509µ	122µ	29µ	7µ	1.7µ	400n	95n	22n	5.5n	1.3n	312p	75p	18p
$\alpha = 2/10$											$\varphi = 20°$					
$R_P[\Omega]$	1.4k	$R_k[\Omega]$	3.2k	2.3k	1.6k	1.1k	773	541	378	264	185	129	90	63	44	31
$C_P[F]$	11p	$C_k[F]$	309µ	89µ	25µ	7.2µ	2.1µ	592n	169n	48n	14n	4n	1.1n	324p	93p	27p
$\alpha = 3/10$											$\varphi = 30°$					
$R_P[\Omega]$	18.4k	$R_k[\Omega]$	26k	15k	8.8k	5.2k	3k	1.8k	1k	605	354	207	121	71	41	24
$C_P[F]$	18p	$C_k[F]$	39µ	13µ	4.5µ	1.6µ	529n	181n	62n	21n	7.2n	2.5n	847p	290p	99p	34p
$\alpha = 4/10$											$\varphi = 40°$					
$R_P[\Omega]$	243k	$R_k[\Omega]$	233k	114k	55.7k	27k	13.3k	6.5k	3.2k	1.6k	762	373	182	89	44	21
$C_P[F]$	27p	$C_k[F]$	4.3µ	1.8µ	718n	294n	120n	49n	20n	8.2n	3.4n	1.4n	562p	230p	94p	38p
$\alpha = 6/10$											$\varphi = 50°$					
$R_P[\Omega]$	3.4M	$R_k[\Omega]$	2.2M	868k	339k	133k	52k	20k	8k	3.1k	1.2k	476	186	73	29	11
$C_P[F]$	23p	$C_k[F]$	451n	213n	100n	47n	22n	10.6n	5n	2.4n	1.1n	524n	247p	117p	55p	26p
$\alpha = 7/10$											$\varphi = 60°$					
$R_P[\Omega]$	5.1M	$R_k[\Omega]$	2.5M	795k	258k	84k	27k	8.8k	2.9k	923	299	97	32	10	3	1
$C_P[F]$	357p	$C_k[F]$	408n	232n	132n	75n	42n	24n	14n	7.9n	4.5n	2.6n	1.5n	832p	474p	270p
$\alpha = 8/10$											$\varphi = 70°$					
$R_P[\Omega]$	8.1M	$R_k[\Omega]$	3.1M	857k	237k	66k	18k	5k	1.4k	388	107	30	8	2	0.6	0.1
$C_P[F]$	6.2n	$C_k[F]$	232n	224n	155n	108n	75n	52n	36n	25n	17n	12n	8n	5.7n	4n	2.8n
$\alpha = 9/10$											$\varphi = 80°$					
$R_P[\Omega]$	10.6 M	$R_k[\Omega]$	3.3M	760k	178k	42k	9.7k	2.3k	533	125	29	7	1.4	0.4	87m	20m
$C_P[F]$	292n	$C_k[F]$	616n	514n	428n	357n	298n	249n	207n	173n	144n	120n	100n	84n	70n	58n

Tab. 4.2 Hodnoty dalších navržených CPE

Hodnoty z tabulky 4.2 byly nasimulovány v programu OrCAD pspice. Všechny nasimulované obvody jsou teoreticky plně funkční od 10Hz do 300MHz. Jak je možné vidět charakteristika je pro lepší přehlednost nastavena v rozmezí od 100Hz do 1GHz. Některé z uvedených návrhů dosahují horní hranice frekvenčního rozsahu až 500MHz. Všechny uvedené CPE byly navrženy pro $m = 14, \Delta\varphi \leq 0.5°$ s možnou chybou kondenzátorů a rezistorů 5%.



Obr. 4.11 Fázová frekvenční charakteristika pro všechny CPE

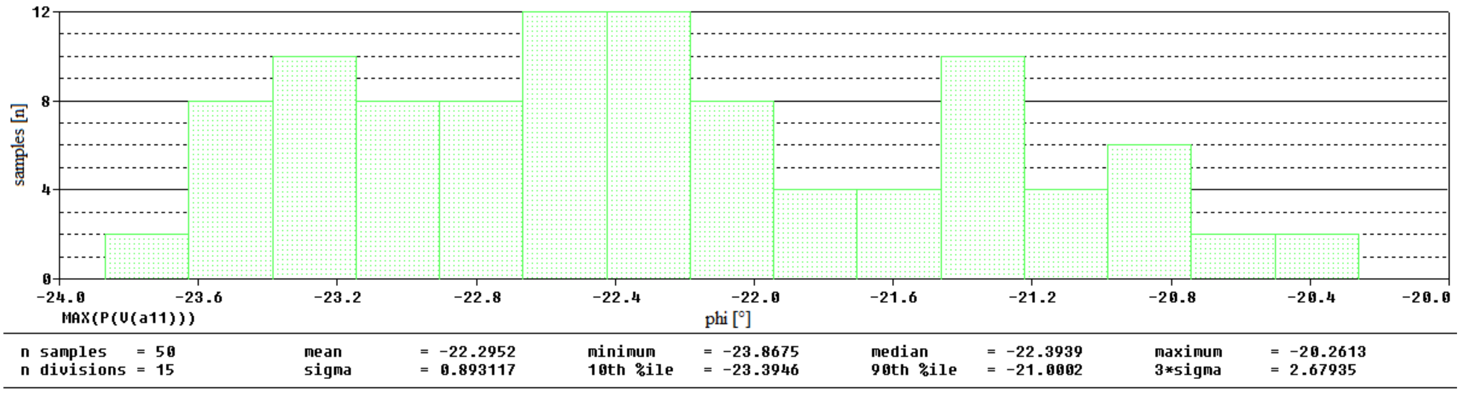
Pro popis grafu, $a11 \to \alpha = \frac{1}{4}, b11 \to \alpha = \frac{1}{2}, c11 \to \alpha = \frac{3}{4}, d11 \to \alpha = \frac{1}{10}, e11 \to \alpha = \frac{2}{10}, f11 \to \alpha = \frac{3}{10}, g11 \to \alpha = \frac{4}{10}, h11 \to \alpha = \frac{6}{10}, k11 \to \alpha = \frac{7}{10}, m11 \to \alpha = \frac{8}{10},$

$n11 \to \alpha = \frac{9}{10}$.

Tyto navržené obvody je možno, stejně jako předchozí, podrobit toleranční analýze Monte Carlo. Pro větší přehlednost nebude uvedena jejich fázová frekvenční charakteristika, ale pouze histogram z této analýzy vycházející. Analýza byla provedena pro toleranci součástek do hodnoty 5% jak pro odpory, tak i pro kondenzátory z 15 náhodných vzorků.

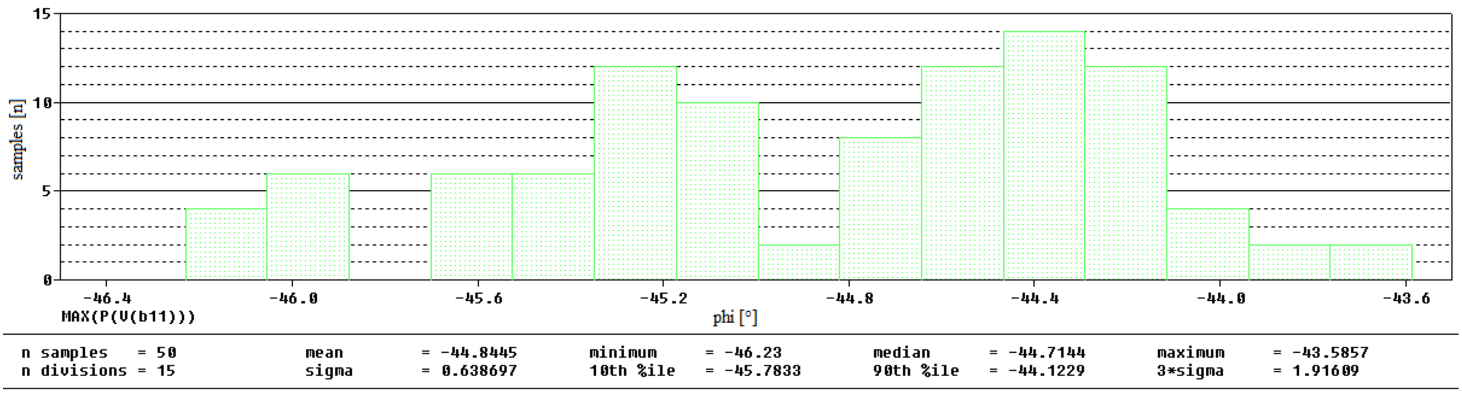
Stejně jako v předchozí kapitole, jsou i zde uvedeny důležitější proměnné. Jako například aritmetický průměr, směrodatná odchylka, medián a maximum i minimum funkce.

Jako první je $\alpha = 1/4$. Tento prvek měl ze všech simulovaných CPE největší směrodatnou odchylku. Jelikož se však jedná o náhodně vybrané vzorky, mohla tato odchylka být způsobena pouze špatným výběrem. Stále se však jedná o chybu nepřevyšující 1% přesnosti. Znovu provádět simulaci pro nejlepší možný výsledek by bylo zbytečné. Reálné data budou dostupné až po dokončení měření. Pak bude možno provést konfrontaci výsledků simulovaných a naměřených.



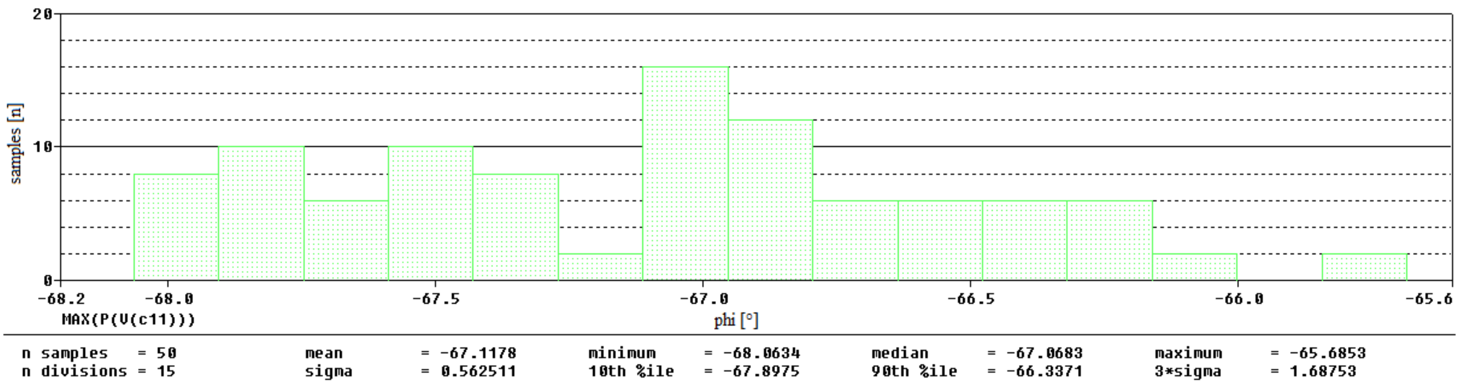
Obr. 4.12 Histogram pro α=1/4

Další je histogram pro $\alpha = 1/2$. I zde je možné si povšimnout zvýšeného trendu výskytu prvků kolem střední hodnoty.



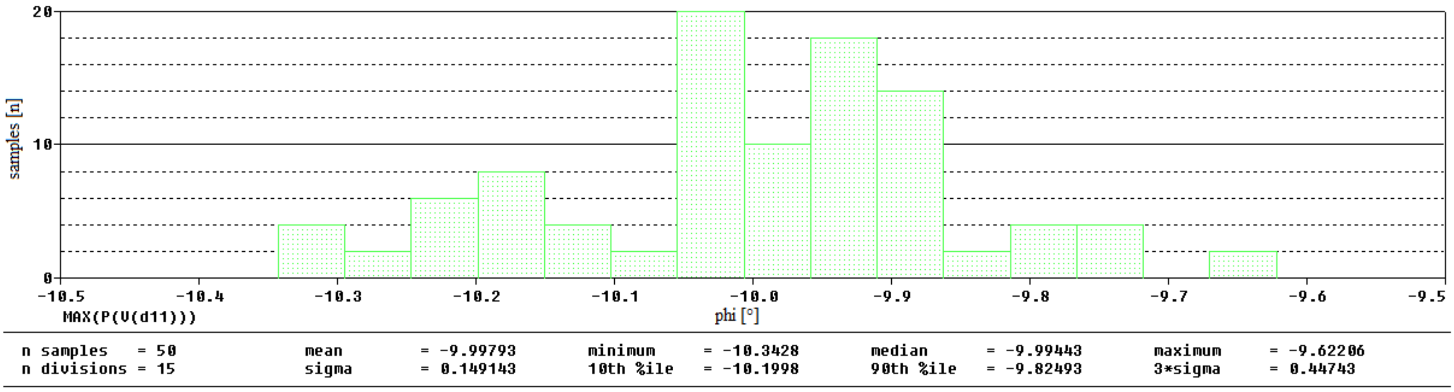
Obr. 4.13 Histogram pro α=1/2

Poslední navržený vymykající se z řady dekadických násobků je $\alpha = 3/4$.

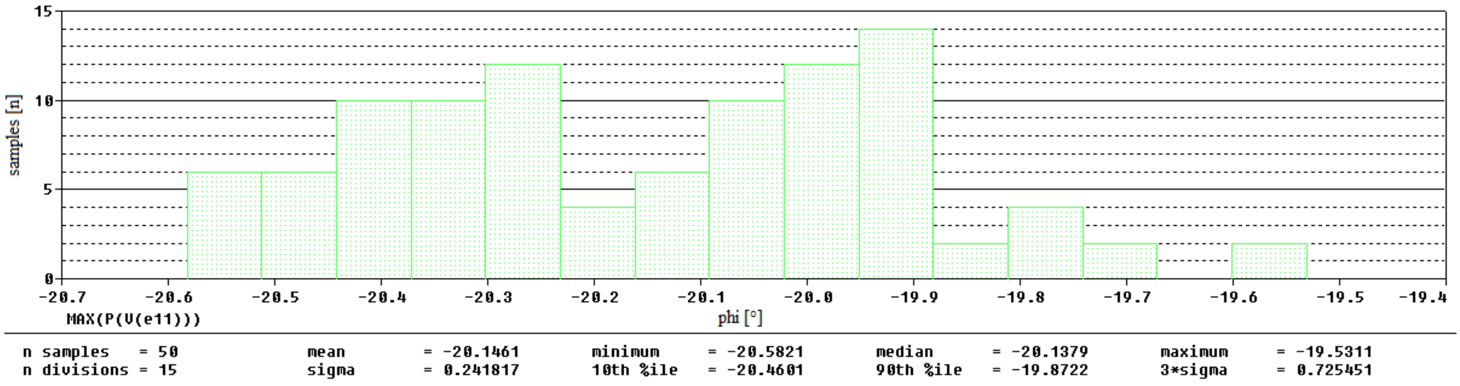


Obr. 4.14 Histogram pro α=3/4

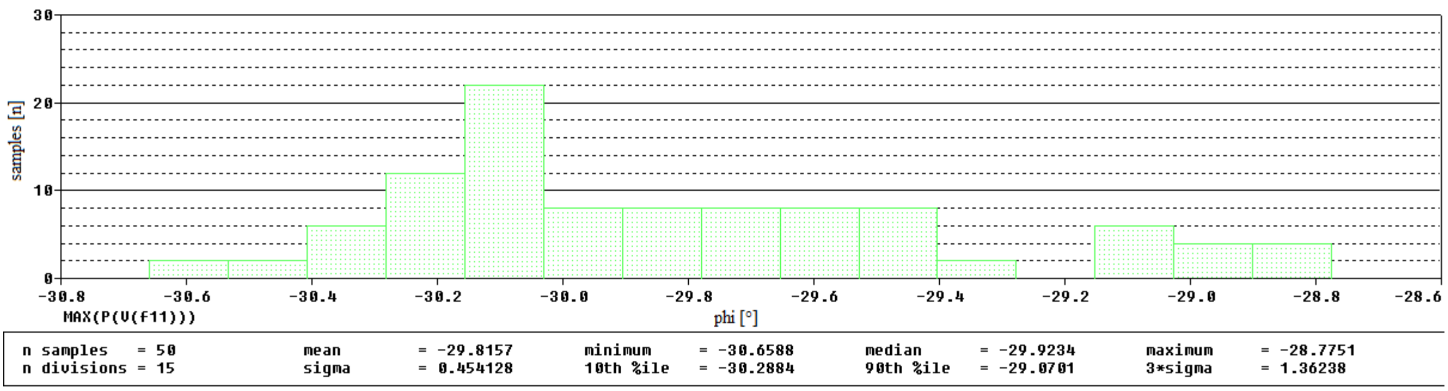
Následuje přehled histogramů s dekadickými násobky změny fáze.



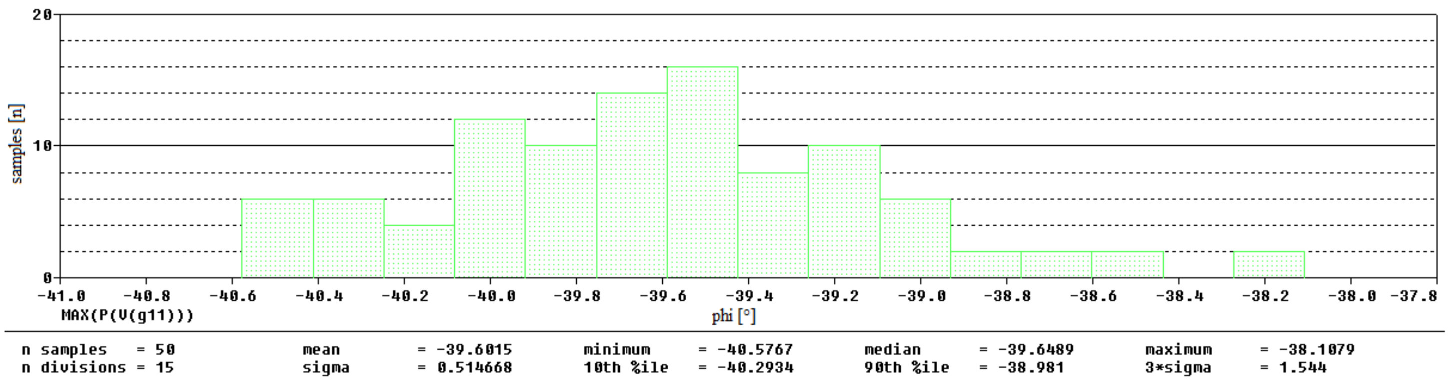
Obr. 4.15 Histogram pro α=1/10



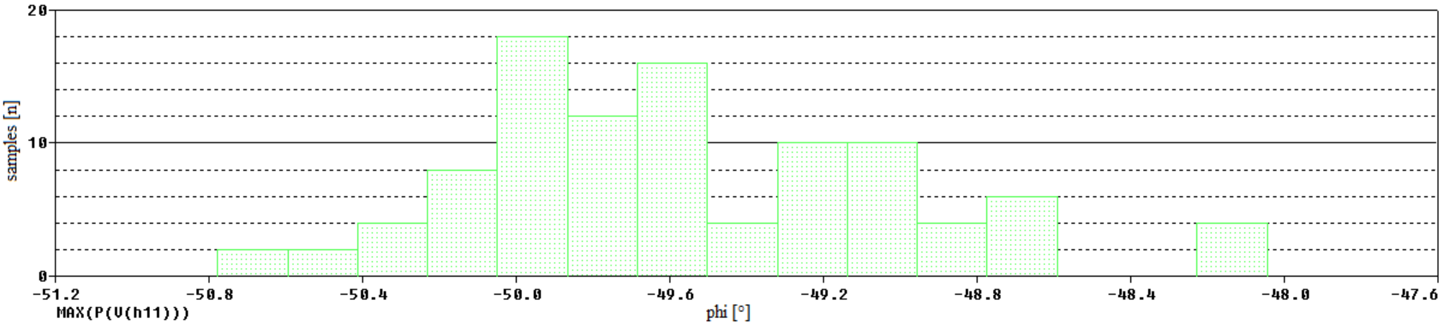
Obr. 4.16 Histogram pro α=2/10



Obr. 4.17 Histogram pro α=3/10

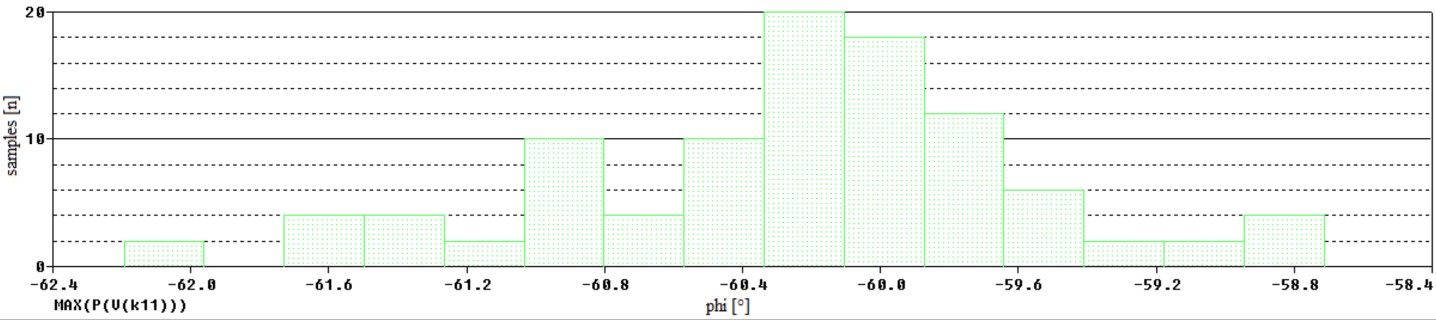


Obr. 4.18 Histogram pro α=4/10



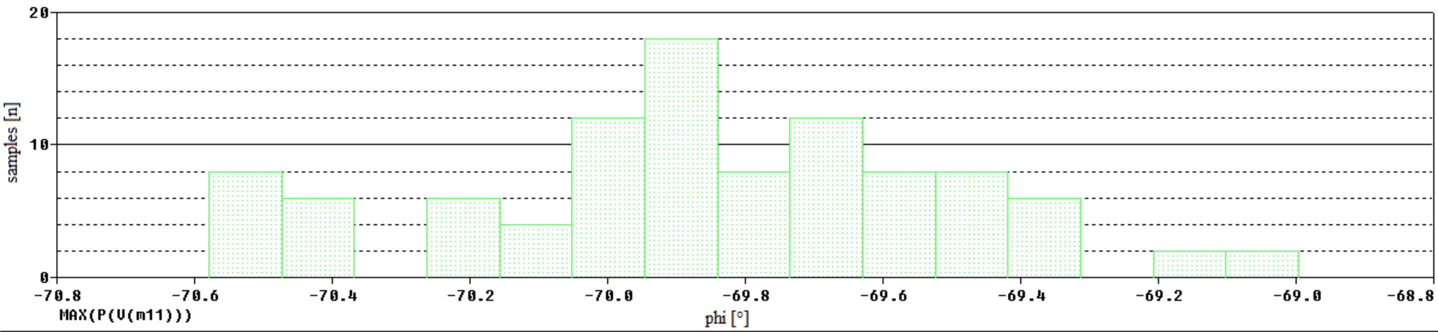
n samples	= 50	mean	= -49.55	minimum	= -50.7771	median	= -49.6144	maximum	= -48.045
n divisions	= 15	sigma	= 0.574301	10th %ile	= -50.1839	90th %ile	= -48.8202	3*sigma	= 1.7229

Obr. 4.19 Histogram pro α=6/10



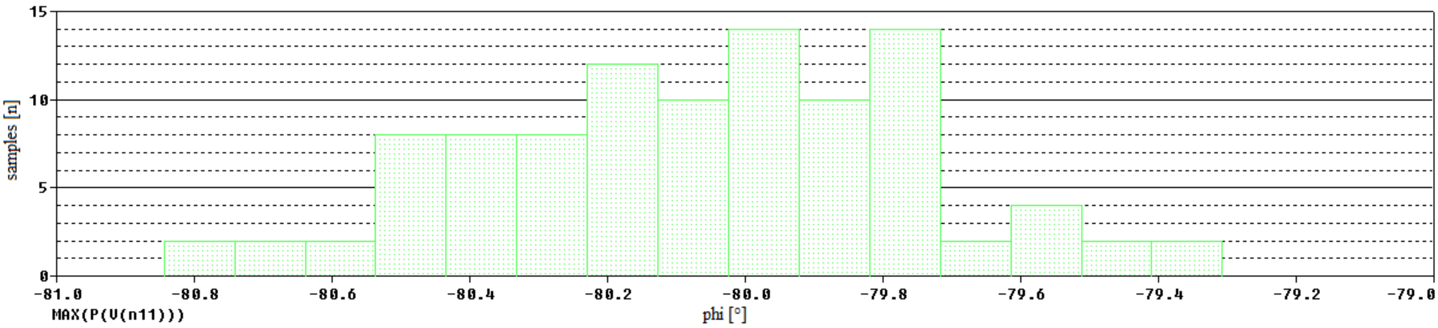
n samples	= 50	mean	= -60.2565	minimum	= -62.1931	median	= -60.151	maximum	= -58.7138
n divisions	= 15	sigma	= 0.691214	10th %ile	= -61.2567	90th %ile	= -59.459	3*sigma	= 2.07364

Obr. 4.20 Histogram pro α=7/10



n samples	= 50	mean	= -69.8624	minimum	= -70.5788	median	= -69.8714	maximum	= -68.9966
n divisions	= 15	sigma	= 0.367949	10th %ile	= -70.3922	90th %ile	= -69.4196	3*sigma	= 1.10385

Obr. 4.21 Histogram pro α=8/10



n samples	= 50	mean	= -80.069	minimum	= -80.844	median	= -80.0588	maximum	= -79.3072
n divisions	= 15	sigma	= 0.323933	10th %ile	= -80.5151	90th %ile	= -79.7222	3*sigma	= 0.971798

Obr. 4.22 Histogram pro α=9/10

Z uvedených histogramů je možno vyvodit některé výsledky. Všechny navržené obvody po simulaci teoreticky odpovídají požadovaným hodnotám. Ani jedno CPE nepřevyšuje hodnotu fázového zvlnění $\Delta\ \varphi < 1°$. V nejhorším případě, při $\alpha = 1/2$, dosahuje statistická odchylka $\sigma = 0.893$ a v nejlepším případě, při $\alpha = 1/10$, je odchylka $\sigma = 0.149$.

5 PI$^{\alpha}$D$^{\beta}$ regulátory

Tato problematika a zapojení vychází už z dlouho známé teorie frakčních výpočtů. Snaží se především o regulaci výstupních proměnných na základě vstupu. Jak už sám název PID napovídá, bude se jednat o tři základní operace, jež budou upravovat vstupní veličinu. Bude to zesílení v první větvi, integrace ve druhé a v poslední se bude jednat o derivaci.

PID regulátory jsou obecně obvody se zpětnovazební smyčkou. Tudíž vstupní veličina je nejdříve upravena matematickou operací odpovídající zapojení a následně je zpětnou vazbou znovu regulována. Výsledný obvod má pak přenosovou funkci vytvořenou z obou operací. Díky této možné regulaci vstupních parametrů jsou PID regulátory hojně využívány v elektrotechnice, a to především automatizaci a řídicí technice. Čistě matematický charakter operací prováděných PID regulátory však vede k tomu, že tyto funkční bloky nalezneme i v ryze teoretických oblastech neelektrického rázu.

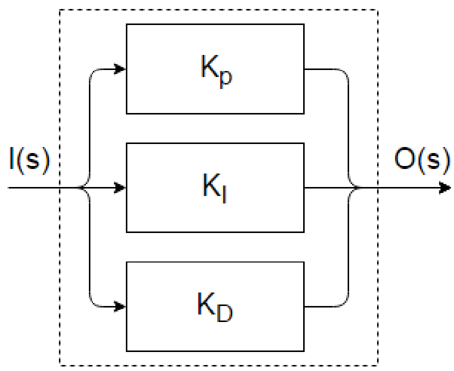
5.1 Standardní koncepce PID regulátoru

Standardní koncepce PID regulátoru prvního (tedy celistvého) řádu obsahuje tři separátní větve, konkrétně proporční (P), integrační (I) a derivační (D). Proporční větev má za úkol pouze zesílení nebo zeslabení vstupního signálu beze změny jeho fáze a v dalším textu bude charakterizována přenosem K_p. Integrační větev obsahuje dvojbran realizující funkci ideální (bezeztrátové) integrace vstupního signálu, takže modul přenosu klesá se směrnicí 20dB na kmitočtovou dekádu s teoreticky konstantním fázovým posuvem mezi výstupním a vstupním signálem -90°. Derivační větev obsahuje podobvod realizující funkci ideální derivace vstupního signálu, čemuž odpovídá modul přenosu rostoucí se směrnicí 20dB na dekádu kmitočtu a konstantní fázový posuv mezi výstupním a vstupním signálem +90°.

Většina současných PID regulátorů pracuje v napěťovém režimu, kdy budicí veličinou i odezvou je napětí [9]. Celková přenosová funkce $K(s)$ takového obvodu v Laplaceově transformaci bude mít tvar.

$$C(s) = \frac{O(s)}{I(s)} = K_P + K_I \frac{1}{s^{\alpha}} + K_D s^{\beta} \tag{40}$$

Kde K_I a K_D jsou časové konstanty integračního, respektive derivačního dvojbranu.



Obr. 5.1 Blokové schéma PID regulátoru

Je zřejmé, že existují dvě základní varianty PID regulátoru, a sice s jedním vstupem a více výstupy (SIMO) a naopak se třemi vstupy a jedním výstupem (MISO). Klíčovým požadavkem pro první strukturu bude velký vstupní odpor jednotlivých větví regulátoru tak, aby tyto příliš nezatěžovaly generátor vstupního signálu, případně ho nezkreslovaly. Druhá koncepce bude vyžadovat obvod zajišťující operaci sumace tří výstupů. Výsledný funkční vzorek navržený v této diplomové práci umožňuje realizaci obou typů PID regulátorů, přičemž kromě klasické PID regulace obsahuje i dvojbrany s matematickou operací necelistvé integrace a derivace.

5.2 Návrh PID regulátorů maticovou metodou

V současné době existuje celá řada osvědčených obvodových řešení PID regulátorů, které se liší především režimy činnosti, tzv. módy (napěťový, proudový, transadmitanční a transimpedanční). Volba režimu PID regulátoru současně vede na využívání různých aktivních prvků, jako jsou standardní operační zesilovače s napěťovou zpětnou vazbou (VFA), operační zesilovače s proudovou zpětnou vazbou (CFA), transadmitanční zesilovače (OTA), proudové konvejory (CC) a další. Zaměříme-li se na OTA prvky, pak ke kompletnímu návrhu struktury PID regulátoru můžeme přímo využít maticovou metodu uzlových napětí (MMUN). Přenosová konstanta OTA prvků, tedy strmost g_m, bývá u mnoha komerčně dostupných integrovaných obvodů elektronicky řiditelná vnějším stejnosměrným napětím, což lze při vhodném návrhu výhodně využít na řízení časových konstant integrátoru nebo derivátoru.

MMUN je primárně určena k analýze linearizovaných elektronických obvodů a jejím prvním krokem je sestavení rovnic popisujících proudové bilance v jednotlivých nezávislých uzlech obvodu podle prvního Kirchhoffova zákona. Pro zemní uzel se rovnice nesestavují, byly by lineární kombinací rovnic ostatních. MMUN pokračuje sestavením admitanční matice **Y**, přičemž všechny požadované obvodové funkce (imitanční i přenosové) lze získat aplikací Cramerova pravidla, tedy výpočtem determinantů a subdeterminantů matice **Y**. V této kapitole bude naznačen opačný postup, kdy se od předepsané přenosové funkce celého PID regulátoru dostaneme k obvodové struktuře. Z hlediska využití této metody je ideálním prvkem OTA. Při využití ostatních aktivních prvků by bylo nutné MMUN modifikovat, kdy každý typ aktivního prvku má své specifické razítko, kterým se však zvětšuje rozměr (v tuto chvíli již pseudoadmitanční) matice **Y**. Výhodou uvedené metody je i možnost již při návrhu uvážit neideální vlastnosti aktivního prvku. Pasivní součástky, které reprezentují tyto vlastnosti lze totiž zakomponovat do matice **Y** a jednotlivé přenosy napětí počítat i s nimi.

První úlohou syntézy je získání PID regulátoru s OTA prvky ve variantě SIMO. Je možno předpokládat, že vstupem bude prvním uzel. Počet uzlů výsledného obvodu přímo udává rozměr admitanční matice **Y** a tuto velikost se budeme snažit udržet co nejmenší. Přesto je zřejmé, že minimální velikost nemůže být menší než čtyři, přičemž v tomto případě bude mít PID regulátor pouze jeden vnitřní uzel. Označíme-li proporční výstup jako druhý uzel, integrační výstup jako třetí uzel a derivační výstup jako čtvrtý uzel, musí admitanční matice splňovat následující podmínky.

$$K_P(s)=\frac{V_2(s)}{V_{in}(s)}=-\frac{\Delta_{1,2}}{\Delta_{1,1}}=\alpha \quad K_I(s)=\frac{V_3(s)}{V_{in}(s)}=\frac{\Delta_{1,3}}{\Delta_{1,1}}=\frac{1}{\beta\cdot s} \quad K_D(s)=\frac{V_4(s)}{V_{in}(s)}=-\frac{\Delta_{1,4}}{\Delta_{1,1}}=\gamma\cdot s \tag{41}$$

Kde $\Delta_{i,j}$ představuje subdeterminant admitanční matice **Y** po vynechání i-tého řádku a j-tého sloupce a α, β, γ jsou elektronicky řiditelné reálné kladné konstanty. Dalším požadavkem, který může být brán v potaz při návrhu PID regulátoru pomocí MMUN je nekonečně vstupní impedance. Nutnou podmínkou pro získání nekonečné vstupní impedance, která je zvlášť výhodná u obvodů pracujících v napěťovém režimu, je součet proudů v prvním uzlu, který musí být roven nule $\sum_{1,j}=0$ pro j=1, …, n kde n je celkový počet uzlů.

PI$^\alpha$D$^\beta$ regulátor ve variantě MISO můžeme získat (pro výstupní uzel označený jako 1) analogicky jako.

$$K_P(s)=\frac{V_{out}(s)}{V_2(s)}=-\frac{\Delta_{1,1}}{\Delta_{1,2}}=\alpha \quad K_I(s)=\frac{V_{out}(s)}{V_3(s)}=\frac{\Delta_{1,1}}{\Delta_{1,3}}=\frac{1}{\beta\cdot s} \quad K_D(s)=\frac{V_{out}(s)}{V_4(s)}=-\frac{\Delta_{1,1}}{\Delta_{1,4}}=\gamma\cdot s \tag{42}$$

Kde α, β, γ jsou opět elektronicky nastavitelné reálné konstanty.

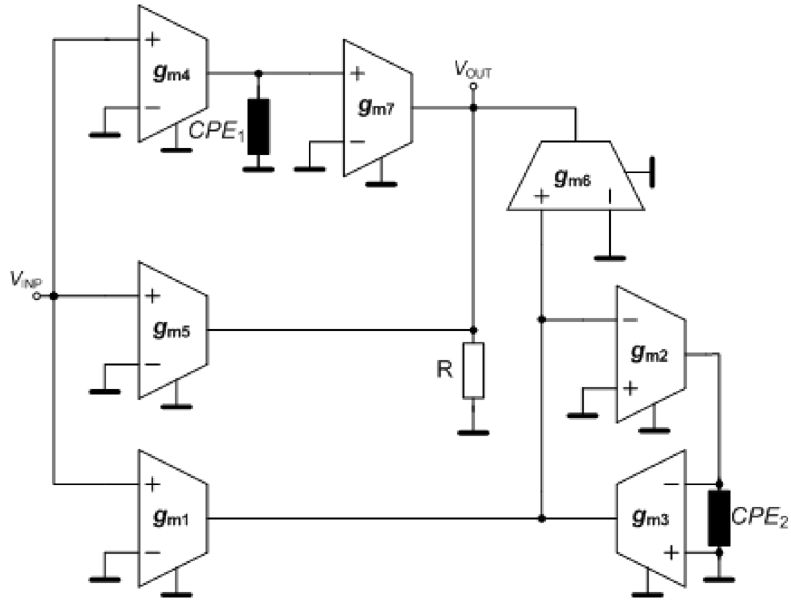
Pro plnění admitanční matice a následný automatizovaný symbolický výpočet přenosů napětí je nutné použít vhodný matematický nástroj, například Mathcad. Všechna výše uvedená kriteria splňuje například následující admitanční matice.

$$\mathbf{Y}=\begin{pmatrix} 0 & 0 & 0 & 0 & 0 \\ g_{m1} & 0 & -g_{m3} & 0 & 0 \\ 0 & -g_{m2} & Y_\beta s^\beta & 0 & 0 \\ g_{m4} & 0 & 0 & Y_\alpha s^\alpha & 0 \\ g_{m5} & g_{m6} & 0 & g_{m7} & R \end{pmatrix} \tag{43}$$

Tato matice vede na kompletní přenosovou funkci v Laplaceově transformaci.

$$K_{PID}(s)=-\frac{g_{m5}}{R}-\frac{g_{m4}g_{m7}}{R\cdot Y_\alpha}\cdot s^{-a}+\frac{g_{m1}g_{m6}\cdot Y_\beta}{g_{m2}g_{m3}\cdot R}\cdot s^\beta \tag{44}$$

Admitanční matice (43) má přímou obvodovou realizaci obvodu uvedeného na obr. 5.2. Studiem dostupné literatury však bylo zjištěno, že se jedná o známou strukturu PID regulátoru [9] složeného z integrátoru napětí (OTA blok 4), zesilovače (OTA blok 5) a derivátoru napětí (OTA blok 1). V zapojení lze identifikovat i syntetický induktor složený z OTA bloků 2 a 3. Zbývající OTA prvky, tedy 6 a 7, slouží jako převodník napětí na proud. Za povšimnutí stojí, že zesílení P a časové konstanty příslušející I a D operaci mohou být ovlivňovány nezávisle na sobě pomocí trans-konduktancí g_{m4}, g_{m1} a g_{m5}, a to i za předpokladu zásadního zjednodušení výrazu (44), který získáme, udržíme-li platnost $g_{m6}=g_{m2}=g_{m3}=1/R$.

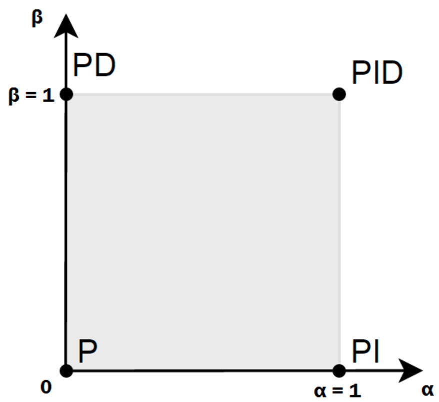


Obr. 5.2 Obvodová struktura elektronicky řiditelného $PI^{\alpha}D^{\beta}$ regulátoru

5.3 Fraktální PID regulátor

Tato kapitola se bude zabývat především PID regulátorem s implementací CPE prvku navrženého v předchozích kapitolách. Jedná se tedy o obvodové zapojení tří větví s OZ v invertujícím zapojení s kapacitní zápornou zpětnou vazbou a přenosem K_I. Podobně tak pro derivační s odporovou zpětnou vazbou a přenosem K_D. Znázornění je uvedeno na blokovém schématu obr. 5.1.

Pokud tedy $\alpha = 1$ a $\beta = 1$ je možno mluvit o PID regulátoru. Pokud bude $\alpha = 1$ a $\beta = 0$ jedná se o PI regulátor a je použita pouze proporční větev a integrální. Logicky je pak možno říci, že pokud bude $\alpha = 0$ a $\beta = 0$, jde pouze o proporční člen P. Následující obrázek jednoduše vysvětluje matematickou funkčnost v kartézském systému souřadnic.

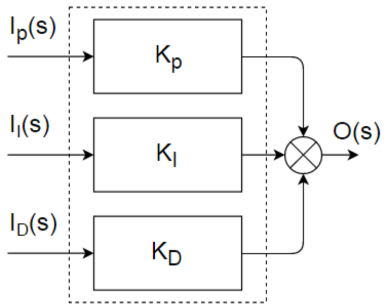


Obr. 5.3 PID v kartézských souřadnicích

Tímto způsobem tak dostáváme velice flexibilní regulátor, který je možno upravit podle potřeby jednoduchými matematickými úpravami.

5.4 Schéma a možnosti realizace

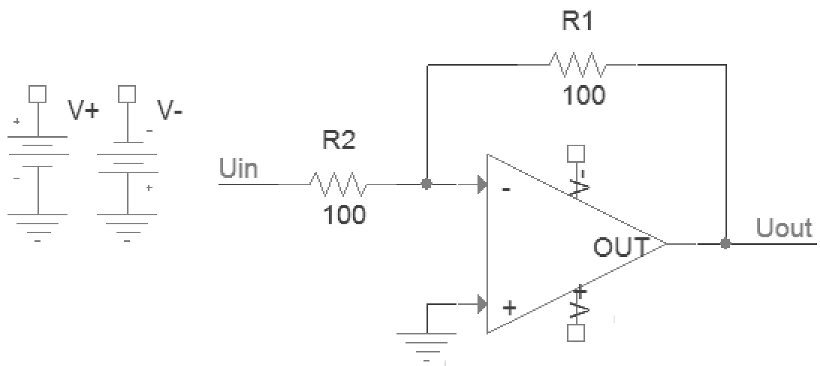
V této kapitole bude rozebráno zapojení PID regulátoru jako MISO obvod. Volně přeloženo bude mít tento obvod více než jeden vstup a pouze jeden výstup. Celá idea takto zapojeného PID regulátoru bude v tom, že obvod bude mít tři vstupy a pouze jeden výstup, jenž bude spojovat sumační člen.



Obr. 5.4 MISO

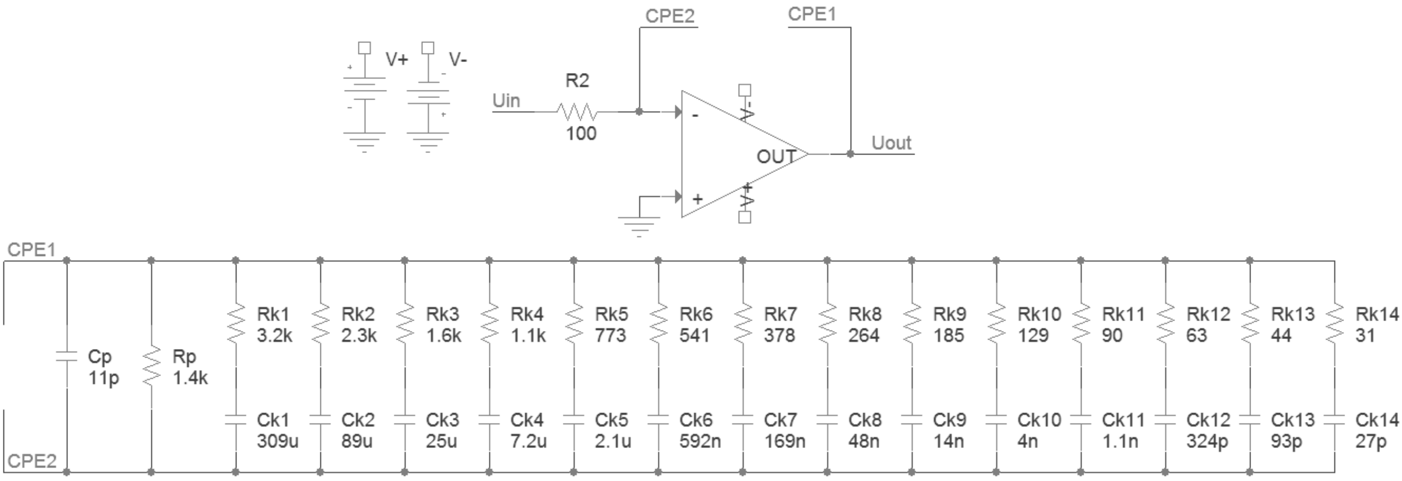
První proporční (P) větev PID regulátoru bude sestavena pomocí operačního zesilovače s invertujícím vstupem, to znamená se zápornou zpětnou vazbou. Dosazením potenciometru za R2 je pak možno získat požadovaný přenos. Pokud zvolíme hodnotu vstupního odporu stejnou jako hodnotu odporu v záporné vazbě, bude $U_{in} = -U_{out}$ pouze se zápornou polaritou podle vzorce.

$$U_{in} = -\frac{R1}{R2}U_{out} \tag{39}$$



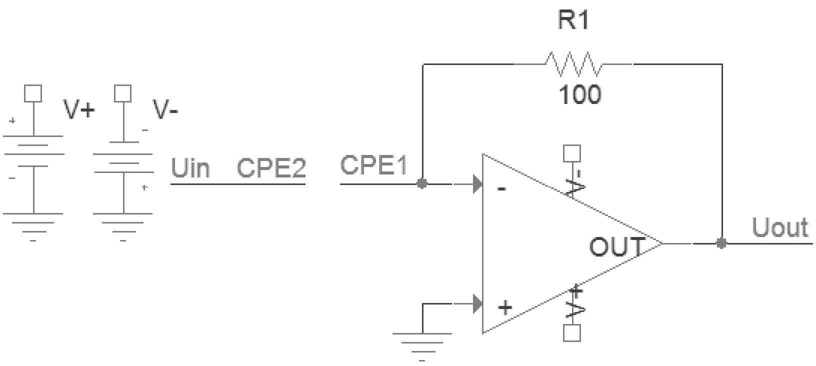
Obr. 5.5 OZ v zapojení s invertujícím vstupem

Integrační větev bude vytvořena také pomocí invertujícího OZ. Ve zpětné vazbě bude však mít místo kondenzátoru vložené vytvořené CPE z kapitoly 4. Toto CPE bude udržovat stálý fázový posuv v širokém frekvenčním rozsahu. Na místo R2 bude dosazen potenciometr, díky kterému bude možno ovládat rychlost integrace obvodu.



Obr. 5.6 OZ v zapojení jako integrační člen

Obdobná situace nastává i pro derivační člen, kdy odpor R1 bude nahrazen potenciometrem pro možnou regulaci rychlosti derivace obvodu. Na místo odporu R1 bude přiřazen CPE prvek.

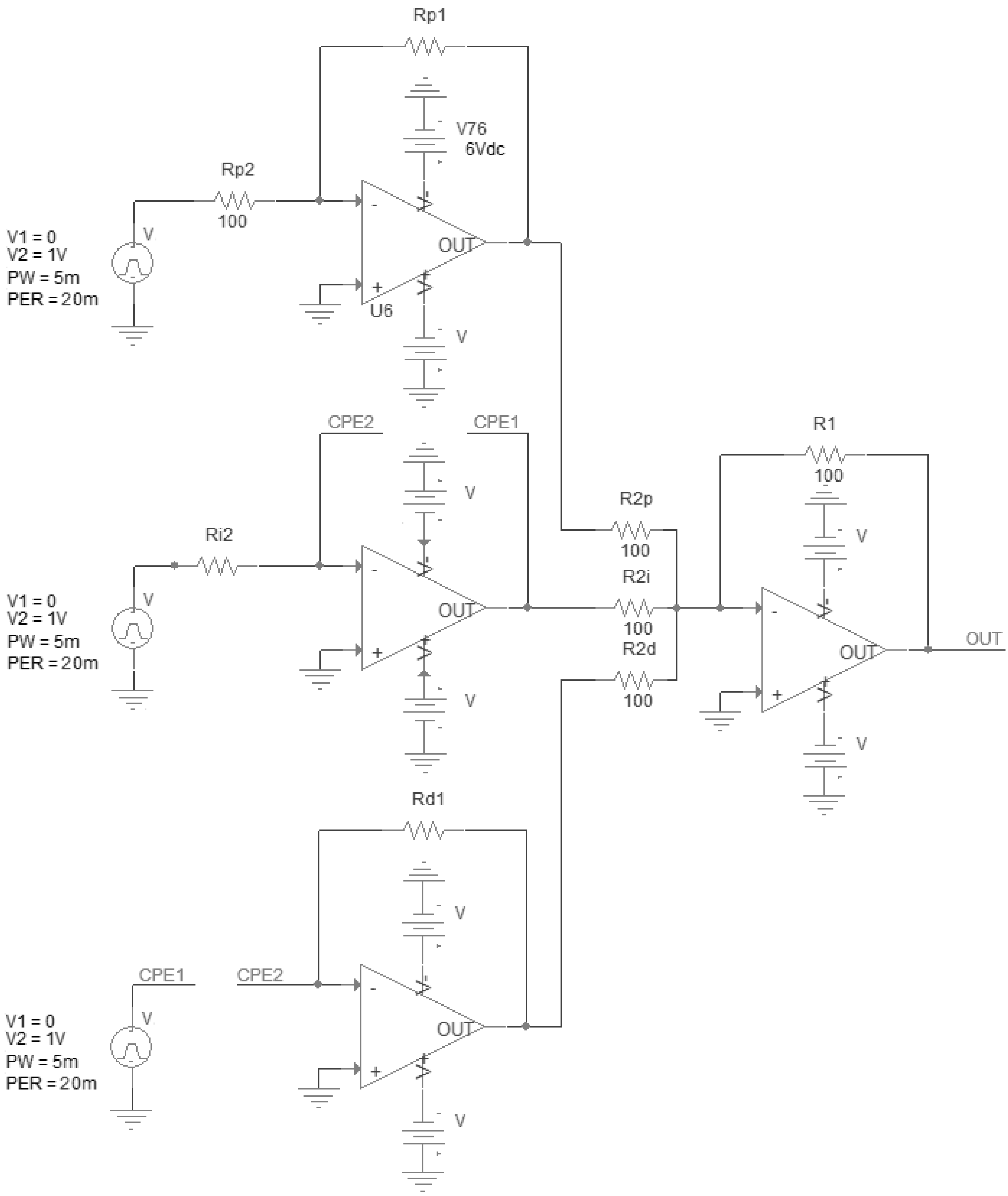


Obr. 5.7 OZ v zapojení jako derivační člen

Na takto zapojené vstupy bude přiveden obdélníkový impulz o dané šířce pro každou větev zvlášť. Simulace pro obdélníkový impulz proběhnou v časové oblasti s použitím zdroje V-PUSLE. Výstupy všech větví budou vyneseny do grafů.

Následně bude obvod také prozkoumán frekvenční analýzou. Zdroje V-PUSLE uvedené na obr. 5.8 budou nahrazeny zdroji V-SIN. Zde se bude brát důraz především na nejmenší hodnotu změny fáze v co nejširším frekvenčním rozsahu.

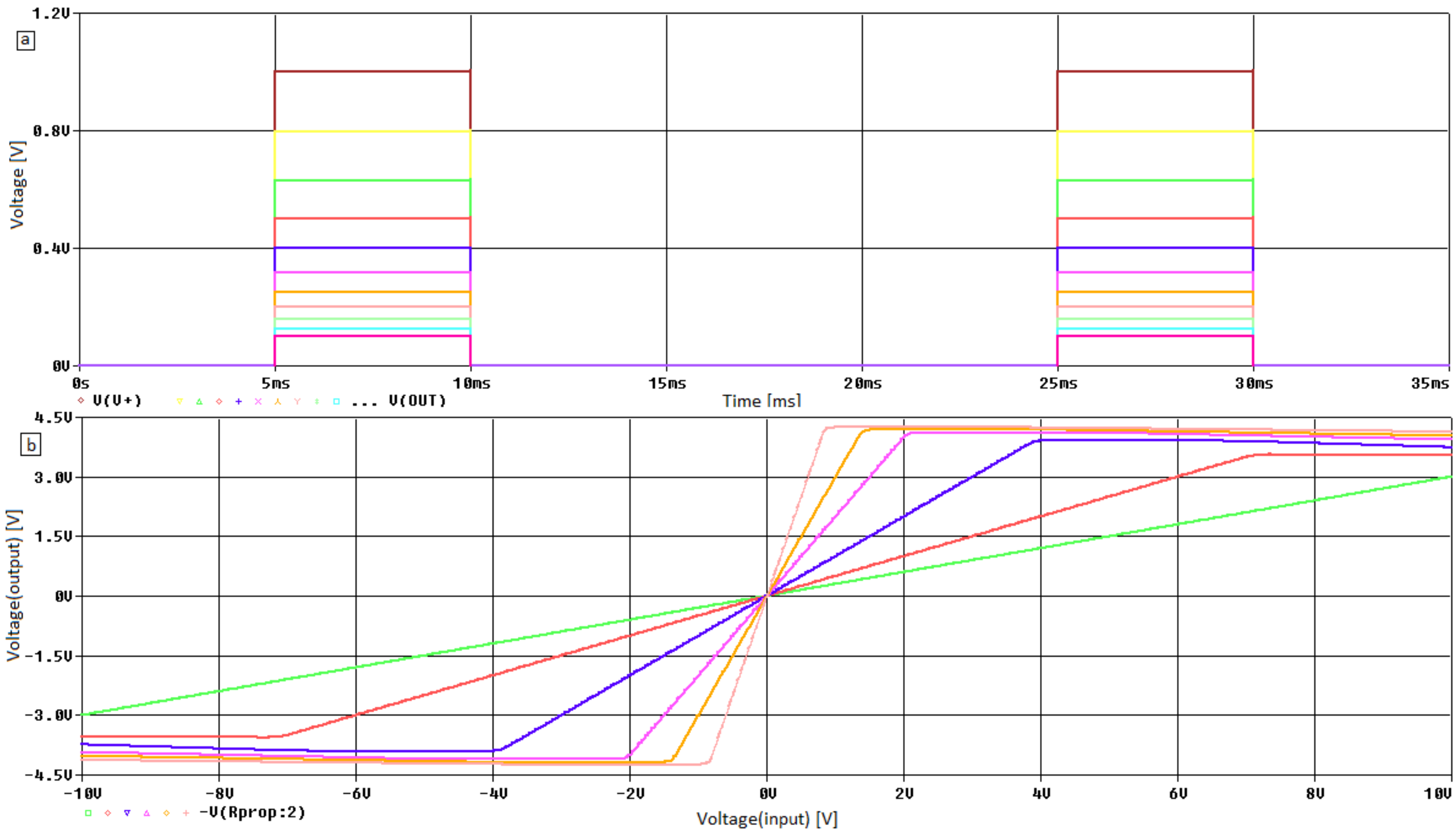
Celkové schématické zapojení PID regulátoru jako MISO je uvedeno v následujícím obrázku. Přičemž odpory *Rp1*, *Ri2* a *Rd1* budou nahrazeny příslušnými potenciometry.



Obr. 5.8 Schéma zapojení PID regulátoru s CPE prvkem

Toto zapojení bude jako první podrobeno časové analýze pomocí zdroje V-PULSE. Na zdroji byl nastaven impulz s šířkou 5ms a periodou 20ms a velikostí 1V. Zobrazeny budou vždy dvě periody každé z větví zapojení.

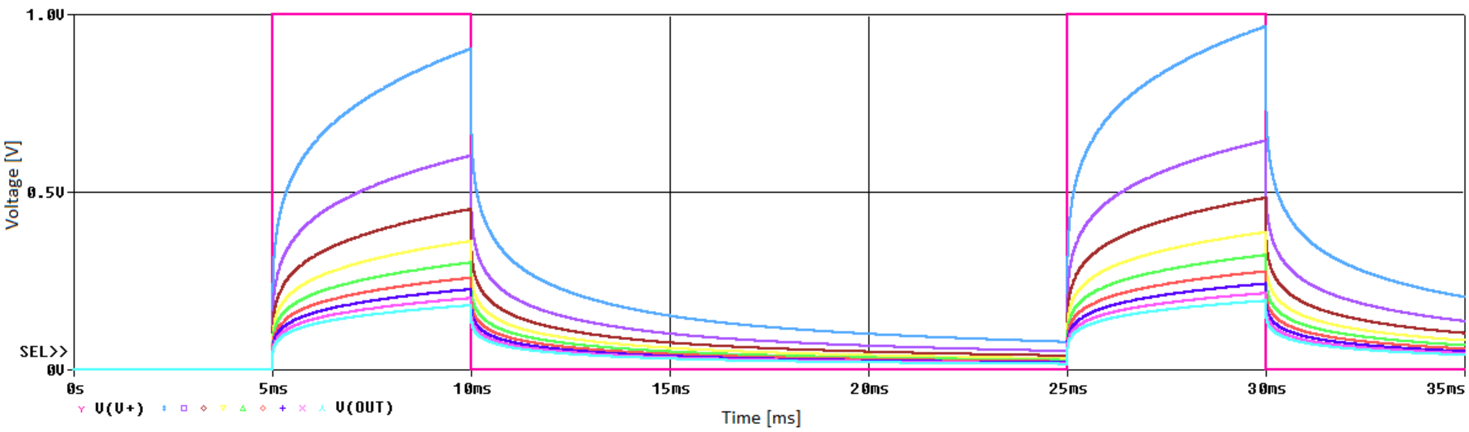
Jako první je simulována proporční část regulátoru. Prvek *Rp1* byl nahrazen potenciometrem v rozsahu od 1Ω do 100Ω. Pro vetchou přehlednost byl nastaven logaritmický krok pro 10 běhů.



Obr. 5.9 a) Časová analýza proporční větve b) Převodní charakteristika

Na prvním obrázku *a* hnědý průběh znázorňuje pulz dodaný zdrojem. Jelikož je na výstupu sumační člen v zapojení s invertujícím vstupem, výstup proporční větve je násoben zápornou jedničkou a tudíž dostáváme výstup stejné polarity jako vstup. Pro zajímavost je na obrázku *b* uvedena i převodní charakteristika tohoto OZ. Rozmítání zpětnovazebního odporu *Rp1* bylo nastaveno od 30Ω do 500Ω. Tyto hodnoty byly stanoveny na základě dostupné simulace pro bezproblémovou funkčnost obvodu. Na obrázku je krásně vidět lineární část charakteristiky se strmostí 5V/V pro odpor o hodnotě 500Ω (růžový průběh) a 300mV/V pro odpor 30Ω (zelený průběh). Následně jak pro kladnou část, tak pro zápornou část přechází OZ do saturace, to znamená, že dalším navyšováním vstupního napětí již výstupní nijak neovlivňuje.

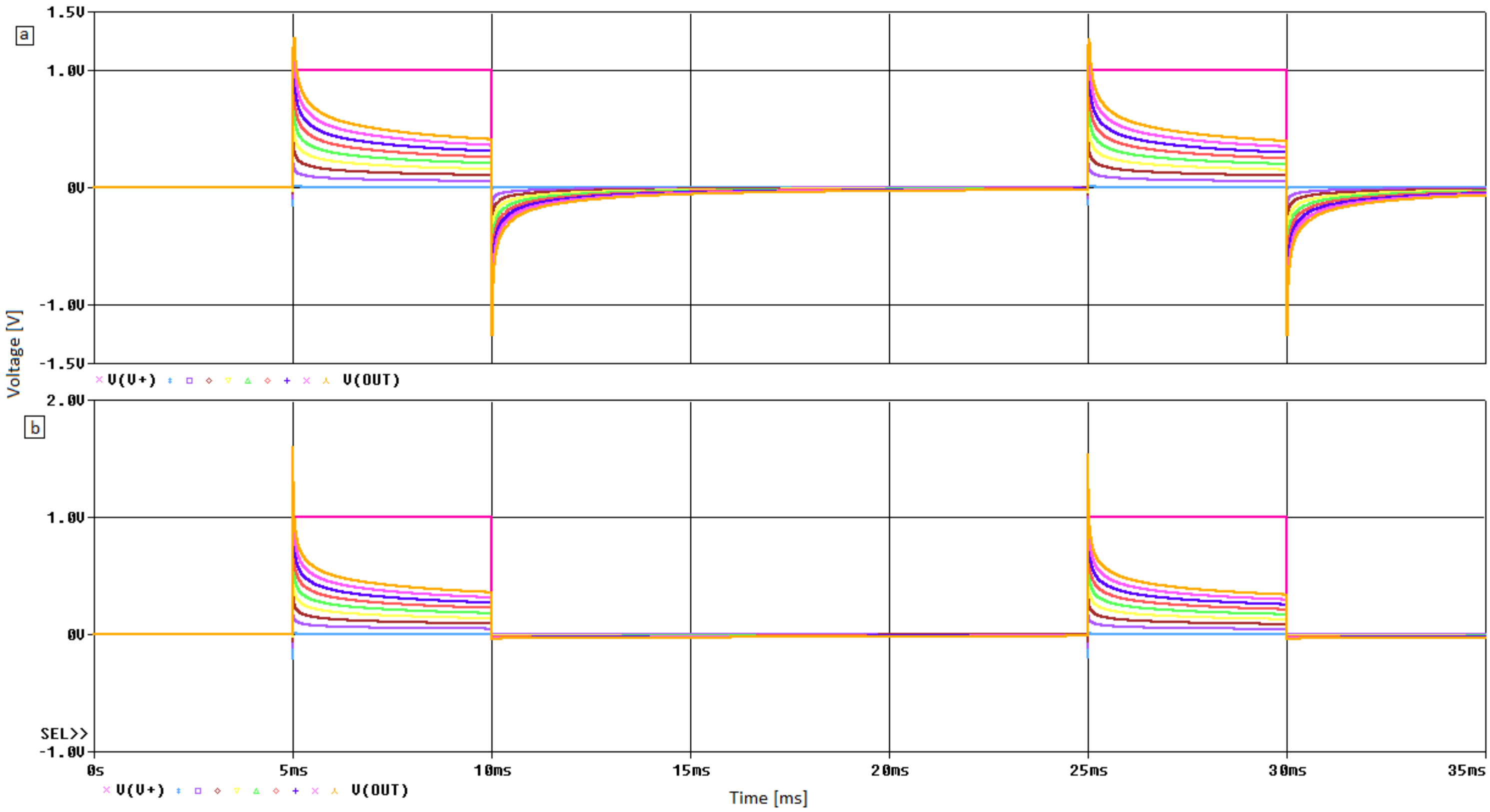
Druhá v pořadí je větev integrační. Zde byla součástka *Ri2* nahrazena potenciometrem v rozsahu 400Ω až 2kΩ. Pro větší přehlednost byl nastaven krok inkrementace 200Ω. Na vstup je opět přiveden obdélníkový pulz o šířce 5ms a výšce 1V s periodou 20ms.



Obr. 5.10 Časová analýza integrační větve

Růžový průběh zde znázorňuje vstupní pulz, ostatní jsou různé míry integrace obvodu. Znovu je zde uplatněn sumační člen a polarita je po integraci otočena do kladných hodnot. U náběžné hrany je možno vidět integraci začínající od 0 až do svého maxima, při sestupné hraně pak integraci zpět do 0. Je zde také možné sledovat, že u vyšších integrací se při takto malé periodě vstupního signálu nestačí průběh "dointegrovat" až do nuly. Pokud je tento jev v dané aplikaci nevhodný stačí pouze prodloužit periodu vstupního pulzu.

Jako poslední je derivační větev. Zde je součástka *Rd1* nahrazena potenciometrem s rozsahem od 1Ω do 250Ω. Pro přehlednost simulace je krok nastaven na 25Ω. Na vstup je přiveden znovu obdélníkový pulz stejně jako v předchozích simulacích.



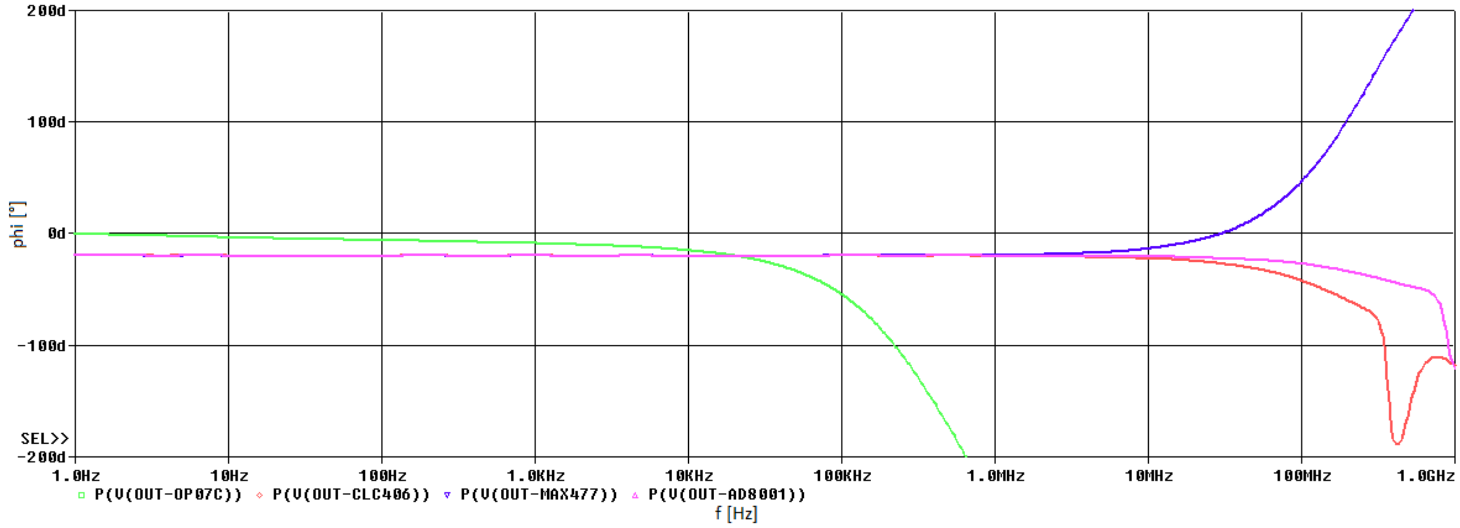
Obr. 5.11 Časová analýza derivační větve

Růžový průběh zde představuje vstupní pulz o výšce 1V. Na horní části obrázku *a* je vidět, že při náběžné hraně vstupního impulzu je derivace na své maximální hodnotě a pomalu klesá až po sestupnou hranu. Při sestupné hraně vstupní napětí klesá a tak se dostáváme do záporných hodnot derivace. To představuje záporná část průběhu. Rychle se však zderivuje a dostává se znovu na 0.

Část obrázku *b* pak představuje možnou obměnu. Je pravděpodobné, že v některých aplikacích nebude žádoucí záporná derivace. Tento jev lze velice jednoduše zamezit přidáním diody v propustném směru přímo za zdroj na vstup přípravku. Následně zůstane pouze kladná část charakteristiky.

Jako poslední je nutno prozkoumat pomocí frekvenční analýzy fázový posuv. Jelikož je ve větvích zapojen CPE prvek, měla by být změna fáze konstantní v širokém pracovním rozsahu. To však nemusí být nutně pravda. Pokud bude CPE prvek dodávat fázi v širokém frekvenčním rozsahu může být volba dobrého OZ kritická pro jeho udržení.

Pro představu byl obvod simulován pro čtyři různé druhy operačních zesilovačů a jejich charakteristiky byly vyneseny do společného grafu.



Obr. 5.12 Frekvenční charakteristiky různých OZ v zapojení

Simulace proběhla pro vstupní fázový posuv $\varphi_{in} = 180°$ a bylo vybráno CPE s fází $\varphi_{CPE} = -20°$.

Pokud si popíšeme situaci vypadá následovně. Na vstupu obvodu je fázový posuv $\varphi_{in} = 180°$, do zpětné vazby obvodu je připojeno CPE s fázovým posuvem $\varphi_{CPE} = -20°$, na výstupu OZ pak dostáváme.

$$\varphi_{OZ} = \varphi_{in} - \varphi_{CPE} = 160° \tag{40}$$

Následuje invertující sumační člen. Teorie říká, že posuv fáze tohoto členu je $\varphi_{invertOZ} = -\pi$. Tím pádem na výstupu PID regulátoru dostáváme

$$\varphi_{OUT} = \varphi_{OZ} - \varphi_{invertOZ} = +20° \tag{41}$$

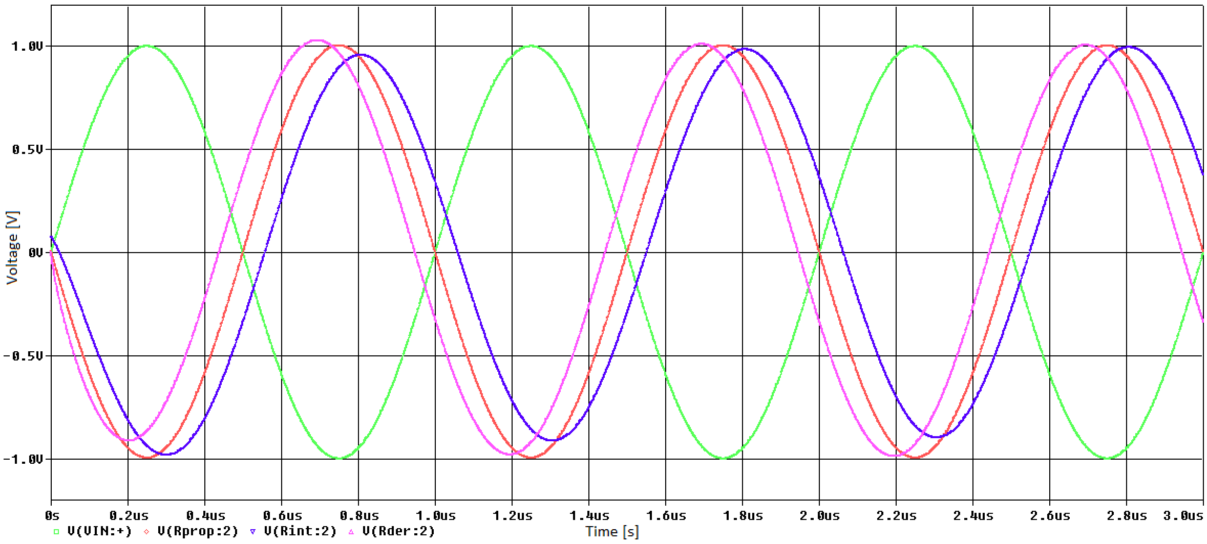
Pro tento výstupní fázový posuv byla provedena simulace, která je na obrázku 5.11. Za zváženou by mohlo stát vytvoření dalšího výstupu hned za OZ. Kde v časové oblasti by výstup měl sice zápornou polaritu, ale ve frekvenční oblasti by fáze byla pouze zmenšena o fázi dodaného CPE.

Jak je patrné z obrázku první simulovaný OZ-OP07C (zelený průběh) pro tuto aplikaci není příliš vhodný. Nejenom že dosahuje frekvencí pouze 50kHz, ale je poměrně nepřesný a pro předpokládaný výstup 20° má obrovskou chybu. Proto tento leč levný a hodně nepřesný OZ byl zavrhnut.

Druhý v pořadí je OZ-MAX477 patřící už do skupiny vysokorychlostních zesilovačů. Tento OZ by měl už dobré vlastnosti, co se týče správnosti požadovaného udržení fáze, nicméně podle simulovaných dat přestává konstantně zesilovat po hranici 10MHz. Už by však stálo za úvahu jeho použití.

Poslední dva OZ-CLC406 a OZ-AD8001 patří do skupiny (UHS) Ultra High Speed a deklarují, že jejich zesílení bude konstantní do řádů stovek MHz. To simulace potvrdila, přičemž jako lepší se zdá pro použití OZ-AD8001. Rozsah použitelnosti tohoto obvodu se podle simulace blíží více než 500MHz. Problém však je, že navrhované CPE už této hranice není schopné dosáhnout a tak "brzdí" samotný OZ. Pro následnou realizaci je tedy vhodné použít OZ-AD8001.

Jako závěrečná simulace pro MISO zapojení může být přivedení harmonického signálu o amplitudě 1V a frekvenci 1MHz. Tato frekvence byla záměrně vybrána, jelikož obvod při simulaci vykazoval absolutní stálost právě do této hraniční hodnoty. Pro větší přehlednost byly zobrazeny 3 periody odezvy výstupu P, I a D větví regulátoru na tento harmonický signál.



Obr. 5.13 Výstupní odezva na vstupní harmonický signál PID regulátoru

Zelený průběh představuje vstupní harmonický signál o amplitudě 1V. Červený průběh je měřená odezva na výstupu proporční větve. Jak je patrné jedná se pouze o vstupní signál vynásoben zápornou jedničkou. Následuje integrační větev (modrý průběh), který je přizpůsoben na stejnou amplitudu jako vstup a ze simulace jde vyčíst, že je posunut o $+\frac{1}{10}\pi$ (neboli fázový posuv $\varphi = 20°$). Růžový průběh pak představuje derivaci, která byla upravena obdobně jako integrace a je posunuta o $-\frac{1}{10}\pi$.

6 Realizace a měření

Tato kapitola bude zaměřena především na realizaci a následné měření vytvořených desek.

6.1 CPE prvky

Jako první v bylo zapotřebí vytvoření CPE desek. Postup následně popsaných prvků je popsán v kapitole 4.2. Hodnoty navrhovaného CPE pro fázový posuv $\varphi = 30°$ byly však příliš obecné a tak byla nutná jejich korekce do co možná nejpřesnějších komerčně dostupných rezistorů a kondenzátorů. Následující tabulka představuje soubor finálních hodnot pro CPE vycházející z *Tab. 4.1*.

$\varphi = 30°$															
$R_P[\Omega]$	3578	$R_k[\Omega]$	4230	2300	1251	680	370	200	110	58	33	18	10	5.1	2.7	1.5
$C_P[F]$	0.82p	$C_k[F]$	2.35µ	0.69µ	202n	59.9n	16.8n	5.1n	1.5n	446p	130p	39p	11p	3.3p	0.82p	0.42p

Tab. 6.1 Finální hodnoty CPE po úpravě pro $\varphi = 30°$

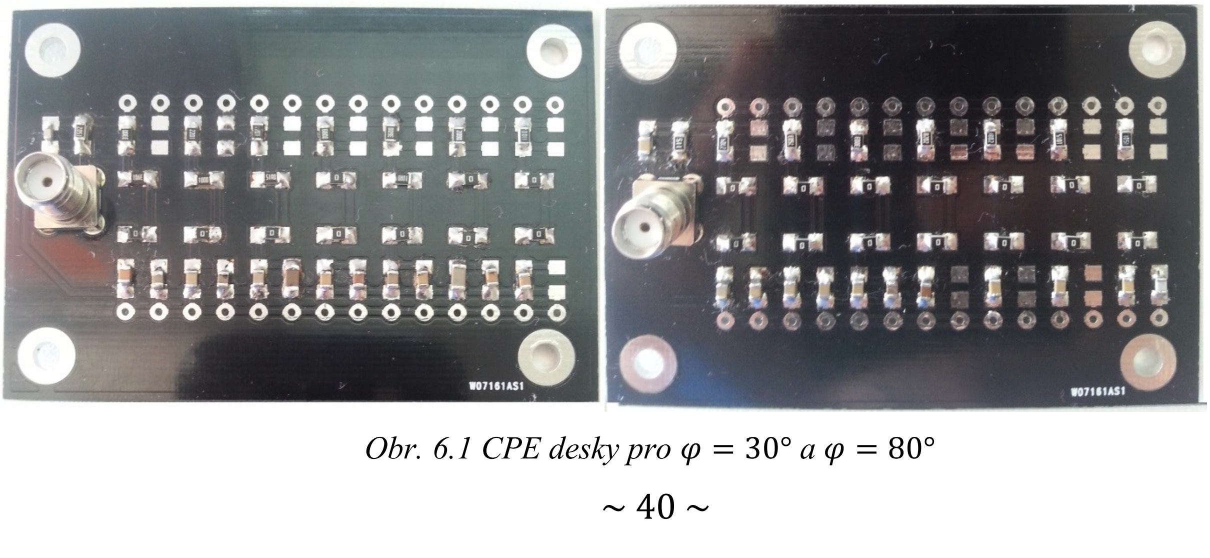
Odpory byly vždy řazeny sériově a všechny kondenzátory paralelně pro větší přehlednost a uspořádání desky. Pro vytvoření byla zhotovena univerzální deska pro 14 větví, z nichž každá obsahuje možnost připojení dvou sériových a čtyř paralelních prvků zároveň. Jako vstup byl zvolen postříbřený SMA konektor do desky.

Jako další byla vytvořena i deska s posuvem fáze $\varphi = 80°$, která odpovídá už téměř reálnému kondenzátoru.

$\varphi = 80°$																
$R_P[\Omega]$	5.1M	$R_k[\Omega]$	2.7M	750k	300k	82k	18k	5k1	1k5	430	130	39	11	3	1	0.33
$C_P[F]$	195p	$C_k[F]$	440n	242n	133n	68n	39n	22n	11n	6.07n	3.3n	1.75n	1n	538p	297p	150p

Tab. 6.2 Finální hodnoty CPE po úpravě pro $\varphi = 80°$

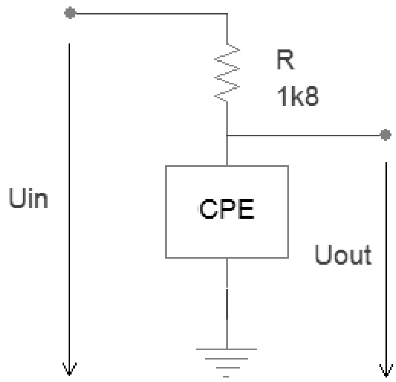
Nutno dodat, že i po změně hodnot se výsledná změna fáze při simulacích téměř nezměnila. Výsledné destičky jsou zobrazeny níže na *Obr. 6.1.* Jako propojky mezi nevyužitými paticemi pro prvky jsou rezistory s hodnotou 0R.



Obr. 6.1 CPE desky pro $\varphi = 30°$ a $\varphi = 80°$

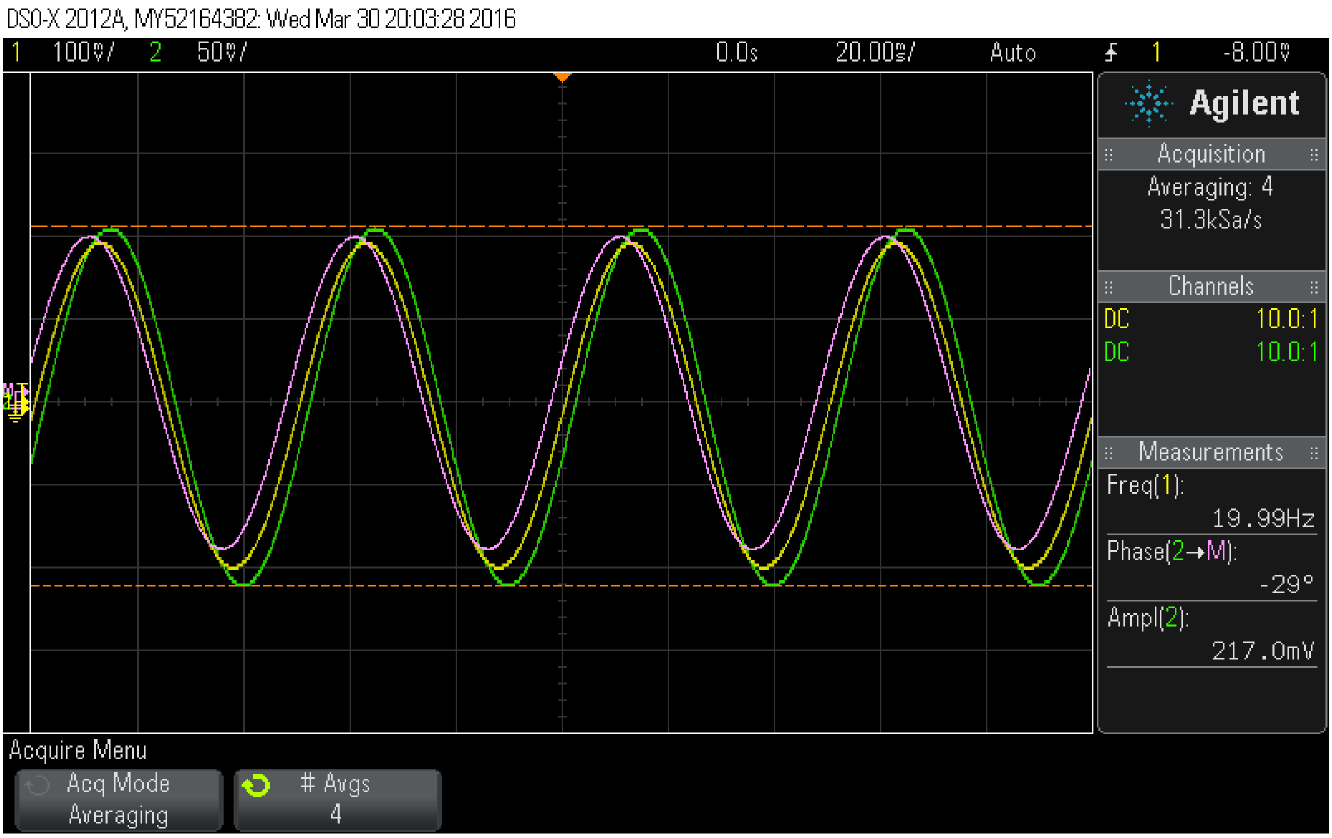
Pro realizaci byly použity odpory s přesností do 1% a kondenzátory s přesností od 5% až 10%. Jejich přesné hodnoty a typy jsou uvedeny v příloze A Použité součástky.

Takto vytvořené CPE byly naměřeny na zapojení odporového děliče, kdy odpor R2 byl nahrazen CPE prvkem viz obrázek níže. Na vstup byl přiváděn harmonický signál s generátoru o předem dané frekvenci. Na výstupu byl následně měřen rozdíl vstupní veličiny a výstupní odezvy signálu, který odpovídá změně fáze na CPE prvku.

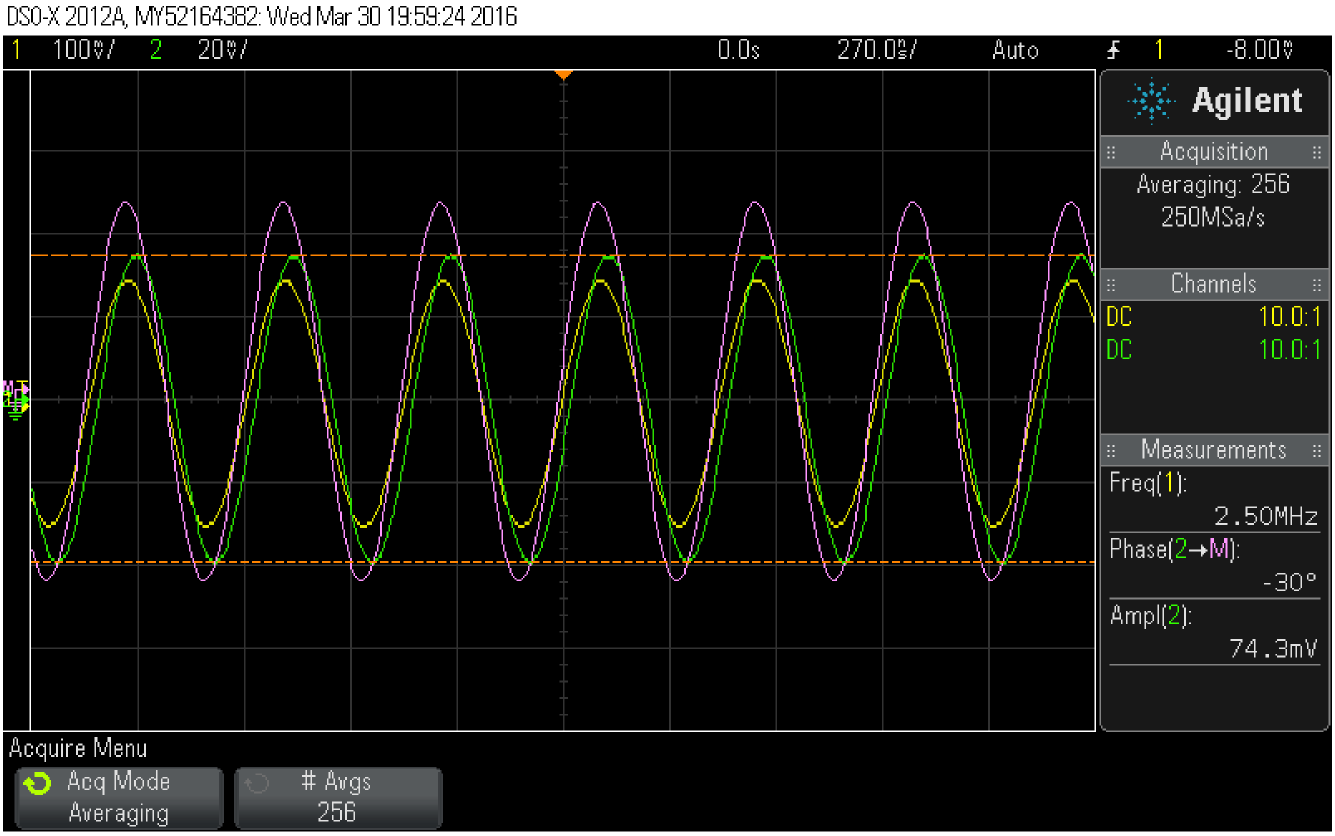


Obr. 6.2 Zapojení odporového děliče s CPE

Pro názornost jsou uvedeny dva obrázky z měření. Všechny naměřené hodnoty byly následně vyneseny do grafu viz *Obr. 6.5*. Pro měření na nižších frekvencích byl použit odpor $R = 1k8\Omega$. Použitý rezistor dynamicky měnil v závislosti na frekvenci až na hodnotu $R = 500\Omega$.

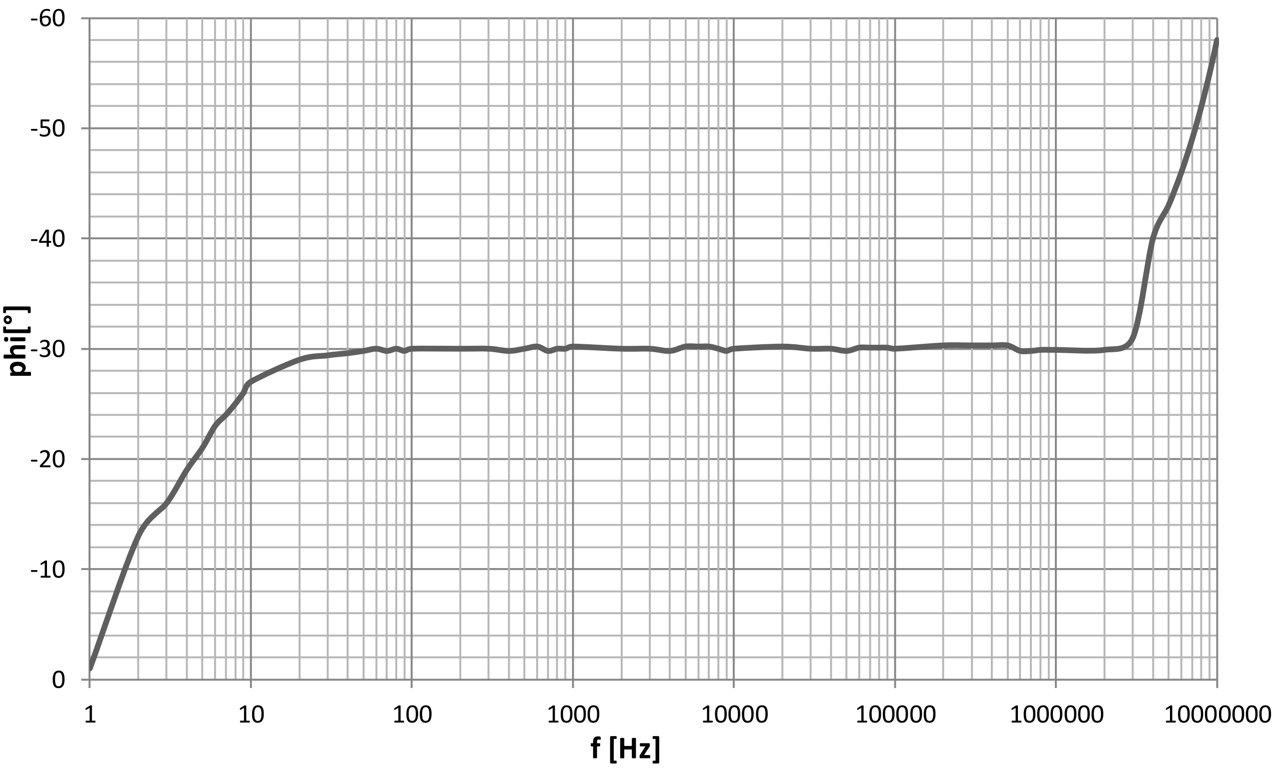


Obr. 6.3 CPE $\varphi = 30°$ pro frekvenci 20Hz



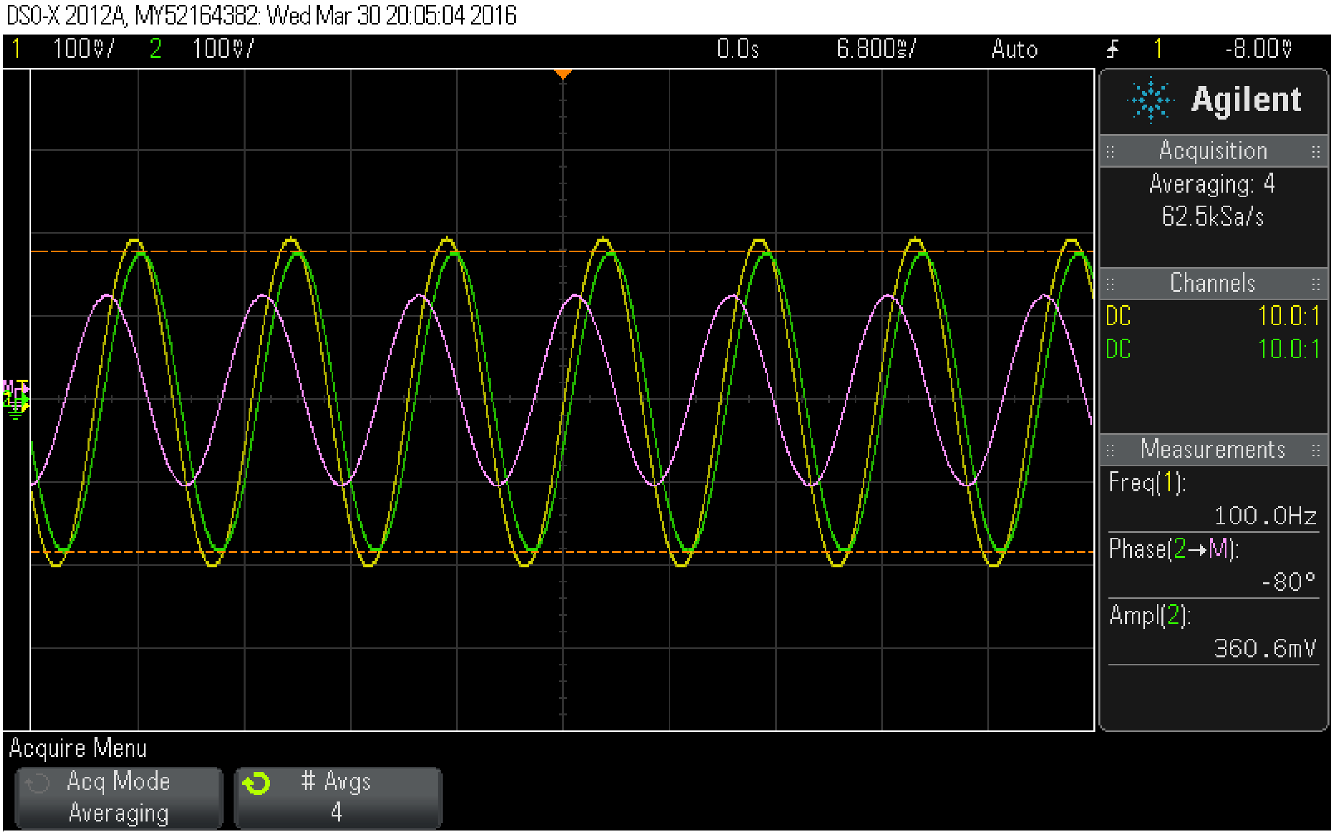
Obr. 6.4 CPE $\varphi = 30°$ pro frekvenci 2,5MHz

Žlutý průběh značí vstupní harmonický signál, zelený pak výstupní. Růžový je rozdílový a představuje tak fázi měřeného CPE. Při měření bylo spuštěno i průměrování pro lepší čitelnost výsledků.

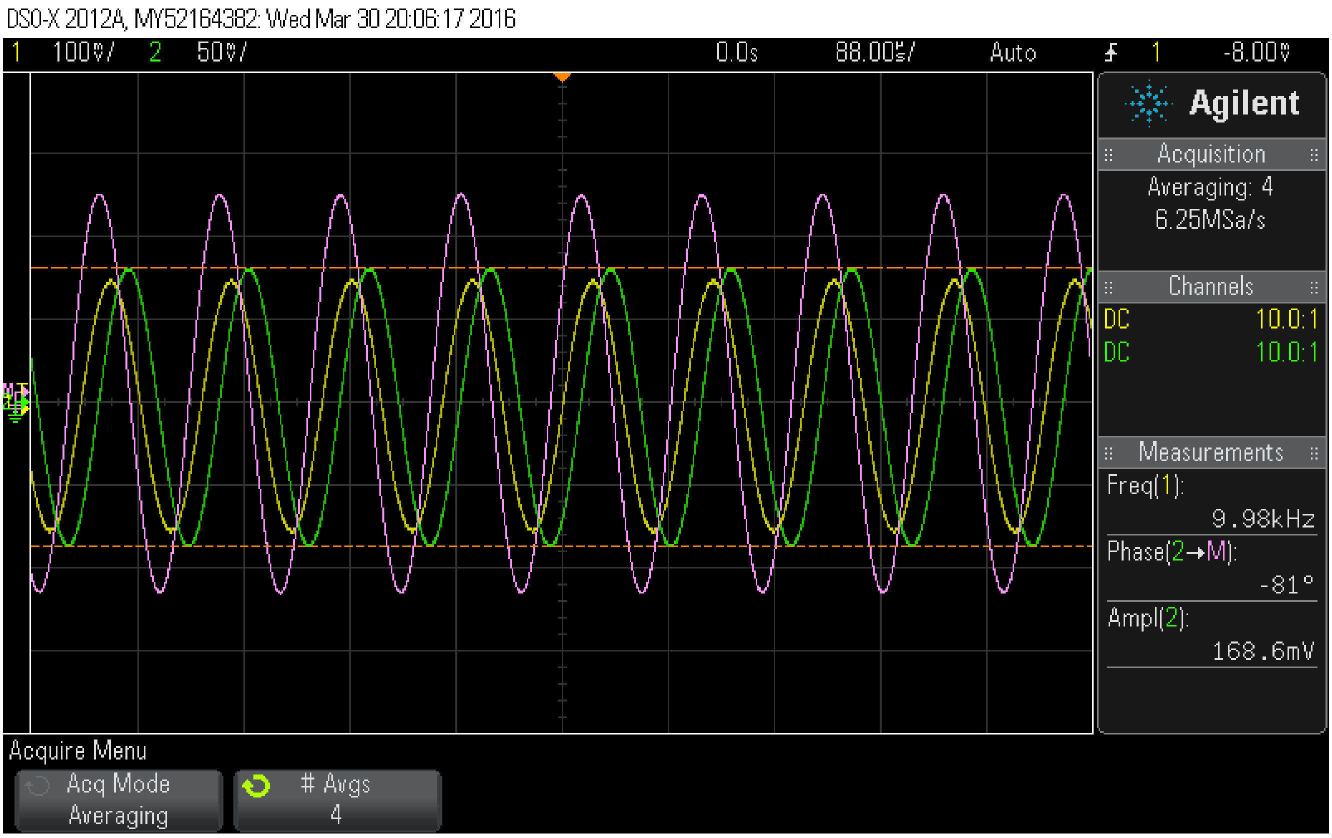


Obr. 6.5 Graf závislosti fázového posuvu na frekvenci pro $\varphi = 30°$

Z grafu je vidět, že realizované CPE je funkční v rozsahu od 20Hz až do 2,5MHz. Tento výsledek je sice honě vzdálený od teoretického námětu, nicméně ho můžeme považovat za velice úspěšný.

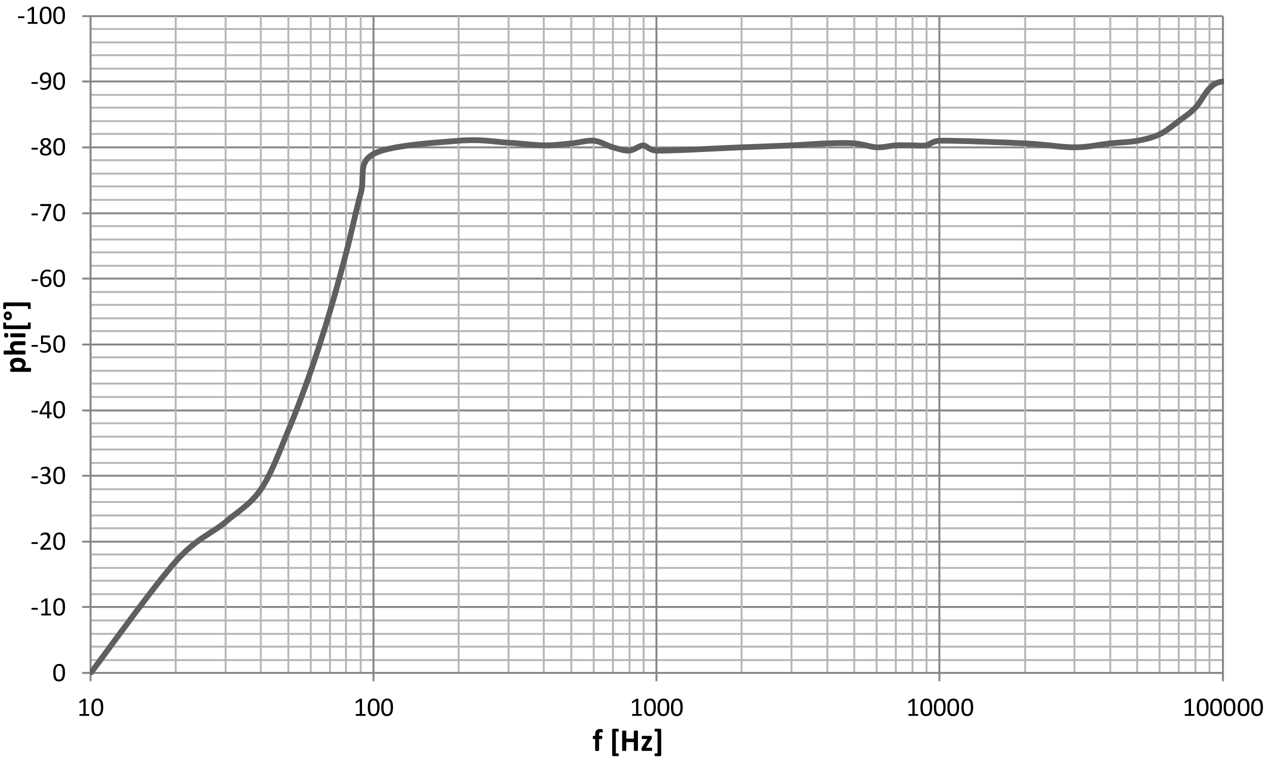


Obr. 6.6 CPE $\varphi = 80°$ *pro frekvenci 100Hz*



Obr. 6.7 CPE $\varphi = 80°$ *pro frekvenci 10kHz*

Druhý CPE prvek je, co se výsledků týče, podstatně horší než první navržený. Jeho funkčnost a šířka pásma je nižší než předpokládaná. Hlavním důvodem proč tomu je, je především to, že u vyšších hodnot změny fáze, tedy těm které se blíží reálnému kondenzátoru, vyvstávají velice extrémní hodnoty součástek. Při návrhu z minulých kapitol se tak může stát, že po výpočtu se na první větvi bude jevit jako nejlepší kapacita i více než jednotky mF. U rezistorů naopak strmost od prvního megaohmového odporu dosahuje už u páté větve jednotky ohmů, což dále vede k desetinám. Celkově je pak tento obvod velice těžké reálně vytvořit a jeho funkčnost se bude počítat ve frekvenčním pásmu od stovek Hz maximálně do řádu KHz. Navrhnuté a vytvořené CPE však bylo uzpůsobeno tak, aby vyhovovalo možnosti realizace pro snadno dostupné hodnoty součástek. Na úkor toho bohužel byla frekvenční šířka pracovní oblasti.

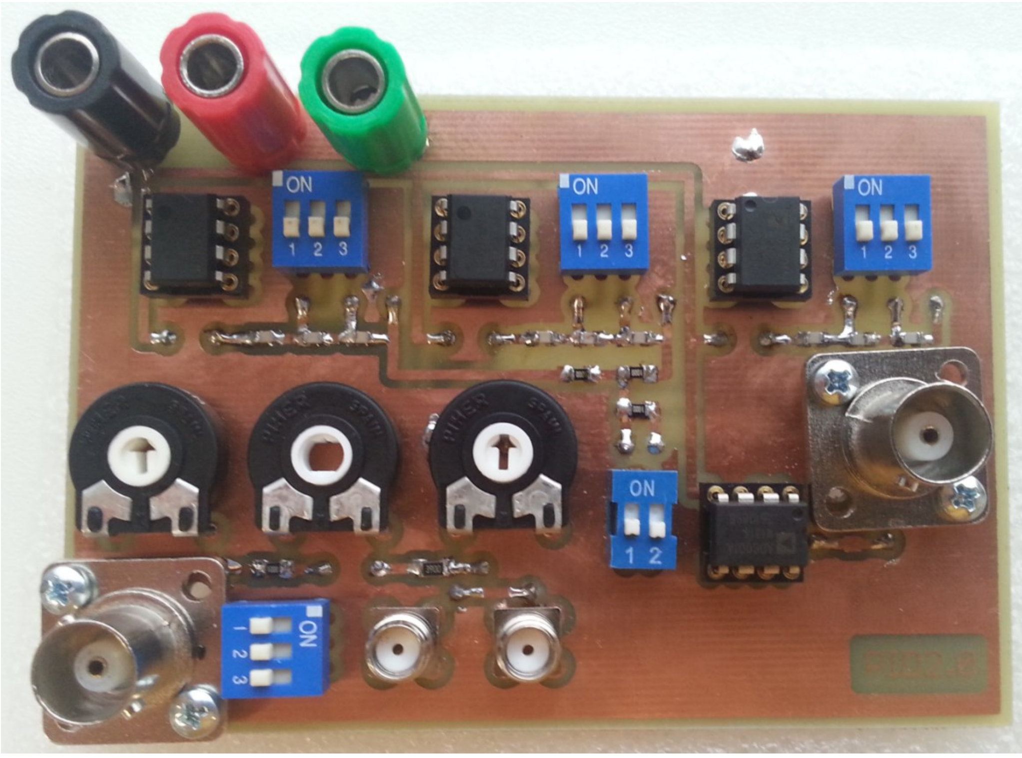


Obr. 6.8 Graf závislosti fázového posuvu na frekvenci pro $\varphi = 80°$

Vzhledností tento graf už bohužel není tak chvályhodný jako předchozí. Měření započalo až od 10 Hz. Funkčnost tohoto zapojení byla s rychlým nástupem od 100Hz. Horní mez pak byla naměřena na zhruba 50KHz, pro splnění podmínky $\Delta\ \varphi = 1°$ však 40KHz. Už teoretickým předpokladem byla očekávána nižší šířka pásma, což se díky tomuto měření opravdu potvrdilo.

6.2 PID deska

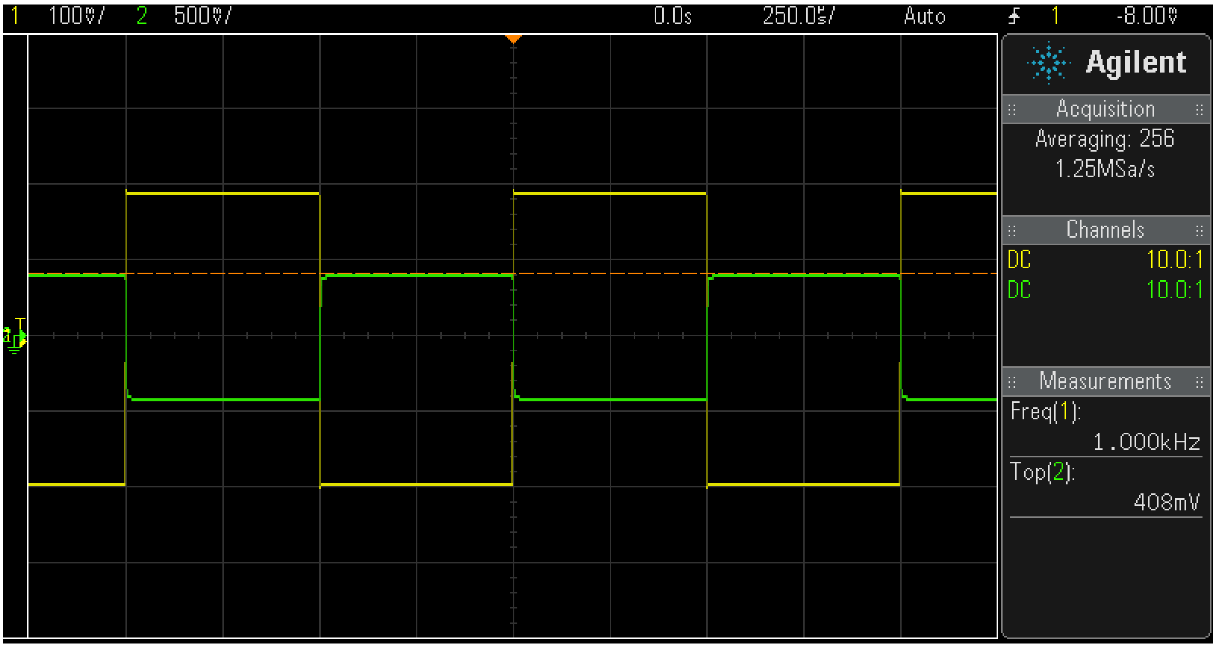
Další v pořadí bylo vytvoření už navržené desky, viz schéma *Obr. 5.8*. Volení mezi jednotlivými větvemi bylo umožněno pomocí přídavných přepínačů DIP3. Jako potenciometry byly použity uhlíkové ležaté trimery 15mm s přesností 15%. Pro napájení byly zvoleny banánkové přívody třech barev pro ±6V až ±15V a GND. Připojení CPE byla realizována přes postříbřený SMA konektor a propojku. Vstup na desku a výstup pro osciloskop byl použit BNC konektor do desky 50Ω. Pro možnost změny operačního zesilovače byly všechny nasazeny na DIL06PZ patice. Pro detailní pohled je deska z top i bot strany uvedena v příloze B Motiv DPS.



Obr. 6.9 PID deska

Ve frekvenční oblasti byly protestovány CPE prvky a je nyní přehled v jakém pásmu jsou funkční a tak je možno postoupit dále na testování PID desky v časové oblasti. Jedná se o přivedení určitého impulzu (signálu) s danou frekvencí na vstup a měření odezvy daných větví na tento impulz. Pro měření nakonec nebyl použit OP-AD8001, při volbě tohoto OZ nastala chyba při čtení katalogového listu a tento vysokorychlostní OZ pracuje jako "Current Feedback" a pro správnou funkci je potřeba obstarat výstupní odpor $R_L = 150\Omega$ maximálně, což v daném zapojení je jen těžko proveditelné. Proto byly použity ostatní navrhované OZ viz kapitola 5.4.

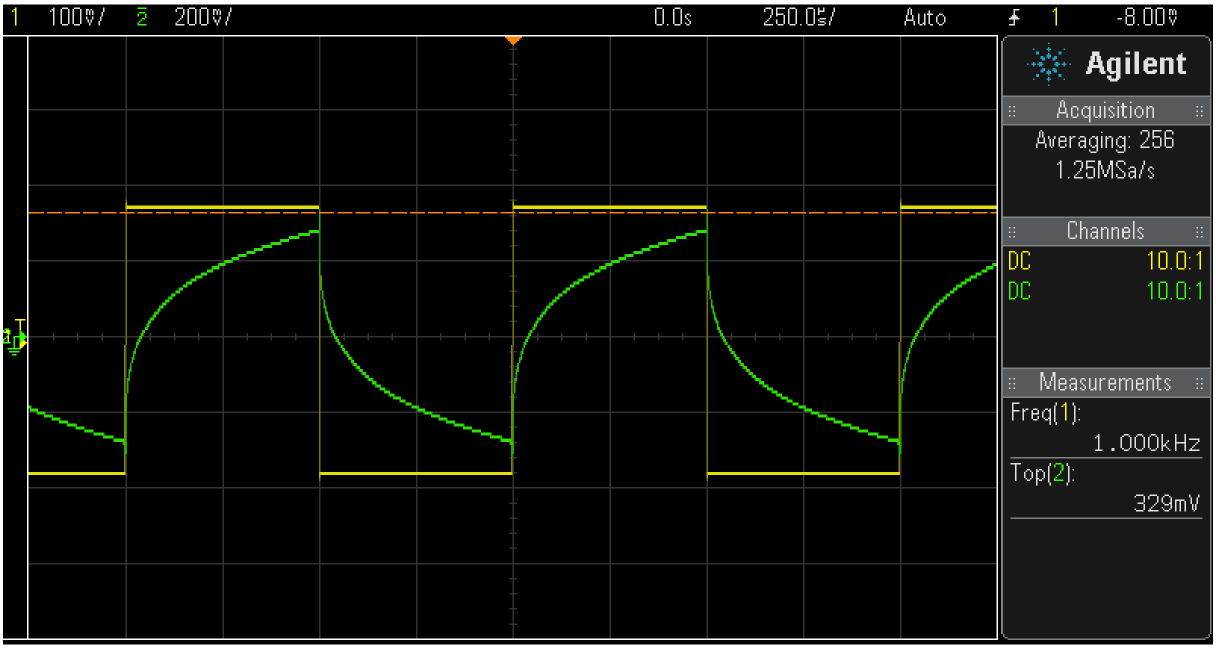
Postupně byly pak naměřeny všechny větve regulátoru. První v pořadí byla proporční větev naladěna na zhruba dvojnásobné zesílení.



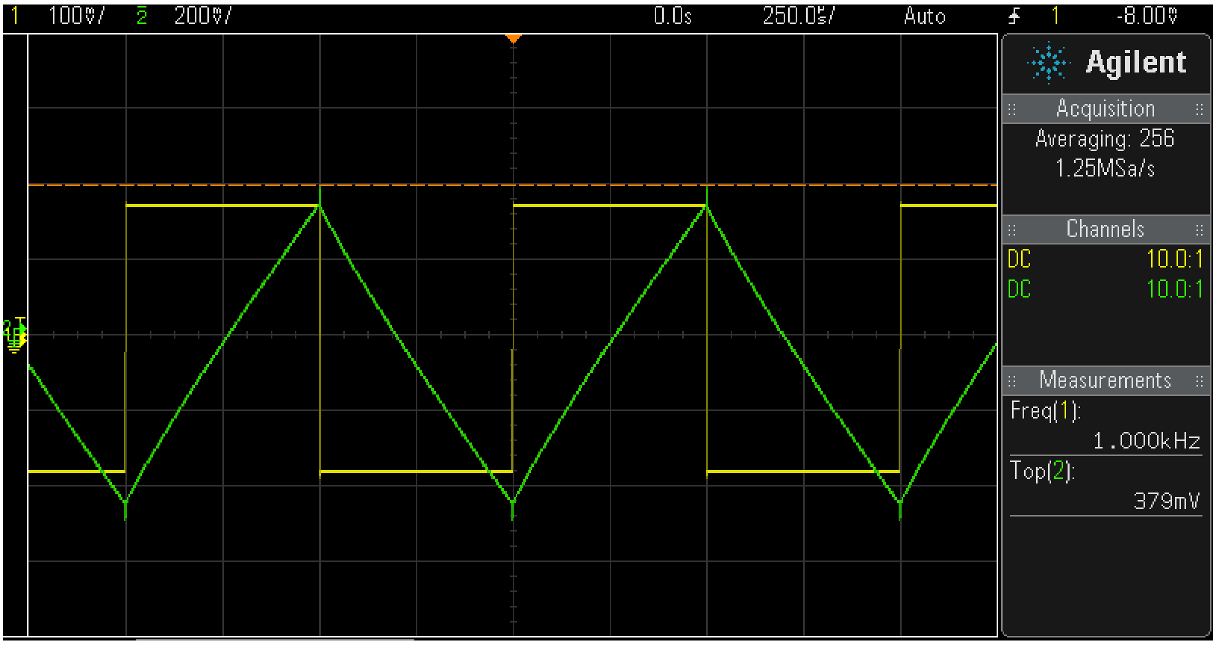
Obr. 6.10 Proporční větev

Tento výstupní signál nebyl jako jediný invertován pro vyšší přehlednost. Následné uvedené signály jsou všechny invertovány, znovu pouze pro lepší přehlednost funkčnosti.

Další v pořadí je integrační větev, zde jde pěkně vidět zahájení integrace při nástupné hraně a do integrování při sestupné. Celý proces se znovu opakuje s nástupem další periody. Míru integrace zde určují dva faktory. Především řád filtru a následně i trimer umístěný na vstupu OZ. Z teoretických předpokladů můžeme usuzovat, že při přivedení obdélníkového impulzu na vstup bude integrace strmější tím více, čím větší řád je zapojen. Zde se pak projevují výhody necelistvých řádů. Pro zjištění rozdílů je vždy změřen signál pro CPE s $\varphi = 30°$ (dále jen CPE30) a CPE s $\varphi = 80°$ (dále jen CPE80).

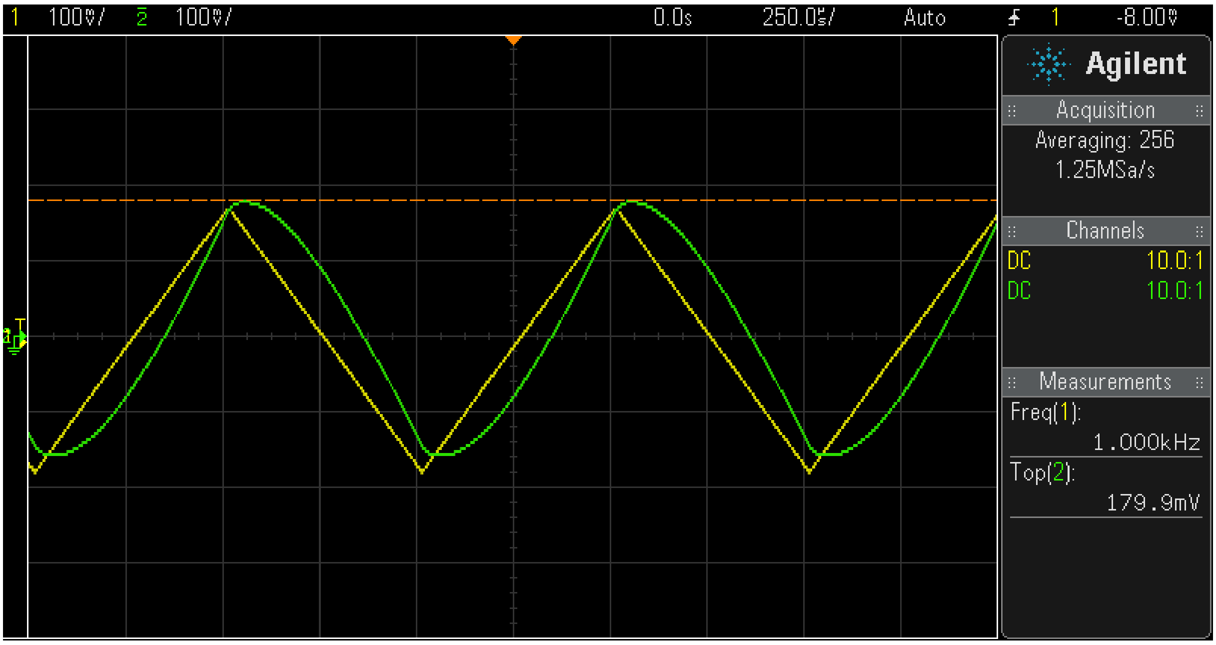


Obr. 6.11 Integrační větev (obdélníkový signál)pro CPE30

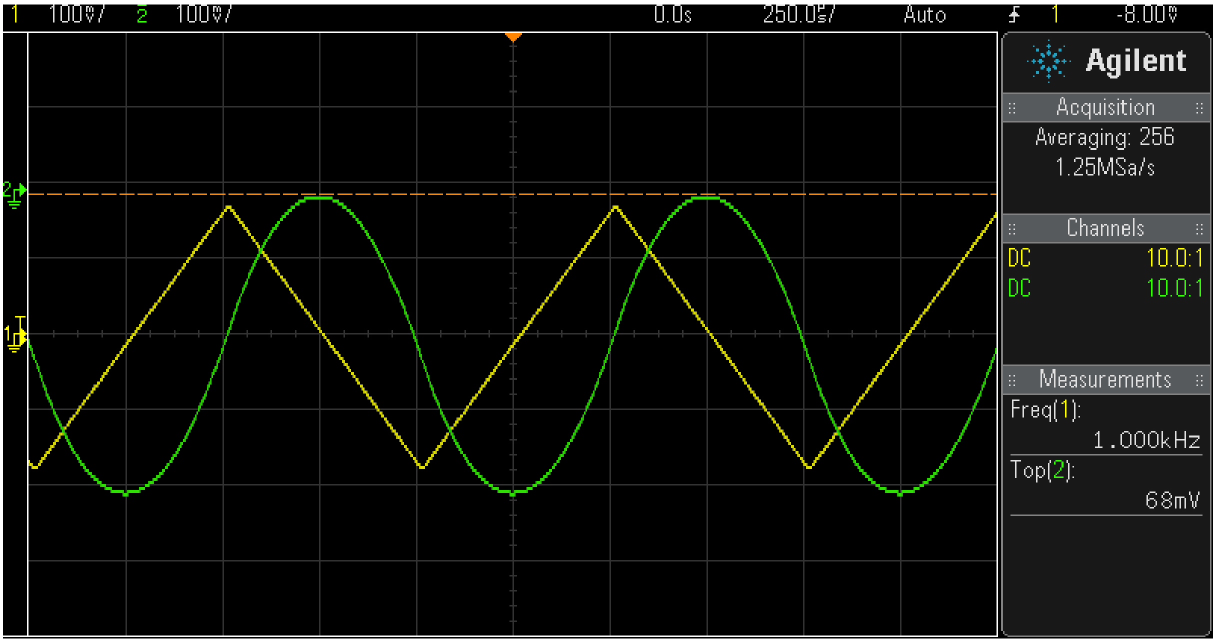


Obr. 6.12 Integrační větev (obdélníkový signál)pro CPE80

Je zřetelné, že pro CPE80 je signál integrace téměř totožný jako u reálného kondenzátoru a výsledkem je pilový průběh. Obdobně pak můžeme sledovat výsledky při vstupním pilovém signálu, kdy u celistvého řádu kondenzátoru můžeme očekávat, že výsledkem bude harmonický signál. U CPE30 sledujeme zakřivení vlivem necelistvého řádu.

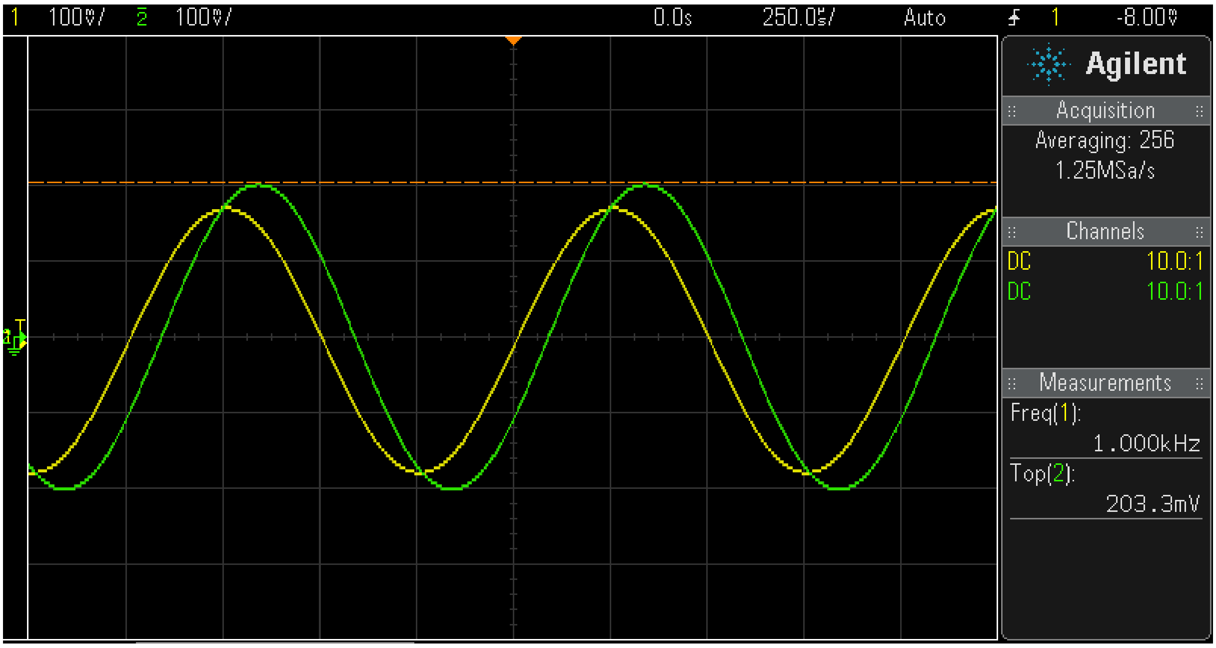


Obr. 6.13 Integrační větev (pilový signál)pro CPE30

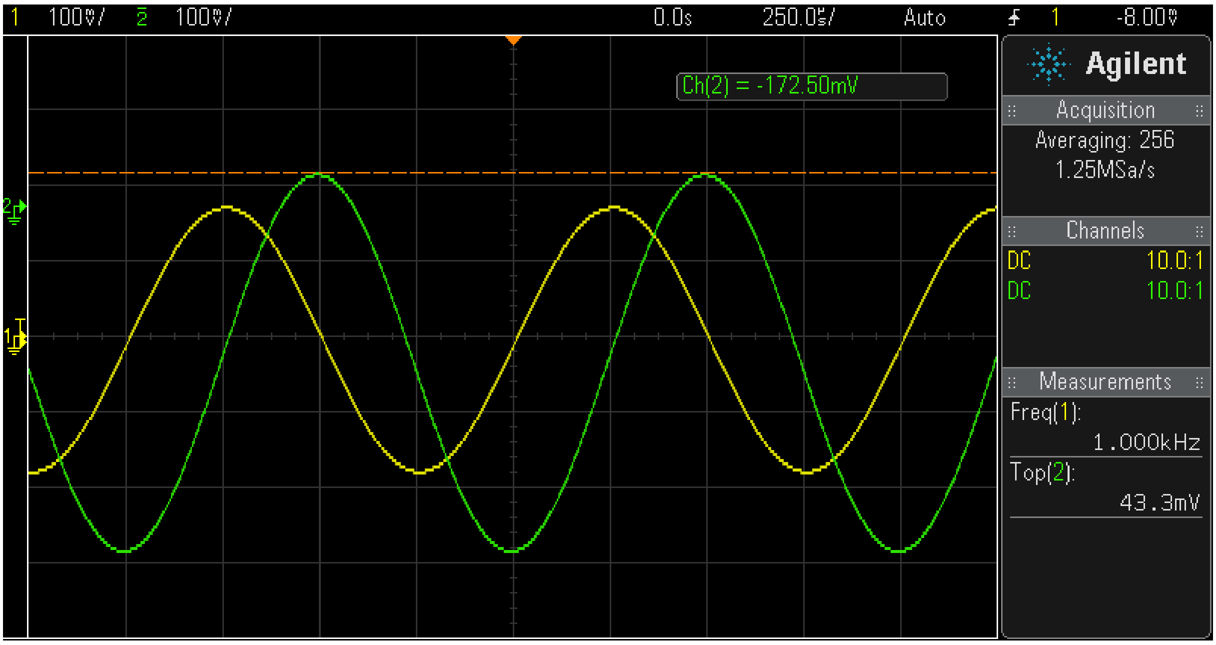


Obr. 6.14 Integrační větev (pilový signál)pro CPE80

Pro harmonický signál pak můžeme předpokládat, že výsledkem integrace bude fázově posunutý signál v závislosti na použitém řádu CPE.

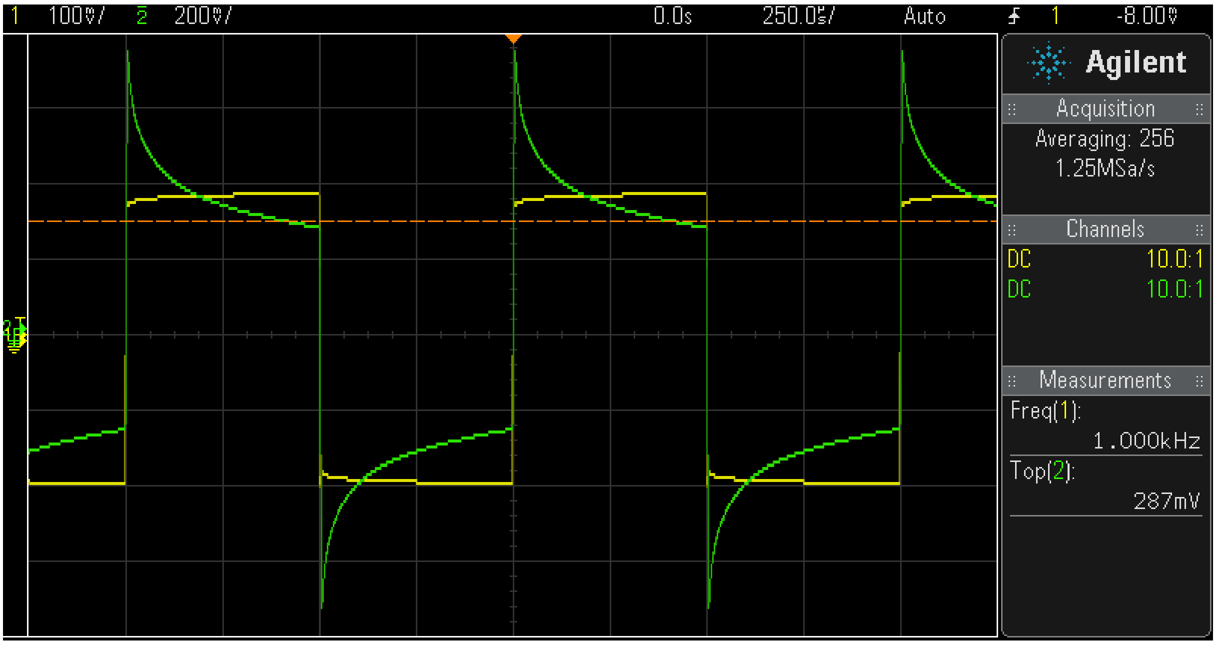


Obr. 6.15 Integrační větev (harmonický signál)pro CPE30

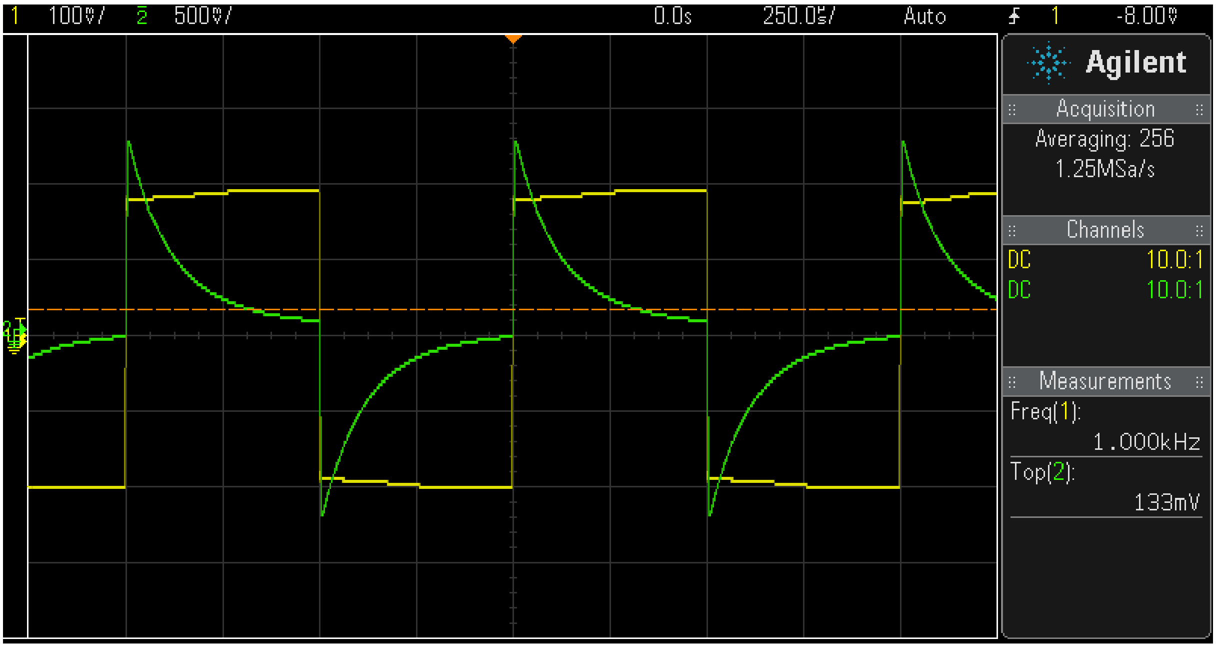


Obr. 6.16 Integrační větev (harmonický signál)pro CPE80

Pro derivační větev byl výstup prozkoumán pouze pro obdélníkový signál. Opět je zde vidět, že řád CPE ovlivňuje míru derivace stejně jako trimer zapojený ve zpětné vazbě obvodu.



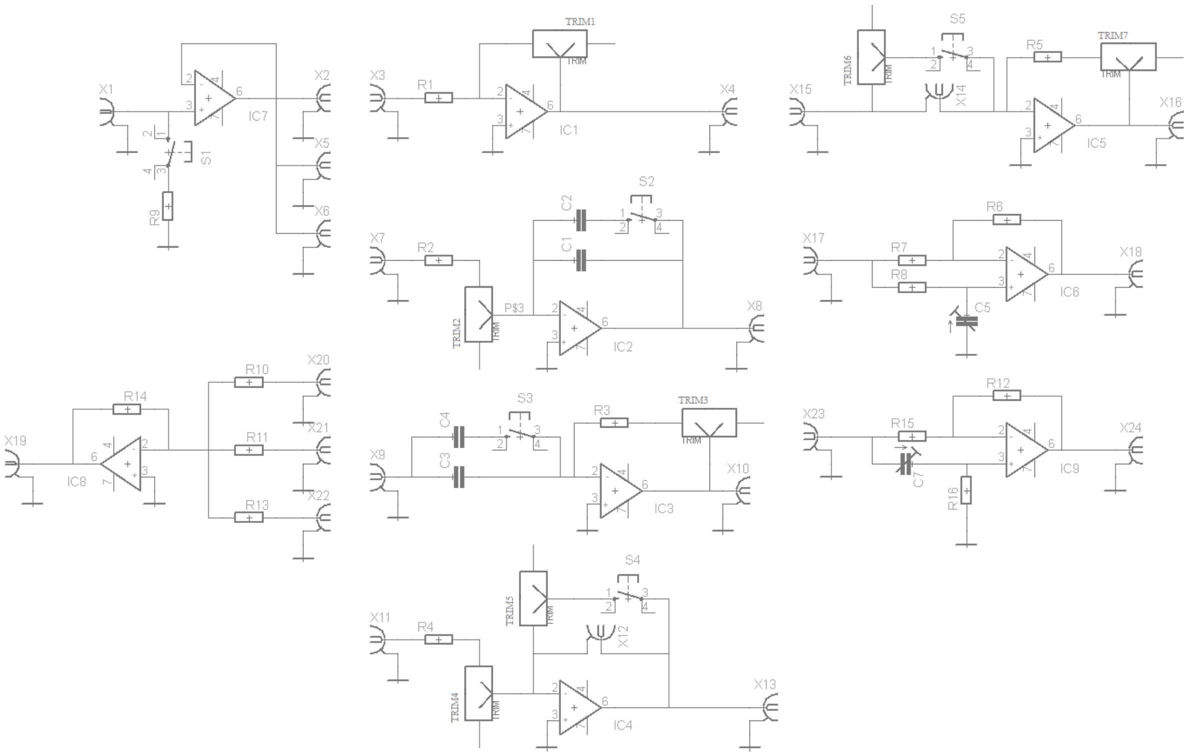
Obr. 6.17 Derivační větev (obdélníkový signál)pro CPE30



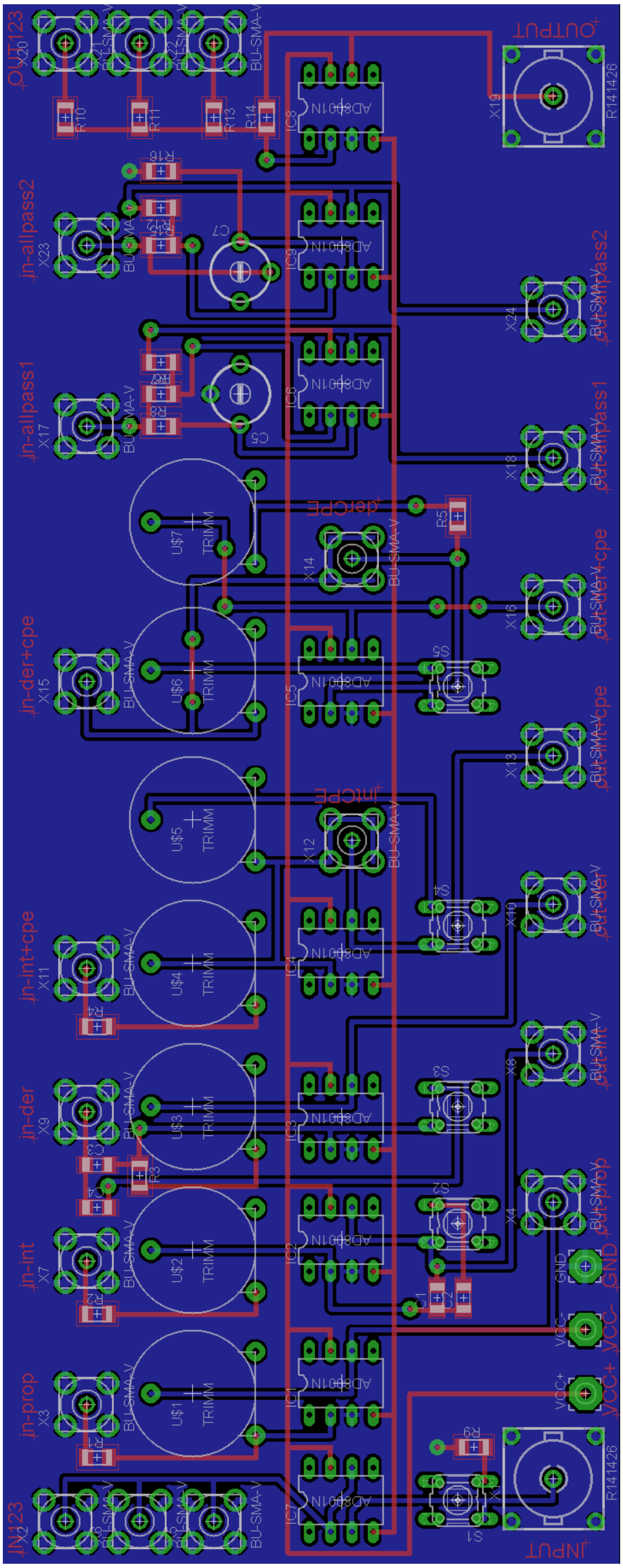
Obr. 6.18 Derivační větev (obdélníkový signál)pro CPE80

6.3 Druhá PID deska

Pro nedostatek univerzálnosti však byla navržena ještě druhá deska. Pro tuto desku je možné použití jako laboratorní přípravek. Jedná se o univerzálnější verzi předchozí desky. Zapojení obsahuje několik separátně zapojitelných větví s několika možnými vstupy a výstupy obvodu. Detailněji je deska popsána na následujících stranách.



Obr. 6.19 Schéma PID desky 3.0



Obr. 6.20 Návrh PID desky v programu EAGLE

Popis desky bude následující. Vstup X1 a výstup X19 byly navrženy pro BNC konektory 50Ω. Na vstupu je připojen buffer jako sledovač napětí jako pojistka pro možné vytočení trimeru separátních větví do extrémních hodnot. Odpor R9 společně se přepínačem S1 tvoří vstupní impedanci pro možné zapojení vektorového analyzátoru. Konektory X2, X5 a X6 jsou navrženy jako SMA konektory do desky a tvoří vstupy obvodu pro připojení k vybraným větvím. Podobně je řešen i výstup X20 X21 a X22 pro SMA konektory, které jsou spojeny na výstup X19 přes sumační člen pro možnou kombinaci více výstupů.

Separátní větve jsou seřazeny následným způsobem. X3 je proporční větev se zesilovačem. Pro zesílení by bylo vhodné použít jeden až desetinásobek R1 dosazením za TRIM1. X7 slouží jako integrátor s možností sepnutí S2 pro korekci míry integrace a zapojení druhé kapacity. Odpor R2 slouží jako ochrana pro nemožnost vytočit TRIM2 do nulové hodnoty. Obdobně je řešena i derivační větev se vstupem X9 a možností korekce pomocí S3 a TRIM3.

X11 je znovu integrační větev s možností zapojení CPE prvku s necelistvým řádem X12. Pomocí TRIM5 je možno následně manipulovat s výslednou modulovou frekvenční charakteristikou. Obdobně je řešena i derivační větev se vstupem X15 a možností zapojení CPE prvku na konektor X14.

Poslední dvě větve jsou v zapojení jako allpass filter s laditelnými kondenzátory C5 a C7. Všechny větve jsou navrženy pro zesilovače "voltage feedback". Napájecí přívody zesilovačů jsou vyvedeny na pady VCC+, VCC- a GND. Pro větší přehlednost a srozumitelnost byly všechny vstupy popsány. Schematicky je deska na obrázku 6.19 návrh desky v programu EAGLE pak na obrázku 6.20 (Top motiv desky je také celý pokoven což na tomto obrázku není uvedeno pouze pro přehlednost, výsledný motiv je dále už upraven). Motiv desky do výroby je uveden v příloze C.

7 Závěr

Cílem této práce bylo především seznámení se s daným tématem a jeho celkový návrh. Ve třetí kapitole je shrnuta teorie odvozování fraktálních prvků, jeho ideální zapojení a příslušné simulace tohoto zapojení. Uvedeno je taktéž několik možností matematického vyjádření pomocí Laplaceovy transformace.

Poznatky z teoretické části byly aplikovány v kapitole 4, kde jsou uvedeny v první řadě možné provedení CPE obvodů a následně pak vybrána nejideálnější struktura a její možná aproximace. Pro výpočet vybraného obvodu byla použita metodika, která byla převzata z [1]. Tyto výpočty se jevili jako nejideálnější z hlediska náročnosti provedení ku přesnosti požadovaného výsledku. Navržený obvod byl dále nasimulován v programu OrCAD pspice pomocí střídavé analýzy. Pro větší přiblížení navrženého obvodu reálnému provedení byla zakomponována i možná chyba pasivních použitých součástek. Výsledný obvod bych i s touto nepřesností podroben analýze Monte Carlo a všechny statisticky významné hodnoty byly vyneseny do histogramu. Následně byly pomocí stejné metodiky navrženy i CPE s dekadickými násobky změny fáze od 10° až do 80°, včetně specifických hodnoty jako ¼, ½ a ¾.

V páté kapitole je zaměřen důraz na obvody s názvem PID a jejich možnému využití s CPE prvkem. Na začátku byla objasněna teorie týkající se PID regulátoru. Tématika pokračuje jejich možným návrhem pomocí maticové metody uzlových napětí, ze které vychází pomocí admitanční matice **Y** obvod sestavený z OTA prvků s elektronicky řiditelnou přenosovou konstantou g_m. Kapitola 5.3 se dále věnuje návrhu PID pomocí operačních zesilovačů a jejich simulace jednotlivých větví. Celý obvod je následně v kapitole 5.4 sestaven v zapojení MISO, tedy multiple input - single output.

Poslední šestá kapitola je samotné měření navržené desky. Měření proběhlo na osciloskopu Agilent InfiniiVistion 4000 X-searies. Všechny naměřené výsledky jsou uvedeny vždy pod vybraným průběhem. Jako první byly proměřeny CPE prvky pro změnu fáze $\varphi = 30°$ a $\varphi = 80°$. První zmíněný CPE prvek byl úspěchem a držel fázi v širokém frekvenčním pásmu. Druhý, ne tak kvalitní, byl také proměřen a jeho výsledky jsou uvedeny v podkapitole 6.1 i s příslušnými frekvenčními charakteristikami. Následující podkapitola 6.2 je věnována PID desce a průběhům na ní změřených při zapojení CPE prvků. Komentáře jsou znovu uvedeny vždy pod vybraným průběhem. Třetí podkapitola 6.3 je věnována možnosti návrhu alternativní desky, která by měla být svou funkčností a provedením univerzálnější než předchozí. Motivy pro výrobu jdou uvedeny v příloze B Motiv DPS a C Motiv DPS3.0.

Seznam symbolů a zkratek

CPE	Konstantní fázový prvek
$\Delta\varphi$	Kmitočtové zvlnění
PID	Proporční, integrační a diferenční regulátor
MISO	Multiple input, single output
SIMO	Single input, multiple output
OZ	Operační zesilovač
g_m	Strmost OTA prvku
CPE80	CPE prvek s fázovým posuvem $\varphi = 80°$
CPE30	CPE prvek s fázovým posuvem $\varphi = 30°$

Seznam použité literatury

[1] J. VALSA, P. DVOŘÁK, M. FRIEDL, "Network model of the CPE", Radioengineering, vol. 20, no. 3, pp. 619-626, 2011.

[2] J. PETRZELA, "A note on fractional-order two-terminal devices in filtering applications", Radioelektronika, 24th International Conference, pp.15 -16, 2014.

[3] WIKIPEDIA. *WIkipedia: Rozptyl, Směrodatná odchylka (statistika)* [online]. 2014-12-13 [cit. 2015-11-14]. Dostupné z: https://cs.wikipedia.org/wiki/Rozptyl_(statistika)

[4] Charakteristiky variability. Rozptyl [online]. Variance, The variance, 2010-01-01,[cit.2015-11-14]. Dostupné z: http://cit.vfu.cz/statpotr/POTR/Teorie/Predn1/variabil.htm

[5] Popisné charakteristiky statistických souborů[online]. The Median, 2010-01-01,[cit.2015-11-14]. Dostupné z: http://cit.vfu.cz/statpotr/POTR/Teorie/Predn1/strednih.htm#median

[6] J. PETRZELA, "Arbitrary phase shifters with decreasing phase", Telecommunications and Signal Processing, 38th International Conference, pp.9 -11, 2015.

[7] J. PETRZELA, "Fundamental Analog Cells for Fractional-Order Two-Port Synthesis," in proc. of 23th Int. Conf. Radioelektronika 2013, pp. 182-187, 2013.

[8] SOTNER, R.; JERABEK, J.; HERENCSAR, N.; PROKOP, R.; VRBA, K.; DOSTAL, T. "Resistor-less first-order filter design with electronical reconfiguration of its transfer function", Radioelektronika, 24th International Conference, pp: 1-4, 2014

[9] PODLUBNY, I., Fractional Differential Equations, Academic Press, San Diego, CA, 1999

[10] KOVER-DORCO, M. PETRAS, I., "Creation of fractional-order PIλDμ controller function block in Automation Studio environment", Carpathian Control Conference (ICCC), 2015 16th International, pp. 251 - 254, 2015.

[11] M. KORKMAZ, O. AYDOGDU and H. DOGAN, "Design and performance comparison of variable parameter nonlinear PID controller and genetic algorithm based PID controller." International Symposium on Innovations in Intelligent Systems and Applications, pp. 1 -5, July 2012.

[12] K. ANG, G. CHONG, and Y. LI, "PID control system analysis, design and technology," IEEE Trans. Control System Technology, vol. 13, pp. 559-576, July 2005.

[13] C. A. MONJE, Y. Q. CHEN, B. M. VINAGRE, D. Xue and V. Feliu Fractional Order Systems and Control - Fundamentals and Applications, 2010 :Springer-Verlag

[14] R. HILFER, “Applications of Fractional Calculus in Physics“. World Scientific Publishing Co., 2000.

[15] A. S. ELWAKIL "Fractional-order circuits andsystems: An emerging interdisciplinary research area", IEEE Circuits Syst. Mag., vol. 10, no. 4, pp.40 -50 2010.

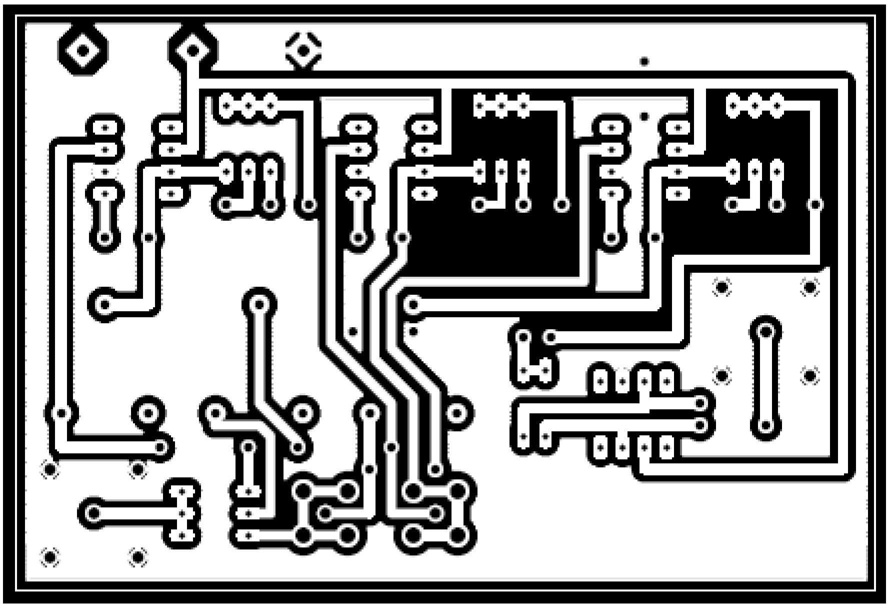
[16] K. BISWAS, S. SEN and P. K. DUTTA "Realization of a constant phase elementand its performance study in a differentiator circuit", IEEE Trans. Circuits Syst. II, Exp. Briefs, vol. 53, pp.802 -806 2006

A Použité součástky

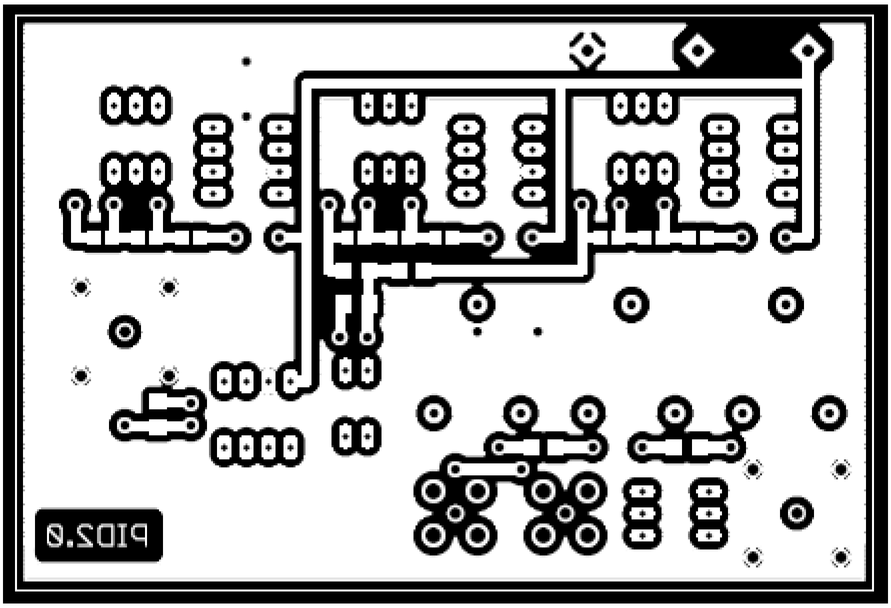
Název	Kód prodejce	Počet kusů
CKS1206 180n/50V Z5U 20% HITANO	905-072	2 ks
CKS0603 0,82p/50V NPO 10% YAGEO	972-075	8 ks
PC16MLE250	113-004	1 ks
PC16MLE500	113-013	1 ks
PC16MLK002.5	113-015	1 ks
Spínač DIP 02 BLUE	632-002	1 ks
DIP 03 BLUE	632-039	1 ks
SOKL 8	823-011	4 ks
DIL08PZ	824-002	4 ks
R0805 1k2 1% YAGEO	901-179	2 ks
R0805 330R 1% YAGEO	901-209	2 ks
R0805 2k2 1% YAGEO	901-210	2 ks
R0805 390R 1% YAGEO	901-211	2 ks
R0805 100R 1% YAGEO	901-212	12 ks
R0805 3k9 1% YAGEO	901-383	2 ks
R0805 10R 1% YAGEO	901-388	4 ks
R0805 56R 1% YAGEO	901-389	2 ks
R0805 110R 1% YAGEO	901-390	2 ks
R0805 680R 1% YAGEO	901-392	2 ks
R0805 33R 1% YAGEO	901-568	2 ks
R0805 3k3 1% YAGEO	901-569	2 ks
R0805 1R5 1% YAGEO	901-575	2 ks
R0805 2R7 1% YAGEO	901-577	4 ks
R0805 5R1 1% YAGEO	901-580	2 ks
R0805 270R 1% YAGEO	901-582	2 ks
R0805 18R 1% YAGEO	901-605	2 ks
R0805 360R 1% YAGEO	901-608	2 ks
R0805 51R 1% YAGEO	901-620	2 ks

Název	Kód prodejce	Počet kusů
R0805 200R 1% YAGEO	901-634	2 ks
R0805 3R0 1% YAGEO	901-756	2 ks
CKS1206 120p/50V NPO 10% HITANO	905-006	2 ks
CKS1206 390p/50V NPO 5% HITANO	905-035	6 ks
CKS1206 56p/50V NPO 5% YAGEO	905-122	2 ks
CKS1206 1,2n/50V X7R 10% HITANO	905-124	2 ks
CKS0805 1p/50V NPO 10% YAGEO	906-013	2 ks
CKS0805 39p/50V NPO 5% YAGEO	906-028	2 ks
CKS0805 3,3p/50V NPO 10% YAGEO	906-029	2 ks
CKS0805 56n/50V X7R 10% YAGEO	906-048	2 ks
CKS0805 3,9n/50V X7R 10% HITANO	906-052	4 ks
CKS0805 1,8n/50V X7R 10% YAGEO	906-057	2 ks
CKS0805 10p/50V NPO 5% YAGEO	906-077	4 ks
CKS0805 15n/50V X7R 10% YAGEO	906-090	2 ks
CKS0805 22n/50V X7R 10% YAGEO	906-091	2 ks
CKS0805 1,5n/50V X7R 10% HITANO	906-095	2 ks
CKS0805 150n/25V X7R 10% HITANO	906-114	2 ks
CKS0805 220n/16V X7R 10% YAGEO	906-122	2 ks
CKS0805 470n/16V X7R 10% YAGEO	906-137	2 ks
CKS0805 2,2u/16V X7R 10% SAMSUNG	906-152	4 ks
CKS0603 56p/50V NPO 5% YAGEO	972-033	2 ks
OP07 SO8 TEXAS INSTRUMENTS	925-017	4 ks
AD8001	-	4 ks
Koaxiální konektor SMA-PCB Z	817-071	10 ks
Koaxiální konektor BNC-Z 50R	817-045	5 ks
Koaxiální konektor SMA-C V RG58U	817-037	6 ks

B Motiv DPS

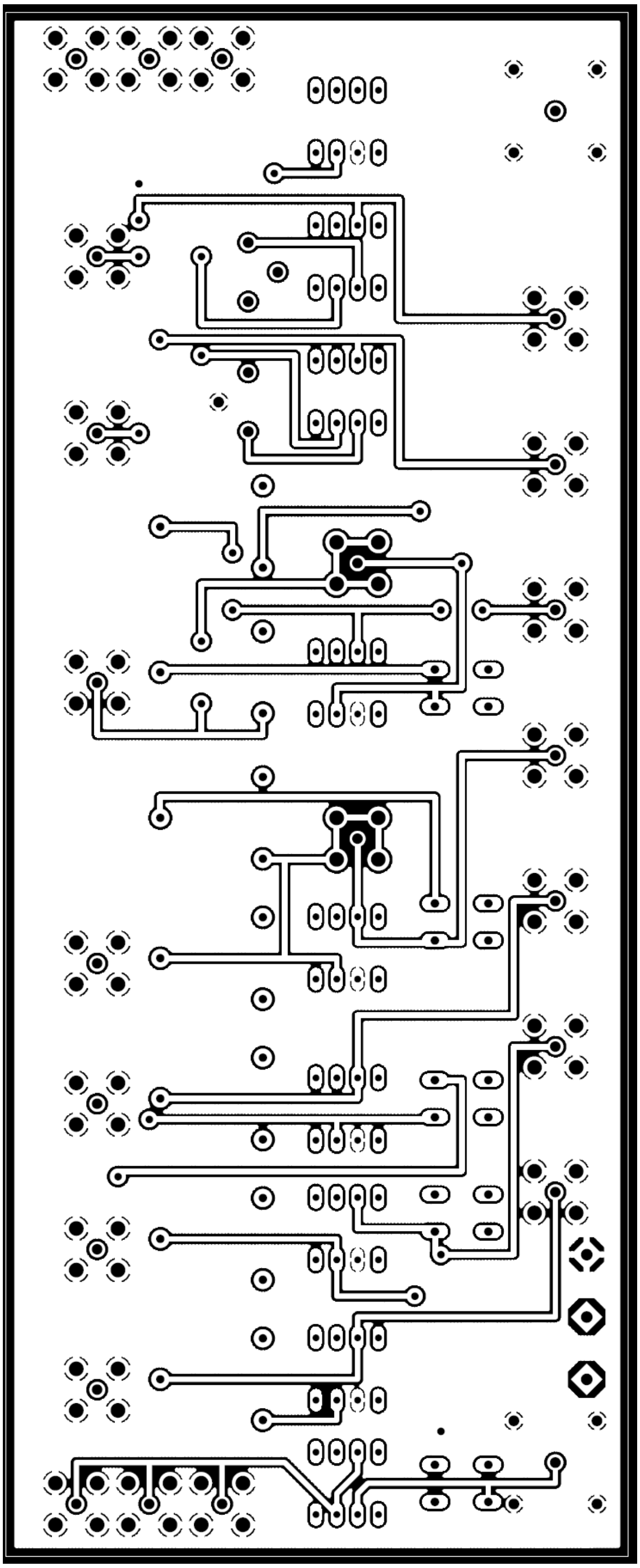


BOTT

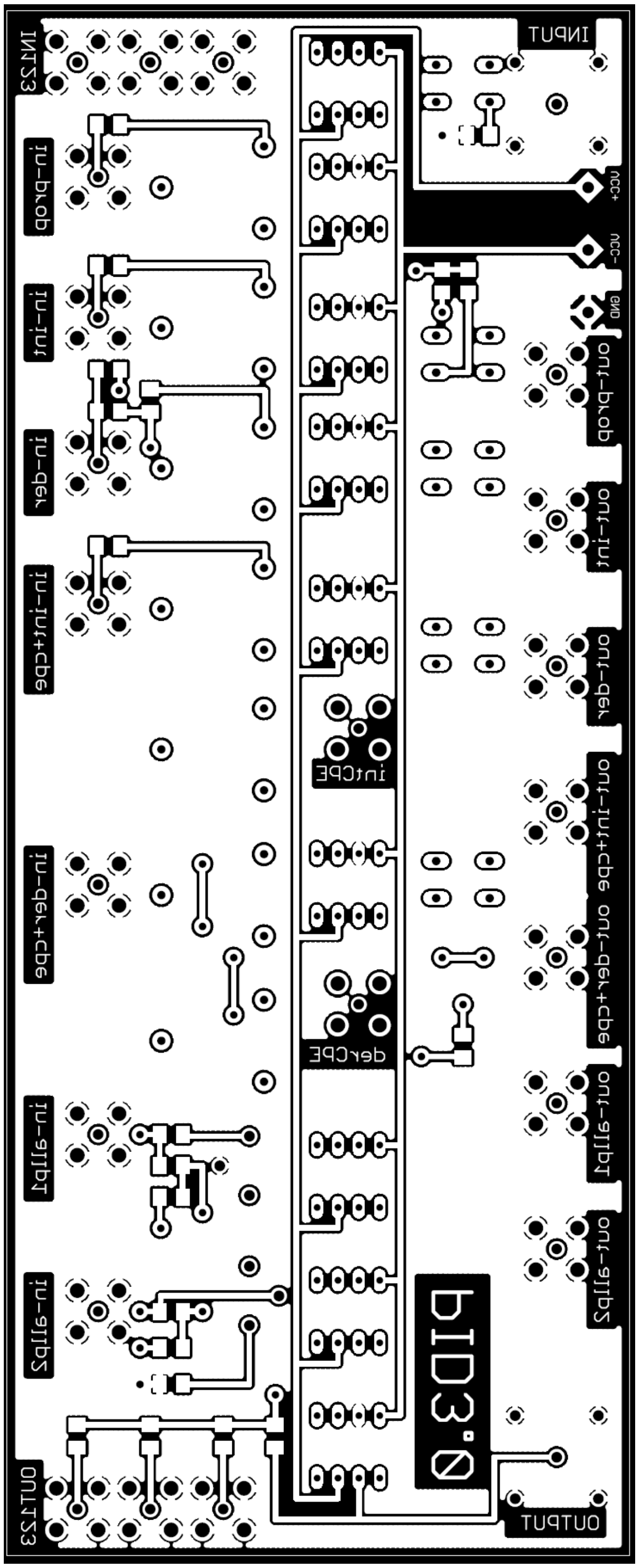


TOP

C Motiv DPS3.0



BOTT2 (90%velikost)



TOP2 (90% velikost)