

Posudek oponenta diplomové práce

Student: Buchta Petr, Ing.

Téma: Framework pro vývoj aplikací na platformě ARM (id 17656)

Oponent: Sekanina Lukáš, prof. Ing., Ph.D., UPSY FIT VUT

- 1. Náročnost zadání** **obtížnější zadání**
Zadání bylo nadprůměrně náročné, protože vyžadovalo detailní znalost různých oblastí (programování na nízké úrovni, principy připojování a obsluhy periferních zařízení, řízení sběrnic, FPGA, vestavěné systémy, mikrokontrolér ARM, kit Minerva), invenci při návrhu netriviálního řešení a schopnost zprovoznit komplexní vestavěný systém.
- 2. Splnění požadavků zadání** **zadání splněno s podstatným rozšířením**
Zadání bylo splněno v celém rozsahu, nad rámec zadání se podařilo zprovoznit programování FPGA v rámci prostředí Xilinx, aniž by bylo nutné použít JTAG kabel.
- 3. Rozsah technické zprávy** **je v obvyklém rozmezí**
Technická zpráva obsahuje 64 stran, které jsou vyplněny relevantními informacemi. Její rozsah považuji za přiměřený.
- 4. Prezentací úroveň předložené práce** **95 b. (A)**
Práce je výborně strukturována, kapitoly na sebe logicky navazují a detailně popisují relevantní teorii a realizované činnosti. Jen v kapitole 9.3 bych očekával podrobnější srovnání výsledků SW a HW implementace algoritmu DES.
- 5. Formální úprava technické zprávy** **90 b. (A)**
Diplomová práce je napsána výbornou češtinou, prakticky bez chyb, a je správně vysázena. Drobné prohřešky: řídicí vs. řídicí proměnná; viz se nepíše s tečkou, control překládáme jako řídicí ne kontrolní. V tabulce 7.4 chybí jednotka kapacity paměti. Fragments zdrojového kódu by mohly být vysázeny přímo v Latexu, obrázek k tomu není přímo určen.
- 6. Práce s literaturou** **100 b. (A)**
Odkazy na použitou literaturu jsou relevantní a vhodně použity.
- 7. Realizační výstup** **100 b. (A)**
Realizačním výstupem je sw pro PC a mikrokontrolér ARM a konfigurace pro FPGA umožňující efektivní komunikaci mezi PC a ARM a PC a FPGA. Navržené řešení podporuje i programování FPGA. Výstupy diplomové práce mi diplomant osobně demonstroval.
- 8. Využitelnost výsledků**
Vytvoření uživatelsky komfortní komunikace mezi mikrokontrolérem a FPGA a FPGA a PC je důležité pro úspěšné zavedení kitu do výuky. Očekávám využití ve výuce, popř. i ve výzkumných a aplikačních projektech UPSY.
- 9. Otázky k obhajobě**
 - U hlavních dílčích výsledků projektu odhadněte časovou náročnost jejich vytvoření a zprovoznění.
- 10. Souhrnné hodnocení** **98 b. výborně (A)**
Diplomant odvedl velké množství technicky a programátorsky náročné práce, která vedla k vytvoření podpory uživatelsky komfortní komunikace mezi mikrokontrolérem a FPGA a FPGA a PC na kitu Minerva. Diplomová práce je vzorně zpracovaná a obsahuje detailní popis provedených činností. Nad rámec zadání se podařilo zprovoznit programování FPGA v rámci prostředí Xilinx, aniž by bylo nutné použít JTAG kabel. Navrhuji hodnocení stupněm výborně (A). Diplomovou práci rovněž navrhuji ocenit.

V Brně dne: 10. června 2015

.....
podpis