



VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ
BRNO UNIVERSITY OF TECHNOLOGY



FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH
TECHNOLOGIÍ
ÚSTAV RADIOELEKTRONIKY

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION
DEPARTMENT OF RADIO ELECTRONICS

ŘÍDÍCÍ MODUL PRO OBVODY ADF4360 A VYBRANÉ DDS

CONTROLL MODULE FOR CIRCUITS WITH ADF4360 AND SELECTED DDS

BAKALÁŘSKÁ PRÁCE
BACHELOR'S THESIS

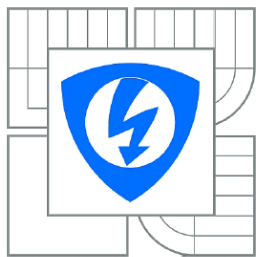
AUTOR PRÁCE
AUTHOR

JIŘÍ LAMBOR

VEDOUCÍ PRÁCE
SUPERVISOR

ING. TOMÁŠ URBANEC, PH.D.

BRNO 2012



VYSOKÉ UČENÍ
TECHNICKÉ V BRNĚ

Fakulta elektrotechniky
a komunikačních technologií

Ústav radioelektroniky

Bakalářská práce

bakalářský studijní obor
Elektronika a sdělovací technika

Student: Jiří Lambor

ID: 125518

Ročník: 3

Akademický rok: 2011/2012

NÁZEV TÉMATU:

Řídící modul pro obvody ADF4360 a vybrané DDS

POKYNY PRO VYPRACOVÁNÍ:

Nastudujte komunikaci s obvody řady ADF4360 a vybranými DDS obvody firmy Analog Devices. Zvolte vhodný procesor řady AVR a navrhnete schéma řídicí jednotky pro požadované obvody. Vytvořte předlohy pro DPS a jednotku realizujte. Navrhnete schéma a DPS demonstračního modulu s vybranou DDS a realizujte jej. Ověřte funkci řídicí jednotky základní komunikací s jedním z obvodů.

Realizujte kompletní ovládání obvodů ADF a vybraných DDS pomocí PC a vytvořeného řídicího modulu, vytvořte vhodné GUI pro PC. Vytvořte program mikroprocesoru tak, aby si zvolený počet nastavení pamatoval a bylo je možné vyvolat bez přítomnosti PC.

DOPORUČENÁ LITERATURA:

[1] Analog Devices: Integrated Synthesizer and VCO ADF4360-x [online]. Analog Devices, 2004 - [cit.11.5.2011]. Dostupné na [www: www.analog.com](http://www.analog.com)

[2] Analog Devices: 20 mW Power, 2.3 V to 5.5 V, 75 MHz Complete DDS AD9834 [online]. Analog Devices, 2010 - [cit.20.5.2010]. Dostupné na [www: www.analog.com](http://www.analog.com)

Termín zadání: 6.2.2012

Termín odevzdání: 25.5.2012

Vedoucí práce: Ing. Tomáš Urbanec, Ph.D.

Konzultanti bakalářské práce:

prof. Dr. Ing. Zbyněk Raida

Předseda oborové rady

UPOZORNĚNÍ:

Autor bakalářské práce nesmí při vytváření bakalářské práce porušit autorská práva třetích osob, zejména nesmí zasahovat nedovoleným způsobem do cizích autorských práv osobnostních a musí si být plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č.40/2009 Sb.

ABSTRAKT

Tato práce je svým obsahem zaměřena na problematiku ovládání a komunikace obvodů přímé číslicové syntézy (DDS) a obvodů napětím řízeného oscilátoru s fázovým závěsem (ADF) pomocí mikrokontroléru. V úvodní části, která se zabývá základními teoretickými podklady, je stručně rozebrán princip činnosti obvodů DDS, ADF a také představeno rozhraní SPI. Následující kapitola popisuje konkrétní návrh a řešení hardwaru pro řídicí modul, demonstrační generátor s obvodem AD 9834 a modul s obvodem ADF4360. V závěrečné části práce je uvedena problematika programování obvodů DDS a ADF s ukázkami a popisem vytvořeného kódu v jazyce C. Schémata modulů a motivy plošných spojů jsou uvedeny v příloze.

KLÍČOVÁ SLOVA

Přímá číslicová syntéza, napětím řízený oscilátor se smyčkou fázového závěsu, PLL, SPI, funkční generátor s DDS, AD9834, ADF4360, ATmega 16.

ABSTRACT

This bachelor's thesis is focused on issues of communication between microprocessor unit and frequency synthesizer circuits - direct digital synthesis circuit (DDS), voltage control oscillator with phase lock loop (ADF). The basic theoretical function of DDS, ADF and SPI interface is described in the introduction. The solution and drafts of modules hardware are shown in next chapter. Last chapter describes programming of DDS and ADF circuits with examples of this code in C language. Schemes and board layouts of modules are attached in appendix.

KEYWORDS

Direct digital synthesis, VCO with PLL, SPI, DDS function generator, AD9834, ADF4360, ATmega 16.

LAMBOR, Jiří. *Řídicí modul pro obvody ADF 4360 a vybrané DDS*. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií. Ústav radioelektroniky, 2012. 31 s., 9 s. příloh. Bakalářská práce. Vedoucí práce: ing. Tomáš Urbanec, Ph. D.

PROHLÁŠENÍ

Prohlašuji, že svou bakalářskou práci na téma Řídicí modul pro obvody ADF 4360 a vybrané DDS jsem vypracoval samostatně pod vedením vedoucího bakalářské práce a s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny citovány v práci a uvedeny v seznamu literatury na konci práce.

Jako autor uvedené bakalářské práce dále prohlašuji, že v souvislosti s vytvořením této bakalářské práce jsem neporušil autorská práva třetích osob, zejména jsem nezasáhl nedovoleným způsobem do cizích autorských práv osobnostních a/nebo majetkových a jsem si plně vědom následků porušení ustanovení § 11 a následujících zákona č. 121/2000 Sb., o právu autorském, o právech souvisejících s právem autorským a o změně některých zákonů (autorský zákon), ve znění pozdějších předpisů, včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č. 40/2009 Sb.

V Brně dne

.....

(podpis autora)

PODĚKOVÁNÍ

Děkuji vedoucímu bakalářské práce ing. Tomáši Urbancovi Ph.D. za účinnou metodickou, pedagogickou a odbornou pomoc a další cenné rady při zpracování mé bakalářské práce, dále Pavlu Bořutovi za vytvoření fotografií zhotovených modulů.

V Brně dne

.....

(podpis autora)

OBSAH

OBSAH	vi
Seznam obrázků	viii
Seznam tabulek	ix
Úvod	1
1 Teoretický rozbor	2
1.1 Obvody DDS	2
1.1.1 Popis DDS	2
1.1.2 Princip funkce	3
1.2 Obvody ADF	4
1.2.1 Struktura ADF a popis činnosti	4
1.3 SPI komunikace.....	5
1.3.1 Základní popis SPI	6
2 Návrh a konstrukce modulů	7
2.1 DDS modul.....	7
2.1.1 Obvod DDS – AD9834	7
2.1.2 Zdrojová část	9
2.1.3 Komunikační rozhraní SPI	9
2.1.4 Výstupní filtr	10
2.2 Modul s obvodem ADF	12
2.2.1 ADF 4360-7.....	12
2.3 Řídící modul.....	15
2.3.1 Atmel ATmega 16.....	15
2.3.2 LCD Displej	16
2.3.3 Maticová klávesnice 4x4.....	16
2.3.4 Zdrojová část	17
2.4 Konstrukce a oživení modulů.....	18
3 Vývoj uživatelského prostředí	19
3.1 Programování obvodů DDS a ADF	19
3.1.1 AD9834	19

3.1.2	ADF 4360	20
3.2	Menu.....	21
3.3	Inicializace	23
3.4	Úprava a vyslání dat pomocí SPI	24
3.4.1	Funkce sendSPI	24
3.4.2	Funkce send_freq_DDS	24
3.4.3	Funkce cut_ADF a send_ADF	25
3.5	Získání a zpracování dat z klávesnice	26
4	Závěr	29
	Literatura	30
	Seznam symbolů, veličin a zkratk	31
	Seznam příloh	32

SEZNAM OBRÁZKŮ

Obr. 1.1 Bloková struktura hlavních částí obvodu DDS (převzato z [1]).....	2
Obr. 1.2 Schematické znázornění toku signálu obvodem DDS (převzato z [2])	3
Obr. 1.3 Vnitřní struktura obvodů ADF (převzato z [3]).....	4
Obr. 1.4 Ukázka průběhů fázového detektoru (převzato z [3]).....	5
Obr. 1.5 Znázornění 4-vodičové implementace SPI (převzato z [4])	6
Obr. 2.1 Blokové schéma vnitřní struktury AD9834 (převzato z [5])	8
Obr. 2.2 Příklad modulové charakteristiky ideální dolní propusti	8
Obr. 2.3 Schéma zdrojové části modulu DDS	9
Obr. 2.4 Časové průběhy komunikace obvodu AD9834 (převzato z [5]).....	9
Obr. 2.5 Zapojení konektoru SPI (pohled shora)	10
Obr. 2.6 Schéma zapojení eliptického filtru.....	10
Obr. 2.7 Frekvenční výkonová charakteristika navrhovaného filtru.....	11
Obr. 2.8 Vyhотовený modul s obvodem AD9834	11
Obr. 2.9 Zapojení a ukázka průběhu sinusového signálu na 10 MHz.....	11
2.10 Generovaný trojúhelníkový průběh.....	12
Obr. 2.11 Vnitřní struktura ADF 4360 – 7 (převzato z [9]).....	12
Obr. 2.12 Zapojení výstupu obvodu ADF 4360 – 7 (převzato z [9]).....	13
Obr. 2.13 Schéma navrhnuté programem ADIsimPLL 3.41.....	13
Obr. 2.14 Ukázka zhotoveného modulu ADF	14
Obr. 2.15 Zobrazení signálu generovaného obvodem na kmitočtu 890 MHz	14
Obr. 2.16 Zapojení konektoru SPI, ISP a portu D řídicího modulu (pohled shora).....	15
Obr. 2.17 Znázornění displeje a příslušných vodičů	16
Obr. 2.18 Schéma zapojení zdroje řídicího modulu.....	17
Obr. 2.19 Pohled na řídicí modul	17
Obr. 3.1 Znázornění struktury kontrolního registru v obvodu DDS (převzato z [5])	19
Obr. 3.2 Ukázka registru SPCR v ATmega 16 (převzato z [10]).....	20
Obr. 3.3 Struktura registrů obvodu ADF4360 (převzato z [9]).....	20
Obr. 3.4 Posloupnost programování registrů obvodu ADF4360 (převzato z [9]).....	21
Obr. 3.5 Struktura menu uživatelského programu	22

SEZNAM TABULEK

Tab. 2.1 Popis jednotlivých vývodů displeje	14
Tab. 3.1 Adresace registrů pomocí prvních dvou bitů datového slova	18

ÚVOD

Dokument představuje náhled do problematiky programování obvodů kmitočtové syntézy. Výstupem jsou vyhotovené moduly frekvenčních generátorů s obvody AD9834 , ADF4360, které je možné ovládat prostřednictvím vytvořeného řídicího modulu.

Na následujících stránkách jsou uvedeny základní teoretické předpoklady, návrh a konstrukce řídicího modulu a generátorů s obvody DDS a ADF. Při tvorbě modulů bylo postupováno dle katalogových listů a aplikačních poznámek k obvodům.

1 TEORETICKÝ ROZBOR

1.1 Obvody DDS

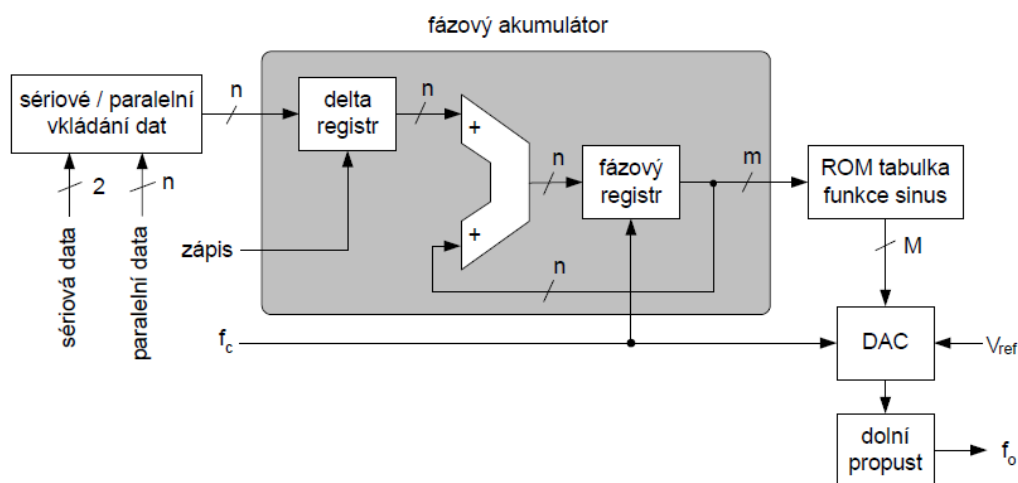
V dnešní době bezdrátová komunikace stále nabývá většího významu, proto je potřeba zařízení, které zajistí potřebnou generaci přesného časového průběhu v širokém rozmezí kmitočtů pro různé podpůrné obvody radiových přijímačů a vysílačů. Dále můžeme zmínit měřicí techniku, ve které se vyžaduje, např. pro spektrální analyzátory, rozmítání kmitočtu, atd. K tomuto účelu jsou vhodné obvody DDS.

DDS (Direct Digital Synthesis) je systém pro syntetickou tvorbu periodického signálu, který je řízený číslicově. Tato koncepce se vyznačuje vysokou stabilitou kmitočtu, velkým a rychlým pásmem přeladění a nižším počtem použitých komponent oproti analogovým generátorům z důvodu, že se jedná o integrovaný systém, vyžadující minimum externích součástek.

1.1.1 Popis DDS

Základní princip tvorby výstupního signálu pomocí DDS spočívá v číslicovém dělení vstupního referenčního generátoru hodinové cyklu. Na přesnosti a stabilitě tohoto generátoru závisí celkové výstupní parametry generovaného průběhu.

Vlastní obvod se sestává z těchto základních částí (viz. obr. 1.1). N bitový registr, fázový akumulátor, tabulka hodnot pro převod fáze a D/A převodník. Dále obvod DDS může obsahovat další podpůrné jednotky v závislosti na typu [2].



Obr. 1.1 Bloková struktura hlavních částí obvodu DDS (převzato z [1])

1.1.2 Princip funkce

Vlastní fázový akumulátor se skládá ze tří částí: delta registr, sčítačka a fázový registr (viz. obr. 1.1). Do delta registru vstupuje N bitové slovo, které určuje hodnotu přičtenou ve sčítačce k výstupní hodnotě fázového registru.

Fázový registr, jehož vstupem je výsledná hodnota sčítačky, je aktualizován každým hodinovým cyklem. Díky tomu, že se přičítá N bitové slovo, může ve fázovém registru docházet k "přeskakování" hodnot a tak k dělení referenčního kmitočtu na požadovanou hodnotu dle vzorce:

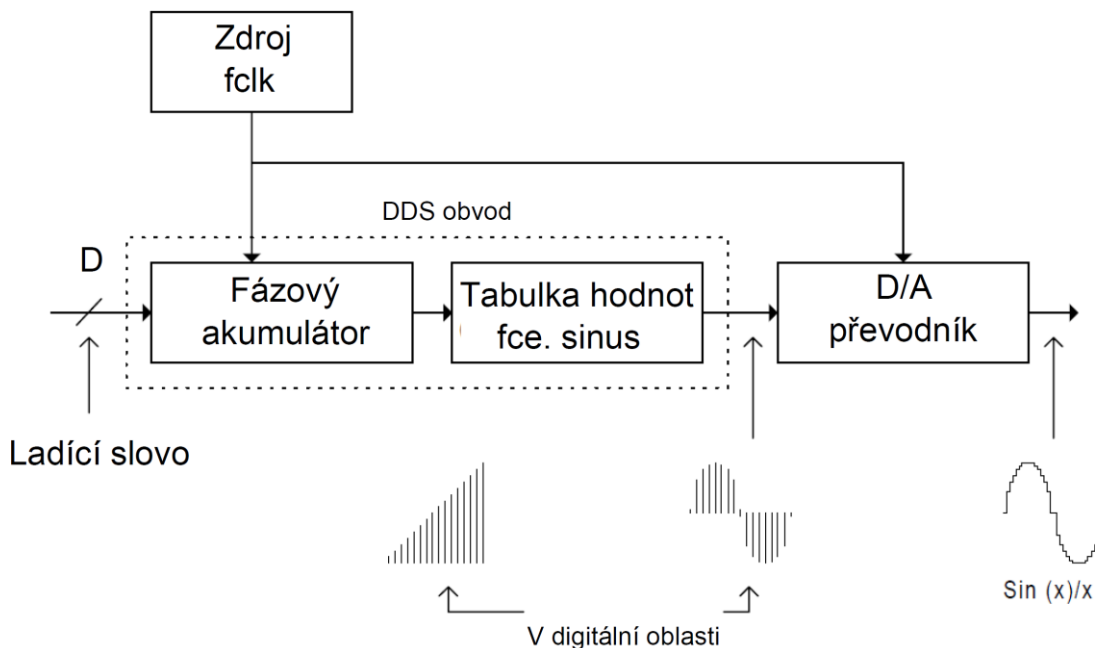
$$f_{out} = \frac{D \cdot f_{clk}}{N} \quad (1.1)$$

Kde f_{out} je požadovaný kmitočet, D je slovo načtené do delta registru, f_{clk} odpovídá kmitočtu referenčního oscilátoru a N je šířka slova fázového akumulátoru. Jakmile dojde k přetečení registru, celý děj se znova opakuje.

Výstupní M bitové slovo (M bitové slovo je kratší než N , z důvodu nižších nároků na kapacitu paměti ROM) fázového registru určuje adresu hodnoty, která bude vybrána z tabulky paměti ROM.

Zařízení tedy využívá lineárního nárůstu fáze a následně převádí hodnotu fáze na požadovaný průběh.

Paměť ROM, která následuje za fázovým akumulátorem, pracuje tedy s menší šířkou slova a nachází se zde hodnoty potřebné pro převod fázové informace na amplitudovou, dle žádaného průběhu (ve většině případů funkce sinus).



Obr. 1.2 Schematické znázornění toku signálu obvodem DDS (převzato z [2])

Jelikož se jedná o digitální systém je potřeba diskrétní hodnoty průběhu převést na spojitý. K tomuto účelu je zde D/A převodník. Blokové schéma s interpretací průběhů je vidět na obr. 1.2. Za převodníkem následuje většinou Antialiasingový filtr (dolní propust), pro rekonstrukci požadovaného signálu.

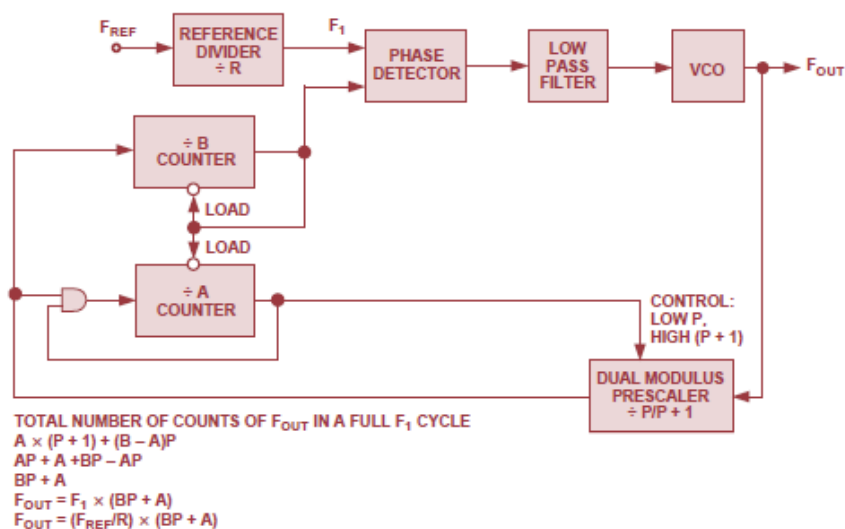
1.2 Obvody ADF

Rodina obvodů ADF společnosti Analog Devices je další skupinou digitálních zařízení pro tvorbu kmitočtu. Tyto obvody využívají smyčku fázového závěsu PLL. Oproti obvodům DDS, výstupní signál není podílem referenčního kmitočtu. Lze tedy generovat kmitočty vyšší, než je kmitočet referenčního zdroje.

1.2.1 Struktura ADF a popis činnosti

Struktura jádra syntezátoru kmitočtu využívajícího smyčku fázového závěsu se postupem času vyvíjela. Od jednoho děliče kmitočtu N ve fázovém závěsu, přes dva děliče N a P po zapojení tzv. Dual-modulus se dvěma čítači A, B a předděličkou P . Zapojení Dual-modulus bude dále probráno.

Na obr. 1.3 je znázorněna struktura jádra syntezátoru Dual-modulus. Fázový detektor (Phase Detector) porovnává kmitočty a fáze vstupujících signálů.



Obr. 1.3 Vnitřní struktura obvodů ADF (převzato z [3])

Jedním ze vstupních signálů je kmitočet referenčního oscilátoru podělený poměrem R , druhým je výstupní kmitočet napětím řízeného oscilátoru (VCO) procházející kaskádou čítačů a předděličkou s celkovým dělicím poměrem:

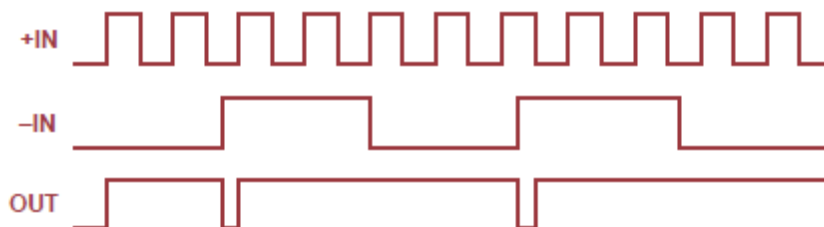
$$N = BP + A \quad (1.2)$$

Kde N je celkový dělicí poměr, B a A jsou číselné hodnoty vložené do čítačů B a A , P je hodnota předděličky.

Předdělička P je čítač schopný zpracovávat velmi vysoké kmitočty s přepínatelným rozsahem $P/P+1$, typické hodnoty rozsahů: 8/9, 16/17, 32/33. Důvodem přepínatelného rozsahu je dosažení vysokého rozlišení kmitočtu, jinak sníženého pevným poměrem P .

Výstupní kmitočet VCO je tedy ve zpětné větvi nejprve dělen poměrem $P+1$ a to do doby, než dojde k „podtečení“ čítače A , potom je poměr přepnut na P . Odečítán je nyní obsah čítače B ($B = B-A$), jakmile je obsah roven nule, je vygenerován puls vstupující do fázového detektoru.

Vstupem napětím řízeného oscilátoru VCO je chybový signál, který generuje fázový detektor na základě odlišnosti jeho vstupních průběhů. Obr. 1.4 znázorňuje výstupní hodnotu fázového detektoru pro odlišné hodnoty vstupních kmitočtů.



Obr. 1.4 Ukázka průběhů fázového detektoru (převzato z [3])

Výstupní kmitočet f_{out} je tedy:

$$f_{out} = \frac{f_{ref}}{R} \cdot (BP + A) \quad (1.3)$$

Kde f_{out} je výstupní kmitočet, f_{ref} hodnota referenčního kmitočtu, R dělicí poměr referenčního kmitočtu, B, A hodnoty obsahu čítačů B, A a P je dělicí poměr předděličky ve zpětné vazbě.

1.3 SPI komunikace

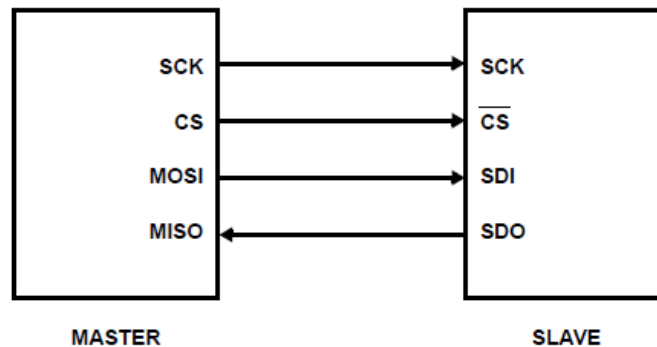
SPI (Serial Peripheral Interface) je jedním z mnoha komunikačních protokolů. Využití nachází převážně v mikroprocesorové technice při komunikaci mezi mikrokontroléry, nebo mikroprocesoru s různými přídatnými zařízeními (A/D převodníky, digitální potenciometry, DDS, atd.).

Tato sběrnice byla poprvé použita firmou Motorola, poté se velmi rychle rozšířila a dá se považovat za standard mikrokontrolérové komunikace, i když se nejedná o oficiálně schválený protokol žádnou mezinárodní organizací zabývající se komunikací. [4]. Velkou výhodou je jednoduchost a také relativně vysoká přenosová rychlost.

1.3.1 Základní popis SPI

Jedná se o synchronní komunikaci, využívající strukturu Master/Slave (jeden obvod pracuje jako hlavní a řídí celou komunikaci mezi jedním, nebo více podřadnými obvody).

Využívá se čtyř (případně tří) vodičů (viz. obr. 1.5).



Obr. 1.5 Znáznornění 4-vodičové implementace SPI (převzato z [4])

Master vysílá pomocí vodiče **SCK** synchronizační hodinový signál. **CS** určuje, se kterým ze Slave obvodů má být komunikace navázána. Pokud se tedy využívá více podřadných obvodů, každé zařízení musí mít svůj vlastní vodič CS.

Vlastní přenos dat se uskutečňuje prostřednictvím **MOSI** a **MISO**. **MOSI** (Master Output – Slave Input) je využit pro přenos dat z hlavního zařízení do podřadného a u **MISO** (Master Input – Slave Output) je tomu naopak. Právě Vodič **MISO** není použit u tří vodičového zapojení (nenastává komunikace od Slave obvodu k hlavnímu).

2 NÁVRH A KONSTRUKCE MODULŮ

2.1 DDS modul

Při návrhu generátoru využívajícího obvodu AD9834 byl kladen důraz na maximální jednoduchost, protože se jedná o autorovo seznámení s danou problematikou. Z tohoto důvodu nejsou využity všechny funkce které tento obvod nabízí. Schéma a motivy plošných spojů jsou uvedeny v příloze.

Samotný generátor obsahuje tyto základní bloky:

- Zdrojovou část
- Obvod AD9834 a komponenty zajišťující jeho řádnou funkci
- Výstupní filtr
- SPI rozhraní pro komunikaci s řídícím modulem

Jednotlivé části budou rozebírány v následujícím textu.

2.1.1 Obvod DDS – AD9834

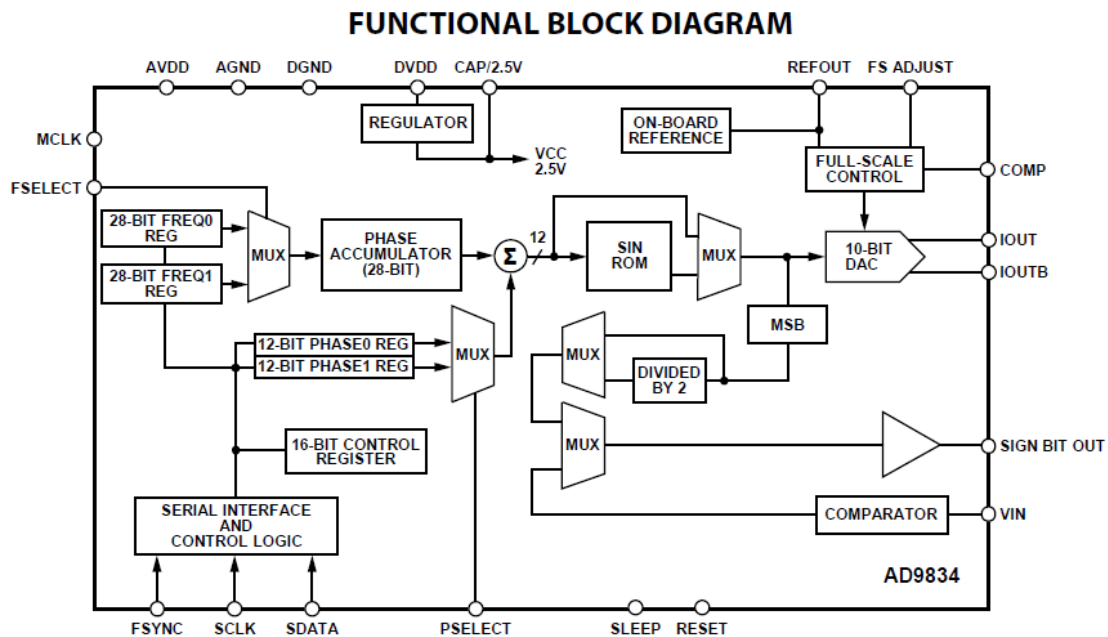
Pro danou aplikaci byl zvolen obvod AD9834 společnosti Analog Devices. Obvod je možné pořídit jako vzorek a tak se výborně hodí k seznámení a experimentování s DDS.

Mezi základní parametry AD9834 patří:

- Výstupní kmitočet až 37,5 MHz
- Nízký příkon 20 mW při napájení 3 V
- SFDR > 72 dB
- Komunikace pomocí SPI
- Trojúhelníkový/Sinusový výstupní průběh
- Napájecí napětí v rozsahu 2,3 V – 5,5 V

Blokové schéma obvodu je vidět na obr. 2.1. Obsahuje dva 28bitové delta registry, které je možné přepínat jak programově, tak pomocí výstupního pinu. Fázový akumulátor je též 28bitový. Je také možné měnit skokově hodnotu fáze, tím že se k výstupu fázového akumulátoru přičte obsah jednoho ze dvou fázových registrů (12bitové). Za tímto sumačním členem dochází k ořezání z 28 bitů na 12 bitů, vstupujících do pamětí ROM s hodnotami funkce sinus. Paměť ROM je možné přemostit a tak získat trojúhelníkový průběh. Po tabulce hodnot funkce sinus následuje D/A převodník, který je ovšem 10bitový a tak dochází k dalšímu ořezání šířky slova. Z D/A převodníku je signál přiveden na dva výstupy IOUT a IOUTB.

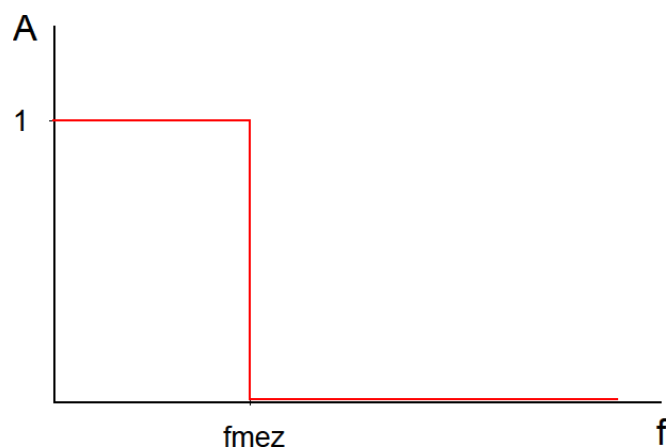
AD9834 také nabízí výstup hodinového signálu, který může být odvozen z nejvýznamnějšího bitu vstupujícího do D/A převodníku, nebo ze zabudovaného komparátoru.



Obr. 2.1 Blokové schéma vnitřní struktury AD9834 (převzato z [5])

Volba okolních součástek obvodu je provedena dle doporučení uvedených v katalogovém listu [5]. Nepředpokládá se využití pinů pro řízení výběru různých registrů, a proto jsou všechny, kromě pinu RESET uzemněny. Výstup IOUTB také není využit a je přiveden přes rezistor na zemní potenciál.

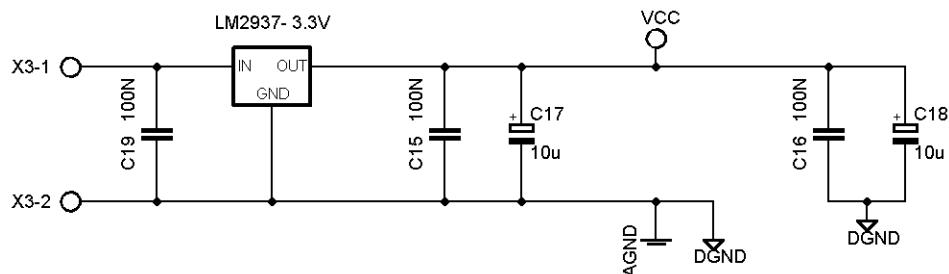
Jako zdroj referenčního hodinového signálu je zvolen oscilátor s frekvencí 50 MHz. Dle Nyquistova vzorkovací teoremu by výstupní kmitočet teoreticky mohl dosahovat až 25 MHz. Ovšem toto platí pouze za předpokladu použití ideálního dolnoproustného filtru (viz. obr. 2.2). U konstruovaného zařízení se uvažuje funkčnost do 10 MHz a díky tomu nenáročnost na výstupní filtr.



Obr. 2.2 Příklad modulové charakteristiky ideální dolní propusti

2.1.2 Zdrojová část

Napájení je předpokládáno přivedením 5 V z řídicího modulu. K tomu jsou určeny výstupní a vstupní konektory na obou deskách. Schéma zdrojové části je uvedeno na obr. 2.3.



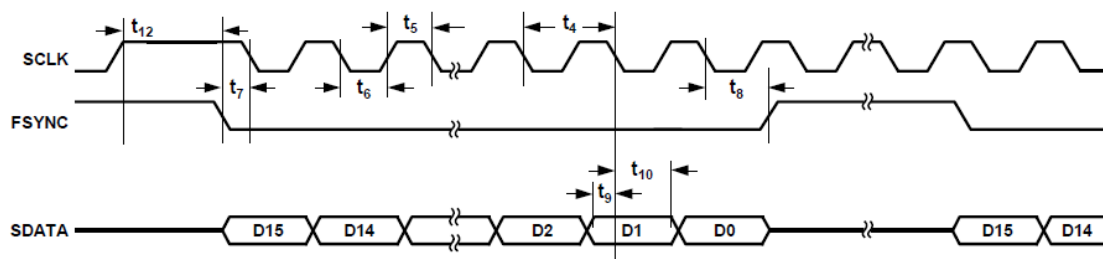
Obr. 2.3 Schéma zdrojové části modulu DDS

Zdroj tedy obsahuje lineární napěťový regulátor LM2937 s výstupním napětím 3,3 V. Snížení napětí je provedeno z důvodu maximálního napájecího napětí použitého oscilátoru ASVMPC-50, které je právě 3,3 V. Kondenzátory jsou voleny s ohledem na omezení maximální ESR (Equivalent Series Resistance), které by nemělo přesáhnout 5 Ω [6].

Zemní potenciál je rozdělen na digitální a analogovou zem, toto opatření by mělo zajistit lepší odstup signálu od šumu na výstupu. V napájecí větvi analogové části je umístěna tlumivka o hodnotě 10 μH pro eliminaci rušivých špiček.

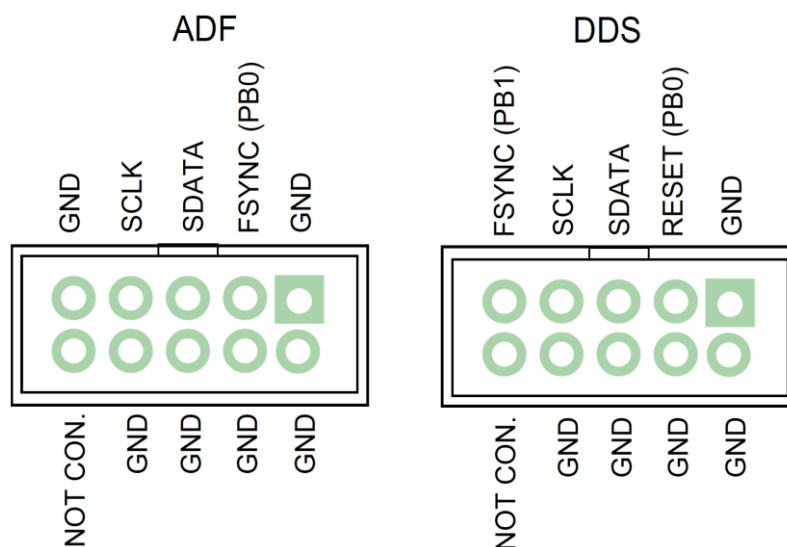
2.1.3 Komunikační rozhraní SPI

Jak již bylo řečeno dříve pro komunikaci s obvodem AD9834 je využito rozhraní SPI. V tomto případě 3vodičové, jelikož se dané zařízení jen ‘programuje’ a není potřeba z něho číst data. Ukázka časových průběhů komunikace je na obr. 2.4.



Obr. 2.4 Časové průběhy komunikace obvodu AD9834 (převzato z [5])

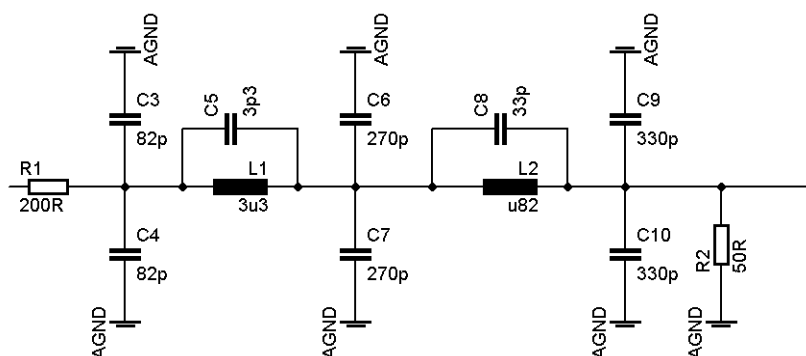
Začátek přenosu je inicializován stáhnutím úrovně signálu FSYNC na logickou 0. Poté je sériově přeneseno 16 bitů a data jsou čtena na vodiči SDATA se sestupnou hranou SCLK. Zapojení konektoru SPI navrhovaného zařízení je na obr. 2.5.



Obr. 2.5 Zapojení konektoru SPI (pohled shora)

2.1.4 Výstupní filtr

Při návrhu filtru byl použit program **Filter Design and Analysis** v4.5 společnosti **AADE** (<http://www.aade.com/>), který je bezplatný. Struktura filtru byla zvolena dle aplikační poznámky [7], jako eliptický filtr 7. řádu s rozdělenými zemními kapacitami (viz obr. 2.6.).

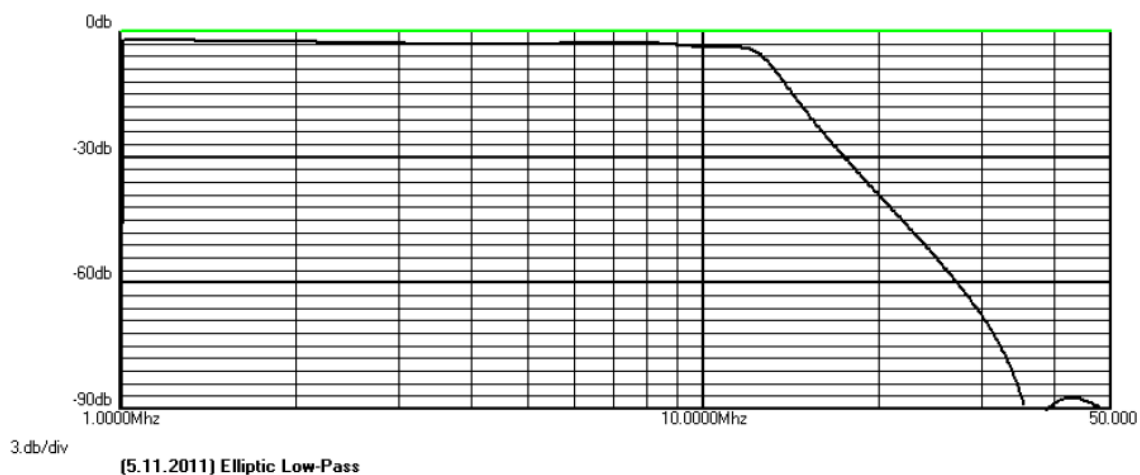


Obr. 2.6 Schéma zapojení eliptického filtru

Požadavky na filtr byly:

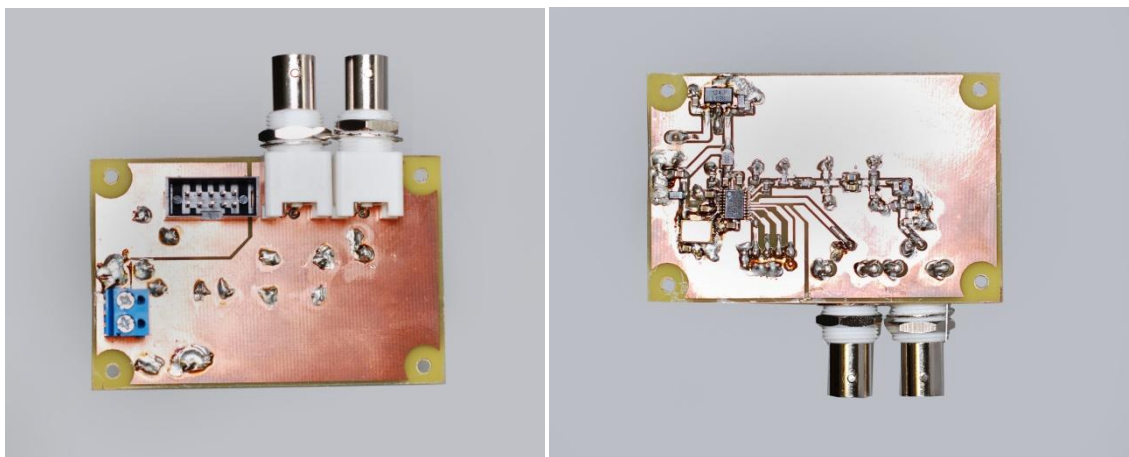
- Mezní frekvence 12,5 MHz
- Potlačení složek nad 25 MHz o více jak 60 dB
- Vstupní impedance 200 Ω
- Výstupní impedance 50 Ω

Frekvence zlomu 12,5 MHz byla zvolena z důvodu nižších nároků na daný filtr. Plyne to z toho, že pokud uvažujeme výstupní kmitočet do 10 MHz a hodinový kmitočet byl zvolen na 50 MHz, obraz se bude nacházet v nejhorším případě na frekvenci 40 MHz a tak je přechodové pásmo pro filtr dostatečně široké. Frekvenční charakteristika navrhovaného filtru je znázorněna na obr. 2.7.

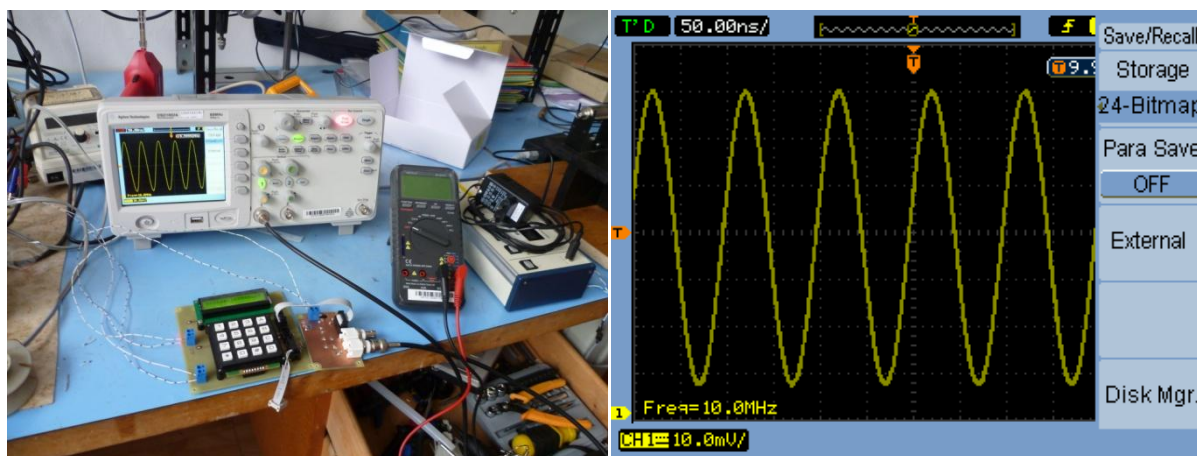


Obr. 2.7 Frekvenční výkonová charakteristika navrhovaného filtru

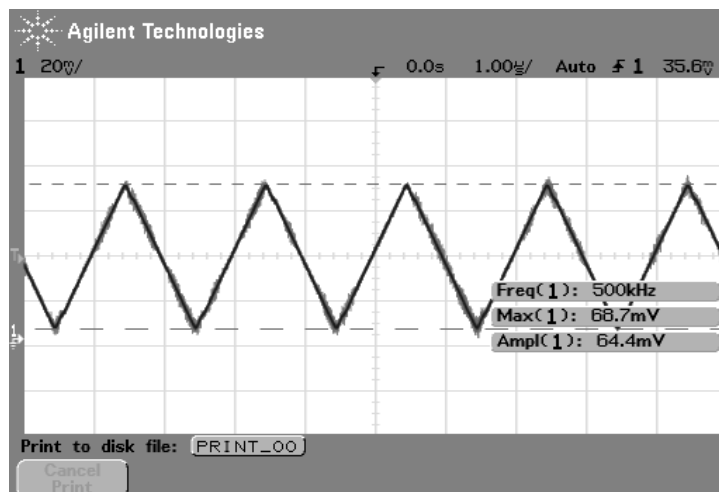
Ukázky konstrukce a generovaného průběhu jsou na obr. 2.8, 2.9. a 2.10.



Obr. 2.8 Vyhotovený modul s obvodem AD9834



Obr. 2.9 Zapojení a ukázka průběhu sinusového signálu na 10 MHz



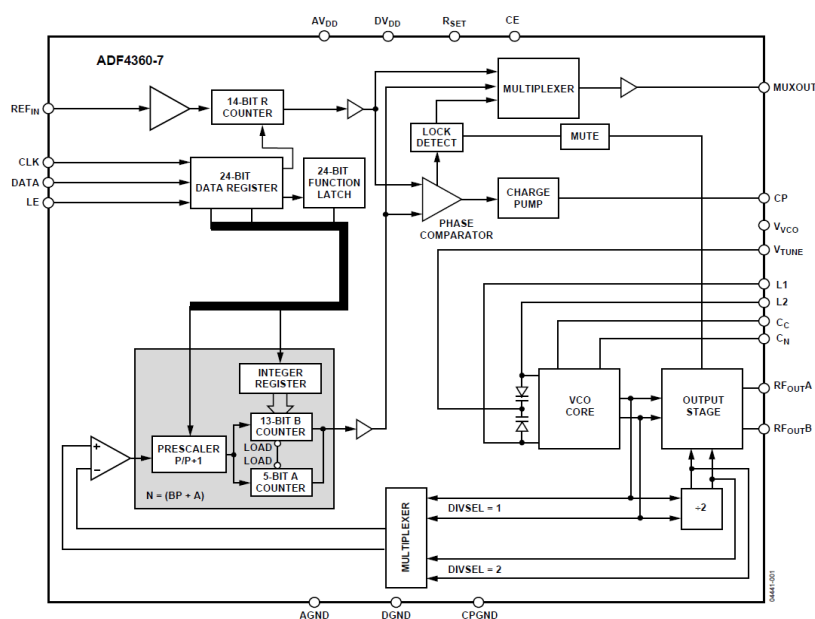
2.10 Generovaný trojúhelníkový průběh

2.2 Modul s obvodem ADF

Návrh byl proveden dle aplikační poznámky výrobce pro vývojovou desku k obvodům ADF [8]. Konkrétní obvod byl zvolen ADF 4360-7, který firma Analog Devices nabízí jako zkušební vzorek. Komunikace s řídícím modulem je provedena pomocí rozhraní SPI. Zapojení konektoru je na obr. 2.5.

2.2.1 ADF 4360-7

ADF 4360 – 7 obsahuje v jednom pouzdře kmitočtový syntezátor spolu s napětím řízeným oscilátorem. Vnitřní strukturu obvodu naznačuje obr. 2.11.

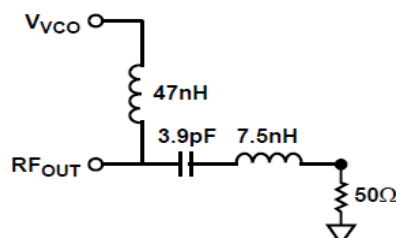


Obr. 2.11 Vnitřní struktura ADF 4360 – 7 (převzato z [9])

Základní parametry obvodu:

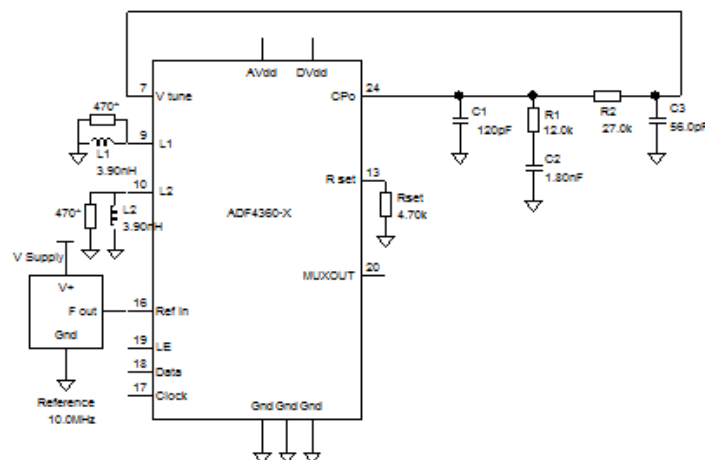
- Rozsah výstupního kmitočtu 350 MHz – 1800 MHz
- Napájecí napětí 3 V – 3,6 V
- Nastavitelná úroveň výstupního výkonu
- Možnost nastavení polovičního výstupního kmitočtu
- Komunikační rozhraní SPI

Rozsah pracovního kmitočtu se volí dvěma externími indukčnostmi, které určují střední kmitočet. Také bylo potřeba vytvořit externí smyčkový filtr mezi fázovým detektorem a VCO. Impedanční přizpůsobení výstupních svorek bylo voleno na $50\ \Omega$, se strukturou optimální pro pásmo 850 MHz – 950 MHz dle datového listu obvodu [9] (viz. obr. 2.12). Zdrojem referenčního kmitočtu byl zvolen krystalový oscilátor pracující na frekvenci 10 MHz v pouzdře DIL 14.



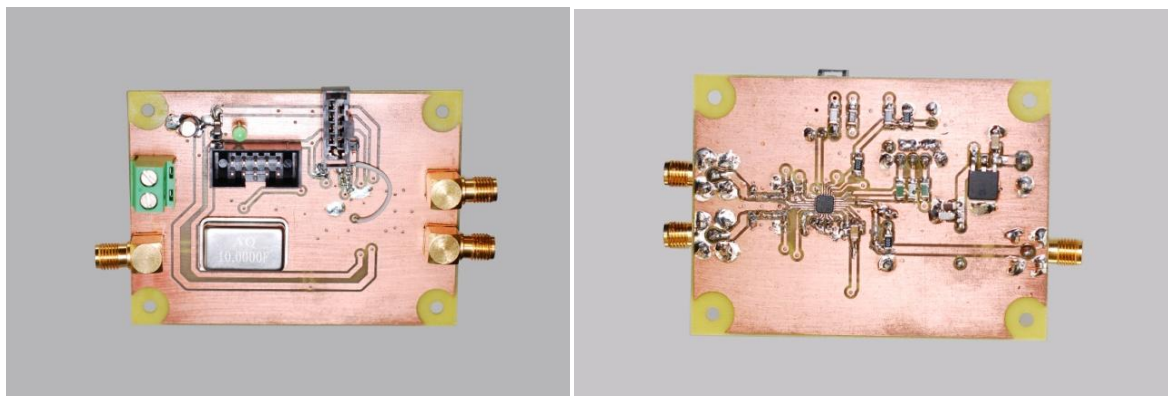
Obr. 2.12 Zapojení výstupu obvodu ADF 4360 – 7 (převzato z [9])

Napájení bylo zvoleno 3,3 V, na desce plošného spoje modulu je umístěn lineární napěťový regulátor v typickém katalogovém zapojení. Pro určení externích indukčností a struktury smyčkového filtru s konkrétními součástkami bylo využito programu od společnosti Analog Devices **ADIsimPLL 3.41** (<http://www.analog.com/>). Schéma navržené programem pro pásmo 850 MHz – 950 MHz s krokem 200 kHz a referencí 10 MHz je na obr. 2.13. Šířka pásma navrženého smyčkového filtru je 19.9 kHz.

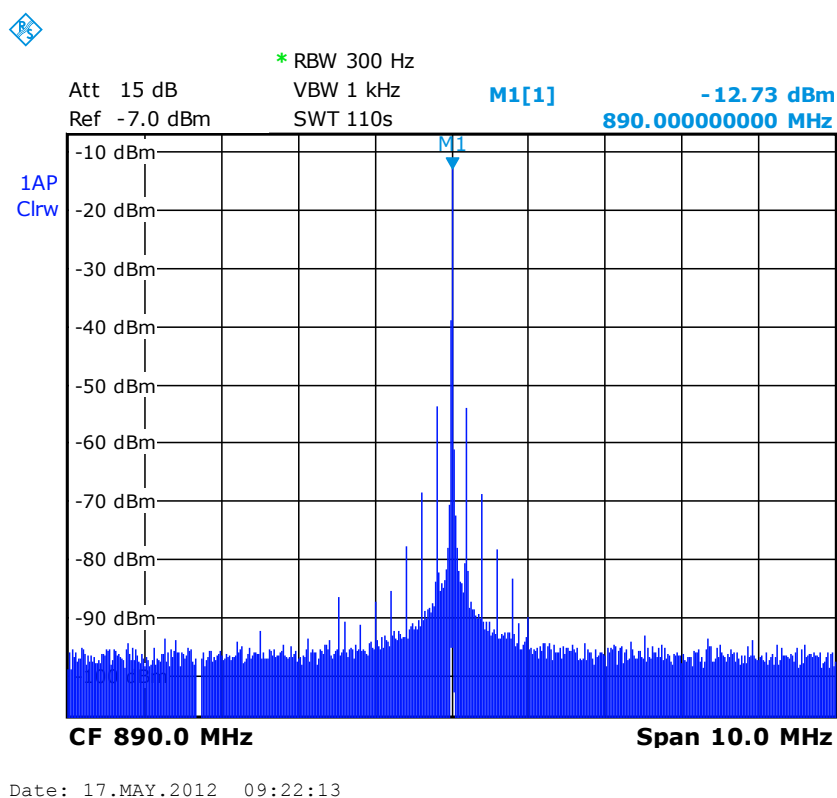


Obr. 2.13 Schéma navržené programem ADIsimPLL 3.41

Vyhotovený modul a ukázka průběhu jsou na obr. 2.14 a 2.15.



Obr. 2.14 Ukázka zhotoveného modulu ADF



Obr. 2.15 Zobrazení signálu generovaného obvodem na kmitočtu 890 MHz

Na obr. 2.15 je také možné pozorovat špičky vzdálené od požadovaného kmitočtu o 200 kHz. Tato kmitočtová vzdálenost odpovídá podílu zvoleného referenčního kmitočtu 10 MHz a dělicímu poměru referenčního čítače 50.

2.3 Řídící modul

Řídící modul zajišťuje komunikaci mezi obvodem DDS a uživatelem. Je řízen mikrokontrolérem ATmega 16 firmy Atmel, dále obsahuje maticovou klávesnici 4x4 pro zadávání požadovaných hodnot, LCD displej pro informaci obsluhy o vkládaných hodnotách a podpůrné obvody. V dalším textu je uveden popis jednotlivých částí. Schéma a motivy desek plošných spojů jsou uvedeny v příloze.

2.3.1 Atmel ATmega 16

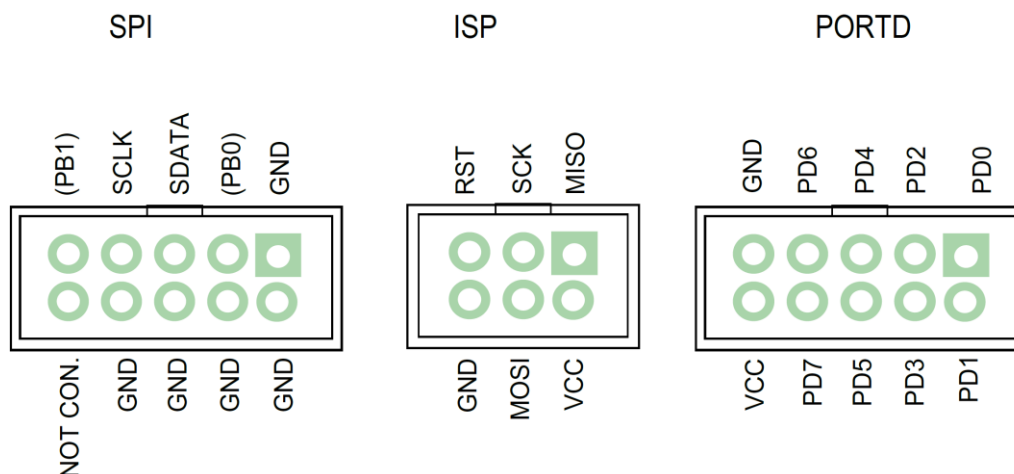
S tímto typem mikrokontroléru se autor seznámil během školní činnosti a proto byl také zvolen do aplikace řídicího modulu. Úkolem mikrokontroléru je obsluhovat LCD displej, maticovou klávesnici a zajišťovat komunikaci pomocí protokolu SPI s DDS a ADF modulem.

Jedná se o 8bitový mikrokontrolér s architekturou RISC (Reduced Instruction Set Computing) obsahující 4 8bitové, vstupně/výstupní porty. Mezi další vlastnosti patří:

- 16 KB programové paměti (flash)
- Podpora až 16 MHz taktovací frekvence
- Rozhraní SPI
- Napájecí napětí v rozsahu 4,5 – 5,5 V.

Zařízení samozřejmě obsahuje mnoho dalších funkcí (různé čítače/časovače, A/D převodník, atd.), které je možno nalézt v datovém listu [10]. Čip je zvolen v pouzdře TQFP44.

V daném zařízení je využit port A k ovládání LCD displeje a jsou využity 3 řídící a 4 datové vodiče, část portu B slouží pro SPI komunikaci a ISP (In-System Programming) programování, které je sériové a využívá právě SPI linky (uspořádání konektoru je vyobrazeno na obr. 2.16). Port C je připojen k maticové klávesnici a port D je vyveden na konektor s uspořádáním dle obr. 2.16.



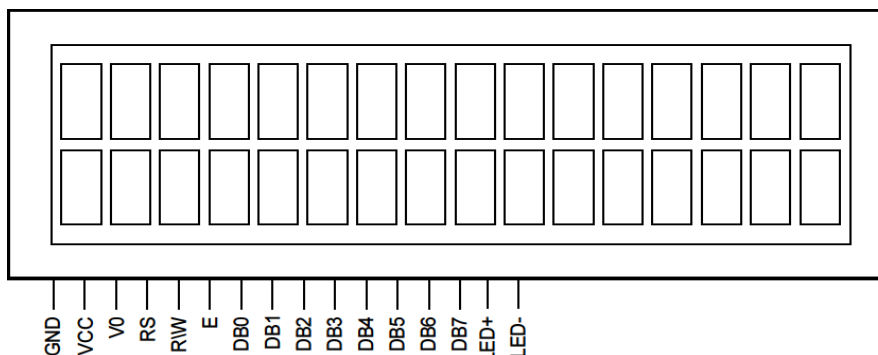
Obr. 2.16 Zapojení konektoru SPI, ISP a portu D řídicího modulu (pohled shora)

Krystal, vytvářející hodinový kmitočet byl zvolen na 16 MHz. Při návrhu okolních součástek bylo postupováno dle aplikačních poznámek [11].

2.3.2 LCD Displej

Pro zobrazení zadávaných hodnot byl zvolen podsvětlený LCD displej s řadičem o velikosti 16x2 znaku. Displej je umístěn na desce řídicího modulu pomocí distančních sloupků.

Komunikace probíhá po 7mi vodičích. 3 vodiče řídicí a 4 datové. Data je tedy nutné přenášet nadvakrát, jelikož řadič pracuje s 8mi bitovým slovem. Díky této úpravě postačuje jeden port mikrokontroléru pro ovládní celého displeje. Na obr. 2.17 jsou znázorněny jednotlivé signály a v tabulce 2.1 je uveden náležitý popis.



Obr. 2.17 Znázornění displeje a příslušných vodičů

Tab. 2.1 Popis jednotlivých vývodů displeje

Číslo pinu	Vodič	Popis
1	GND	Zemnicí vodič
2	VCC	Napájecí vodič (5 V)
3	Vo	Regulace kontrastu
4	RS	Výběr instrukce/data
5	R/W	Výběr dat Read/Write
6	E	Enable (povolování)
7-14	DB	Datové bity 0-7
15	LED+	Anoda poosvětlení (5V)
16	LED-	Katoda poosvětlení (GND)

2.3.3 Maticová klávesnice 4x4

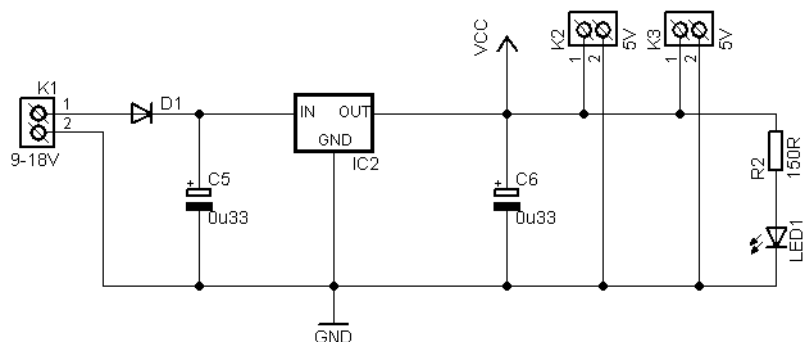
Klávesnice slouží jako vstupní zařízení pro vkládání požadovaných hodnot. Umístěna je na základní desce pomocí distančních sloupků.

Řízení je maticové tzn. displej je rozdělen na 4 sloupce a 4 řádky. Řádky jsou přivedeny přes ochranný rezistor na napájecí napětí a také na 4 vstupní piny portu mikrokontroléru. Zbývající 4 piny portu jsou nastaveny jako výstupní a přivedeny na sloupce klávesnice.

Princip je založen na cyklickém vysílání nulové logické úrovně ve sloupci 1 až 4. V případě stisknutí tlačítka dojde ke spojení určitého řádku a sloupce, tím v daném řádku nastane stav logická 0 a program obsluhující klávesnici rozpozná, o které tlačítko se jedná.

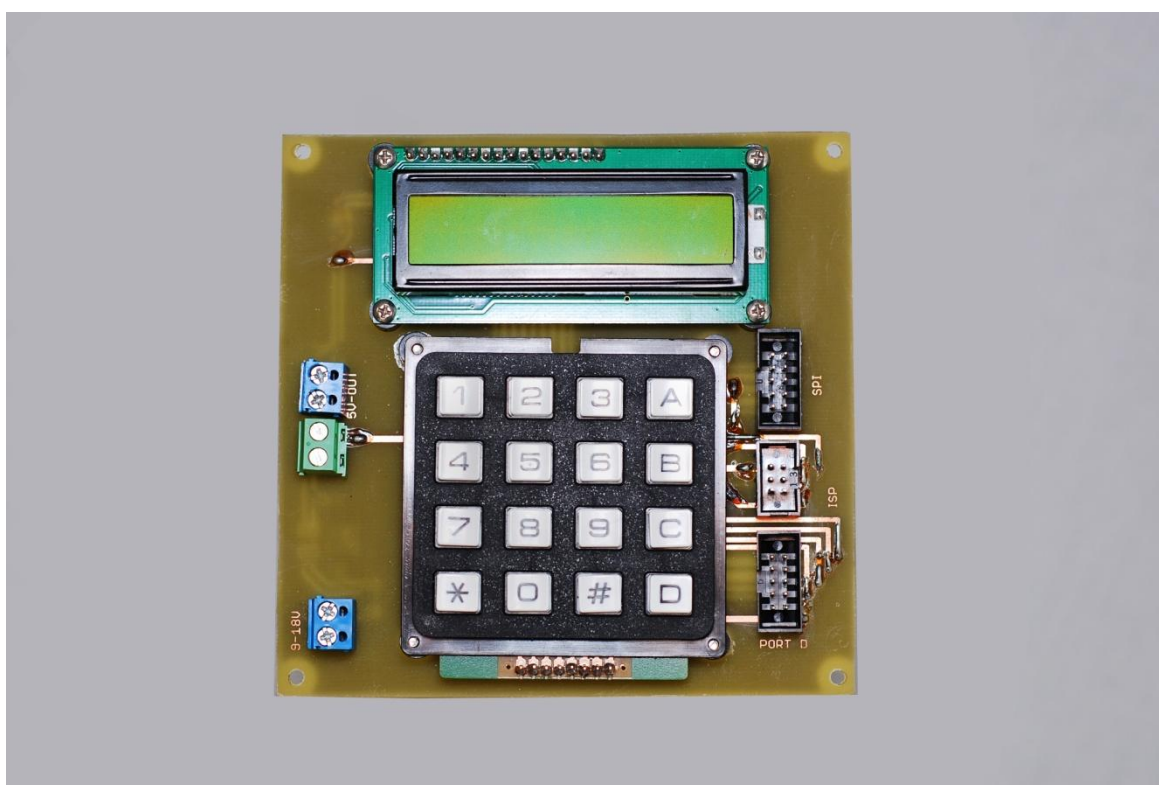
2.3.4 Zdrojová část

Zdroj v řídicím modulu také využívá lineární regulátor napětí, nyní ovšem s výstupem 5 V. Opět je zapojení voleno dle katalogového listu. Jako ochranný prvek proti přepólování je do napájecí větve vložena dioda. Pro signalizaci přiloženého napájecího napětí je využita LED dioda (viz. obr. 2.18).



Obr. 2.18 Schéma zapojení zdroje řídicího modulu

Na obr. 2.19 je vyobrazen vyrobený řídicí modul.



Obr. 2.19 Pohled na řídicí modul

2.4 Konstrukce a oživení modulů

Jak již bylo řečeno dříve, k návrhu desek plošných spojů byl využit program Eagle firmy CadSoft (<http://www.cadsoftusa.com/>), který je k dispozici ve školní studentské laboratoři. Plošné spoje byly vyrobeny ve školní dílně. Deska řídicího a DDS modulu je vyrobena z běžného substrátu o tloušťce 1,6mm, bez prokovených děr. Substrát pro desku modulu ADF je FR4 s tloušťkou 0,8mm z důvodu relativně vysoké pracovní frekvence (900 MHz) a obsahuje prokovené díry. Součástky byly voleny ve velikostech SMD 0805 a 0402. Mikrokontrolér byl programován pomocí programátoru BiProg.

Při osazování desek bylo ovšem odhaleno několik konstrukčních vad (záměna pinů anody a katody osvětlení displeje, zrcadlově obrácené konektory u výstupního portu SPI), které vyžadovaly dodatečné úpravy, ale v návrhu jsou již opraveny. Po zmíněných úpravách byly moduly již plně funkční a připraveny k použití.

3 VÝVOJ UŽIVATELSKÉHO PROSTŘEDÍ

Vývoj programu probíhal v prostředí AVR studio 4 firmy Atmel podporující programovací jazyk C. Program zajišťuje komunikaci mezi ovládaným zařízením (ADF, DDS) a uživatelem. Ovládání displeje je zajištěno pomocí příkazů z knihovny lcd.h, jejímž autorem je Peter Fleury.

Důležitými bloky programu jsou nabídka menu, inicializace obvodů, komunikace pomocí SPI a čtení znaku z klávesnice a následné zpracování. V další části bude rozebrána struktura vytvořeného kódu.

3.1 Programování obvodů DDS a ADF

3.1.1 AD9834

Obsahuje jeden 16-bitový kontrolní registr, který slouží k ovládání obvodu. Jeho struktura je na obr. 3.1.

DB15	DB14	DB13	DB12	DB11	DB10	DB9	DB8	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	0	B28	HLB	FSEL	PSEL	PIN/SW	RESET	SLEEP1	SLEEP12	OPBITEN	SIGN/PIB	DIV2	0	MODE	0

Obr. 3.1 Znázornění struktury kontrolního registru v obvodu DDS (převzato z [5])

První dva nejvýznamnější bity určují, kam bude proveden zápis viz. tab. 3.1. Bit B28 určuje, zda se jedná o vložení 28bitového nebo 14bitového čísla do frekvenčního registru a bit HLB popřípadě určí horních nebo spodních 14 bitů. FSEL, PSEL udává adresu registru do kterého bude proveden zápis. Výběr registrů a ovládání funkcí sleep, lze také volit pomocí odpovídajících pinů, určení o jaký způsob ovládání se jedná udává bit PIN/SW. OPBITEN povoluje výstup obdélníkového průběhu na pin SIGN BIT OUT. Bit SIGN/PIB určuje zdroj obdélníkového průběhu, DIV2 nastavuje poloviční frekvenci generovaného obdélníkového signálu a bit MODE určuje o jaký druh generovaného průběhu na výstupech IOUT a IOUTB se jedná (sinus/trojúhelník).

Časové průběhy komunikace obvodu jsou na obr. 2.4.

Tab. 3.1 Adresace registrů pomocí prvních dvou bitů datového slova

DB15	DB14	Zápis do:
0	0	Kontrolního registru
0	1	Frekvenčního registru FREQ0
1	0	Frekvenčního registru FREQ1
1	1	Fázového registru (volbu konkrétního registru udává bit DB13)

Při programování obvodu AD9834 je potřeba nastavit SPI komunikaci pomocí registru SPCR (SPI Control Register), nacházejícím se v obvodu ATmega 16 (obr. 3.2).

Bit	7	6	5	4	3	2	1	0	
	SPIE	SPE	DORD	MSTR	CPOL	CPHA	SPR1	SPR0	SPCR
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

Obr. 3.2 Ukázka registru SPCR v ATmega 16 (převzato z [10])

Obvod AD9834 pro správnou komunikaci vyžaduje (viz. obr. 2.4):

- Vysílání bitů v pořadí MSB -> LSB
- Zápis na sběrnici při nástupné hraně hodinového signálu
- Při nečinnosti SPI komunikace hodinový signál v logické 1

3.1.2 ADF 4360

Obsahuje tři registry, které zabezpečují funkci obvodu. Většina funkcí obvodu je obsažena v registru s názvem CONTROL LATCH. Pomocí registru N COUNTER LATCH se nastavuje obsah čítačů A, B a možnost polovičního výstupního kmitočtu. Poslední registr s názvem R COUNTER LATCH slouží k nastavení referenčního čítače R a dalším funkcí obvodu. Podrobnější popis funkcí je obsažen v katalogovém listu [9]. Struktura registrů je vyobrazena na obr. 3.3.

CONTROL LATCH

PRESCALER VALUE		POWER-DOWN 2	POWER-DOWN 1	CURRENT SETTING 2			CURRENT SETTING 1			OUTPUT POWER LEVEL		MUTE-TILL-LD	CP GAIN	CP THREE-STATE	PHASE DETECTOR POLARITY	MUXOUT CONTROL			COUNTER RESET	CORE POWER LEVEL		CONTROL BITS	
DB23	DB22	DB21	DB20	DB19	DB18	DB17	DB16	DB15	DB14	DB13	DB12	DB11	DB10	DB9	DB8	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
P2	P1	PD2	PD1	CPI6	CPI5	CPI4	CPI3	CPI2	CPI1	PL2	PL1	MTLD	CPG	CP	PDP	M3	M2	M1	CR	PC2	PC1	C2 (0)	C1 (0)

N COUNTER LATCH

DIVIDE-BY-2 SELECT	DIVIDE-BY-2	CP GAIN	13-BIT B COUNTER													RESERVED	5-BIT A COUNTER					CONTROL BITS	
DB23	DB22	DB21	DB20	DB19	DB18	DB17	DB16	DB15	DB14	DB13	DB12	DB11	DB10	DB9	DB8	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
DIVSEL	DIV2	CPG	B13	B12	B11	B10	B9	B8	B7	B6	B5	B4	B3	B2	B1	RSV	A5	A4	A3	A2	A1	C2 (1)	C1 (0)

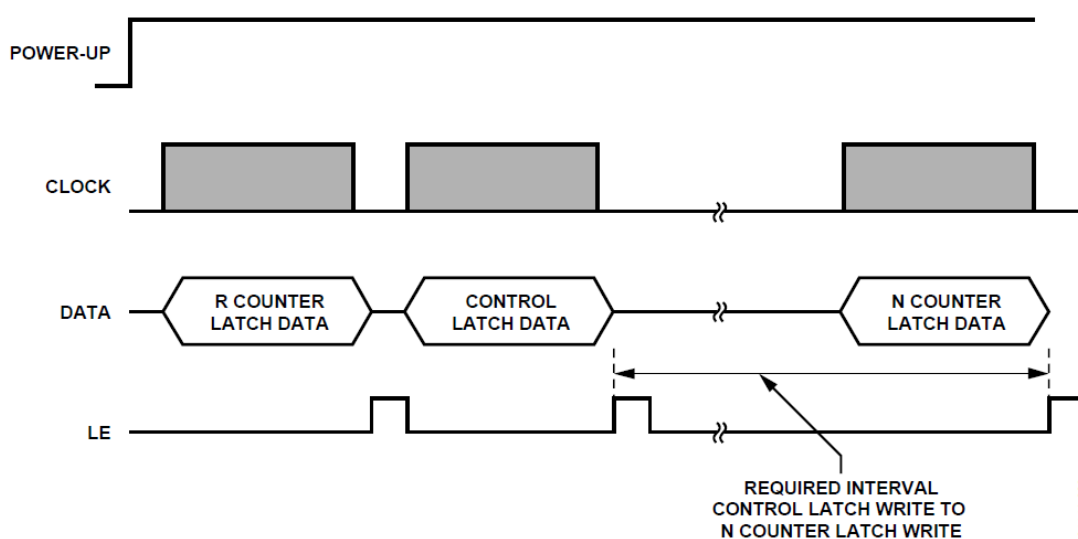
R COUNTER LATCH

RESERVED	RESERVED	BAND SELECT CLOCK		TEST MODE BIT	LOCK DETECT PRECISION	ANTI-BACKLASH PULSE WIDTH	14-BIT REFERENCE COUNTER														CONTROL BITS		
DB23	DB22	DB21	DB20	DB19	DB18	DB17	DB16	DB15	DB14	DB13	DB12	DB11	DB10	DB9	DB8	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
RSV	RSV	BSC2	BSC1	TMB	LDP	ABP2	ABP1	R14	R13	R12	R11	R10	R9	R8	R7	R6	R5	R4	R3	R2	R1	C2 (0)	C1 (1)

Obr. 3.3 Struktura registrů obvodu ADF4360 (převzato z [9])

Obvod obsahuje vstupní buffer (vyrovnávací paměť) pro SPI, ze kterého se po přijmutí 24 bitů a následného pozvednutí úrovně LE provede zápis do odpovídajícího registru. Registry jsou rozlišený posledními dvěma bity.

Programování ADF4360 má pevně dané pořadí zápisu do registrů. Nejprve je programován registr referenčního čítače R, následuje kontrolní registr a nakonec je programován registr čítače N. Mezi zápisem do kontrolního registru a registru čítače N je potřeba dodržet předepsaný časový interval (viz. [9]). Pro uvedený modul s obvodem ADF4360 byl zvolen tento interval na 10 ms. Programovací posloupnost je na obr. 3.4.



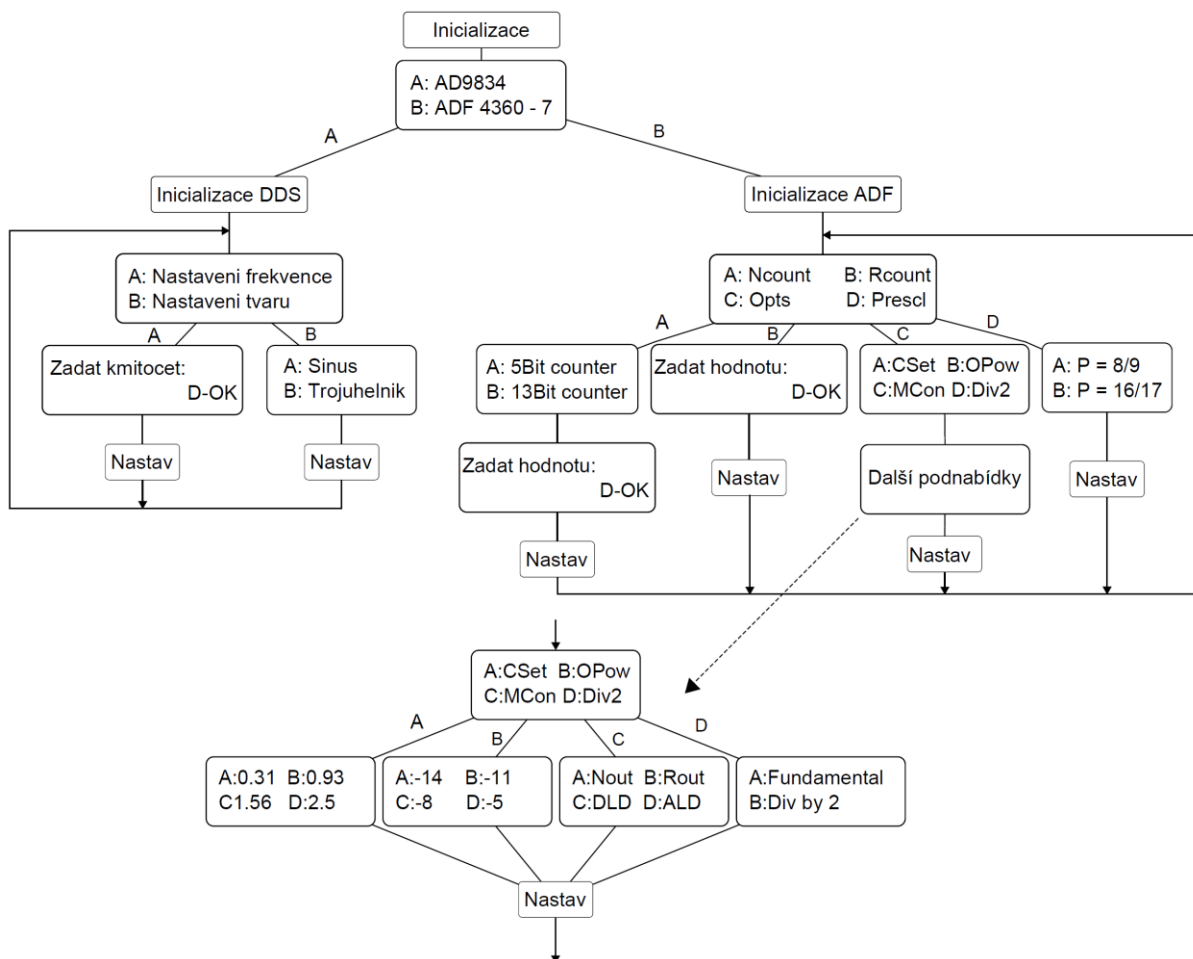
Obr. 3.4 Posloupnost programování registrů obvodu ADF4360 (převzato z [9])

Nastavení komunikace SPI pro ADF4360:

- Vysílání dat v pořadí MSB -> LSB
- Zápis na sběrnici při sestupné hraně hodinového signálu
- V případě nečinnosti hodinový signál v úrovni logické 0
- Po 24 bitech se zvedne úroveň potvrzovacího signálu LE

3.2 Menu

Výběr konkrétního obvodu s následným nastavováním jeho parametrů se děje v části kódu s názvem Menu. Koncept využívá zobrazení možností volby na displeji pod značkami A až D a následným výběrem pomocí stisku příslušné klávesy. Větvení programu je zajištěno pomocí podmínek `if`. Na obr. 3.5 je zobrazena struktura menu.



Obr. 3.5 Struktura menu uživatelského programu

Z uvedené struktury je význam jednotlivých položek zřejmý. Pouze u nabídky Opts obvodu ADF je rozdělení nepřehledné z důvodu široké škály nastavitelných funkcí ADF 4360 a použitého, nedostačujícího, dvouřádkového displeje. Proto bude tato část popsána blíže.

Cset je zkratkou Current Setting, tato položka volí nastavení proudu tekoucího smyčkou filtru. Je možné zvolit ze čtyř hodnot proudu vyjádřeného v mA.

OPow vyjadřuje Output Power. Opět je možné volit výstupní výkon ve čtyřech krocích s jednotkou dBm (při použití 50 Ω zátěže).

Pomocí MCon (MuxOut control) je možné volit, jaký průběh (funkce) bude na výstupním pinu obvodu s označením MUXOUT. Tato možnost je určena k ověření správné činnosti vnitřních struktur obvodu. Jako výstup je možné volit:

- Nout: výstupem je signál s kmitočtem za čítačem N
- Rout: výstupem je signál s kmitočtem za referenčním čítačem R
- DLD: Digital Lock Detect, pokud je fázová smyčka zavěšena je výstup v log. 1
- ALD: Analog Lock Detect viz. [9]

Div2 nabízí možnost generování polovičního výstupního kmitočtu.

Část zdrojového kódu je uvedena níže.

```
/*-----MENU-----*/

ON_init(); //inicializace
check_menu(2); //kontrola stisku spravne klavesy
if(znak == 0x0A){ //vyber polozky v MENU
    DDS_init(); //inicializace DDS
    while(1){ //zajisteni zacyklnei v hlavni nabidce
        lcd_clrscr();
        lcd_puts("A-Frequency");
        lcd_gotoxy(0,1);
        lcd_puts("B-Shape");

        check_menu(2); //kontrola stisku spravne klavesy
        if(znak == 0x0A){ //vyber polozky v MENU
            freq_DDS(); //procedura pro zapis frekvence do DDS
        }
        if(znak == 0x0B){ //vyber polozky v MENU
            lcd_clrscr();
            lcd_puts("A-Sinus");
            lcd_gotoxy(0,1);
            lcd_puts("B-Triangle");
            check_menu(2); //kontrola stisku spravne klavesy

            if(znak == 0x0A){ //vyber polozky v MENU
                lower = 0b00000000; //priprava slova pro zapis do registru DDS
                upper = 0b00100000; //nastaveni B28 a MODE sinus
                sendSPI(); //procedura pro zapis pomoci SPI
                lcd_clrscr();
                lcd_puts("Sinus");
                _delay_ms(2000); //prodleva 2s
            }

            if(znak == 0x0B){ //vyber polozky v MENU
                lower = 0b00000010; //priprava slova pro zapis do registru DDS
                upper = 0b00100000; //nastaveni B28 a MODE triangular
                sendSPI(); //procedura pro zapis pomoci SPI
                lcd_clrscr();
                lcd_puts("Triangular");
                _delay_ms(2000);
            }
        }
    }
}
```

3.3 Inicializace

Po připojení napájení a výběru konkrétního zařízení je provedena inicializace, která zajistí nastavení obvodů. Inicializační funkce jsou tři a to pro každé zařízení (řídící modul, DDS modul a ADF modul).

3.4 Úprava a vyslání dat pomocí SPI

Obvody ADF i DDS využívají komunikační rozhraní SPI, ovšem rozdílných struktur. AD9834 (DDS) komunikuje po 16bitových rámcích, ADF4360 používá rámce 24bitové. Je tedy třeba rozlišovat, zda se jedná o přenos dat do ADF ne DDS, touto rozlišovací značkou je proměnná `D_or_A`.

Bylo také potřeba využít bity PB1 (PB0) portu B jako signál FSYNC namísto bitu k tomu určenému kanálu SPI (SS), protože DDS (ADF) pracuje s 16bitovým (24bitovým) slovem a ATmega 16 pouze s 8bitovým. Pokud by tedy byl využit přímo bit rozhraní SPI, docházelo by po 8 přenesených bitech k pozvednutí úrovně FSYNC a přenos by nebyl úspěšný. Proto je potřeba programově ovládat bit PB1 (PB0), který plní právě funkci FSYNC.

3.4.1 Funkce `sendSPI`

Funkce je již konečným zpracováním a vysláním dat do vybraného obvodu. Určitý byte se vloží do registru SPDR mikrokontroléru, tato událost inicializuje přenos bitů. Další běh programu je možný, až po nastavení značky úspěšného přenosu SPIF v registru SPSR.

Ve funkci je pomocí přepínače `D_or_A` rozlišeno zda se jedná o 16bitový nebo 24bitový rámec.

```
//Poslani 16bit(24-bit pro ADF) dat na SPI v MSB->LSB
void sendSPI (void) {

    //podminka rozhodujici zda se jedna o DDS(16 bit) nebo ADF(24bit)
    if(D_or_A == 1) {
        //nastaveni FSYNC pro o ADF (LOW) (PRO ADF JE FSYNC NA PINU 0 PORTU B)
        PORTB = (0<<0);
        SPDR = upper_ADF;                                //vyslani dat na SPI
        while(!(SPSR & (1<<SPIF)));
    }
    //nastaveni FSYNC na 0 (PRO DDS JE FSYNC NA PINU 1 PORTU B)
    else PORTB = (0<<1);

    SPDR = upper;                                         //vyslani dat na SPI
    while(!(SPSR & (1<<SPIF)));

    SPDR = lower;
    while(!(SPSR & (1<<SPIF)));                           //vyslani dat na SPI

    if(D_or_A == 1)
        PORTB = (1<<0);                                   //konec prenosu FSYNC (high)
    else
        PORTB = (1<<1);                                   //konec prenosu FSYNC (high)
}
```

3.4.2 Funkce `send_freq_DDS`

Funkce zprostředkovává konverzi zadaného dekadického čísla na formát vhodný pro zápis do obvodu AD9834. Vstupním parametrem je požadovaný kmitočet Nejprve se číslo vyjadřující požadovanou frekvenci vynásobí konstantou, která nahrazuje výpočet frekvence dle vzorce

1.1. Dále zajišťuje rozložení 32bitového čísla na 4 8bitové, do takto rozložených čísel také vkládá potřebné informace o místu, kam se bude zapisovat.

Ukázka kódu funkce

```
void send_freq_DDS (unsigned long frekvence){

    unsigned char Byte1,Byte2,Byte3,Byte4;
    long Freg;

    //poslani resetu a vyber B28
    lower = 0b00000000;           //nastaveni nizsiho bytu
    upper = 0b00100001;           //nastaveni vyssiho bytu
    sendSPI();                     //poslani pres funkci
    // rozdeleni 28 bitoveho freg na 4x 8 bitove a vyslani
    Freg = frekvence*Freg_const;
    Byte1 = (unsigned char)(Freg & 0xFF);
    Byte2 = (unsigned char)((Freg >> 8) & 0x3F|0x40);
    Byte3 = (unsigned char)((Freg >> 14) & 0xFF);
    Byte4 = (unsigned char)((Freg >> 22) & 0x3F|0x40);
    //spodnich 14 bitu
    lower = Byte1;
    upper = Byte2;
    sendSPI();
    //vrchnich 14 bitu
    lower = Byte3;
    upper = Byte4;
    sendSPI();
    // zapis do phase registru
    lower = 0;
    upper = 0b11000000;           //zapis 0 do phase registru 0
    sendSPI();
    //ukonceni resetu a nastaveni odpovidajicich registru
    lower = 0;
    upper = 0b0010000;
    sendSPI();

}
```

3.4.3 Funkce cut_ADF a send_ADF

Rozložení a zkrácení 32bitového zadávaného čísla pro ADF4360 zajišťuje funkce cut_ADF. Část kódu pod názvem send_ADF vysílá data v požadovaném pořadí s potřebnými časovými rozestupy, potřebnými pro korektní zápis do ADF4360.

```
void cut_ADF(unsigned long word){

    unsigned char Byte1,Byte2,Byte3;

    // rozdeleni 24 bitoveho cisla na 3x 8 bitove a vyslani
    Byte1 = (unsigned char)(word & 0xFF);
    Byte2 = (unsigned char)((word >> 8) & 0xFF);
    Byte3 = (unsigned char)((word >> 16) & 0xFF);

    //vyslani 24 bitu
    lower = Byte1;
    upper = Byte2;
```

```

        upper_ADF = Byte3;
        sendSPI();
    }
    /*-----*/
    void send_ADF(void) {

        //vklada potrebné casove intervaly
        cut_ADF(Rcounter);
        _delay_ms(1);

        cut_ADF(control);
        _delay_ms(10);

        cut_ADF(Ncounter);
    }

```

3.5 Získání a zpracování dat z klávesnice

Obsluha maticové klávesnice je provedena klasickým periodickým prověřováním jednotlivých sloupců, zda nedošlo ke stisku klávesy. Periodické „přepínání“ sloupců řídí přetečení jednoho z čítačů mikrokontroléru ATmega 16.

Vyhodnocení konkrétní klávesy provádí funkce `key_read`. Pokud na nějakém řádku objeví hodnota logické 0, funkce prověří, kterému řádku a sloupci odpovídá. Následně přiřadí do proměnné odpovídající znak.

Část kódu funkce `key_read`:

```

void key_read (void) {                                //kontrola stisknute klavesy

    unsigned char stisk = 0;                            //promena pro kontrolu stisku tlacitka
    unsigned char radky = 0;                            //obraz radku portu C

    while(stisk == 0) {

        radky = PINC;                                    //nahravani do pomocne promenne

        radky &= 0x0F;                                    //maskovani pomocne promenne

        if (radky==0x07 || radky==0x0B || radky==0x0D || radky==0x0E) {
            _delay_ms(2);                                //prodleva 2ms a nasledne overeni stisku

            if (radky == (PINC&0x0F))
            {
                stisk = 1;                                //stisk nastal
            }
        }                                                //konec testovani tlacitka
    }

    TIMSK |= (0<<2);                                    //zakaz preruseni po pretececi od citace 1
    switch (radky)                                        //prepinace pro rozliseni zmacknuti
    {

        case 0x0F: break;
    }

```

```

//prirazeni prislusne klavesy promenne znak
case 0x07: switch (sloupec)
{
case 1:{ znak = 1;
break;}
case 2:{ znak = 2;
break;}
case 3:{ znak = 3;
break;}
case 4:{ znak = 0x0A;
break;}
}
break;

```

...

Další důležitou funkcí je `make_num`. Ta převádí jednotlivé znaky zaznamenané z klávesnice na dekadické číslo. Vstupními parametry jsou meze, ve kterých se může generované číslo vyskytovat, dalším parametrem je text, který je při zadávání vypsán na displej. Při zadání čísla mimo uvedené meze je uživatel upozorněn hláškou na displeji a zadávání proběhne znova.

Převod je založený na záznamu celkového počtu číslic a následném rozdělení na jednotky, desítky, stovky, atd., vynásobení daným řádem a následným součtem všech členů.

Ukázka kódu funkce je uvedena níže.

```

unsigned long make_num(unsigned long dolni,unsigned long horni,char
text[16]){

unsigned long cislo = 0,mezi;
int A = 0;
int buffer2[16];
int i,j;

//inicilaizace promenne zmena ktera je vyuzita jako ukazatel
//nedovoleného rozsahu
zmena = 1;
while(zmena != 0){
    lcd_clrscr();
    lcd_puts(text);
    cislo = 0;
    A = 0;

    znak = 1;
    while (znak != 0x0D){
        key_read();
        if(znak == 1 || znak == 2 || znak == 3 || znak == 4 ||
znak == 5 || znak == 6 || znak == 7 || znak == 8 || znak == 9 ||
znak == 0 ) {
            lcd_putc(znak+0x30); //vypis klavesy
            buffer2[A] = znak; //rozliseni stisku ciselne klavesy
            A++;
        }
    }
}
//udela z pole nactenych cisel cele cislo

```

```

for(i = 0; i < A; i++){
    mezi= buffer2[i];
    for(j=0; j<((A-1)-i); j++)
        mezi = mezi*(10);
    cislo += mezi;
}
zmena = 0;

//vynulovani priznaku pro dalsi vykonavani programu
znak =1;
//podminka pro kontrolu dovoleno rozsahu
if (cislo < dolni || cislo>horni){
    lcd_clrscr();
    lcd_puts("Invalid Value");
    _delay_ms(2000);
    //zmena vyuzita jako uzakaz na nedovoleny rozsah
    zmena = 1;
}
}
return cislo;          //vrati hodnotu generovaného čísla
}

```

4 ZÁVĚR

Cílem této práce bylo navrhnout zařízení, které bude schopno komunikovat s demonstračními moduly obvodů AD9834 a ADF4360. Prostřednictvím klávesnice a displeje je možné zvolit jeden z obvodů a dále nastavovat jeho parametry.

Při programování obvodů se objevilo několik nedokonalostí navržené konstrukce a to především pouze dvouřádkový displej, kde se při větším množství informací stává obsluha nepřehlednou.

Možným řešením je náhrada dvouřádkového displeje čtyřřádkovým. Tato varianta bude použita v dalším vývoji zařízení. Další možností je vytvoření pouze rozhraní USB-SPI, kdy zobrazení a komunikace by probíhala pomocí PC. Nevýhodou takového řešení je ovšem přítomnost osobního počítače.

LITERATURA

- [1] PROKEŠ, A. Radiové přijímače a vysílače – Přednášky. Elektronické skriptum. Brno: FEKT VUT v Brně, 2005. ISBN 80-214-2263-7
- [2] ANALOG DEVICES. A Technical Tutorial on Digital Signal Synthesis [online]. Analog Devices, 1999 – [cit. 4. prosince 2011]. Dostupné na www: <http://www.analog.com/>.
- [3] CURTIN, M., O'BRIEN, P. Phase Locked Loops for High-Frequency Receivers and Transmitters-Part 3 [online]. Analog Devices, 1999 – [cit. 13. května 2012]. Dostupné na www: <http://www.analog.com/>.
- [4] INTERSIL. SPI Protocol and Bus Configuration of Multiple DCPs – Application Note AN 1340.0 [online]. Intersil, 2007 – [cit. 4. prosince 2011]. Dostupné na www: <http://www.intersil.com/>.
- [5] ANALOG DEVICES. 20 mW Power, 2.3 – 5.5 V, 75 MHz Complete DDS AD9834 [online]. Analog Devices, 2011 – [cit. 4. prosince 2011]. Dostupné na www: <http://www.analog.com/>.
- [6] NATIONAL SEMICONDUCTOR. LM2937-2.5, LM2937-3.3 400 mA and 500 mA Voltage Regulators [online]. National Semiconductor, 2005 – [cit. 7. prosince 2011]. Dostupné na www: <http://www.national.com/>.
- [7] BRANDON, D., GENTILE, K. AN-837 – DDS-Based Clock Jitter Performance vs. DAC Reconstruction Filter Performance [online]. Analog Device, 2006 – [cit. 7. prosince 2011]. Dostupné na www: <http://www.analog.com/>.
- [8] ANALOG DEVICES. Evaluation Board for ADF4360-3 Integrated VCO & Frequency Synthesizer [online]. Analog Devices, 1999 – [cit. 14. května 2012]. Dostupné na www: <http://www.analog.com/>.
- [9] ANALOG DEVICES. Integrated Synthesizer and VCO ADF 4360 – 7 [online]. Analog Devices, 2004 - 2012 – [cit. 14. května 2012]. Dostupné na www: <http://www.analog.com/>.
- [10] ATMEL. ATmega 16, 8-bit AVR Microcontroller with 16 K Bytes In System Programmable Flash [online]. Atmel, 2002 – [cit. 10. prosince 2011]. Dostupné na www: <http://www.atmel.com/>.
- [11] ATMEL. Atmel AVR042: AVR Hardware Design Consideration [online]. Atmel, 2011 – [cit. 10. prosince 2011]. Dostupné na www: <http://www.atmel.com/>.

SEZNAM SYMBOLŮ, VELIČIN A ZKRATEK

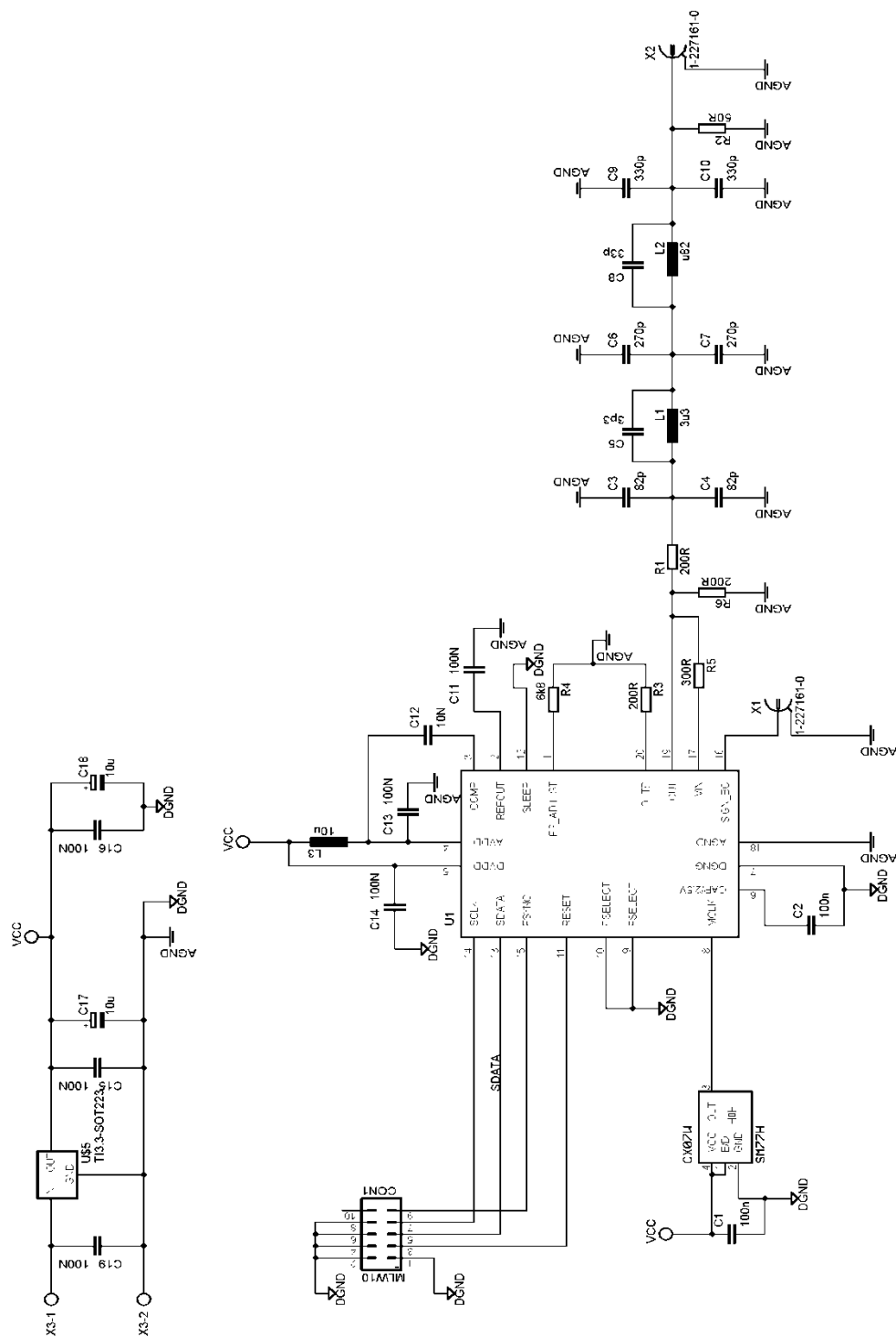
DDS	Direct Digital Synthesis, Řízená digitální syntéza
PLL	Phase Locked Loop, Smyčka fázového závěsu
D/A	Digital to Analog converter, Převodník digitálního signálu na analogový
VCO	Voltage Control Oscillator, Napětím řízený oscilátor
ROM	Read Only Memory, Paměť určená pouze pro čtení uložených hodnot
SPI	Serial Pheripheral Interface, Sériové periferní rozhraní
MOSI	Master Output – Slave Input, Komunikace probíhající od hlavního zařízení k podřadnému.
MISO	Master Input – Slave Output, Komunikace probíhající od podřadného zařízení k hlavnímu.
SFDR	Spurious Free Dynamic Range, Dynamický rozsah neobsahující šum
ESR	Equivalent Series Resistance, Ekvivalentní sériová rezistence
LCD	Liquid Crystal Display, Displej na bázi tekutých krystalů
RISC	Reduced Instruction Set Computing, Redukovaná instrukční sada
TQFP	Thin Quad Flat Pack, Tenké čtvercové ploché pouzdro
ISP	In-System Programing, Programování v zabudovaného čipu
MSB	Most Significant Bit, Nejvýznamnější bit
LSB	Least Significant Bit, Nejméně významný bit
USB	Universal Serial Bus, univerzální sériová sběrnice

SEZNAM PŘÍLOH

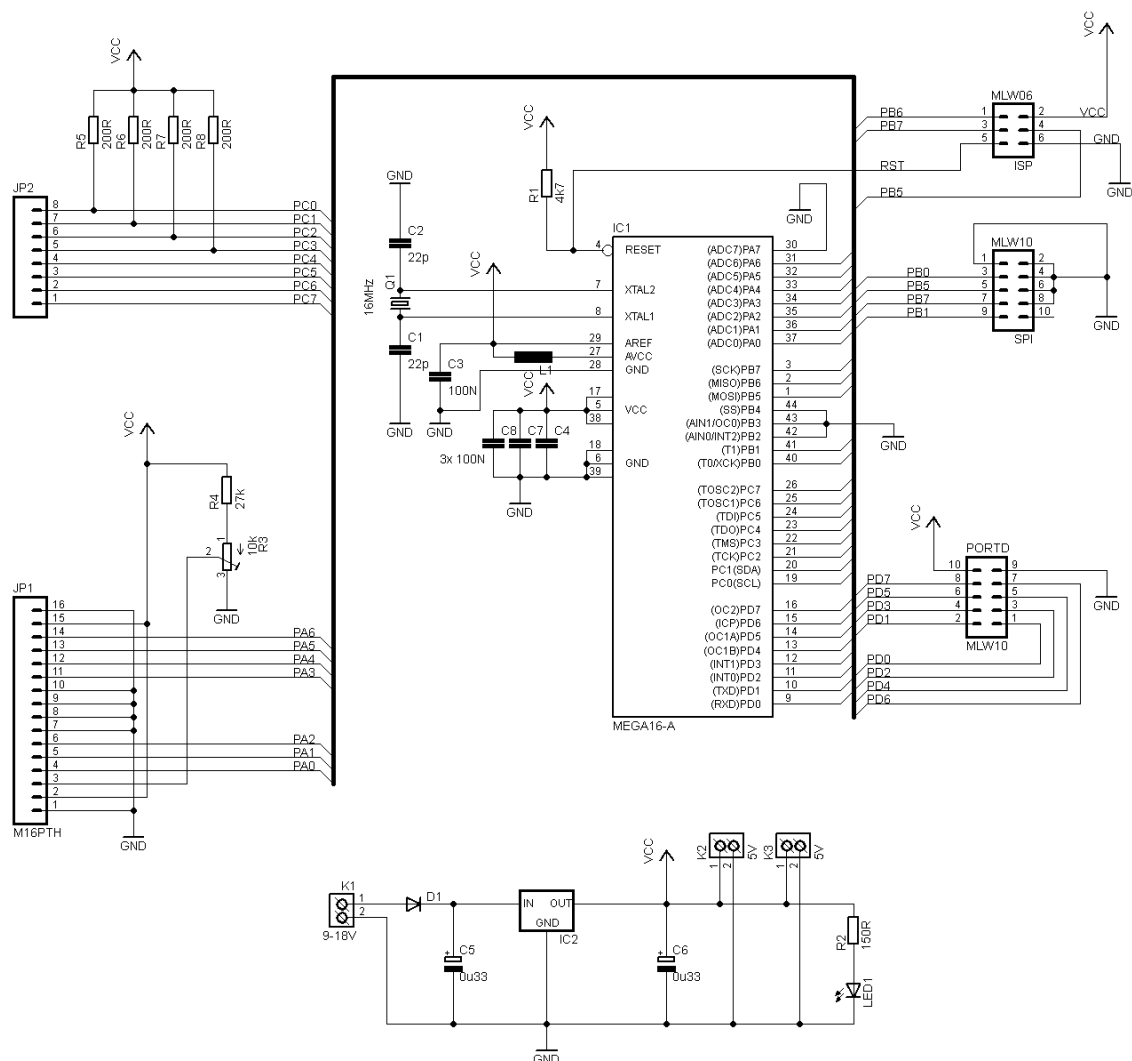
A	Dokumentace	33
A.1	Obvodové zapojení DDS modulu	33
A.2	Obvodové zapojení řídicího modulu	34
A.3	Obvodové zapojení ADF modulu	35
A.4	Deska plošného spoje modulu DDS – top.....	36
A.5	Deska plošného spoje modulu DDS – bottom	36
A.6	Deska plošného spoje řídicího modulu – top	37
A.7	Deska plošného spoje řídicího modulu – bottom.....	37
A.8	Deska plošného spoje ADF modul – top.....	38
A.9	Deska plošného spoje ADF modul – bottom	38
A.10	Návod k obsluze Řídicího modulu	39

A DOKUMENTACE

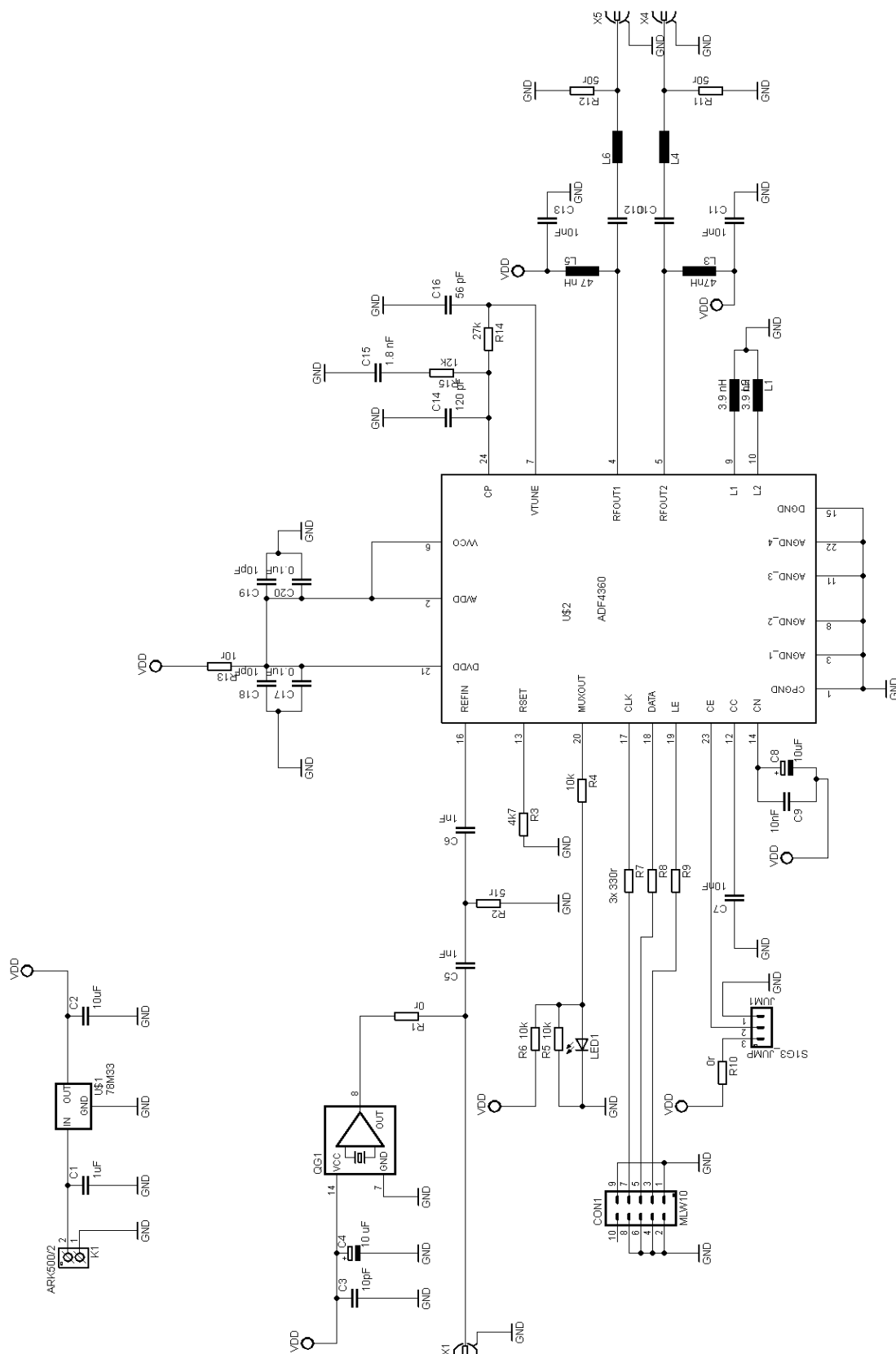
A.1 Obvodové zapojení DDS modulu



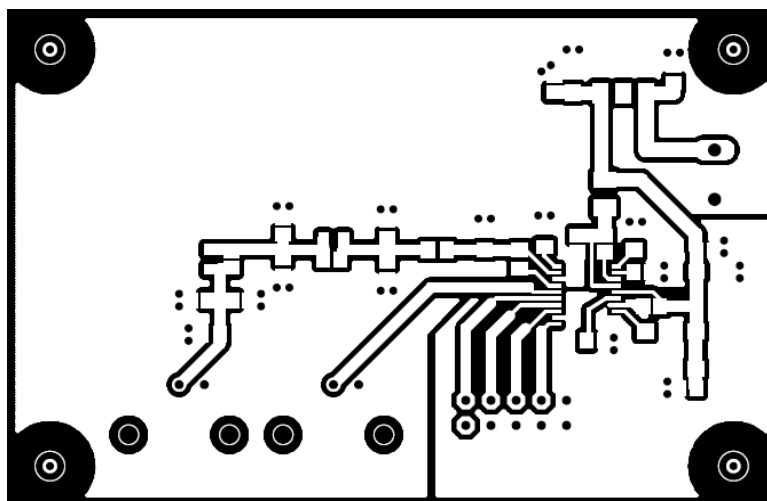
A.2 Obvodové zapojení řídicího modulu



A.3 Obvodové zapojení ADF modulu

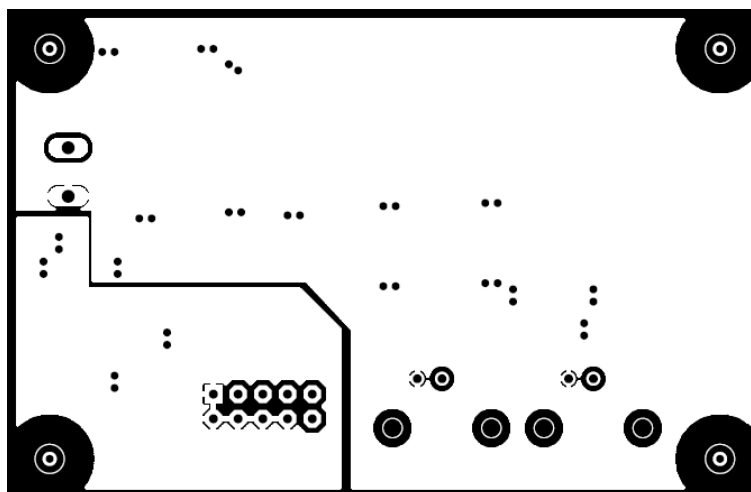


A.4 Deska plošného spoje modulu DDS – top



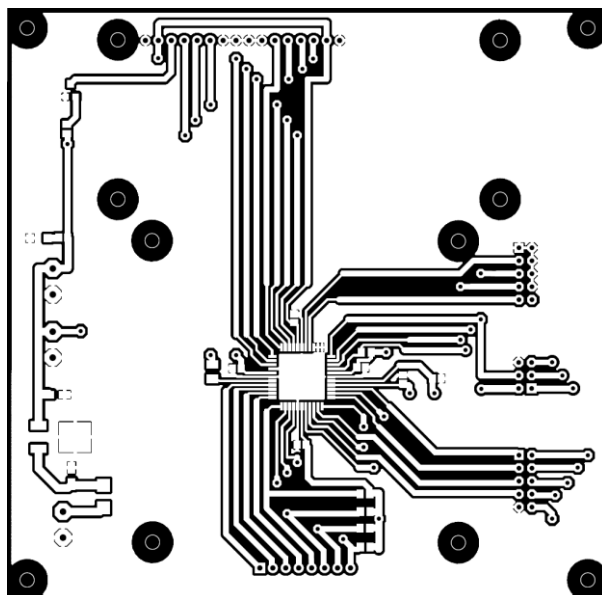
Rozměr desky 78 x 50 [mm]

A.5 Deska plošného spoje modulu DDS – bottom



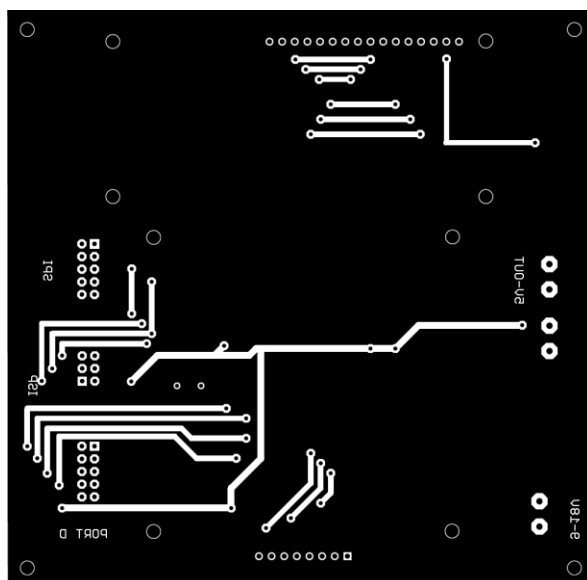
Rozměr desky 78 x 50 [mm]

A.6 Deska plošného spoje řídicího modulu – top



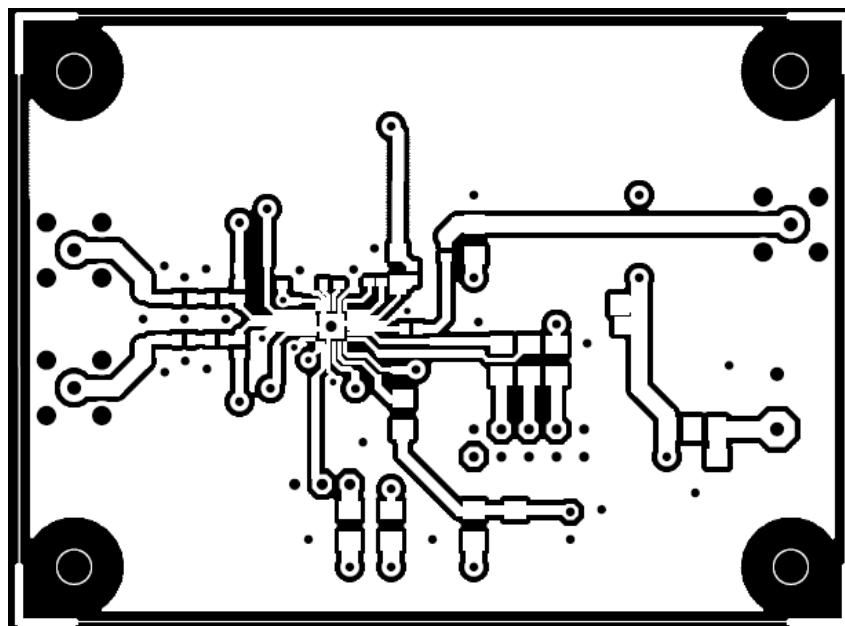
Rozměr desky 118 x 116 [mm]

A.7 Deska plošného spoje řídicího modulu – bottom



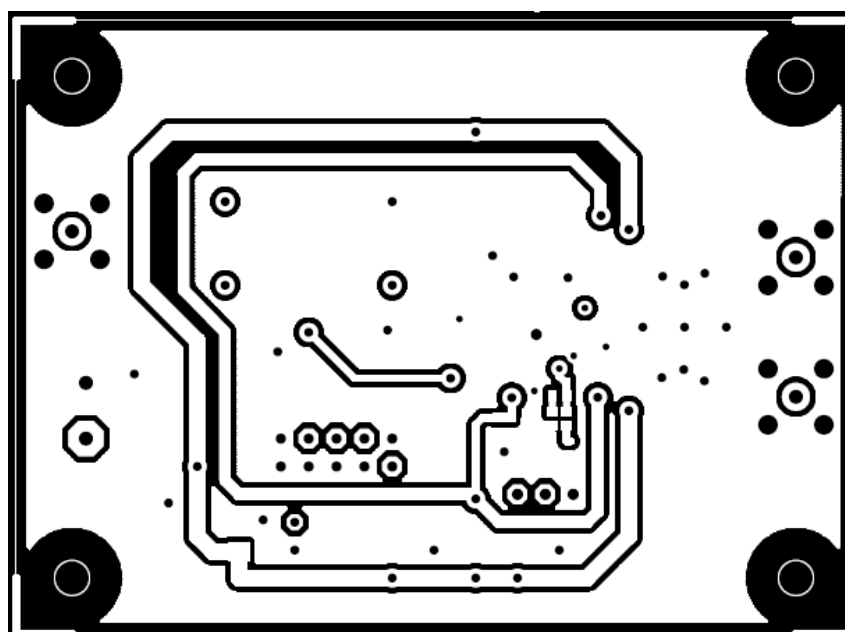
Rozměr desky 118 x 116 [mm]

A.8 Deska plošného spoje ADF modul – top



Rozměr desky 75 x 54 [mm]

A.9 Deska plošného spoje ADF modul – bottom

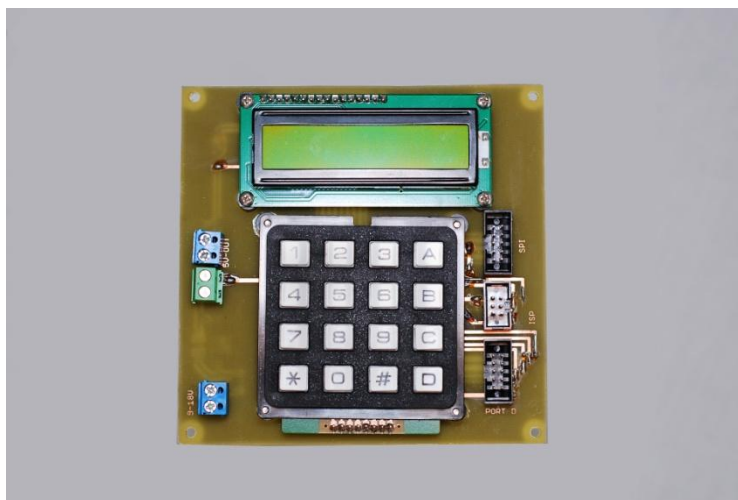


Rozměr desky 75 x 54 [mm]

A.10 Návod k obsluze Řídícího modulu

Návod k obsluze Řídícího modulu

Řídící modul se skládá z maticové klávesnice, LCD displeje, výstupních portů a napájecích konektorů. Modul je vyobrazen níže.



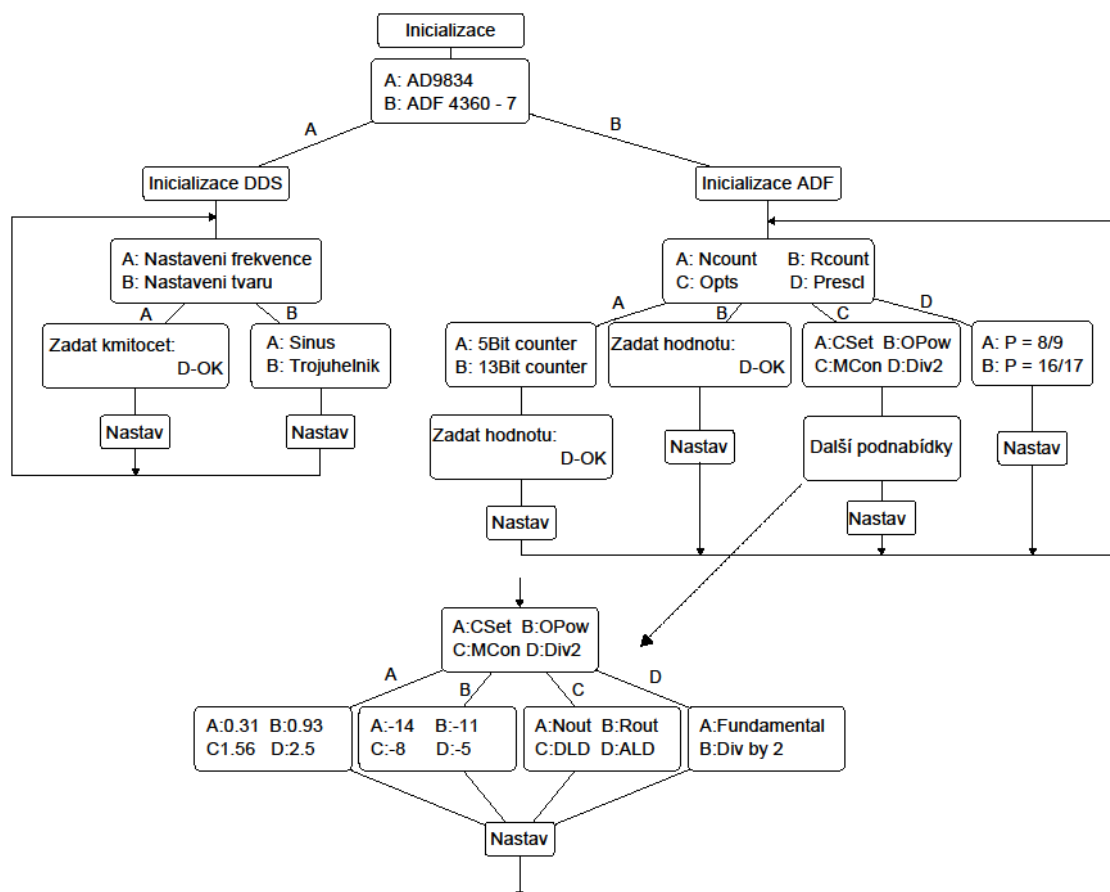
1 Řídící modul

Příložené napájecí napětí by mělo být v rozmezí 9-18 V. Konektor **ISP** slouží k programování mikrokontroléru, konektor s označením **Port D** je možné využít pro případné další aplikace. Ovládané zařízení se připojuje pomocí konektoru **SPI**. Nabídka v menu je volena pomocí tlačítek A – D, kdy možnosti jsou vypsány na LCD displeji.

Po připojení napájení a ukázce úvodních hlášek je nutno vybrat konkrétní obvod, který je poté uveden do předem definovaného stavu :

- AD9834: výstupní kmitočet 1 kHz, tvar sinus
- ADF4360: výstupní kmitočet 890 MHz

Zvolením obvodu je možno nastavovat konkrétní parametry vybraného zařízení. Možnosti jsou zobrazeny na displeji a obsluha by teda měla být intuitivní. Grafické znázornění struktury menu je na obrázku níže. Pokud je uživatel vyzván k zadání číselné hodnoty, může nastat situace překročení dovolených mezí, potom je uživatel upozorněn informační hláškou a je vyzván k zadání nové číselné hodnoty.



1 Grafické znázornění struktury menu

Tabulky s bližšími informacemi k částem menu, které díky omezené velikosti displeje nemají potřebnou vypovídací hodnotu, jsou uvedeny níže. Jedná se o podnabídku v možnostech nastavení obvodu ADF4360.

1 Možnosti menu v nabídce Opts

Zkratka	Popis
CSet	Nastavení proudu tekoucího smyčkovým filtrem
OPow	Nastavení výstupního výkonu
MCon	Volba výstupu na pinu MUXOUT
Div2	Volba základního nebo polovičního kmitočtu

2 Možnosti v podnabídce MCon

Zkratka	Popis
NOut	Výstupem je kmitočtet za N čítačem
ROut	Výstupem je kmitočtet za R čítačem
DLD	Digital Lock Detect – při zavěšení smyčky výstup v log. 1
ALD	Analog Lock Detect – při zavěšení smyčky výstup v aktivním stavu (viz. katalogový list)