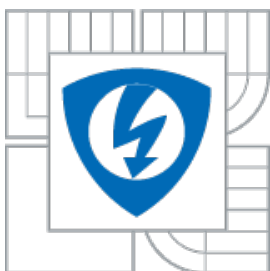




VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ
BRNO UNIVERSITY OF TECHNOLOGY



**FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH
TECHNOLOGIÍ
ÚSTAV MIKROELEKTRONIKY**

**FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION
DEPARTMENT OF MICROELECTRONICS**

PROSTOROVÝ LED ZOBRAZOVAČ

STEREOMETRIC LED DISPLAY

BAKALÁŘSKÁ PRÁCE
BACHELOR'S THESIS

AUTOR PRÁCE
AUTHOR

MICHAL KOVÁČ

VEDOUcí PRÁCE
SUPERVISOR

Ing. MAREK BOHRN

BRNO 2013



VYSOKÉ UČENÍ
TECHNICKÉ V BRNĚ

Fakulta elektrotechniky
a komunikačních technologií

Ústav mikroelektroniky

Bakalářská práce

bakalářský studijní obor
Mikroelektronika a technologie

Student: Michal Kováč

ID: 136546

Ročník: 3

Akademický rok: 2012/2013

NÁZEV TÉMATU:

Prostorový LED zobrazovač

POKYNY PRO VYPRACOVÁNÍ:

Navrhněte prostorový LED zobrazovač. Zobrazovací jednotka bude uspořádána do prostorové matice 8x8x8 RGB LED. Zařízení bude řízeno pomocí obvodu FPGA, zobrazovaná data budou do FPGA přenášena z PC pomocí sběrnice USB. Prostudujte možnosti efektivního uspořádání LED v prostoru vzhledem k minimalizaci použitých vodičů a zvoleného budiče. Navrhněte způsob řízení LED s možností individuálního nastavení jasu každé diody.

DOPORUČENÁ LITERATURA:

Podle pokynů vedoucího práce.

Termín zadání: 11.2.2013

Termín odevzdání: 6.6.2013

Vedoucí práce: Ing. Marek Bohrn

Konzultanti bakalářské práce:

doc. Ing. Jiří Háze, Ph.D.

Předseda oborové rady

UPOZORNĚNÍ:

Autor bakalářské práce nesmí při vytváření bakalářské práce porušit autorská práva třetích osob, zejména nesmí zasahovat nedovoleným způsobem do cizích autorských práv osobnostních a musí si být plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č.40/2009 Sb.

Abstrakt

Bakalárska práca sa zaoberá návrhom priestorového zobrazovača tvoreného sieťou RGB LED usporiadaných do matice 8x8x8. Práca rozoberá možnosti usporiadania diód vzhľadom k minimalizácii počtu vývodov ako aj výrobu navrhutej siete. Zariadenie je ovládané pomocou obvodu FPGA na vývojovej doske Spartan-3 Starter Kit a v práci je popísaný obslužný obvod. Informácie o zobrazovanom texte a animáciach sú do obvodu prenášané z počítača pomocou rozhrania USB. Zobrazovač tvoria okrem Spartan-3 Starter Kit dve pripojené dosky, o ktorých návrhu práca taktiež pojednáva. Prvá predstavuje samotný priestorový zobrazovač s potrebnými komponentmi a druhá obstaráva komunikáciu s počítačom.

Abstract

The bachelor thesis deals with the design of stereometric display made of the mesh of RGB LED arranged to the matrix of 8x8x8. The thesis copes with the options of diodes' arrangement according to minimization of number of leads as well as building process of desired mesh. The device is controlled by FPGA circuit on the development board Spartan-3 Starter Kit and control circuit is described in the thesis. The information about displayed text and animations are transmitted into the circuit from computer through USB interface. The display is created, apart from Spartan-3 Starter Kit, by two connected boards which design is also described in the thesis. The first one presents the stereometric display itself with essentials components and the second one provides communication with the computer.

Kľúčové slová

3D displej, LED, FPGA, Spartan-3 Starter Kit, VHDL, USB

Keywords

3D display, LED, FPGA, Spartan-3 Starter Kit, VHDL, USB

Bibliografická citácia diela

KOVÁČ, M. *Prostorový LED zobrazovač*. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, 2013. 37 s. Vedoucí bakalářské práce Ing. Marek Bohrn.

Prehlásenie

Prehlasujem, že svoju bakalársku prácu na tému Priestorový LED zobrazovač som vypracoval samostatne pod vedením vedúceho bakalárskej práce a s použitím odbornej literatúry a ďalších informačných zdrojov, ktoré sú všetky citované v práci a uvedené v zozname literatúry na konci práce.

Ako autor uvedenej bakalárskej práce ďalej prehlasujem, že v súvislosti s vytvorením tejto bakalárskej práce som neporušil autorské práva tretích osôb, najmä som nezasiahol nedovoleným spôsobom do cudzích autorských práv osobnostných a/alebo majetkových a som si plne vedomý následkov porušení ustanovení § 11 a nasledujúcich zákona č. 121/2000 Sb. o práve autorskom, o právach súvisiacich s právom autorským a o zmene niektorých zákonov (autorský zákon) v znení neskorších predpisov, vrátane možných trestnoprávných dôsledkov vyplývajúcich z ustanovení časti druhej, hlavy VI. diel 4 Trestného zákonníku č. 40/2009 Sb.

V Brne dňa 4. júna 2013

.....
podpis autora

Pod'akovanie

Ďakujem vedúcemu bakalárskej práce Ing. Marekovi Bohrnovi za účinnú metodickú, pedagogickú a odbornú pomoc a ďalšie cenné rady pri spracovaní bakalárskej práce.

V Brne dňa 4. júna 2013

.....
podpis autora

Obsah

Zoznam obrázkov	vi
Zoznam tabuliek	vii
Úvod	1
1. FPGA Spartan-3	2
1.1. Periférie vývojovej dosky Spartan-3 Starter Kit	3
1.2. Komponenty pripojené k vývojovej doske Spartan-3 Starter Kit	3
2. Sieť LED diód – kocka	5
2.1. Použité RGB LED.....	5
2.2. Návrh siete diód	5
2.2.1. Zapojenie 1	6
2.2.2. Zapojenie 2	7
2.3. Realizácia siete diód.....	8
2.3.1. Príprava vývodov diód	8
2.3.2. Príprava nosných vodičov	9
2.3.3. Vytvorenie stĺpcov diód	9
2.3.4. Vytvorenie panelov diód	10
2.3.5. Dokončenie kocky	10
3. LED zobrazovač	12
3.1. Pripojenie diód	12
3.2. Posuvné registre	13
3.3. Budiaca časť	14
3.4. Časový multiplex.....	15
3.5. Ochranný obvod.....	16
4. Komunikačné rozhranie.....	17
4.1. Návrh dosky s FT2232H.....	18
4.2. Rozloženie pinov rozširujúceho konektoru	19
4.3. Obslužný program v PC	20
5. Obslužný obvod v FPGA	22
5.1. Blok komunikačného rozhrania	22
5.2. Pamäťový blok.....	23
5.3. Radič zobrazovača	24
5.3.1. Riadenie prepínania panelov	24
5.3.2. Riadenie posuvných registrov a budiacej časti.....	25
5.4. Hlavný blok	25
6. Záver	27
Zoznam literatúry	28
Zoznam skratiek	30
Zoznam príloh	31

Zoznam obrázkov

Obr. 1: Bloková schéma vývojovej dosky Spartan-3 Starter Kit od firmy Digilent [3] ...	2
Obr. 2: Horný pohľad na vývojovú dosku Spartan-3 Starter Kit od firmy Digilent [3] ...	3
Obr. 3: 40-pinový rozširujúci konektor s vyznačením pevne definovaných pinov [3]	3
Obr. 4: Usporiadanie dosiek LED zobrazovača.....	4
Obr. 5: Vnútorňá schéma zapojenia použitej diódy [5]	5
Obr. 6: Model siete diód – zapojenie 1	6
Obr. 7: Model siete diód – zapojenie 2	7
Obr. 8: Model kompletnej siete diód realizovanej pomocou zapojenia 2	8
Obr. 9: Vytvarovanie vývodov diódy	8
Obr. 10: Vyrovnané nosné vodiče	9
Obr. 11: Pomôcka pri vytváraní stĺpca	9
Obr. 12: 64 vytvorených stĺpcov.....	10
Obr. 13: Pomôcka pri vytváraní panelu	10
Obr. 14: Pomôcky pri dokončovaní kocky	11
Obr. 15: Osadená doska zobrazovača pripojená k Spartan-3 Starter Kit.....	11
Obr. 16: Schematická značka (vľavo) a predloha (vpravo) stĺpca diód.....	12
Obr. 17: Schematická značka (vľavo) a predloha (vpravo) modifikovaného stĺpca diód – panelu.....	13
Obr. 18: Štruktúra posuvného 8-bitového registra SN74HC595-EP [7]	13
Obr. 19: Schéma obvodu TLC59213A [8]	14
Obr. 20: Zapojenie posuvných registrov a budičov	15
Obr. 21: Časový multiplex panelov	15
Obr. 22: Zapojenie časti časového multiplexu.....	15
Obr. 23: Zapojenie ochranného obvodu	16
Obr. 24: Bloková schéma integrovaného obvodu FT2232H [12]	17
Obr. 25: Pripojenie vývodu BCBUS7/PWRSV# [12]	18
Obr. 26: Zapojenie kryštálu a EEPROM pamäte k FT2232H [12]	18
Obr. 27: Pripojenie informačných diód UART komunikácie [12]	19
Obr. 28: Osadená USB doska pripojená k Spartan-3 Starter Kit.....	19
Obr. 29: Obslužný program vytvorený v jazyku C#.....	21
Obr. 30: Bloková schéma obslužného obvodu FPGA	22
Obr. 31: Bloková schéma komponentu UART_RX [15]	22
Obr. 32: Bloková schéma komponentu UART_TX [15].....	23
Obr. 33: Príklad maticovej reprezentácie písmena B – pohľad spredu	23
Obr. 34: Zobrazenie priebehu riadiacich signálov posuvného registra časového multiplexu	24
Obr. 35: Princíp PWM	25
Obr. 36: Zobrazenie priebehu riadiacich signálov budičov a posuvných registrov.....	25
Obr. 37: Hlavný blok – stavový automat.....	26

Zoznam tabuliek

Tab. 1: Rozloženie vstupno/výstupných pinov rozširujúcej USB dosky.....	20
Tab. 2: Príklad skladania farby diódy tromi 6-bitovými číslami.....	24

Úvod

Na internete je dostupné veľké množstvo videí a animácií zobrazujúcich priestorové displeje postavené z LED. Stavbe týchto displejov sa venuje taktiež množstvo súkromných spoločností. Takýto displej je možné si predstaviť ako priehľadný priestorový objekt, ktorý je tvorený sieťou LED. Tvary displejov sa môžu líšiť, ale vo väčšine prípadov sa jedná o kocky. Konštrukcia takého displeja poskytuje relatívne jednoduchý spôsob, ako zobrazit' priestorové obrazce a tým vytvoriť zaujímavé efekty.

Práve návrh a vytvorenie priestorového zobrazovača je cieľom tejto bakalárskej práce. Tento zobrazovač bude slúžiť na demonštračné účely, kedy bude zobrazovať rôzne svetelné efekty a nápisy. Je tvorený sieťou 8x8x8 RGB LED. Na ovládanie slúži obvod FPGA, ktorý zobrazuje dáta prenášané z PC pomocou USB.

Prvá kapitola sa venuje popisu použitého obvodu FPGA a vývojovej dosky Spartan-3 Starter Kit, na ktorej je umiestnený. Popisuje použité a dostupné vstupné a výstupné piny. Taktiež ponúka pohľad na rozmiestnenie použitých pripojených fyzických komponentov zobrazovača.

Nasledujúca kapitola je venovaná možným spôsobom vytvorenia siete diód. Rovnako popisuje aj zvolený typ diódy. Rozoberá dva zvažované postupy s náhľadom na modely vytvorené v programe Inventor. Následne poskytuje návod na vytvorenie vlastnej siete diód na základe zvoleného návrhu.

Kapitoly 3 a 4 popisujú funkciu dvoch vytvorených komponentov priestorového LED displeja. Tie sa pripájajú k použitej vývojovej doske osadenej obvodom FPGA. Jedná sa o dosku plošných spojov, na ktorú je pripojená sieť diód a potrebné riadiace obvody a dosku s integrovaným obvodom pre komunikáciu s počítačom pomocou zbernice USB. Kapitoly pojednávajú aj o podrobnejšom predstavení funkcionality prvkov na doskách a poskytujú pohľad na vytvorené návrhy.

Predposledná kapitola sa venuje podrobnému popisu obslužného obvodu v FPGA. Rozoberá použité komponenty a popisuje logiku, ktorá ovláda najmä časť dosky zobrazovača a dosky komunikačného rozhrania.

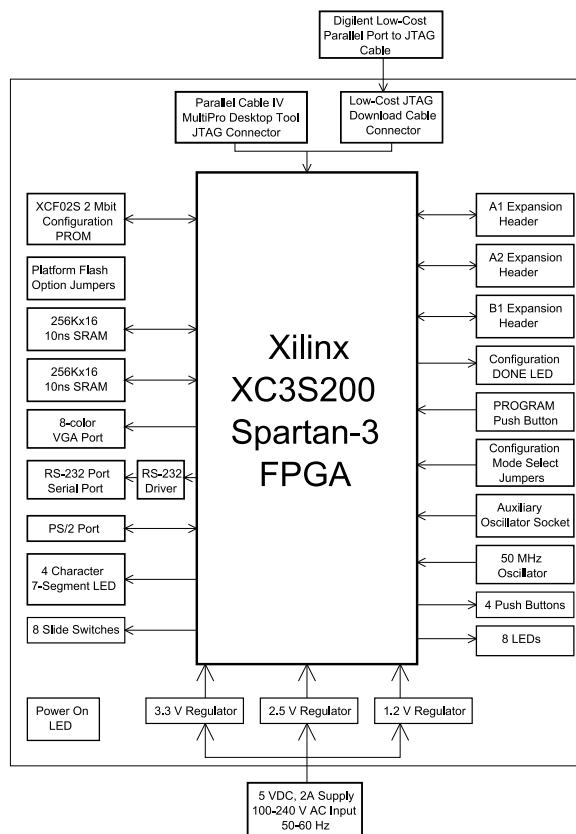
Záverečná kapitola sa venuje sumarizácii a vyhodnoteniu dosiahnutých výsledkov. Rozoberá aj kroky, ktoré je ešte možné uskutočniť pre vylepšenie funkcií priestorového LED zobrazovača.

1. FPGA Spartan-3

Ako obslužný obvod celého zobrazovača je použitá vývojová doska Spartan-3 Starter Kit od firmy Digilent. Doska je osadená integrovaným obvodom FPGA XC3S200 od spoločnosti Xilinx. Tento obvod FPGA obsahuje 200 tisíc ekvivalentných hradiel a je vyrobený 90 nm výrobnou technológiou. Obvody FPGA od Xilinxu sa skladajú z piatich základných typov blokov [1]:

1. Konfigurovateľné logické bloky – CLB
2. Vstupno/výstupné obvody – IOB
3. Hardvérovo binárna násobička
4. Časovací obvod
5. Pamäť RAM – Block RAM

Logické bunky, na ktorých je obvod FPGA postavený, sa skladajú z náhľadových tabuliek (LUT – Look-up Tables) a klopných obvodov typu D. Každá logická bunka sa môže pripojiť k akejkoľvek inej bunke pomocou prepojovacieho vedenia. Touto metódou prepojovania malých buniek sa získa komplexný logický obvod. Tieto prepojovacie vedenia vedú taktiež na okraj obvodu FPGA, kde môžu fungovať ako vstupno/výstupné piny. Asi 20 až 30 % pinov je pevne definovaných. Ostatné sú plne programovateľné a môžu plniť funkciu vstupu, výstupu alebo popríklad oboch [2].

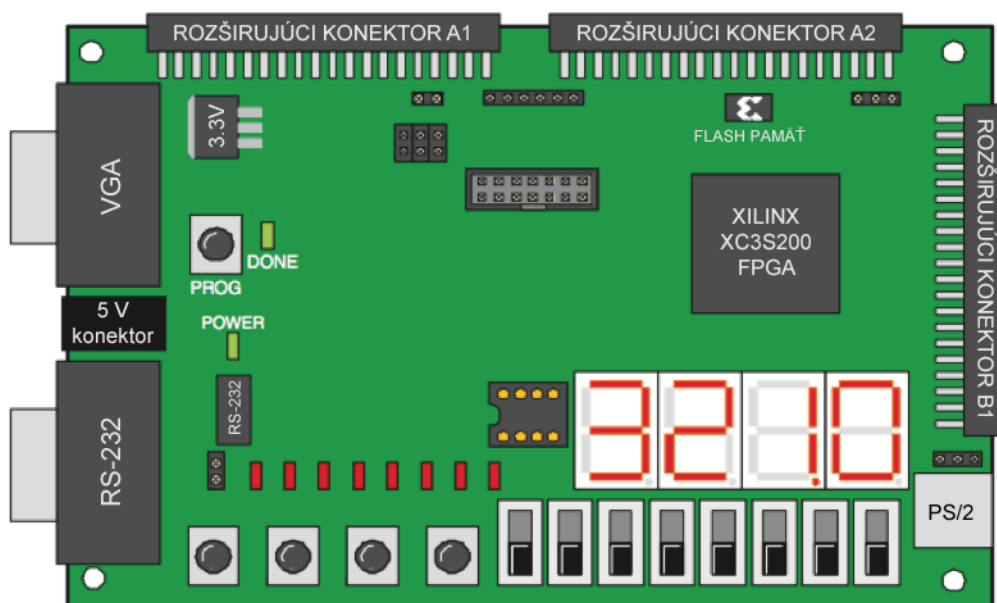


Obr. 1: Bloková schéma vývojovej dosky Spartan-3 Starter Kit od firmy Digilent [3]

1.1. Periférie vývojovej dosky Spartan-3 Starter Kit

Vývojová doska Spartan-3 Starter Kit disponuje množstvom prídavných prvkov pripojených na pevne definované piny akými sú tlačidlá, prepínače, diódy, VGA, RS-232 a rozširujúce konektory. Prehľad súčastí vývojovej dosky sa nachádza na Obr. 2.

Ako je spomenuté vyššie, doska Spartan-3 Starter Kit disponuje okrem pevne definovaných aj veľkým množstvom programovateľných pinov. V aplikácii s priestorovým zobrazovačom sú využívané oba typy pinov.

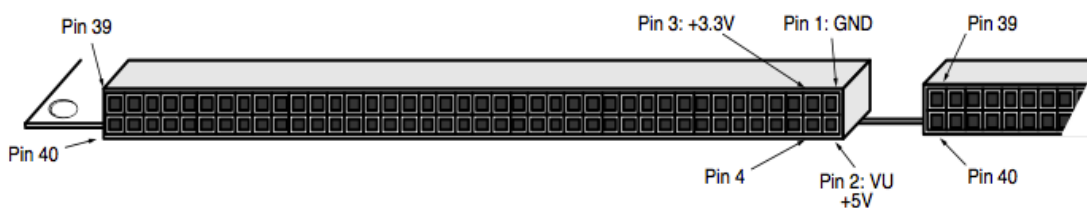


Obr. 2: Horný pohľad na vývojovú dosku Spartan-3 Starter Kit od firmy Digilent [3]

1.2. Komponenty pripojené k vývojovej doske Spartan-3 Starter Kit

K vývojovej doske sa pripájajú dve rozširujúce dosky, viz. Obr. 4. Jedna obsahuje osadenú sieť diód s potrebnými integrovanými obvodmi. Je pripojená pomocou dvoch rozširujúcich konektorov, ktoré sú umiestnené na vrchnej strane dosky. Tie poskytujú dostatočný počet vstupno/výstupných pinov.

K vývojovej doske sa ako druhá pripája doska obstarávajúca komunikáciu s počítačom. Pre jej pripojenie je využitý ostávajúci rozširujúci konektor umiestnený na okraji vývojovej dosky.



Obr. 3: 40-pinový rozširujúci konektor s vyznačením pevne definovaných pinov [3]

Rozmery oboch rozširujúcich dosiek boli zvolené s ohľadom na vytvorenie kompaktného bloku zariadenia a ergonómii pri používaní. Spartan-3 Starter Kit má rozmery 13.5 x 9.5 cm a doska so sieťou diód 18 x 18 cm. Pre vytvorenie kompaktného

bloku bolo potrebné navrhnuť dosku pre USB komunikáciu s rozmermi 4 x 9.5 cm. Týmto je získaný priestorový LED zobrazovač s celkovými rozmermi 18 x 28 cm.



Obr. 4: Usporiadanie dosiek LED zobrazovača

2. Sieť LED diód – kocka

Nasledujúca kapitola popisuje samotný spôsob realizácie 3D LED kocky. Spôsobov, ktorými je možné túto sieť realizovať je mnoho, pričom každý má svoje výhody a nevýhody súvisiace so samotnou stavbou alebo následným ovládaním priestorového zobrazovača. Dôležitým faktorom pri výbere technologického riešenia bol typ LED, ktorá je pre kocku použitá. Inak by sa postupovalo pri vytváraní kocky, ktorá by bola tvorená SMD diódami [4] a inak pri vývodovej dióde.

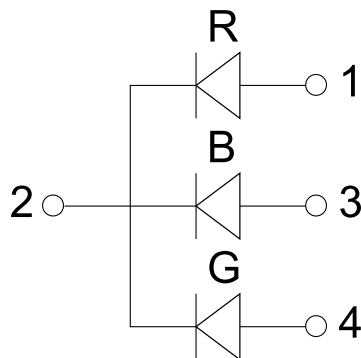
2.1. Použité RGB LED

LED je polovodičová súčiastka obsahujúca prechod P-N, ktorá vyžaruje svetlo o definovanej vlnovej dĺžke, keď ňou prechádza elektrický prúd v priepustnom smere. RGB dióda je zložená z troch monochromatických LED, ktoré emitujú žiarenie v troch farbách: červená, zelená a modrá. Zmenou intenzity jednotlivých zložiek je možné dosiahnuť nielen biele svetlo, ale aj celé spektrum farieb.

Z hľadiska vnútorného zapojenia existujú tri druhy RGB diód:

- so spoločnou anódou (Anode Common) – kde tri vývody predstavujú katódy a štvrtý anódu
- so spoločnou katódou (Cathode Common) – jeden vývod pre katódu a tri pre anódy
- šesť vývodové – dva vývody pre každú z troch farieb diódy

Pre realizáciu priestorového LED zobrazovača boli zvolené vývodové diódy od firmy Kingbright so spoločnou katódou. Jedná sa o diódy s nízkou spotrebou energie [5].



Obr. 5: Vnútorná schéma zapojenia použitej diódy [5]

2.2. Návrh siete diód

Keďže sa jedná o zobrazovač tvorený RGB diódami, stavba kocky je komplikovanejšia v porovnaní s obyčajnou jednofarebnou kockou, ktorej diódy majú vývody dva. Preto bol pri návrhu siete zohľadnený fakt, že použité trojfarebné diódy majú štyri vývody.

Pri najjednoduchšom zapojení by bol každý vývod diódy individuálne pripojený k obslužnému obvodu. Keďže sa jedná o kocku o rozmeroch 8x8x8, bolo by potrebné pripojiť až 2048 vývodov, čo je veľmi nepraktické. Kocka by v tomto prípade nepôsobila najlepšie ani po vizuálnej stránke.

Bolo preto potrebné minimalizovať počet vodičov, ktoré budú napojené na riadiacu jednotku. Boli navrhnuté dve možné riešenia. Jedno malo výhodu v menšom počte vývodov a druhé v jednoduchšej sieti diód. Obe pri minimalizácii používali technológiu časového multiplexu, kedy sa využíva vlastnosť ľudského oka, ktoré nie je schopné rozpoznať rýchlu zmenu. Napríklad pri umiestnení troch diód vedľa seba a ich postupnom spínaní, sa bude pri dostatočne veľkej rýchlosti prepínania zdať, ako keby svietili všetky naraz.

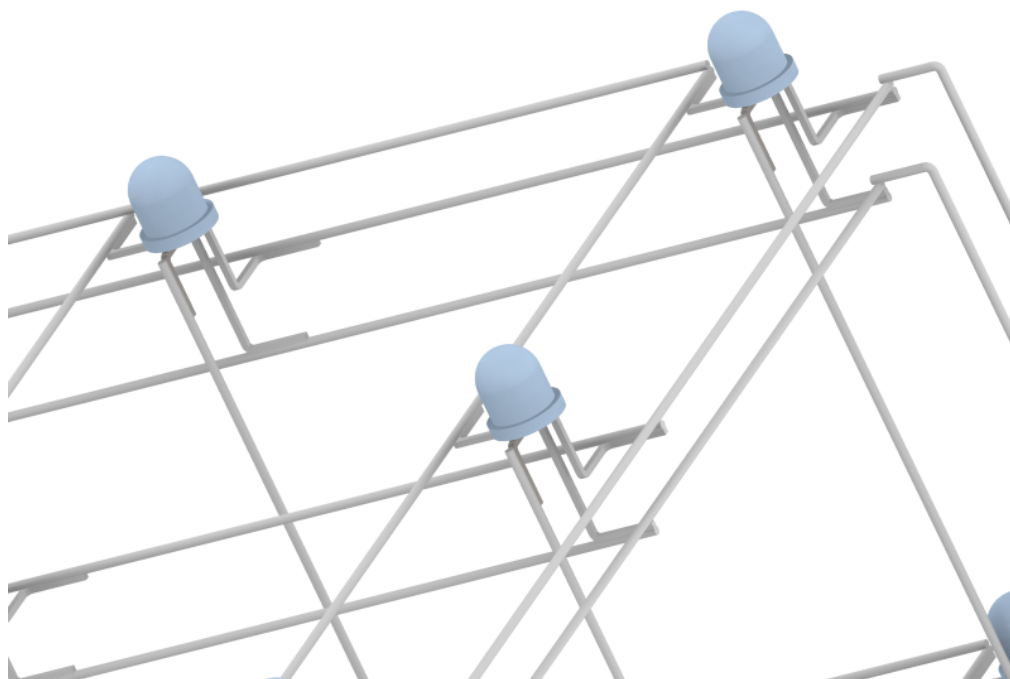
Pre znázornenie a rozhodnutie, ktoré z dvoch zapojení bude použité, bola použitá študentská verzia programu Inventor od firmy Autodesk, v ktorom boli vytvorené oba modely s reálnymi a uvažovanými rozmermi.

2.2.1. Zapojenie 1

Ako je uvedené, výhodou tohto spôsobu je menší počet potrebných vývodov. Toto je dosiahnuté nasledovne:

1. Smerom dole je vyvedený spoločný vodič pre všetky katódy pre jeden vertikálny stĺpec diód. Týmto spôsobom je potrebné pre katódy celej kocky 64 vodičov.
2. Následne sú jednotlivé farebné vývody diódy pospájané v horizontálnom smere. Čiže jeden vodorovný panel spája 64 anód diód. Pre jednu vrstvu kocky sú potrebné tri panely. Kocka má osem vrstiev, čo predstavuje vyvedených 24 vodičov.

Bolo by teda potrebné pripojiť 88 vodičov k doske plošných spojov. Pre multiplex bude využitých 24 vodičov, ktoré pripájajú jednotlivé panely. A pre rozsvietenie konkrétnej diódy v práve aktívnom paneli je použitý jeden z 64 vyvedených vodičov spájajúcich katódy diód v stĺpci. Tento model je zobrazený na Obr. 6.



Obr. 6: Model siete diód – zapojenie 1

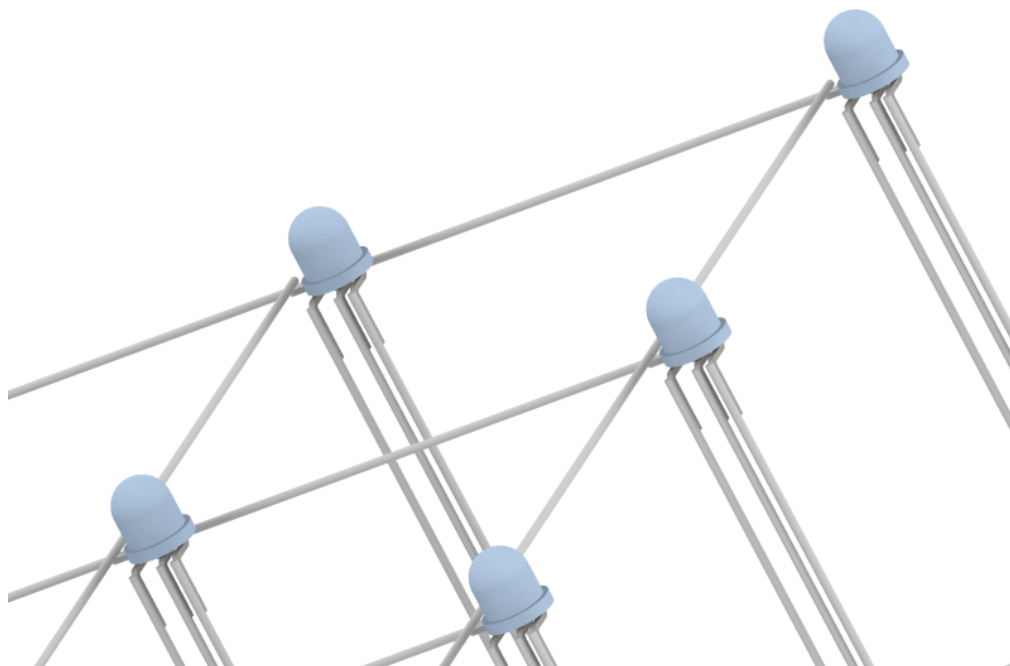
Značnou nevýhodou tohto riešenia je však pomerne zložitá vnútorná sieť vodičov v kocke. Toto predstavuje prakticky neriešiteľný problém, pretože pri stavbe tejto kocky by bolo potrebné pristupovať a pájkovať vnútorné vodiče, čo je prakticky nerealizovateľné. Práve kvôli tomuto nedostatku bolo nutné navrhnuť novú sieť kocky.

2.2.2. Zapojenie 2

Pri návrhu tohto riešenia bol kladený dôraz najmä na jeho realizovateľnosť, tj. zachovanie jednoduchej vnútornej siete. Avšak musel byť kladený dôraz aj na redukcii počtu vodičov. Bol preto navrhnutý nasledovný systém:

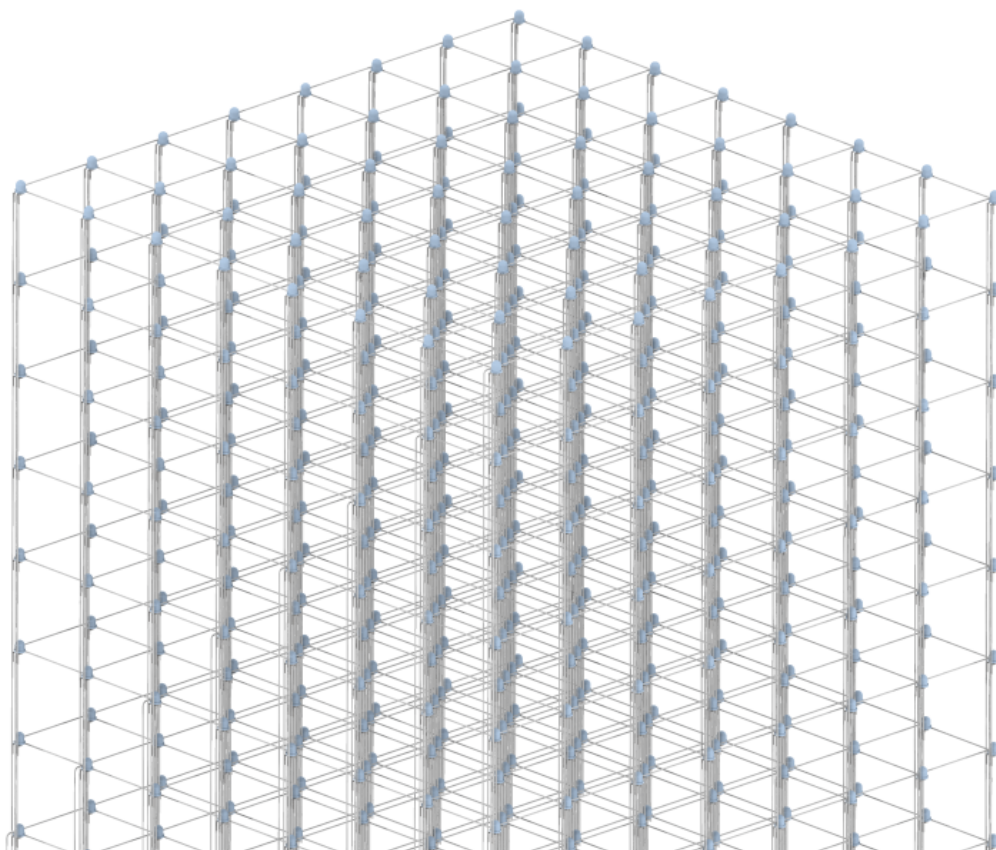
1. Smerom dolu sú vyvedené tri vodiče pre každú z troch anód pre jeden vertikálny stĺpec diód. Týmto spôsobom je potrebné pre pripojenie anód $3 \times 64 = 192$ vodičov.
2. Následne sú katódy diód v jednom horizontálnom paneli pospájané a vyvedené. Pre osem vrstiev kocky je potrebných osem vodičov.

Je teda nutné k doske pripojiť 200 vodičov. Vodiče spájajúce jednotlivé farebné anódy budú slúžiť k spínaniu konkrétnej diódy a jej farby v paneli. Pre multiplex medzi panelmi bude použitých 8 vodičov. Model tohto spôsobu prepojenia je vyobrazený na Obr. 7.



Obr. 7: Model siete diód – zapojenie 2

Oproti predchádzajúcemu spôsobu je potrebné pripojiť dvojnásobný počet vodičov. Ale na druhej strane ako je z Obr. 7 zrejmé, výsledná sieť je realizovateľná pomerne jednoducho. Ukážka náhľadu na kompletnú sieť diód realizovanú týmto spôsob je na Obr. 8. Takto vytvorená sieť je použitá aj v praxi v už realizovaných projektoch [6].



Obr. 8: Model kompletnej siete diód realizovanej pomocou zapojenia 2

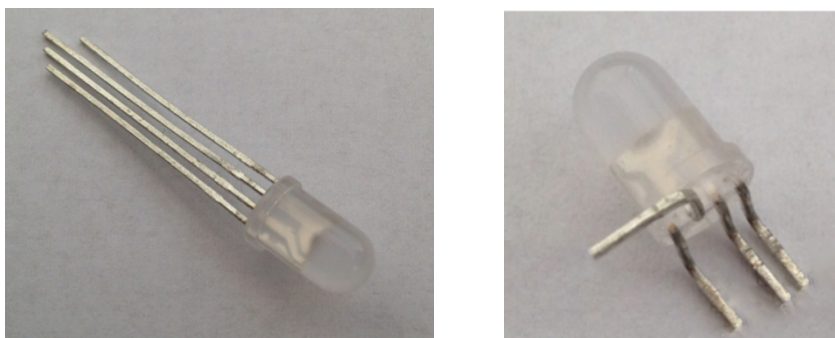
Práve kvôli jeho relatívne jednoduchšej realizovateľnosti bol pre stavbu LED zobrazovača zvolený postup pomocou popisovaného zapojenia 2.

2.3. Realizácia siete diód

Samotná realizácia siete diód prebiehala v niekoľkých na seba nadväzujúcich krokoch, ktoré sú popísané v nasledujúcej časti bakalárskej práce.

2.3.1. Príprava vývodov diód

V prvom kroku bolo potrebné pripraviť 512 RGB LED pre použitie v zobrazovači, to znamená upraviť vývody diód do požadovaného tvaru. Pri tvarovaní sa vychádzalo z navrhnutého modelu, čiže tri vývody pre anódy boli ohnuté, aby smerovali kolmo voči rovine spodnej steny diódy a naopak vývod spoločnej katódy rovnobežne s touto rovinou.



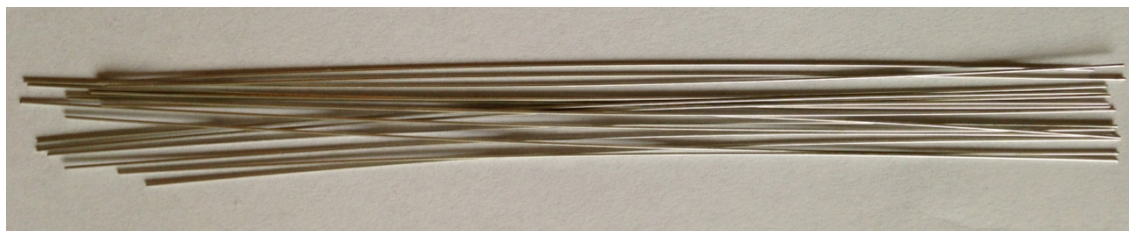
Obr. 9: Vytvarovanie vývodov diódy

Vývody boli následne skrátené na minimálnu veľkosť, pretože sú pripojené k nosným vodičom kocky. Bolo by možné vývody neskracovať a pripájať ich k sebe navzájom, avšak v tomto prípade by sa zhoršila estetika zariadenia. Preto bola zvolená varianta s nosnými vodičmi.

2.3.2. Príprava nosných vodičov

Ako nosný vodič bol zvolený pocínovaný medený vodič o priemere 0,6 mm, ktorý vykazuje vynikajúce vlastnosti pri pájkovaní a zároveň poskytuje dostatočnú pevnosť pri zachovaní výbornej tvarovateľnosti. Pre kompletnú nosnú sieť je potrebných 280 ks 18 cm dlhých rovných vodičov (celková dĺžka približne 50 m). Takýto vodič je však možné kúpiť iba namotaný v cievke, a preto ho bolo potrebné v ďalšom kroku narovnať a natrihať na požadovanú dĺžku.

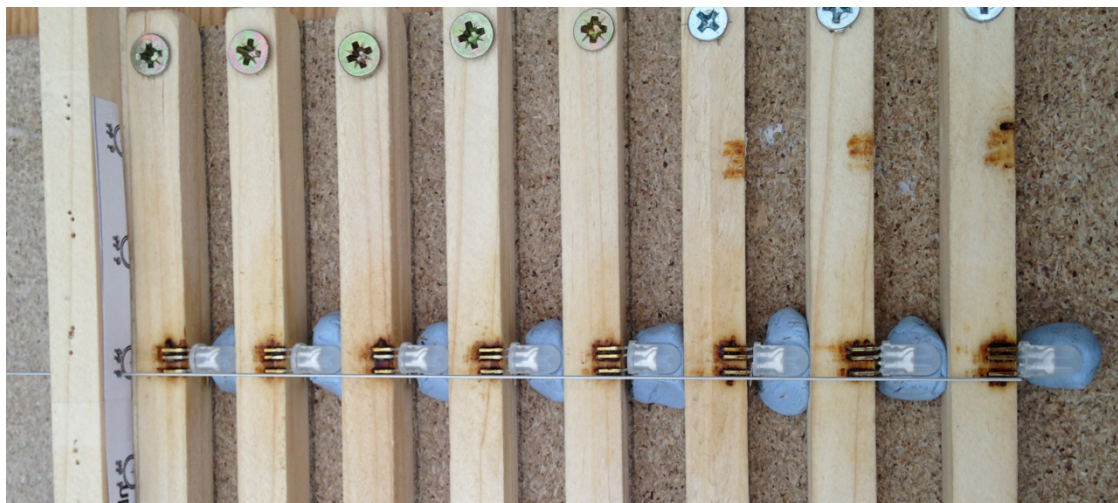
Samotné vyrovňovanie bolo riešené spôsobom, kedy jeden koniec vodiča bol pevne uchytený a následne ťahom v smere od bodu zaistenia došlo k jeho vyrovnaniu. Ťahová sila musela byť primeraná, aby nedošlo k pretrhnutiu vodiča.



Obr. 10: Vyrovnané nosné vodiče

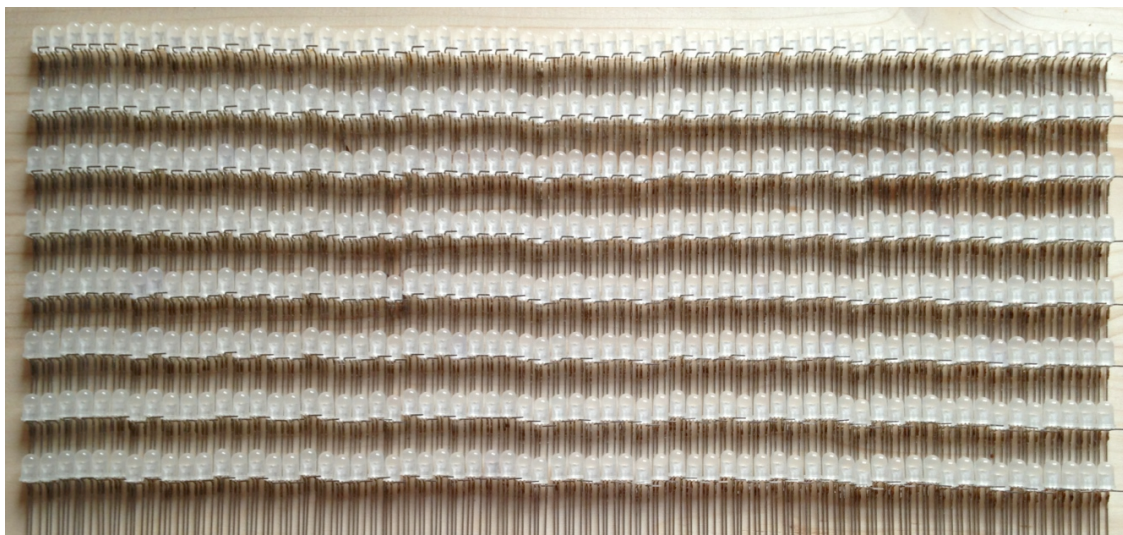
2.3.3. Vytvorenie stĺpcov diód

Na vytvorenie stĺpcov a následne panelov bolo potrebné vytvoriť pomôcku, vďaka ktorej budú diódy navzájom od seba presne definovanú vzdialenosť, ktorá je 2 cm, čím vznikla dostatočne priestorná sieť. Pomôcku tvorí drevená doska – podstavec, na ktorú sú pripevnené priečne lišty v definovanej vzdialenosti. Medzi ne sú vložené diódy a upevnené lepidlom plastelínovou hmotou.



Obr. 11: Pomôcka pri vytváraní stĺpca

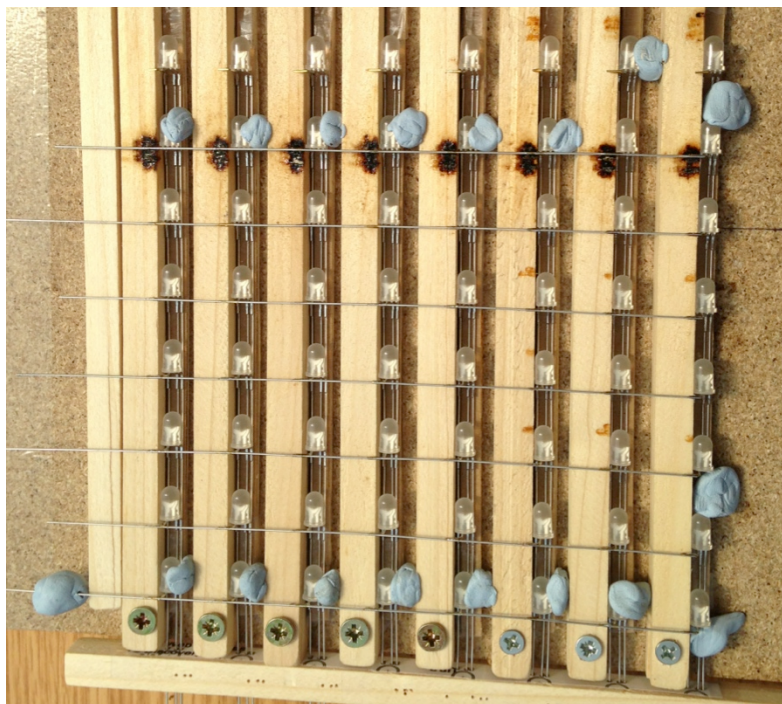
Takto bolo vytvorených 64 stĺpcov po 8 diódach. Ako je z Obr. 11 zrejmé, na vytvorenie jedného stĺpca sú potrebné 3 nosné vodiče.



Obr. 12: 64 vytvorených stĺpcov

2.3.4. Vytvorenie panelov diód

Vytvorené stĺpce boli následne použité pre výrobu 8 vertikálnych panelov. V tomto kroku bola opäť využitá vytvorená pomôcka. Medzi lišty bolo pre každý panel umiestnených 8 stĺpcov, ktoré boli pospájané nosnými vodičmi. V každom z ôsmich panelov je jeden z nosných horizontálnych vodičov dlhší – presahujúci na stranu. Bude slúžiť pre pripojenie horizontálnej úrovne k doske zobrazovača.

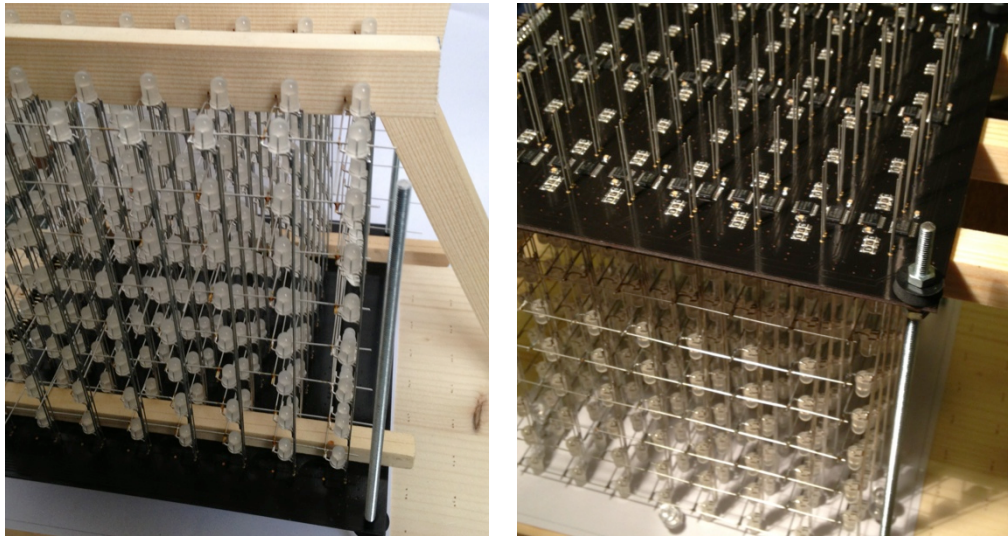


Obr. 13: Pomôcka pri vytváraní panelu

2.3.5. Dokončenie kocky

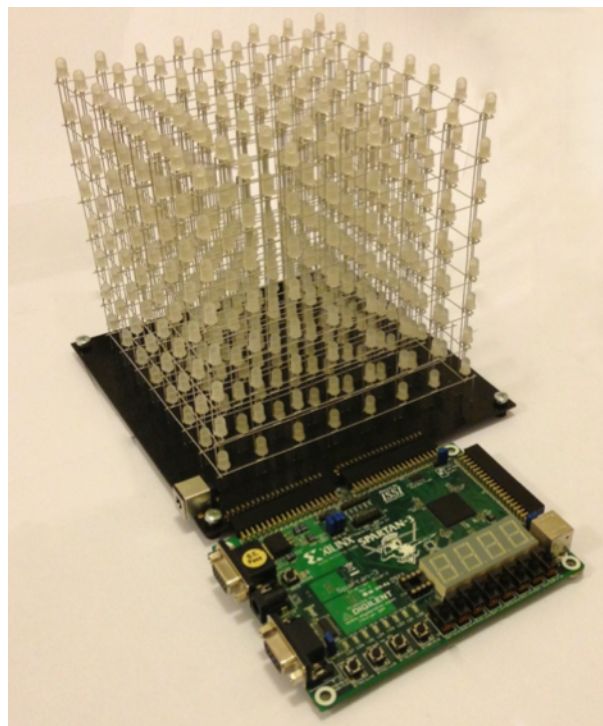
V poslednom kroku bolo potrebné spojiť 8 vertikálnych panelov, čím vznikla výsledná sieť. Tieto panely je postačujúce spojiť len na okrajoch kocky, pretože na rozdiel od vytvárania kocky, kedy sa pracovalo s vertikálnymi panelmi, budú ďalej panely

vystupovať ako horizontálne úrovne, ktoré budú využívané pri logike rozsvetovania. Čiže pre dokončenie kocky bolo potrebných ďalších 16 nosných vodičov.



Obr. 14: Pomôcky pri dokončovaní kocky

Samotné spájanie bolo realizované až po zasunutí vytvorených panelov do dosky zobrazovača, pretože keby bola sieť spojená mimo dosku, bolo by značne obtiažne zasunúť naraz 200 vývodov do DPS. Naopak zasúvanie po jednotlivých paneloch je omnoho jednoduchšie. Pri spájaní boli využité ďalšie vytvorené pomôcky – držiak pre uchytienie dosky zobrazovača a distančné vodiace lišty, ktoré zabezpečovali správnu vzdialenosť spájaných panelov.



Obr. 15: Osadená doska zobrazovača pripojená k Spartan-3 Starter Kit

3. LED zobrazovač

Vytvorenú sieť diód tvoriacu priestorový zobrazovač bolo potrebné pripojiť k riadiacej jednotke. Ako bolo spomenuté a ukázané, toto pripojenie je realizované spôsobom, kedy sú diódy zasadené do dosky plošných spojov a tá je následne pripojená k vývojovej doske Spartan-3 Starter Kit. Doska je osadená nielen diódami, ale aj ďalšími súčiastkami potrebnými pre budenie RGB LED zobrazovača.

Návrh DPS bol vytvorený pomocou programu Eagle. Doska má rozmery 18 x 18 cm, čo zaručuje dostatok miesta pre osadenie diód a ostatných súčiastok. Schéma výsledného obvodu spolu s predlohami pre výrobu DPS sa nachádzajú v prílohe A. Jedná sa o dvojvrstvovú dosku s čiernou maskou (pre lepší kontrast so svietiacimi diódami), ktorá sa skladá z nasledujúcich častí:

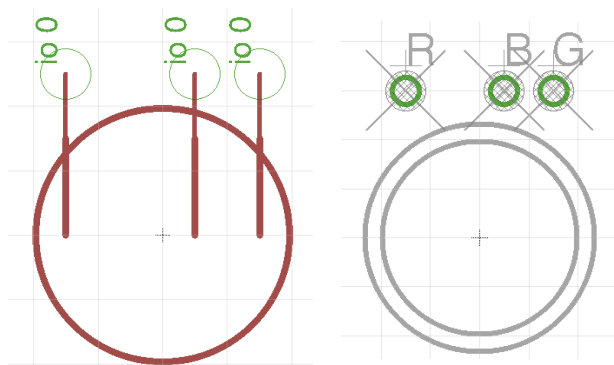
1. Pripojenie siete diód.
2. Blok obsahujúci posuvné registre slúžiaci k redukcii počtu vodičov pripojených k obvodu FPGA.
3. Blok obsahujúci budiče a zdroje potrebné pre napájanie diód.
4. Blok obsluhujúci multiplex panelov.
5. Ochranný blok, ktorý slúži na zabránenie zničeniu obvodu, najmä siete diód, ktorá je prakticky neopraviteľná.

Okrem vyššie uvedených blokov sa na doske ešte nachádzajú dva rozširujúce konektory pre pripojenie k vývojovej doske, konektor pre pripojenie externého zdroja a montážne diery pre uchytenie ochranného plexiskla. Všetky SMD súčiastky sa nachádzajú na spodnej strane dosky, kvôli čistejšiemu dizajnu. Ukážky dosky je možné vidieť na Obr. 14 a Obr. 15.

3.1. Pripojenie diód

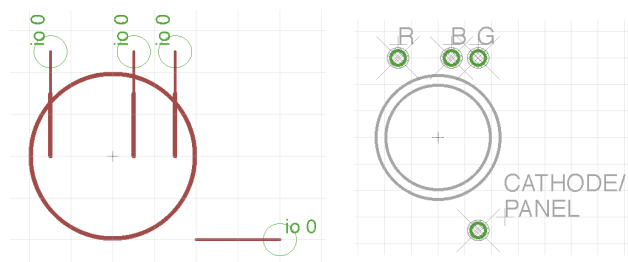
Keďže na dosku je pripojená kompletná sieť zobrazovača a nielen jednotlivé diódy, bolo potrebné pred začatím návrhu v programe Eagle vytvoriť schematické značky a predlohy nových súčiastok. Tie predstavujú jednak samotné stĺpce diód s tromi vodičmi smerom k doske, ako aj jednotlivé horizontálne panely združujúce katódy diód.

Ako prvá bola vytvorená schematická značka a predloha pre pripojenie jedného stĺpca diód. Boli pritom dodržané presné rozmery – vzdialenosti jednotlivých pripojených vývodov, ktoré vychádzali z katalógového listu diódy [5].



Obr. 16: Schematická značka (vľavo) a predloha (vpravo) stĺpca diód

Následne bola vytvorená aj značka a predloha predstavujúca panel na kocke zobrazovača. Tu sa však jedná len o modifikovanú značku a predlohu stĺpca, ktorá navyše obsahuje vývod pre pripojenie horizontálneho panelu. Týchto upravených stĺpcov sa v schéme nachádza 8, podľa počtu spínaných úrovní.

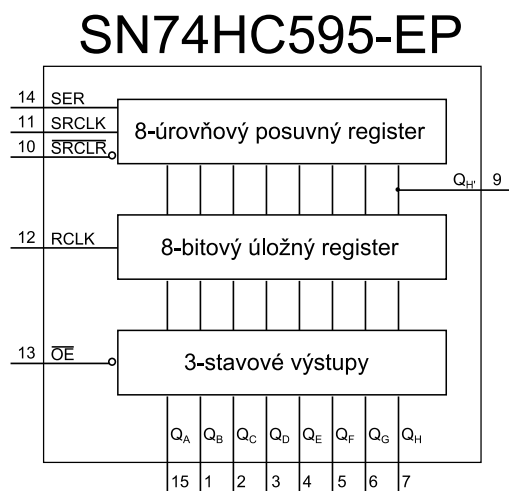


Obr. 17: Schematická značka (vľavo) a predloha (vpravo) modifikovaného stĺpca diód – panelu

3.2. Posuvné registre

Na doske sú ďalej umiestnené posuvné registre fungujúce ako sériovo-paralelné prevodníky. Tie slúžia k minimalizácii vodičov, ktoré je potrebné pripojiť k vývojovej doske. Ich použitie mimo iné vyplýva z počtu vývodov, ktoré sú k dispozícii na dvoch rozširujúcich konektoroch vývojovej dosky. Tento počet sa pohybuje okolo 62 vývodov, ktoré rozhodne nepostačujú k pripojeniu požadovaných 192 vodičov združujúcich anódy RGB diód.

Je použitý 8-bitový posuvný register zo série 74HC595, konkrétne SN74HC595-EP od Texas Instruments [7]. Dáta sú do posuvného registru postupne nahrané a následne naraz privedené na paralelný výstup. Vnútny obvod sa teda skladá z posuvného registra a úložného registra, jedná sa vlastne o kaskádu synchronných klopných obvodov RS. Paralelný výstup priamo odpovedá stavu úložného registra. Štruktúra tohto registra sa nachádza na Obr. 18.



Obr. 18: Štruktúra posuvného 8-bitového registra SN74HC595-EP [7]

Dáta sú postupne privádzané na sériový dátový vstup. Po privedení bitu na sériový vstup, je na vstup *SRCLK* (shift register clock) privedená nábežná hrana hodinového signálu. Privedený bit je vložený do prvého klopného obvodu posuvného registru a dáta uložené v registri sú posunuté o jednu bunku ďalej. Tento register umožňuje kaskádne zapojenie, kedy disponuje výstupom, na ktorý je privedený posledný bit z posúvania. Tento výstup následne slúži ako sériový vstup ďalšieho posuvného registra. Privedením

nábežnej hrany na vstup *RCLK* (storage register clock) sa celý obsah naraz skopíruje do úložného registra a teda aj na výstup.

Výhodou tohto usporiadania s posuvnými registrami je skutočnosť, že zatiaľ čo na výstupe sú nemenné dáta, je možné si do posuvného registra postupne vložiť ďalšie dáta, ktoré tie pôvodné naraz nahradia [4].

Keďže sa jedná o 8-bitový register, ktorý má 8 výstupov, je potrebných 24 registrov pre všetky vývody. Riadiace piny registrov **OE* a **SRCLR* sú pevne pripojené na zem, respektíve napájanie, čiže nie sú ovládané z obvodu FPGA. Signály *SRCLK* a *RCLK* sú pre všetky registre spoločné, avšak z riadiaceho obvodu vychádzajú ako trojice signálov (*SRCLK0/1/2* a *RCLK0/1/2*). Takýmto zapojením sa skrátili dĺžky týchto signálov, čím sa minimalizujú prenosové straty na dlhých vodičoch.

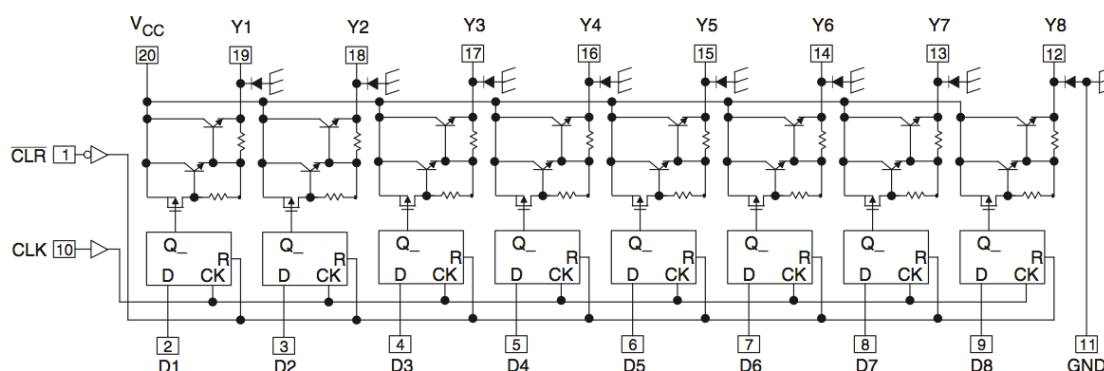
Pre signály predstavujúce sériové vstupy sú registre rozdelené na osem trojíc, ktoré sú v kaskádnom zapojení. Z obvodu FPGA je preto vyvedených osem sériových výstupov. Napájanie registrov zabezpečuje vývojová doska Spartan-3 Starter Kit.

3.3. Budiaca časť

Pri menších prúdoch by bolo možné pripojiť paralelné výstupy registrov priamo na záťaž, avšak v tomto prípade to možné nebolo. Jeden posuvný register umožňuje budiť spolu všetkými výstupmi maximálne 70 mA, čo rozhodne nepostačuje potrebám zobrazovača. Pre maximálne rozsvietenie farby diódy je potrebných 30 mA (pulzne až 150 mA)[5]. Bolo preto potrebné za výstupy registrov zaradiť prídavné budiace prvky.

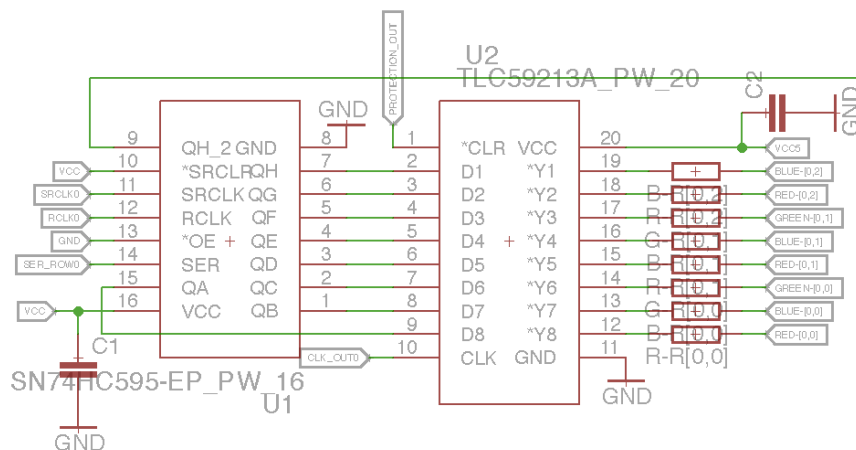
Ako budiace prvky boli použité 8-bitové paralelne vstupno/výstupné Darlingtonové prúdové zdroje TLC59213A taktiež od Texas Instruments [8]. Vstupy budiča sú pripojené k výstupom posuvných registrov. Výstupy budiča sú pripojené cez odpory k vývodom stĺpcov. Odpory slúžia na nastavenie požadovaného prúdu diódami a sú individuálne pre každú farbu diódy (červená – 33 Ω , modrá – 5,6 Ω , zelená – 4,7 Ω).

Logické hodnoty vstupov sa propagujú na výstup na základe nábežnej hrany riadiaceho hodinového signálu. Ten je pre všetky budiče rovnaký a rovnako ako hodinové signály posuvných registrov, je roztrojený (*CLK_OUT0/1/2*). Piny **CLR* budičov, ktoré slúžia na zapínanie/vypínanie výstupu, sú navzájom pospájané a privedené k ochrannému obvodu, ktorý ich ovláda.



Obr. 19: Schéma obvodu TLC59213A [8]

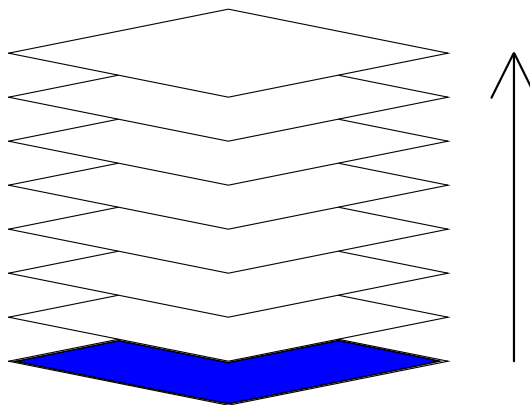
Napájanie budičov je riešené z externého zdroja. Jedná sa o spínaný zdroj RS50-5 [9]. Výstupné napätie je 5 V a maximálny výstupný prúd 10 A. Tieto parametre sú postačujúce – pri maximálnom zaťažení potečie obvodom 7 až 8 A.



Obr. 20: Zapojenie posuvných registrov a budičov

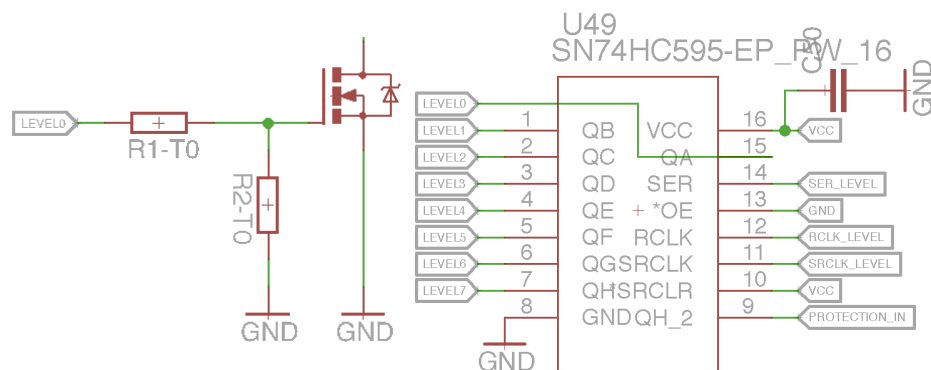
3.4. Časový multiplex

Časový multiplex, čiže prepínanie medzi ôsmimi horizontálnymi panelmi kocky, je realizované pomocou tranzistorov IRLR6225PbF [10]. Jedná sa o MOSFET s indukovaným kanálom. Tie pripoja vždy jeden konkrétny panel na zem, čím ho aktivujú pre zobrazenie motívu.



Obr. 21: Časový multiplex panelov

Logiku spínania obstaráva samotný obslužný obvod v FPGA prostredníctvom jedného posuvného registra SN74HC595-EP. Jeho osem výstupov je pripojených ku tranzistorom jednotlivých panelov. Spínať tranzistory by bolo možné priamo výstupmi z vývojovej dosky, avšak použitie posuvného registra je nutné kvôli ochrannému obvodu.



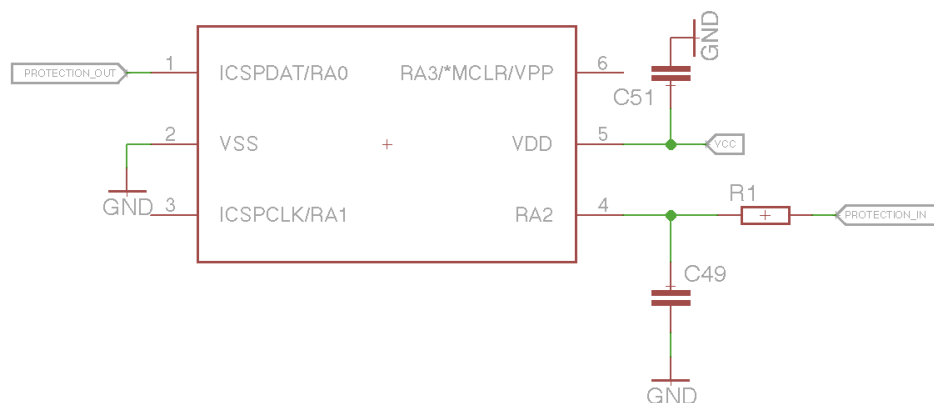
Obr. 22: Zapojenie časti časového multiplexu

3.5. Ochranný obvod

Ochranný obvod je jedna z kľúčových častí obvodu zobrazovača. Jeho úlohou je zabrániť poškodeniu siete diód v prípade, že by došlo k poruche riadiaceho obvodu, ktorá by mala za následok zopnutie všetkých diód/panelov naraz a zastavenie rozmietania. V takom prípade musí ochranný obvod zabezpečiť rozopnutie budiacej časti.

Obvod využíva pre svoju činnosť posuvný register spínajúci tranzistory. Sleduje sériový výstup registra, ktorý sa využíva pri kaskádnom zapojení. Na ňom by sa pri správnej funkcii obslužného obvodu mala so striedou 1/5 objavovať logická jednotka (3,3 V), čo predstavuje strednú hodnotu napätia 660 mV. Pri poklese/náraste tejto hodnoty, neposiela obslužný obvod v FPGA správne údaje a preto by malo dôjsť k odpojeniu budiacej časti.

Odpájanie zabezpečuje jednoduchý naprogramovaný mikrokontrolér PIC10F320 [11], ktorý má 4 analógové vstupno/výstupné piny. Na jeden z týchto pinov je cez RC článok typu dolná priepusť privedený spomínaný sériový výstup posuvného registra a pomocou vstavaného prevodníka ADC je kontrolovaná úroveň napätia. Pokiaľ dôjde k poklesu/nárastu o $\pm 15\%$, zmení sa logická úroveň výstupného pinu mikrokontroléra, ku ktorému sú pripojené budiče a tým dôjde k ich odpojeniu.



Obr. 23: Zapojenie ochranného obvodu

4. Komunikačné rozhranie

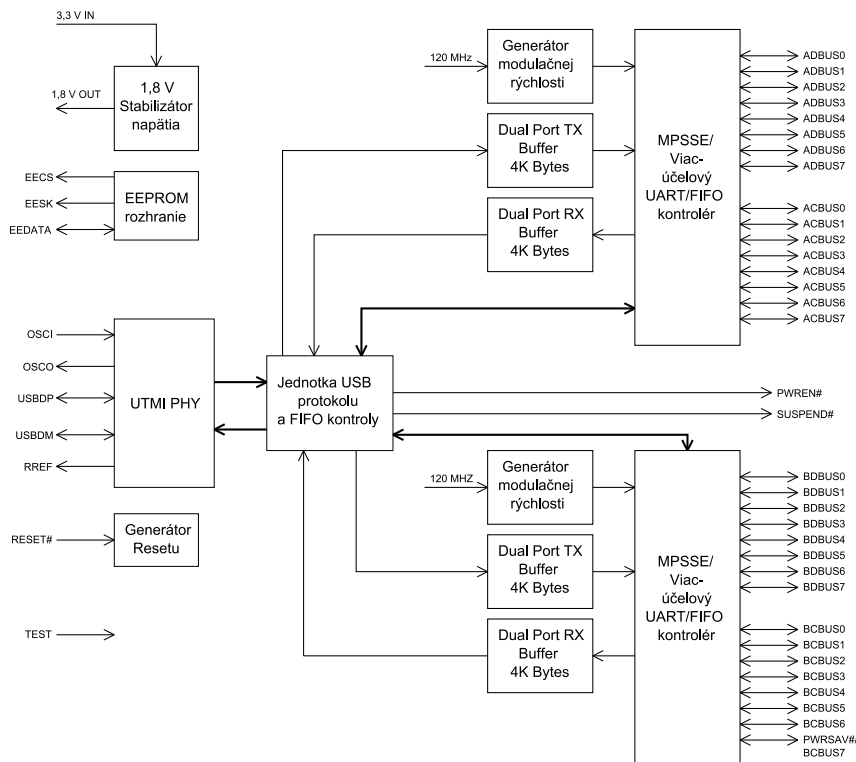
Druhou doskou, ktorá sa pripája k rozširujúcemu konektoru vývojovej dosky Spartan-3 Starter Kit, je doska sprostredkujúca komunikáciu obvodu FPGA s počítačom pomocou rozhrania USB. Na počítači je vytvorený obslužný program, ktorého úlohou je nahráť do pamäti obvodu FPGA potrebné informácie.

Najskôr bolo nutné zvoliť vhodný integrovaný obvod, ktorý má na starosti komunikáciu medzi PC a obvodom FPGA a naopak. Medzi hlavné firmy vyrábajúce integrované obvody pre komunikáciu pomocou USB patrí firma FTDI Chip, ktorá ich má vo svojej ponuke veľké množstvo. Po preštudovaní materiálov a odporúčení od vedúceho práce, bol zvolený integrovaný obvod s označením FT2232H [12].

Integrovaný obvod FT2232H má dva nezávislé kanály umožňujúce komunikáciu po zbernici USB 2.0 Hi-Speed (480 Mb/s). Používa sa v nasledujúcich typických aplikáciách:

- UART (RS232, RS422 alebo RS485)
- FIFO
- JTAG
- SPI
- I²C
- a ich kombinácie

Vo vytvorenom zapojení sa jeden kanál napevno využíva na UART komunikáciu a druhý kanál je konfigurovateľný. Výrobca ponúka k obvodu aj ovládače na PC pre najbežnejšie operačné systémy.

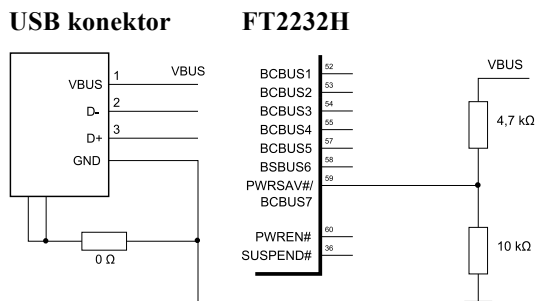


Obr. 24: Bloková schéma integrovaného obvodu FT2232H [12]

Ako je z blokovej schémy zrejmé, obvod obsahuje rozhranie pre využitie pamäte EEPROM. Bez použitia tejto pamäte sú oba kanály štandardne nakonfigurované ako asynchrónne sériové porty. Práve pridanie externej pamäte (výrobca odporúča použiť EEPROM 93LC46B [13]) umožňuje nastaviť oba kanály nezávisle. Táto pamäť tiež umožňuje prispôbiť identifikátory USB VID a PID, sériové číslo, názov obvodu a mnoho iných parametrov. Ku konfigurácii externej pamäte je možné použiť dodávaný program FT_PROG. Práve návrh dosky s jedným konfigurovateľným kanálom umožní využitie rozširujúcej dosky aj v iných aplikáciách. Jedná sa vlastne o univerzálnu dosku pre sprístupnenie USB rozhrania vývojovej doske Spartan-3 Starter Kit (prípadne iným, s rozširujúcim konektorom s rovnakým rozložením pinov).

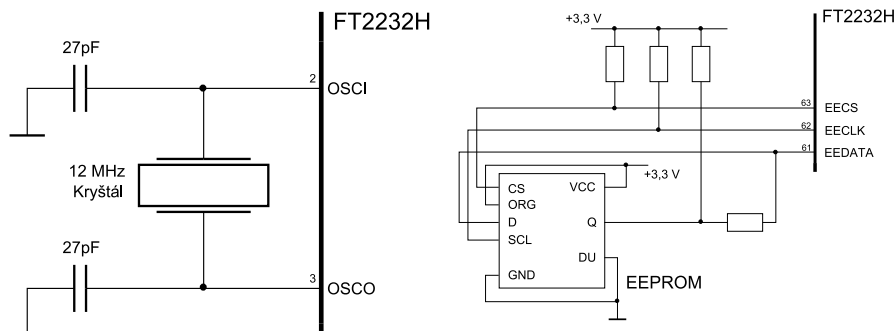
4.1. Návrh dosky s FT2232H

Pri návrhu schémy sa vychádzalo z doporučených zapojení jednotlivých komponentov, ktoré integrovaný obvod využíva [12]. V prvom kroku bolo potrebné prispôbiť zapojenie konfigurácii, kedy nie je obvod napájaný z USB konektoru, ale z externého zdroja. Ten predstavuje použitá vývojová doska. Integrovaný obvod FT2232H je potrebné napájať napätím s úrovňou 3,3 V. Za normálnych okolností by preto bolo potrebné použiť stabilizátor napätia, avšak Spartan-3 Starter Kit disponuje na rozširujúcich konektoroch vývodmi, ktoré sú stále pripojené na napätie 3,3 V. Práve jeden z týchto vývodov bude použitý na napájanie USB obvodu. Jadro FT2232H je potrebné napájať napätím 1,8 V. K získaniu tejto úrovne je použitý vstavaný stabilizátor napätia na 1,8 V, ktorý integrovaný obvod obsahuje. Pri napájaní z externého zdroja je nutné pripojiť vývod BCBUS7/PWRSV# cez 10 k Ω odpor na zem a cez 4,7 k Ω odpor na napájanie z USB konektoru. Toto umožní zistiť obvodu, či je pripojený k počítaču. V opačnom prípade je uvedený do SUSPEND módu.



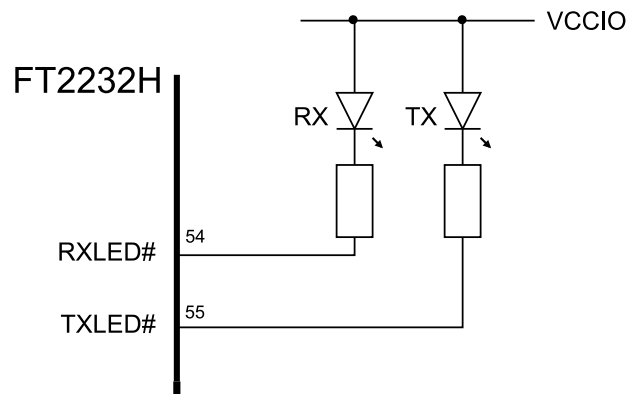
Obr. 25: Pripojenie vývodu BCBUS7/PWRSV# [12]

V ďalšom kroku bolo potrebné pripojiť k obvodu kryštál a pamäť EEPROM. Podľa doporučení by sa malo jednať o kryštál s frekvenciou 12 MHz $\pm$ 0,003 %. Samotný integrovaný obvod už v sebe generátor hodinového signálu obsahuje, ale pripojenie externého kryštálu je vyžadované pri niektorých aplikáciách.



Obr. 26: Zapojenie kryštálu a EEPROM pamäte k FT2232H [12]

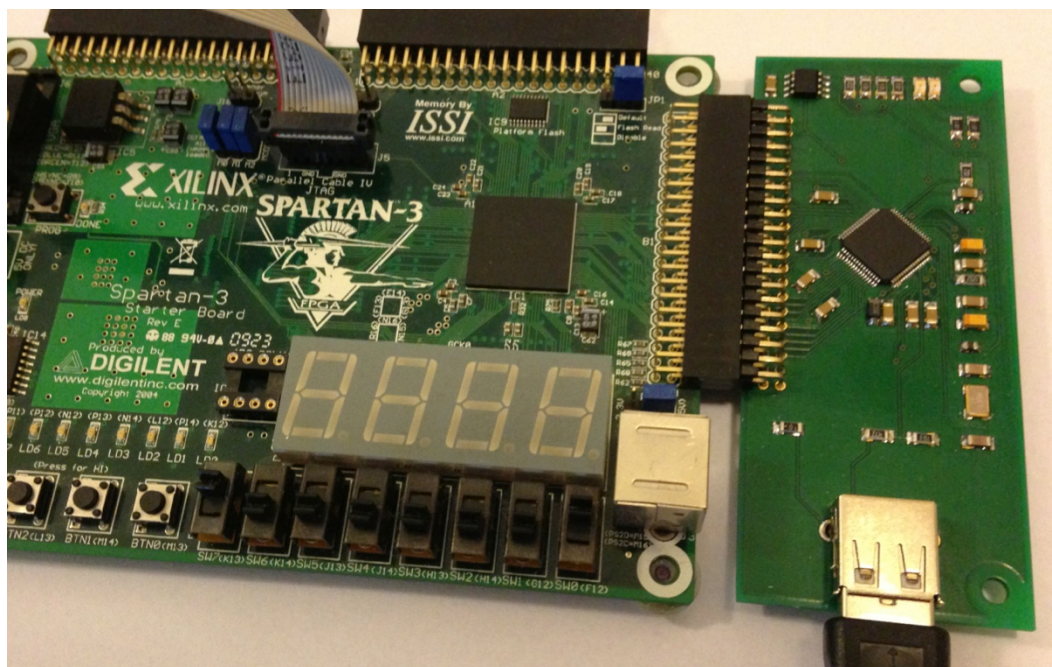
Keďže je jeden kanál zapojený pre komunikáciu cez UART, boli pre jeho použitie zapojené diódy informujúce o dátach prenášaných z/do FT2232H čipu. Tieto sa pripájajú k tomu určeným pinom integrovaného obvodu.



Obr. 27: Pripojenie informačných diód UART komunikácie [12]

Po návrhu schémy bola vytvorená predloha samotnej dosky, ktorá má rozmery 4 x 9.5 cm. Na nej sa nachádza jeden 40 vývodový konektor pre pripojenie k vývojovej doske. Ako druhý konektor je použitý USB konektor typu A, pretože rozmery dosky sú pre jeho použitie dostatočné. Bol zvažovaný aj Micro-USB konektor, ale od jeho použitia sa upustilo, kvôli jeho menšej mechanickej odolnosti danej jeho menšími rozmermi.

Bola navrhnutá dvojvrstvová doska, kde na vrchnej vrstve sa nachádzajú súčiastky. Jedná sa, až na konektory, o SMD súčiastky. Hotová schéma a predloha dosky s integrovaným obvodom FT2232H sa nachádza v prílohe B.



Obr. 28: Osadená USB doska pripojená k Spartan-3 Starter Kit

4.2. Rozloženie pinov rozširujúceho konektoru

Ako bolo spomenuté, navrhnutú dosku je možno použiť aj v iných aplikáciách využívajúcich vývojové dosky Spartan-3 Starter Kit, prípadne dosky im podobné –

najmä rozložením napájacích, zemniacich a vstupno/výstupných pinov ich rozširujúceho konektoru. Pre použitie v týchto aplikáciách sú v Tab. 1 uvedené zapojenia jednotlivých pinov na konektore.

Tab. 1: Rozloženie vstupno/výstupných pinov rozširujúcej USB dosky

Pripojený pin FT2232H	Číslo pinu na konektore		Pripojený pin FT2232H
GND	1	2	-
VCCIO 3,3 V	3	4	-
PWREN#	5	6	SUSPEND#
-	7	8	-
ADBUS0	9	10	ADBUS1
ADBUS2	11	12	ADBUS3
ADBUS4	13	14	ADBUS5
ADBUS6	15	16	ADBUS7
ACBUS0	17	18	ACBUS1
ACBUS2	19	20	ACBUS3
ACBUS4	21	22	ACBUS5
ACBUS6	23	24	ACBUS7
-	25	26	-
TXD	27	28	RXD
RTS#	29	30	CTS#
DTR#	31	32	DSR#
DCD#	33	34	RI#
TXDEN	35	36	-
-	37	38	-
-	39	40	-

4.3. Obslužný program v PC

Súčasťou komunikačného rozhrania je aj obslužný program pre PC, pomocou ktorého sú do riadiaceho obvodu prenášané dáta. Bol napísaný jazykom C# v programe Microsoft Visual Studio 2012. Je spustiteľný na všetkých počítačoch s operačným systémom Windows XP a vyššie po nainštalovaní .NET Framework. Využíva pre svoju prácu ovládače VCP, ktoré je možné stiahnuť zo stránok výrobcu FTDI a je ich potrebné nainštalovať po pripojení USB konektoru z rozširujúcej dosky k počítaču. Ovládače vytvoria dva virtuálne sériové porty pre oba kanály FT2232H.

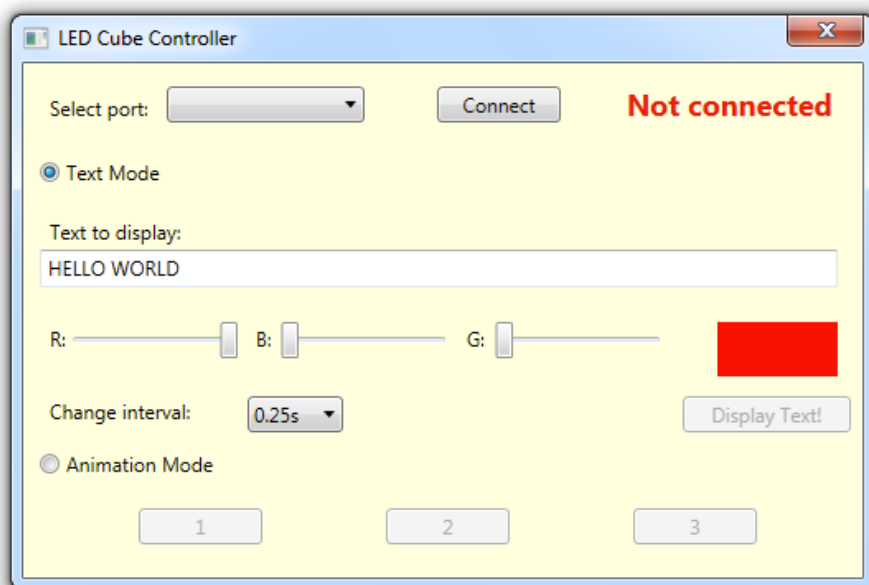
Po spustení obslužného programu je potrebné v ponuke zvoliť požadovaný sériový port, cez ktorý bude program komunikovať. Keďže primárne komunikácia prebieha cez UART, je potrebné zvoliť druhý z vytvorených virtuálnych portov. Po kliknutí na tlačidlo „Connect“, sa v prípade úspešného spojenia zmení informačný nápis v aplikácii, v opačnom prípade je oznámený dôvod neúspešného pripojenia.

V prípade naviazania úspešného spojenia je možné program začať používať. Ovládanie je maximálne intuitívne. Užívateľ má na výber dva pracovné režimy zobrazovača:

1. Textový režim
2. Animačný režim

Zmena režimu je riešená formou prepínačov, ktoré povoľujú, prípadne nepovoľujú súvisiacu ponuku. V textovom režime sa do textového poľa zadáva text, ktorý má LED displej periodicky zobrazovať. Farba textu sa nastavuje tromi posuvníkmi, každý reprezentuje jednu z farieb diódy a ovláda jej jas. Každá zmena posuvníku sa okamžite premietne do plátna, ktoré zobrazuje aktuálne nastavenú farbu (čím tmavšia je farba, tým menší je jas). Ďalším ovládacím prvkom textového režimu je rozbalovací zoznam, v ktorom sa vyberá rýchlosť zmeny práve zobrazeného znaku textu. Po nastavení požadovaných parametrov a kliknutí na tlačidlo „Display Text!“, sa prenesú dáta do pamäti riadiaceho obvodu v FPGA a začne sa zobrazovať text. Ten sa bude zobrazovať aj po odpojení USB kábla.

V animačnom režime je možné zvoliť jednu z preddefinovaných animácií. Tento režim je možné v budúcnosti rozšíriť pre použitie vlastných animácií, kde každá bude uložená vo vlastnom súbore. Pri zmene animácie by sa len zmenil čítaný vstupný súbor. Pri tomto rozšírenom režime bude však potrebné, aby bol zobrazovač neustále pripojený k počítaču, odkiaľ bude v reálnom čase čerpať dáta.



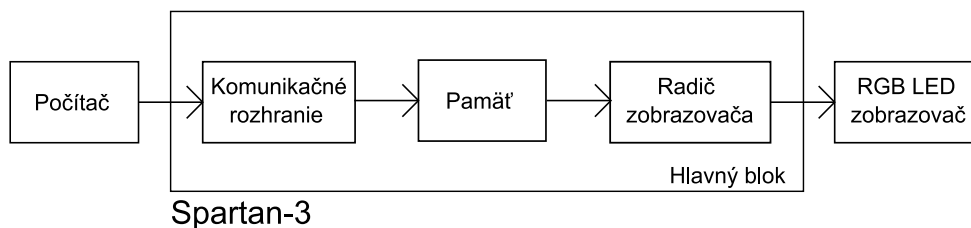
Obr. 29: Obslužný program vytvorený v jazyku C#

5. Obslužný obvod v FPGA

Obslužný obvod priestorového LED zobrazovača je popísaný v jazyku VHDL. Pre obvody FPGA od spoločnosti Xilinx je možné písať VHDL popis v dodávanom vývojovom prostredí Xilinx ISE Design Suite. Z popisu je vývojové prostredie následne schopné pripraviť konfiguračný súbor, ktorý je možné cez programovací kábel nahráť do vývojovej dosky. Takto je možné preprogramovať obvod FPGA prakticky neobmedzený počet krát, čo sa využíva hlavne pri ladení obslužného programu.

Bol vytvorený obslužný obvod, ktorý pozostáva z nasledujúcich blokov:

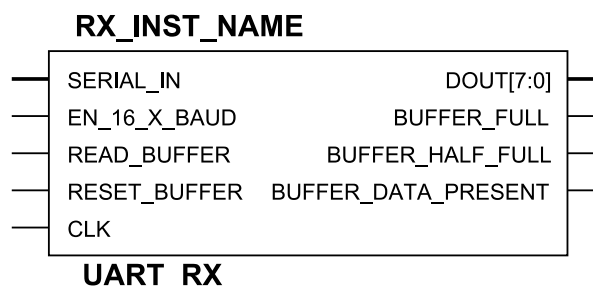
- Komunikačné rozhranie – blok obstarávajúci komunikáciu s počítačom cez zbernicu USB využívajúci signály privedené z integrovaného obvodu rozširujúcej dosky.
- Pamäť – blok predstavujúci pamäť ROM, v ktorej sa ukladajú dáta získané z komunikačného rozhrania a sú čítané radičom zobrazovača.
- Radič zobrazovača – blok obsluhujúci diódy má na starosti spracovanie dát pamäte (zobrazované slovo, jeho farba, uložené animácie), posielanie dát do jednotlivých posuvných registrov a multiplex panelov zobrazovača.
- Hlavný blok – združuje a obsluhuje vyššie menované bloky.



Obr. 30: Bloková schéma obslužného obvodu FPGA

5.1. Blok komunikačného rozhrania

Komunikácia prebieha pomocou sériového rozhrania typu UART, rýchlosť komunikácie a jej parametre sú napevno nastavené. Túto komunikáciu zabezpečujú komponenty vytvorené priamo výrobcom obvodu FPGA Spartan-3 a to firmou Xilinx. Sú súčasťou 8-bitového procesora PicoBlaze, vytvoreného pre obvody FPGA série 7, ale aj pre starší Spartan-3 [14]. Výhodou použitia týchto komponent je ich optimalizácia priamo pre použitý obvod FPGA ako aj minimálna spotreba prostriedkov obvodu.



Obr. 31: Bloková schéma komponentu UART_RX [15]

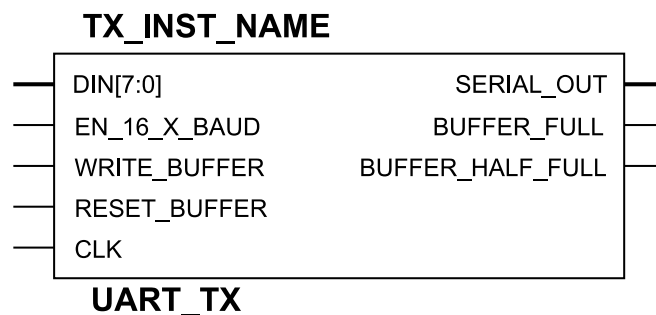
Komponent *UART_RX* je schopný asynchrónne prijímať dáta rýchlosťou až 1,25 MB/s [15]. Rýchlosť prenosu je nastavovaná signálmi *EN_16_X_BAUD* a *CLK*. Pri nastavení prvého signálu na úroveň stálej logickej jednotky, je prenosová rýchlosť

určená iba privedeným hodinovým signálom *CLK*. V prípade Spartan-3 sa jedná o 50 MHz, čo predstavuje prenosovú rýchlosť 3,125 Mbaud. Komponent pracuje s dátami na sériovom vstupe v nasledujúcom tvare:

- 1 štart bit
- 8 sériovo prenesených dátových bitov, prijatý LSB bit ako prvý
- 1 stop bit

So vstavaným zásobníkom komponentu obslužný program nepracuje. Signál *BUFFER_DATA_PRESENT* informuje o úspešnom prijatí 8 bitov informácie a na základe neho sú prijaté dáta *DOUT[7:0]* ďalej spracovávané.

Oproti tomu komponent *UART_TX* slúži na posielanie dát z obvodu FPGA. Má rovnaké parametre ako *UART_RX*. Dáta sú posielané v prípade, že signál *WRITE_BUFFER* je v logickej jednotke.



Obr. 32: Bloková schéma komponentu UART_TX [15]

5.2. Pamäťový blok

Pamäťový blok je pamäť typu ROM vytvorená priamo v hradlovom poli. Je vytvorená ako VHDL balík, kde sú zadané potrebné konštanty.

Ako prvé sú v pamäťovom bloku uložené maticové reprezentácie znakov abecedy, ktoré sa zobrazujú. Uložené sú ako pole matic s 512 prvkami, kde každý prvok predstavuje jednu konkrétnu diódu zobrazovača. Prvok nesie iba logickú informáciu, či je alebo nie je daná dióda rozsvietená. Informácia o farbe písmena je uložená samostatne a je rovnaká pre celé slovo.

0	1	1	1	1	1	0	0
0	1	0	0	0	0	1	0
0	1	0	0	0	0	1	0
0	1	1	1	1	1		0
0	1	0	0	0	0	1	0
0	1	0	0	0	0	1	0
0	1	0	0	0	1	0	0
0	1	1	1	1	0	0	0

Obr. 33: Príklad maticovej reprezentácie písmena B – pohľad spredu

Ako ďalšie sa v pamäťovom bloku nachádzajú 3 uložené základné animácie. Znova sa jedná o maticovú reprezentáciu, ale oproti abecede, obsahuje jeden obrazec 1536 prvkov. Pretože výsledná farba jednej diódy je tvorená 3 farbami (RGB), jeden prvok predstavuje 6-bitové číslo. Čím menšie číslo je, tým menší je jas konkrétnej farby

diódy. Animácia je tvorená ako postupnosť uložených obrazcov, ktoré sa v definovanom čase menia.

Tab. 2: Príklad skladania farby diódy tromi 6-bitovými číslami

	Farba 1	Farba 2	Farba 3
	"111111"	"000000"	"000000"
Dióda 1			
	"000000"	"111111"	"000000"
Dióda 2			
	"000000"	"000000"	"111111"
Dióda 3			
	"111111"	"000000"	"111111"
Dióda 4			

5.3. Radič zobrazovača

Úlohou tohto bloku je riadenie zobrazovania písmen/obrazcov. Zabezpečuje najmä napĺňanie posuvných registrov sériovými dátami a prepína panely pri časovom multiplexe. Pracuje s dátami z pamäte.

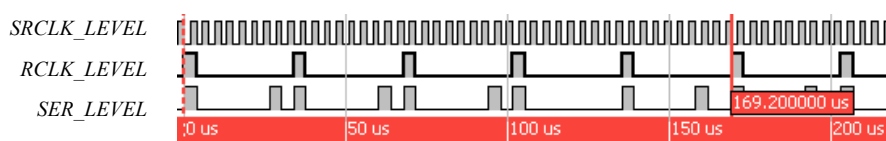
5.3.1. Riadenie prepínania panelov

Radič zobrazovača má za úlohu obsluhovať časový multiplex – prepínať aktívne panely. Ako bolo spomenuté, pre toto prepínanie využíva posuvný register, ktorý napĺňa potrebnými dátami.

Časový interval zobrazenia jedného obrazca na kocke je rozdelený na 40 úsekov. Pre každý z ôsmich panelov je vyhradených 5 úsekov z celkového času. Pre 4 z nich je panel aktívny, pre jeden je neaktívny a slúži pre vloženie medzery medzi dvomi nasledujúcimi panelmi. V každom úseku je posuvný register naplnený sériovými dátami. Štyri aktívne úseky panelu majú tieto dáta rovnaké – spínajú určený výstup posuvného registra, piaty tieto výstupy všetky vypne.

Napriek tomu, že použitý posuvný register je 8-bitový, na sériový vstup je privádzaných 9 bitov. Bit navyše (prvý bit) slúži pre umelé navýšenie strednej hodnoty napätia na sériovom výstupe registra. Vďaka nemu sa na ňom so striedou 1/5 objaví logická jednotka, čo predstavuje strednú hodnotu napätia 660 mV, ktorú sníma mikrokontrolér ochranného obvodu. Bez tohto bitu by bola strieda 1/10 a stredná hodnota 330 mV. Táto hodnota by sa však blížila spodnej hranici rozsahu ADC mikrokontroléra, v ktorom prevodník nedosahuje požadovanú presnosť.

Hodinový signál *SRCLK_LEVEL*, ktorý slúži na napĺňanie registra, má frekvenciu 266 kHz. Z toho vyplýva, že frekvencia zmeny aktívneho panelu je 266 kHz/45, čo je približne 6 kHz. Táto frekvencia je dostatočná pre plynulosť zobrazovaného textu a animácií.

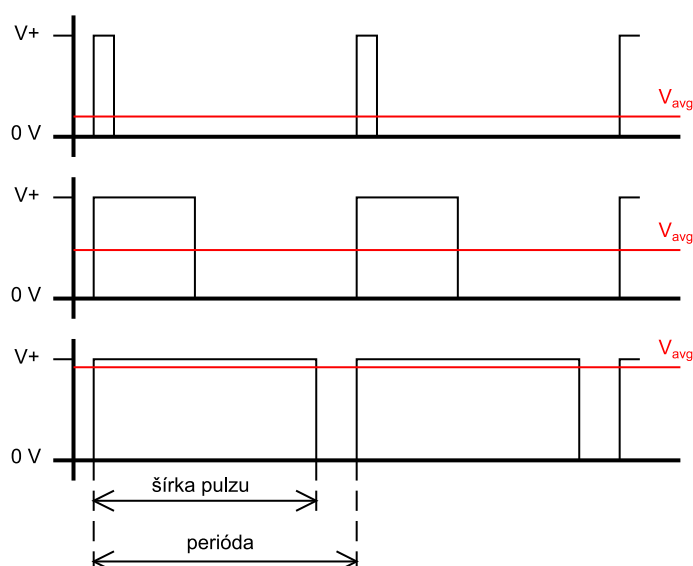


Obr. 34: Zobrazenie priebehu riadiacich signálov posuvného registra časového multiplexu

5.3.2. Riadenie posuvných registrov a budiacej časti

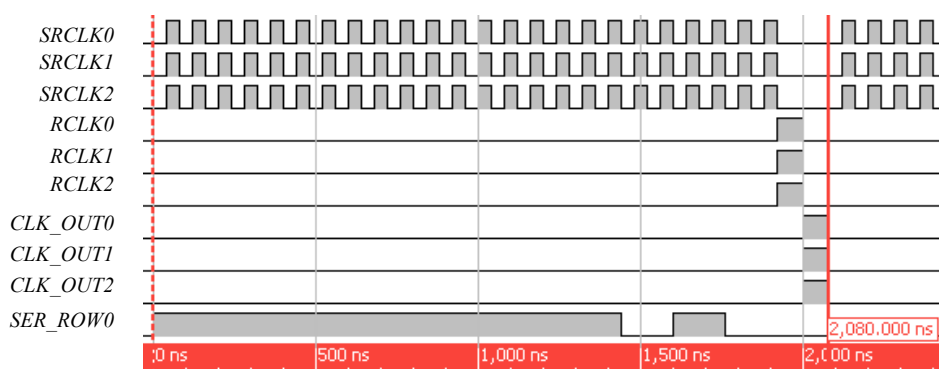
Ďalšou úlohou radiča zobrazovača je napĺňanie posuvných registrov a budičov spínajúcich 192 anód diód. V tejto časti obslužného obvodu sa tiež riadi jas jednotlivých farieb diód.

Jas je ovládaný pomocou 6-bitovej modulácie PWM. Preto je časový interval, ktorý tvoria 4 úseky, počas ktorých je jeden panel aktívny, rozdelený na 64 úsekov. V každom dochádza k naplneniu 24 posuvných registrov sériovými dátami a následnému zopnutiu všetkých 24 budičov.



Obr. 35: Princíp PWM

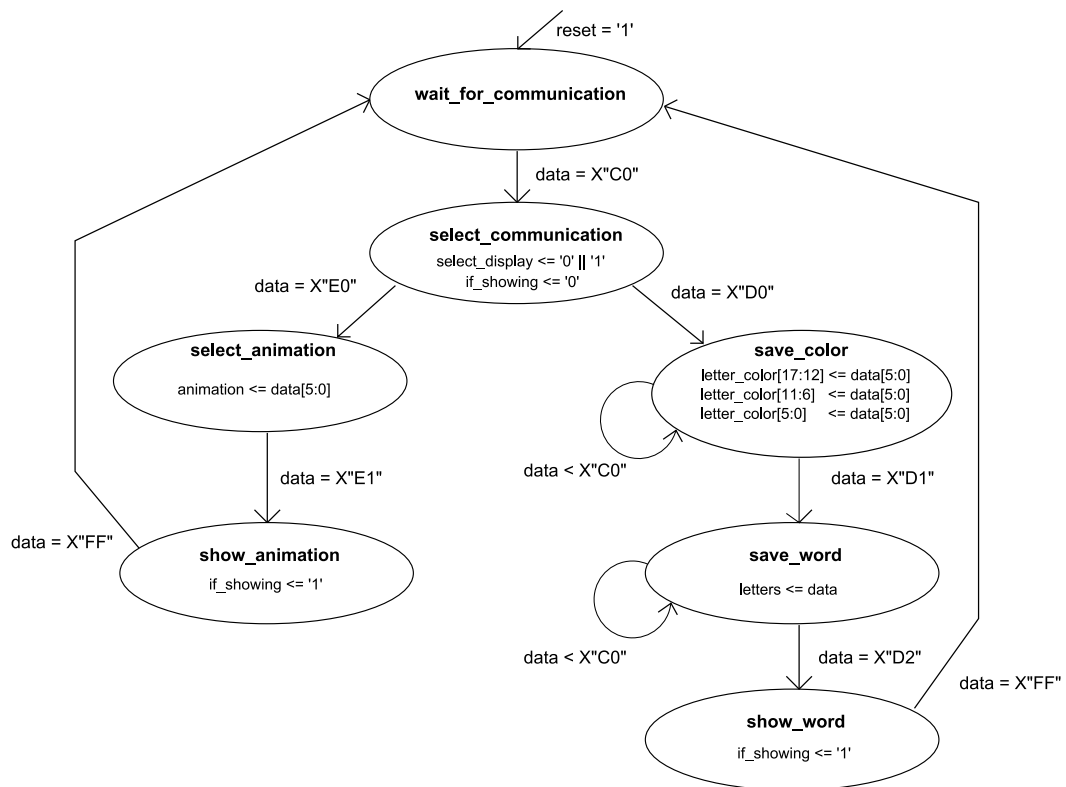
Kvôli tomu, aby sa všetkých 64 úsekov zmestilo do vymedzeného časového intervalu, má hodinový signál *SRCLK0/1/2* frekvenciu 1,25 MHz. Po 24 nábežných hranách tohto signálu nasleduje nábežná hrana signálu *RCLK0/1/2*, ktorá prenesie údaje z vnútorného posuvného registra posúvača na jeho paralelné výstupy. Nasleduje nábežná hrana hodinového signálu *CLK_OUT0/1/2*, ktorý ovláda budiče a až po nej dôjde k buzeniu požadovaných diód.



Obr. 36: Zobrazenie priebehu riadiacich signálov budičov a posuvných registrov

5.4. Hlavný blok

Hlavný blok slúži pre spojenie použitých komponentov a obsluhuje vstupno/výstupné piny. Jedná sa o stavový automat a impulzy pre zmenu stavu sú získavané cez UART komunikáciu z počítača. Stavy slúžia na rozkódovanie prijatého príkazu.



Obr. 37: Hlavný blok – stavový automat

V stave *wait_for_communication* čaká na prijatie signálu inicializujúceho začiatok prenosu informácií – príkazu. V stave *select_communication* sa nastavuje režim zobrazenia (text/animácia). Signál *select_display* slúži na prepínanie výstupov z dvoch podkomponent radiča zobrazovača.

Pravá vetva stavového diagramu predstavuje nastavenie textového režimu. V stave *save_color* sa ukladá farba zobrazovaného textu. Je prijatá v 3 bajtoch a následne uložená do jedného vektoru, s ktorým pracuje radič zobrazovača. Stav *save_word* slúži na uloženie textového reťazca do pamäti. Stav *show_word* spúšťa zobrazenie prijatého textu. Napríklad pri prijatí príkazu: „C0D03F0000D141D2FF“ dôjde k zobrazeniu červeného písmena „A“.

Ľavá vetva slúži pre voľbu animácie, ktorá má byť zobrazovaná. Táto voľba sa ukladá v stave *select_animation* a zobrazenie sa spúšťa v stave *show_animation*.

6. Záver

Náplňou tejto bakalárskej práce bol návrh priestorového LED zobrazovača tvoreného sieťou RGB diód usporiadaných do priestorovej matice 8x8x8. Zariadenie je riadené pomocou obvodu FPGA, informácie o zobrazovanom texte a animáciach sú prenášané z počítača cez USB.

Dôležitým bodom, o ktorom práca pojednáva, bol návrh optimálnej siete diód. Bol kladený dôraz na konštrukčnú jednoduchosť tejto siete s prihliadnutím na jej následnú realizovateľnosť. Pri návrhu bol využitý modelovací program Inventor. Po vytvorení modelov dvoch zvažovaných sietí, bol zvolený jeden, ktorého parametre sa javili ako lepšie. Má síce väčšie množstvo pripájaných vývodov, ale jeho vnútorná sieť je jednoduchšia. Pre tento model sa v práci nachádza podrobný návod na jeho vytvorenie, s popisom jednotlivých krokov stavby.

Po konzultácii s vedúcim práce bola ako kontrolér zvolená vývojová doska Spartan-3 Starter Kit od firmy Digilent osadená obvodom FPGA Spartan-3 od firmy Xilinx. K nej sa pomocou rozširujúcich konektorov pripájajú dve rozširujúce dosky, ktorých návrh je v tejto práci popísaný. Prvá je doska zobrazovača, do ktorej je zasadená vytvorená sieť diód a ktorá zabezpečuje ich budenie. Táto doska je osadená najmä posuvnými registrami, budičmi a tranzistormi pre spínanie panelov. Dôležitým prvkom, ktorý doska zobrazovača obsahuje, je ochranný obvod, slúžiaci na zabránenie zničeniu siete diód. Druhá doska zabezpečuje zobrazovaču komunikačné rozhranie s počítačom prostredníctvom integrovaného obvodu FT2232H. Súčasťou práce sú vytvorené schémy a predlohy pre výrobu oboch dosiek.

Nemenej dôležitým bodom, ktorý je riešený v tejto bakalárskej práci, je vytvorenie popisu obslužného obvodu v jazyku VHDL. Obvod obsluhuje časový multiplex panelov a napĺňanie posuvných registrov z pamäte, v ktorej sú umiestnené potrebné dáta. S obslužným obvodom komunikuje počítač pomocou USB rozhrania. Úlohou obslužného obvodu je získané dáta spracovávať a ovládať podľa nich zobrazovanie textu a animácií.

Takto vytvorený a zostrojený priestorový RGB LED zobrazovač bude slúžiť pre demonštračné účely, kedy bude zobrazovať užívateľom nadefinované nápisy (príklad zobrazenia písmena sa nachádza v prílohe C) a zvolené animácie. Možnosti vylepšenia sa javia najmä v zrýchlení komunikácie s počítačom a vytvorení plne animačného módu, v ktorom budú prenášané kompletne definície animácií v reálnom čase.

Zoznam literatúry

- [1] *Xilinx: Spartan-3 Generation FPGA User Guide* [online]. 2011 [cit. 2013-04-14]. Dostupné na WWW: <http://www.xilinx.com/support/documentation/user_guides/ug331.pdf>.
- [2] KOLLÁR, T. *Komunikace obvodu FPGA s počítačem - USB High Speed*. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, 2008. 49 s. Bakalárska práca. Vedúci práce: doc. Ing. Jaromír Kolouch, CSc.
- [3] *Xilinx: Spartan-3 FPGA Starter Kit Board Guide* [online]. 2008 [cit. 2013-04-16]. Dostupné na WWW: <http://www.xilinx.com/support/documentation/boards_and_kits/ug130.pdf>.
- [4] PATÁK, P. *Tetris 3D – vytvořený pomocí matic z LED diod*. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií. Ústav radioelektroniky, 2010. 52 s., 5 s. príloh. Bakalárska práca. Vedúci práce: Ing. Radek Šebela.
- [5] *Kingbright: L-154A4SURKQBDZGW* [online]. 2010 [cit. 2013-04-20]. Dostupné na WWW: <[http://www.kingbright.com/manager/upload/pdf/\(1367289464\)L-154A4SURKQBDZGW\(Ver.10A\).pdf](http://www.kingbright.com/manager/upload/pdf/(1367289464)L-154A4SURKQBDZGW(Ver.10A).pdf)>.
- [6] SCHULTZE, N. *RGB LED Cube* [online]. 2012 [cit. 2013-04-25]. Dostupné na WWW: <<http://www.hownottoengineer.com/projects/rgb-led-cube.html>>.
- [7] *Texas Instruments: SN74HC595-EP* [online]. 2010 [cit. 2013-05-23]. Dostupné na WWW: <<http://www.ti.com/lit/ds/symlink/sn74hc595-ep.pdf>>.
- [8] *Texas Instruments: TLC59213A* [online]. 2010 [cit. 2013-05-23]. Dostupné na WWW: <<http://www.ti.com/lit/ds/slvs867a/slvs867a.pdf>>.
- [9] *MeanWell Direct: RS-50 Series* [online]. 2011 [cit. 2013-05-23]. Dostupné na WWW: <http://www.meanwelldirect.co.uk/public/ranges/pdfs/r489/r489_3.pdf>.
- [10] *International Rectifier: IRLR6225PbF* [online]. 2010 [cit. 2013-05-24]. Dostupné na WWW: <<http://www.irf.com/product-info/datasheets/data/irlr6225pbf.pdf>>.
- [11] *Microchip: PIC10(L)F320/322* [online]. 2011 [cit. 2013-05-24]. Dostupné na WWW: <<http://ww1.microchip.com/downloads/en/DeviceDoc/41585A.pdf>>.
- [12] *FTDI Chip: FT2232H Dual High Speed USB to multipurpose UART/FIFO IC* [online]. 2012 [cit. 2013-04-23]. Dostupné na WWW: <http://www.ftdichip.com/Support/Documents/DataSheets/ICs/DS_FT2232H.pdf>.
- [13] *Microchip: 1K Microwave Compatible Serial EEPROM* [online]. 2011 [cit. 2013-04-23]. Dostupné na WWW: <<http://ww1.microchip.com/downloads/en/DeviceDoc/21749J.pdf>>.
- [14] *Xilinx: PicoBlaze 8-bit Microcontroller* [online]. 2013 [cit. 2013-05-25]. Dostupné na WWW: <<http://www.xilinx.com/products/intellectual-property/picoblaze.htm>>.

- [15] CHAPMAN, K. *200 MHz UART with Internal 16-Byte Buffer* [online]. 2008 [cit. 2013-05-25]. Dostupné na WWW: <http://www.xilinx.com/support/documentation/application_notes/xapp223.pdf>.

Zoznam skratiek

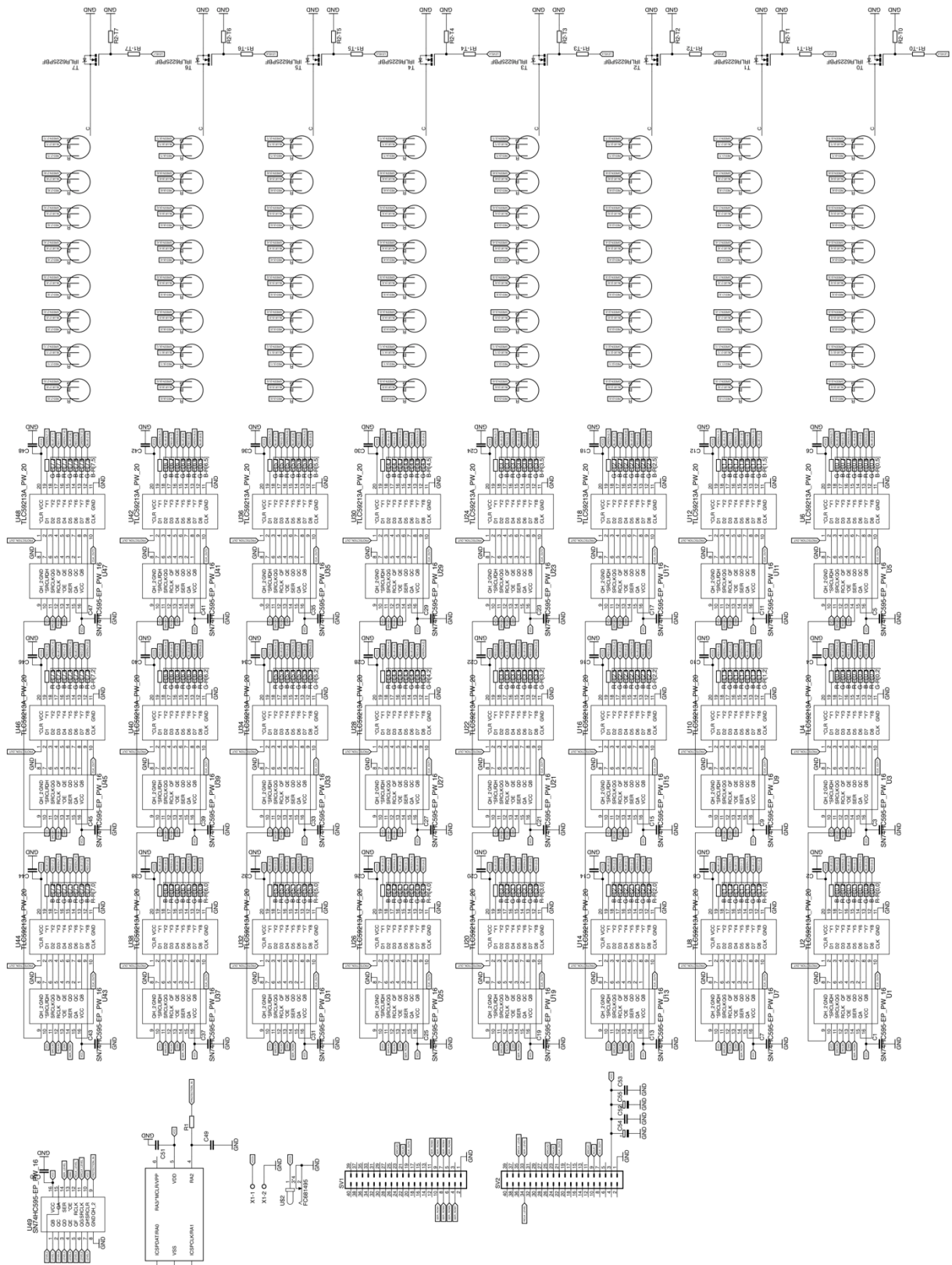
3D	Three-dimensional (trojrozmerné)
ADC	Analog-To-Digital Converter (analogovo digitálny prevodník)
CLB	Configurable Logic Block (konfigurovateľný logický blok)
DPS	Doska plošných spojov
EEPROM	Electrically Erasable Programmable Read-Only Memory (elektronicky mazateľná pamäť ROM)
FIFO	First In, First Out (komunikácia, kde je obsluha v poradí príchodu)
FPGA	Field Programmable Gate Array (programovateľné hradlové pole)
FTDI	Future Technology Devices International (spoločnosť zaoberajúca sa výrobou polovodičových súčiastok špecializovaných pre technológiu USB)
I ² C	Inter-Integrated Circuit (dvojžilová obojsmerná zbernica vyvinutá firmou Philips)
IOB	Input/Output Block (vstupne/výstupný blok)
JTAG	Joint Test Action Group (komunikačný štandard pre porty testovacieho prístupu)
LED	Light Emitting Diode (svetlo vyžarujúca dióda)
LSB	Least Significant Bit (najmenej významný bit)
LUT	Look-up Table (náhľadová tabuľka)
MOSFET	Metal Oxide Semiconductor Field Effect Transistor (tranzistor riadený poľom s hradlovou oxidovou vrstvou)
OE	Output Enable (vstup pre odblokovanie výstupných pinov)
PC	Personal Computer (osobný počítač)
PID	Physical Interface Device (identifikácia použitého fyzického zariadenia)
PWM	Pulse-width Modulation (pulzne šírková modulácia)
RAM	Random Access Memory (typ pamäte)
RCLK	Register Clock (vstup pre hodinový signál výstupného registra)
RGB	Red, Green, Blue (označenie farieb, červená, zelená, modrá)
ROM	Read Only Memory (pamäť určená len pre čítanie)
SMD	Surface Mount Device (zariadenie pre povrchovú montáž)
SPI	Serial Peripheral Interface (sériové periférne rozhranie)
SRCLK	Shift Register Clock (vstup pre hodinový signál posuvného registra)
SRCLR	Shift Register Clear (vstup pre reset posuvného registra)
UART	Universal Asynchronous Receiver/Transmitter (štandard pre asynchrónnu komunikáciu)
USB	Universal Serial Bus (univerzálna sériová zbernica)
VCP	Virtual Com Port (virtuálny sériový port)
VHDL	VHSIC (very high speed integrated circuits) Hardware Definition Language (programovací jazyk slúžiaci k popisu hardvéru)
VID	Vendor Identification (identifikácia výrobcu)

Zoznam príloh

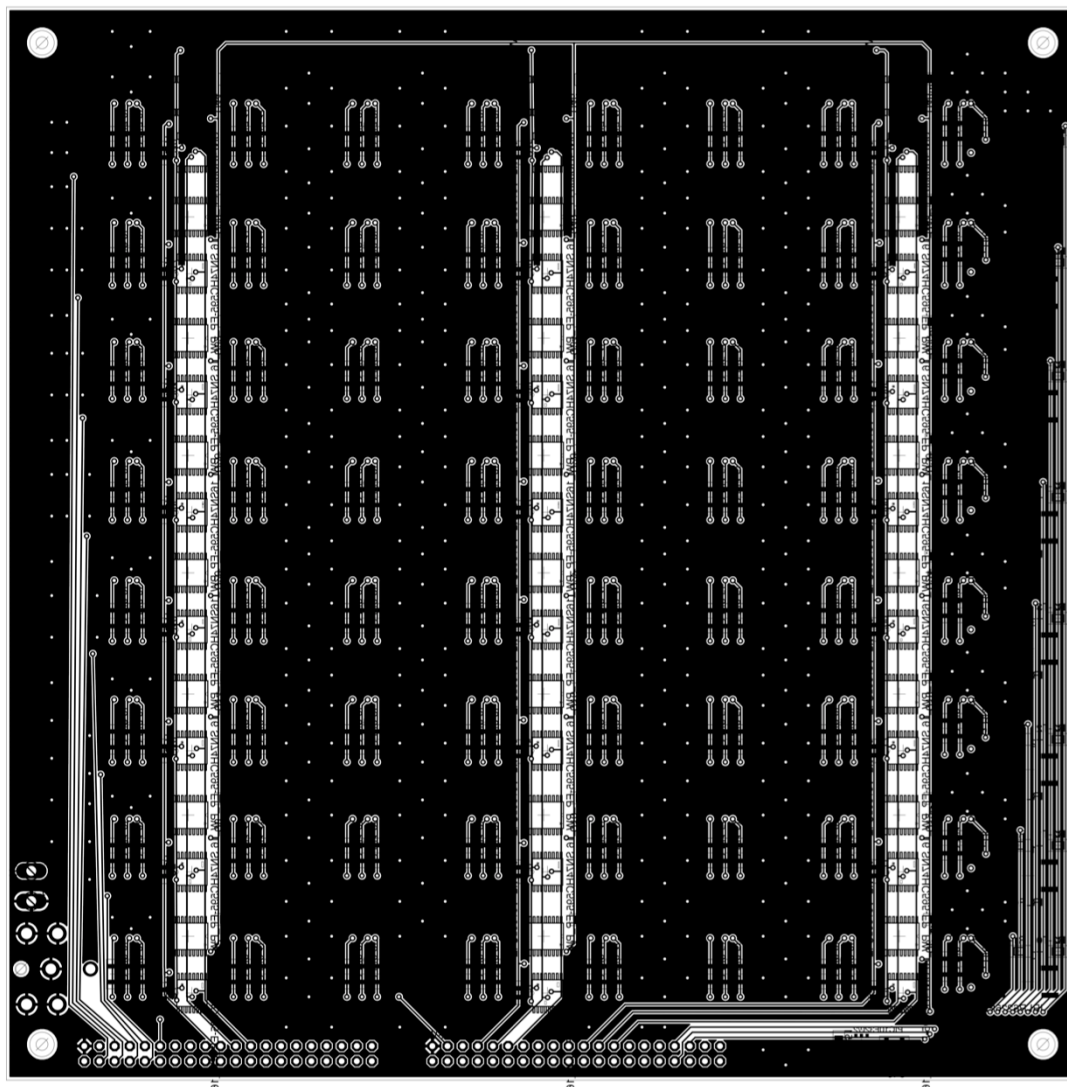
A	Doska LED zobrazovača.....	32
A.1	Schéma zapojenia	32
A.2	Predloha dosky plošného spoja – TOP	33
A.3	Predloha dosky plošného spoja – BOTTOM	34
B	Doska s obvodom FT2232H.....	35
B.1	Schéma zapojenia	35
B.2	Predloha dosky plošného spoja – TOP	36
B.3	Predloha dosky plošného spoja – BOTTOM	36
C	Ukážka funkcie LED zobrazovača.....	37

A Doska LED zobrazovača

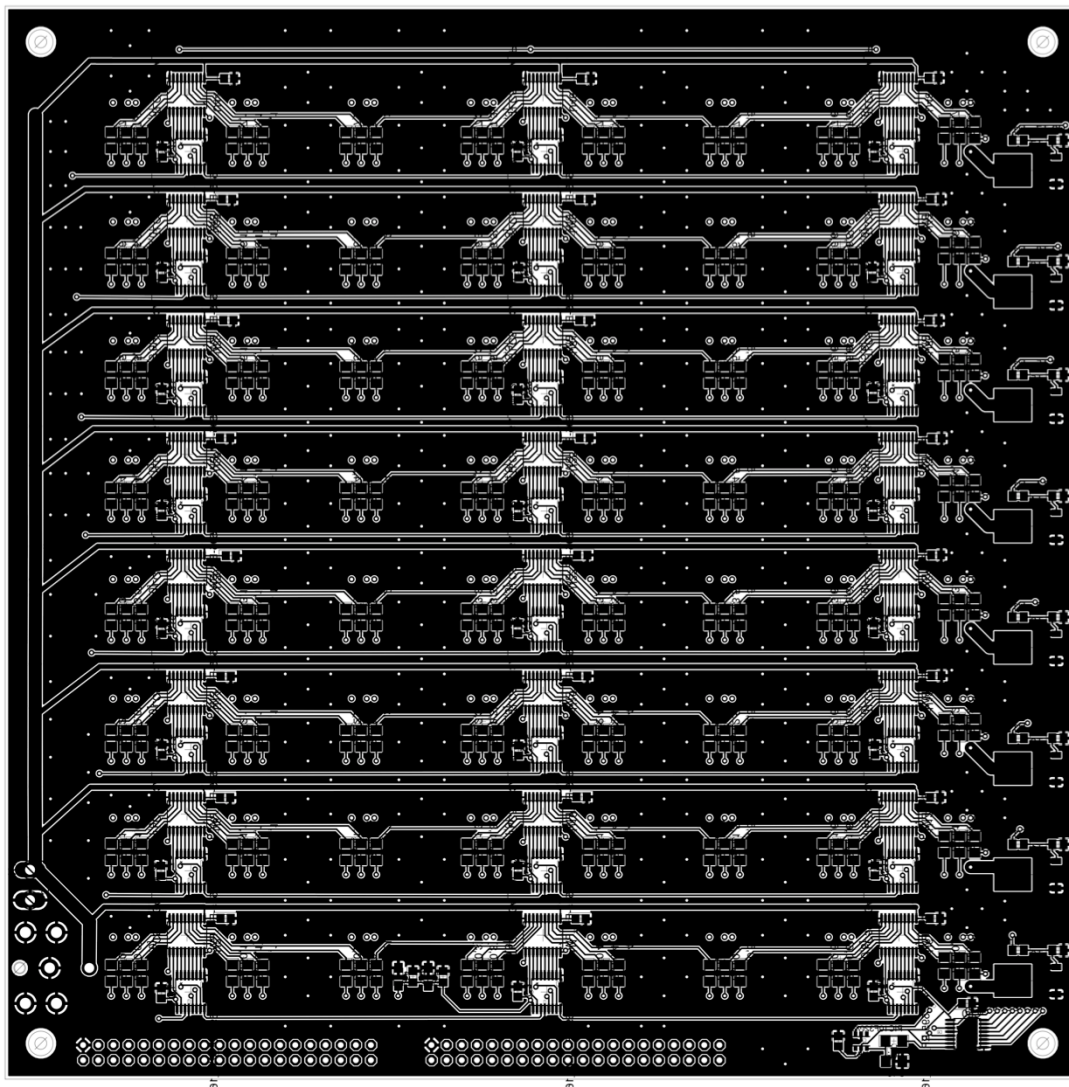
A.1 Schéma zapojenia



A.2 Predloha dosky plošného spoja – TOP



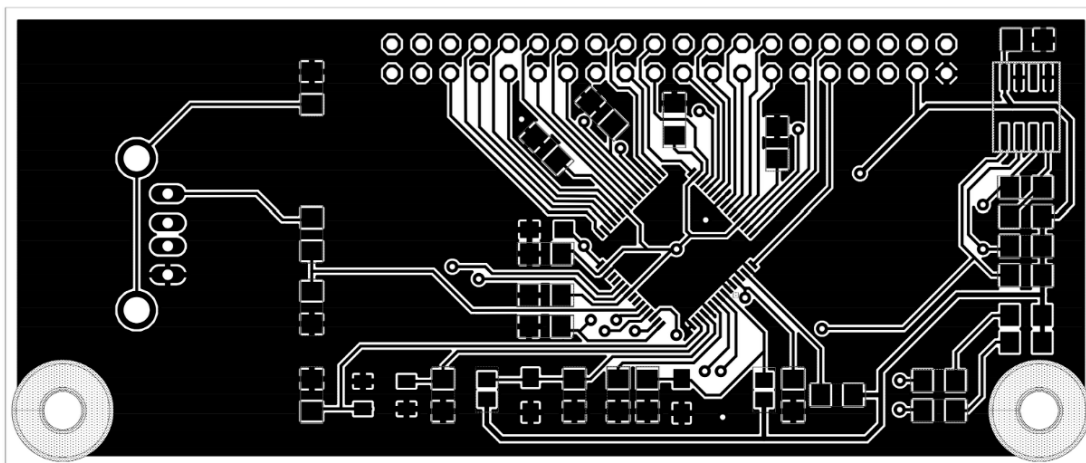
A.3 Predloha dosky plošného spoja – BOTTOM



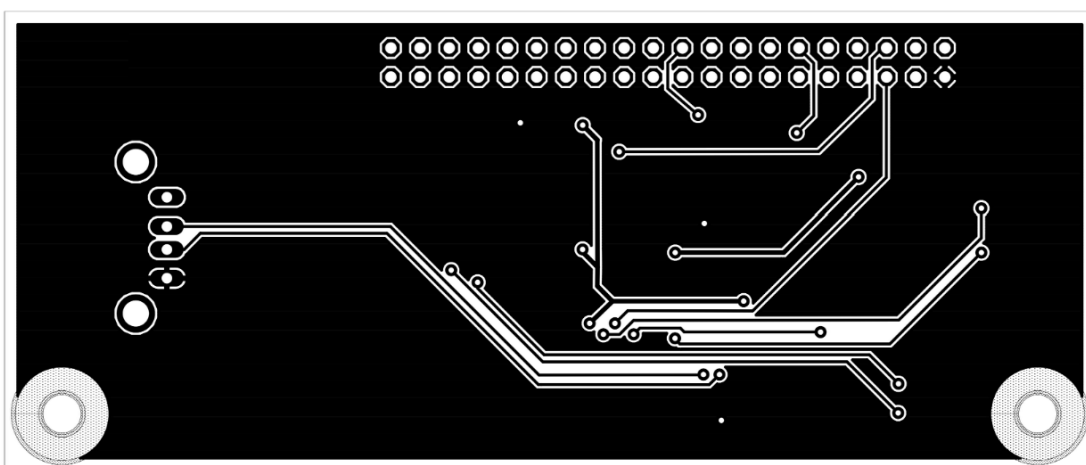
B.1 Schéma zapojenia



B.2 Predloha dosky plošného spoja – TOP



B.3 Predloha dosky plošného spoja – BOTTOM



C Ukážka funkcie LED zobrazovača

