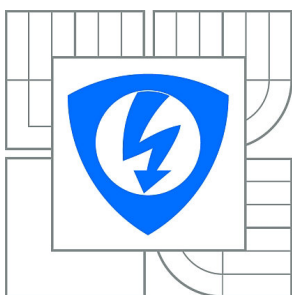


VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ
BRNO UNIVERSITY OF TECHNOLOGY



FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH
TECHNOLOGIÍ
ÚSTAV TELEKOMUNIKACÍ

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION
DEPARTMENT OF TELECOMMUNICATIONS

SOUSTAVA ŘÍZENÝCH GENERÁTORŮ OBDÉLNÍKOVÝCH IMPULZŮ

SYSTEM OF CONTROLLED GENERATORS OF RECTANGULAR PULSES

BAKALÁŘSKÁ PRÁCE
BACHELOR'S THESIS

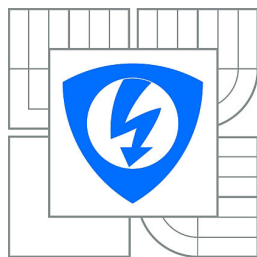
AUTOR PRÁCE
AUTHOR

DAVID HOLEKSA

VEDOUCÍ PRÁCE
SUPERVISOR

Ing. PAVEL HANÁK, Ph.D.

BRNO 2013



VYSOKÉ UČENÍ
TECHNICKÉ V BRNĚ

Fakulta elektrotechniky
a komunikačních technologií

Ústav telekomunikací

Bakalářská práce

bakalářský studijní obor
Teleinformatika

Student: David Holeksa

ID: 126772

Ročník: 3

Akademický rok: 2012/2013

NÁZEV TÉMATU:

Soustava řízených generátorů obdélníkových impulsů

POKYNY PRO VYPRACOVÁNÍ:

Navrhněte obvodové řešení soustavy třiceti řízených výkonových generátorů proudových impulsů obdélníkového tvaru. Účelem této soustavy generátorů je zásobování soustavy stejného počtu cívek s feritovými jádry elektrickou energií, přičemž jednotlivé generátory by byly ovládány řídicí stanicí podle předem stanoveného programu. Každá dvojice generátor-cívka by měla vyhovovat následujícím parametrům:

Velikost proudových impulsů	$I_{imp} = 0,1 \text{ až } 1 \text{ A}$,
šířka impulsů	$T_{imp} = 1 \text{ až } 10 \text{ ms}$, □
indukčnost každé cívky	$L_c = 2 \text{ až } 10 \text{ mH}$,
odpor každé cívky	$R_c = 5 \text{ až } 15 \text{ ohmů}$,
napájecí napětí přístroje	$U_n = 12 \text{ nebo } 24 \text{ V}$.

DOPORUČENÁ LITERATURA:

- [1] FAKTOR, Z., REJMÁNEK, M., ŠIMEK, B.: Transformátory a laděné cívky pro sdělovací techniku. SNTL, Praha, 1968
- [2] DOBEŠ, J., ŽALUD, V.: Moderní radiotechnika. Vydavatelství BEN, Praha, 2006
- [3] HUMLHANS, J.: Zajímavá zapojení – inspirace konstruktérům – 2. díl. Vydavatelství BEN, Praha, 2005

Termín zadání: 11.2.2013

Termín odevzdání: 5.6.2013

Vedoucí práce: Ing. Pavel Hanák, Ph.D.

Konzultanti bakalářské práce: doc. Ing. Ivan Rampl, CSc.

prof. Ing. Kamil Vrba, CSc.

Předseda oborové rady

UPOZORNĚNÍ:

Autor bakalářské práce nesmí při vytváření bakalářské práce porušit autorská práva třetích osob, zejména nesmí zasahovat nedovoleným způsobem do cizích autorských práv osobnostních a musí si být plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č.40/2009 Sb.

Abstrakt

Tato bakalářská práce se zabývá návrhem soustavy řízených generátorů obdélníkových impulzů, které budou zatíženy toroidními cívkami. Cílem práce je návrh tohoto zařízení, které bude řízeno mikrokontrolérem, který bude přivádět obdélníkové impulzy do jednotlivých cívek dle předem zadaných parametrů. Výsledný generátor bude schopen generovat proudové impulzy o amplitudě 0,1 až 1 A a době impulzu 1 až 10 ms.

Klíčová slova

generátor, cívka, ATmega16A, multiplexor, výkonový zesilovač, IRF540, regulace napětí, PWM

Abstract

This bachelor thesis deals with the design system of controlled generators of rectangular pulses, which are burdened with toroidal coils. The objective is realization of the equipment to be controlled by a microcontroller, which will bring rectangular pulses to each coil according to pre-specified parameters. The resultant generator is capable of generating current pulses having an amplitude of 0.1 to 1 A and a pulse time of 1-10 ms.

Key words

generator, inductor, ATmega16, multiplexer, power amplifier, IRF540, voltage control, PWM

Bibliografická citace:

HOLEKSA, D. *Soustava řízených generátorů obdélníkových impulzů*. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, 2013. 50 s. Vedoucí bakalářské práce Ing. Pavel Hanák, Ph.D.

Prohlášení

Prohlašuji, že svou bakalářskou práci na téma „Soustava řízených generátorů obdélníkových impulsů“ jsem vypracoval samostatně pod vedením vedoucího bakalářské práce a s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny citovány v práci a uvedeny v seznamu literatury na konci práce.

Jako autor uvedené bakalářské práce prohlašuji, že v souvislosti s vytvořením této bakalářské práce jsem neporušil autorská práva třetích osob, zejména jsem nezasáhl nepovoleným způsobem do cizích autorských práv osobnostních a jsem si plně vědom následků porušení ustanovení §11 a následujících autorského zákona č. 121/2000 Sb., o právu autorském, o právu souvisejících s právem autorským a o změně některých zákonů (autorský zákon), ve znění pozdějších předpisů, včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. Díl 4 Trestního zákoníku č 40/2009 Sb.

V Brně dne **5. června 2013**

.....

(podpis autora)

Poděkování

Děkuji vedoucímu bakalářské práce Ing. Pavlovi Hanákovi, Ph.D. Za velmi užitečnou metodickou odbornou pomoc a další cenné rady při zpracování mé bakalářské práce.

V Brně dne **5. června 2013**

.....

(podpis autora)

OBSAH

OBSAH	9
SEZNAM OBRÁZKŮ.....	11
SEZNAM TABULEK.....	11
ÚVOD	12
1 TEORETICKÝ ÚVOD	13
1.1 CÍVKY	13
1.2 PROVEDENÍ CÍVEK	13
1.2.1 Druhy materiálu pro jádra cívek	13
1.3 TOROIDNÍ CÍVKA.....	14
1.3.1 Vinutí toroidních cívek	15
1.4 GENERÁTOR	15
1.4.1 Princip generátoru	15
1.4.2 Generátory obdélníkových impulsů	16
2 FUNKČNÍ BLOKY	18
3 MIKROKONTROÉR	20
3.1 ATMEGA16A.....	20
3.1.1 Základní vlastnosti mikrokontroléru ATmega16:.....	20
3.1.2 Programovací rozhraní ISP.....	21
4 ŘÍZENÝ PŘEPÍNAČ.....	24
4.1 MULTIPLEXOR	24
4.2 DEMULTIPLEXOR	24
4.3 REALIZACE PŘEPÍNAČE	24
4.3.1 Demultiplexor 74HC154N	24
5 VÝKONOVÝ STUPEŇ	26
5.1 POPIS FUNKCE	26
5.2 NASTAVENÍ PROUDU.....	27

5.2 VÝPOČET HODNOT REZISTORŮ	29
6 ŘÍZENÍ SOUSTAVY GENERÁTORŮ	32
6.1 NASTAVENÍ PARAMETRŮ	32
6.1.1 Šířka a perioda impulzu.....	34
6.1.2 Amplituda impulzu.....	34
7 ZÁVĚR	36
SEZNAM POUŽITÉ LITERATURY	37
SEZNAM POUŽITÝCH ZKRATEK	39
SEZNAM PŘÍLOH	40

SEZNAM OBRÁZKŮ

Obr.1.1 Toroidní cívka.....	14
Obr.1.2: Blokové schéma přímé digitální syntézy.[21]	17
Obr. 2.1: Blokové schéma.....	18
Obr. 2.2: Soustava toroidních cívek, které bude generátor napájet.	19
Obr. 3.1: Zapojení konektoru ISP [5]	21
Obr. 3.2: Blokové schéma mikrokontroléru ATmega16A [10].....	22
Obr. 3.3: Zapojení vývodů ATmega16 [10].	23
Obr. 3.4: Povinné zapojení ATmega16 [6].....	23
Obr. 4.1: Schématická značka demultiplexoru 74HC154N [9]	25
Obr. 5.1: Spínání zátěže.....	27
Obr. 5.2: Typické zapojení LM317. [13].....	28
Obr. 5.3: Řízení LM317 pomocí PWM signálu. [16].....	29
Obr. 6.1: Časový diagram pro rychlý PWM režim. [7]	35
Obr. 7.1: Kompletní schéma soustavy generátorů	44
Obr. 7.2: Návrh DPS – strana TOP.....	45
Obr. 7.3: Návrh DPS – strana BOTTOM	46
Obr. 7.4: Rozložení součástek na DPS soustavy generátorů	47
Obr. 7.5: Vývojový diagram 1/2.....	48
Obr. 7.6: Vývojový diagram 2/2.....	49

SEZNAM TABULEK

Tab. 4.1: Pravdivostní tabulka demultiplexoru 74HC154N [9].....	25
Tab. 6.1: Vyjádření dekadického čísla v BCD kódu. [18].....	33
Tab. 6.2: připojení BCD přepínačů k mikrokontroléru.	33

ÚVOD

Cílem této bakalářské práce je navrhnout obvodové řešení soustavy třicetivou řízených výkonových generátorů proudových impulzů obdélníkového tvaru, z jejichž výstupů bude zásobováno elektrickou energií stejný počet toroidních cívek s feritovým jádrem o indukčnosti mezi 2 až 10 mH a odporem 10 Ω . Impulzy by měly trvat 1 až 10 ms a zátěží by měl protékat proud od 0,1 do 1 A. Bakalářská práce navazuje na výsledky výzkumného projektu MŠMT 2B08063 "Výzkum vlivu kombinace látek pro cílenou imunoterapii a inhibičního působení pole impulsního vektorového magnetického potenciálu na nádorová onemocnění". Celá tato soustava bude řízena osmi bitovým mikrokontrolérem od firmy ATMEL.

V teoretické části se budeme zabývat nejprve vlastnostmi toroidních cívek a různými způsoby tvorby obdélníkového impulzu. V další části navrhne obecné řešení a popíšeme funkčnost všech bloků a zároveň vybereme vhodné komponenty pro realizaci. Poslední část bude obsahovat obvodový návrh soustavy generátorů, návrh desky plošných spojů této soustavy a proces řízení mikrokontrolérem bude znázorněn pomocí vývojového diagramu.

Elektronické schéma a deska plošných spojů bude navržena v programovém prostředí EAGLE 5.6.0

1 TEORETICKÝ ÚVOD

1.1 CÍVKY

Cívky jsou dvojpólové součástky konstruované takovým způsobem, aby vytvořili vlastní indukčnost L definované velikosti. Indukčnost cívek závisí na počtu závitů, jejich geometrickém uspořádání a na magnetických vlastnostech prostředí, které závity obepínají i které cívky obklopuje. Podle konstrukce je možné rozdělit cívky na dvě velké skupiny: cívky bez jádra a cívky s jádrem. Skutečná cívka se v obvodu střídavého proudu nechová jako čistá indukčnost, která posouvá fázor napětí o 90° před fázor proudu. Vlivem ztrát vznikajících v cívce je výsledný fázový posuv φ napětí U_L proti proudu I menší než 90° o úhel ϑ , který nazýváme ztrátovým úhlem cívky[3].

1.2 PROVEDENÍ CÍVEK

- **Cívky bez jádra:** cívky bez jádra dosahují indukčnost řádově jednotek mikrohenry, výjimečně jednotek milihenry. Používají se v obvodech s frekvencí až několik set megahertzů nebo v nízkofrekvenčních obvodech a to v případech, kdy záleží na tom, aby se při změně proudu procházejícího vinutím neměnila indukčnost. Vinou se na izolační kostry, nebo když se použije tlustší drát, mohou být provedeny jako samonosné (bez kostry). Vinutí bývají jednovrstvové nebo při větší indukčnosti několikavrstvové.
- **Cívky s jádrem:** Podle druhu použitého jádra dosahuje maximální indukčnost cívek několika desítek až stovek milihenry (cívky pro použití ve vysokofrekvenčních obvodech) nebo několika desítek henry (nízkofrekvenční tlumivky).

1.2.1 Druhy materiálu pro jádra cívek

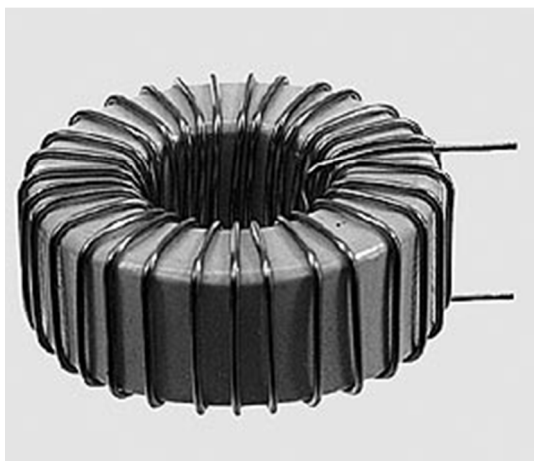
Jádra jsou vyráběna z magneticky vodivých materiálů s malými hysterezními ztrátami. Aby nevznikaly, ztráty v jádře způsobené průchodem vířivých proudů, musí být elektrická vodivost jader co nejmenší.

- **Magnetické materiály:** Do této skupiny patří cívky s jádry z magneticky měkkých a tvrdých materiálů. Tvar cívky určuje tvar magnetického jádra. Nejpoužívanější jsou válečková, hrníčková a kruhová. Tyto cívky jsou určeny pro nižší kmitočty.

- **Železné materiály:** jádro je z feromagnetických materiálů, které je možné snadno přemagnetovat. Jádro může být vyrobeno z masivního materiálu nebo vrstvené z plechu.
- **Ferity:** Pro použití ve vysokofrekvenční oblasti se jádra lisují ze směsi železného prachu a izolační hmoty. Ferity se chovají stejně jako ostatní feromagnetické materiály, ale díky použitému výrobnímu procesu mají velmi nízkou elektrickou vodivost. Díky nízké elektrické vodivosti v nich ani při vysokých frekvencích nevznikají ztráty vířivými proudy. Ferity se používají na frekvencích do 200 MHz, pro laděné obvody až do 800 MHz. Na rozdíl od jader z plechů, kde se permeabilita s kmitočtem zmenšuje, je permeabilita feritových jader v širokém rozsahu kmitočtu nezávislá. Nejčastější tvary jader jsou E, U, I, X [3].

1.3 TOROIDNÍ CÍVKA

Cívky podle typu materiálu svého jádra vynikají vysokou indukčností, řádově milihenry nebo henry, ale hlavně velmi nízkým rozptylovým tokem, který u běžných netoroidních cívek dosahuje značných ztrát. Samotná výroba toroidních cívek se průmyslově provádí speciální navíječkou. Tato navíječka uchopí elektricky izolované toroidní jádro a navíjí systémem provlékání závity. Po dokončení vinutí opatří cívku vhodnou izolační vrstvou, kde se ještě může přidat impregnace [3].



Obr.1.1 Toroidní cívka.

1.3.1 Vinutí toroidních cívek

- **jednoduché vinutí:** tento způsob se používá pro napájecí cívky, na které se nekládou vysoké požadavky. Použití je hlavně omezeno v kmitočtové oblasti.
- **jednoduché vinutí vícedílné:** pro zmenšení vlastní kapacity se vinutí rozdělí na několik dílů.
- **vinutí dvoudílné s obráceným směrem navíjení:** obrácením cívky po navinutí jedné poloviny je možné spojit konce vinutí, tím se dosahuje stejných kapacit vinutí proti jádru.
- **symetrické vinutí:** tento způsob se používá, když obě větve musí být symetrické vzhledem ke zdroji.

1.4 GENERÁTOR

Generátor je elektrické zařízení, které mění energii z napájecího zdroje (z pravidla stejnosměrného) na energii střídavého proudu požadovaného průběhu a frekvence. (Zvláštním případem je generátor stejnosměrného signálu – akumulátor, články, baterie, zdroj). Dělení generátorů může být podle nejrůznějších hledisek, zejména však podle druhu vyráběných signálů [8].

- **Generátory signálů mohou být:**

Generátory periodických signálů

Generátory neperiodických signálů

- **Generátory periodických signálů lze dále rozdělit:**

Generátory harmonických signálů - oscilátory

Generátory neharmonických signálů - relaxační generátory, generátory tvarových kmitů

- **Z hlediska buzení dělíme generátory:**

Generátory a vlastním buzením - autonomní obvod.

Generátory s vnějším buzením - zesiluje a upravuje signál z vnějšího zdroje.

1.4.1 Princip generátoru

Ke vzniku kmitů je zapotřebí akumulace energie, a proto musí být v obvodech generátorů reaktance. Po připojení zdroje se oscilační obvod sám rozkmitá tlumenými kmitů. Pro udržení těchto kmitů je nutné hradit ztráty vzniklé na odporech reálného obvodu energií z napájecího zdroje. Funkci automatického regulátoru energie ze zdroje

plní zesilovač s nelineární zpětnou vazbou. Je samozřejmé, že je nutné pokrýt i ztráty, které vzniknou při zatížení generátoru spotřebičem.

Pro praktickou realizaci je důležité, aby se generátor po zapnutí sám rozkmital (tzv. měkké nasazení kmitů). To se děje pomocí tzv. kladné zpětné vazby. Nepatrný šum se zesilovačem zesílí a přivede vazbu opět na vstup, znovu se zesílí a amplituda tímto způsobem narůstá až do limitace zesilovače. Pro harmonický signál je nutné, aby automatická regulace zmenšila zesílení a nedošlo tak k přebuzení [8].

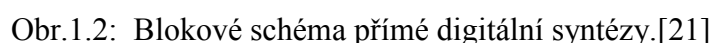
1.4.2 Generátory obdélníkových impulsů

V digitální technice se často používají generátory pravoúhlých kmitů se střídou blízkou 1:1 a pulzů. Mohou to být generátory volně a tedy nepřetržitě pracující i generátory spouštěné, které zahájí výrobu kmitů či pulsu po vyžádání řídicím signálem. Generování periodického výstupního signálu ukončí buď ukončením řídicího signálu nebo po uplynutí předepsané doby, nebo po vyrobení předepsaného počtu impulsů či jejich aktivních hran. Značnou důležitost mají i přesné generátory pravoúhlých kmitů, jejichž kmitočet je řízen krystalovým piezoelektrickým rezonátorem. Používají se jako zdroje hodinových signálů pro řízení chodu synchronně pracujících digitálních systémů a přesnost a stálost jejich kmitočtu je tak velká, že se používají i k časoměrným účelům. V našem případě bude výrobu obdélníkového impulsu obstarávat mikrokontrolér na základě zadaných parametrů. Možné realizace generátorů[8]:

- **S logickými členy:** Generátory RC s jednoduchými logickými členy a invertory patří ke konstrukčně nejjednodušším, avšak nejméně spolehlivým a kmitočtově nejméně stabilním generátorům.
- **S monostabilními klopnými obvody:** Monostabilní klopný obvod má jeden stabilní stav, v němž může setrvat libovolně dlouho a jeden kvazistabilní stav, ve kterém může setrvat pouze přechodně - tzv. doba kmitu. Obvod může být sestaven z diskretních součástek anebo může být v integrované podobě, avšak princip bývá vždy podobný.
- **S časovačem:** Generátory impulsů s universálním časovačem 555 používají jako základní stavební prvek obvod typu 555, doplněný vhodnou smyčkou kladné zpětné vazby
- **Generátory řízené napětím nebo proudem:** Generátory pravoúhlých kmitů či pulsů řízené napětím nebo proudem využívají možnosti volit časovací děj

- **Oscilátory řízené krystalem:** Krystalem řízené generátory používáme tehdy, jsou-li kladeny vyšší nároky na přesnost a zejména stabilitu kmitočtu pravoúhlých kmitů. Prvkem, který zlepšuje přesnost a stabilitu kmitočtu, je piezoelektrický rezonanční prvek s křemenným výbrusem (krystal) [8].

Z anglického Direct Digital Synthesis. Syntezátory frekvence obecně využívají referenční signál s konstantní frekvencí. Výstupní frekvence je pak pomocí digitálních, digitálně-analogových a/nebo analogových obvodů generována jako určitý násobek (podíl) této referenční frekvence a lze ji měnit jen diskrétně. Krok diskrétní změny výstupní frekvence závisí na poměru hodinové frekvence a počtu bitů řídicího slova. Tento krok běžně bývá v řádu setin Hz. Referenční oscilátor s pevnou výstupní frekvencí lze v praxi vytvořit s velmi dobrou frekvenční stabilitou, respektive řádově lepší než v případě oscilátorů s proměnnou frekvencí. Frekvenční stabilita výstupního signálu je pak dána pouze frekvenční stabilitou referenčního oscilátoru. V případě přímé digitální syntézy je syntezátor tvořen výhradně digitálními obvody a výstupním digitálně-analogovým převodníkem. Na obr.1.2 je znázorněno základní zjednodušené blokové schéma přímé digitální syntézy.[21]



2 POŽADAVKY NA GENERÁTOR A ZVOLENÉ ŘEŠENÍ

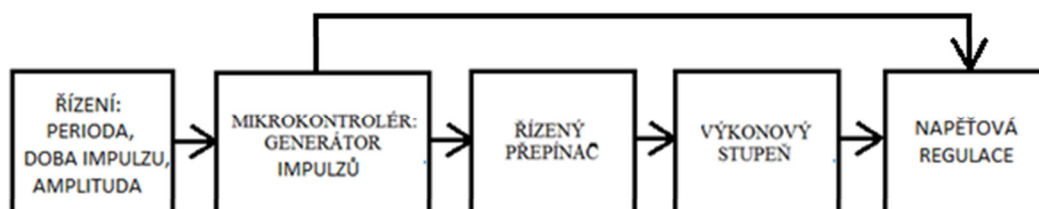
Aby výsledná sestava generátorů obdélníkových impulsů fungovala správně, je potřeba rozdělit generátor na jednotlivé funkční bloky.

Nejdůležitějším blokem je mikrokontrolér, pomocí kterého se generují impulzy obdélníkového tvaru. Samotné řízení mikrokontroléru a tím pádem i nastavování periody, délky trvání impulsů a amplitudy se provádí pomocí třech BCD přepínačů, na nichž se nastavuje hodnota, kterou mikrokontrolér převede na dané parametry impulsu.

Dalším funkčním blokem je přepínač realizovaný dvěma demultiplexory, každý se 16-ti výstupy. Přepínání jednotlivých výstupů demultiplexorů zajišťuje mikrokontrolér. Protože výstup z demultiplexoru můžeme zatížit maximálně 20 mA, je nutné použít výkonový stupeň, který daný výstup z demultiplexoru zesílí na požadovanou hodnotu.

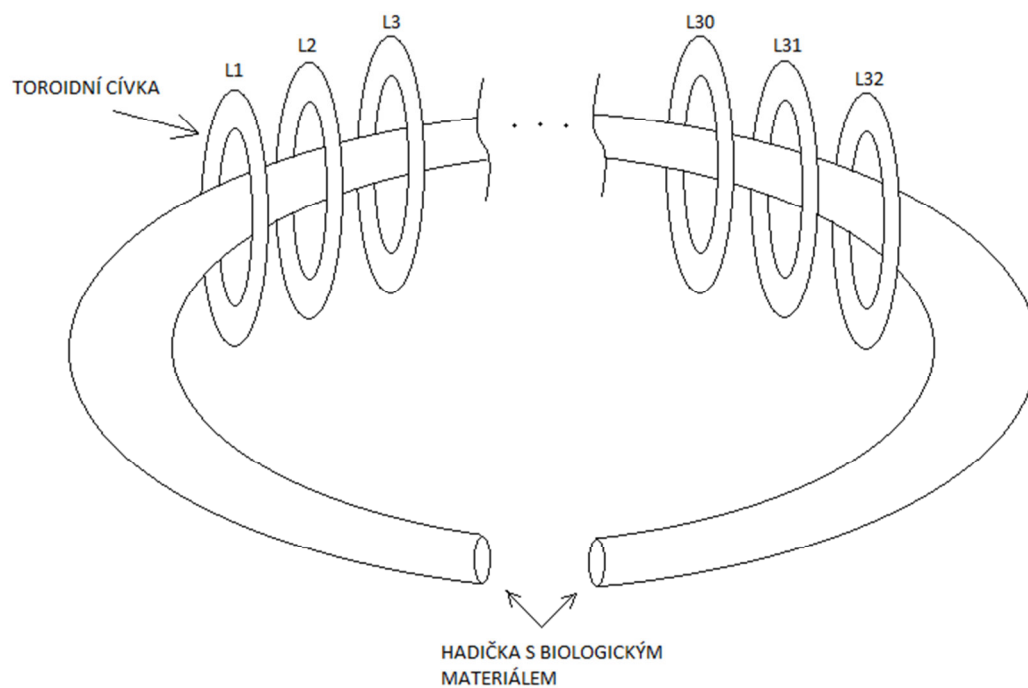
Výkonový stupeň budeme realizovat pomocí tranzistoru MOSFET, který bude buzen jednoduchým tranzistorovým zesilovačem. U tohoto řešení je proud protékající zátěží úměrný pouze velikosti napájecího napětí tranzistoru MOSFET a nešel by tím pádem volitelně nastavovat. Proto je potřebné použít obvod regulující napětí přivedené k MOSFET tranzistoru.

Tento regulační obvod bude tvořen jednoduchým regulátorem napětí lm317 doplněným o operační zesilovač umožňující řízení regulátoru signálem z mikrokontroléru. Jednotlivé funkční bloky jsou znázorněny v blokovém schématu na obr. 2.1



Obr. 2.1: Blokové schéma

K jednotlivým výstupům soustavy generátorů bude připojena zátěž, kterou budou tvořit toroidní cívky jejichž středem povede hadička s biologickým materiálem. Zátěž je zobrazena obrázkem 2.2.



Obr. 2.2: Soustava toroidních cívek, které bude generátor napájet.

3 MIKROKONTROLÉR

V tomto návrhu soustavy generátorů plní mikrokontrolér funkci tvorby obdélníkového impulzu, tak aby odpovídal zadaným vstupním parametrům. Protože z mikrokontroléru půjde pouze jeden generovaný signál, bude mít mikrokontrolér za úkol ještě řízení přepínání tohoto generovaného signálu, tak aby byl postupně přiveden do všech 32 výkonových stupňů, které budou také řízeny tímto mikrokontrolérem. Pro tuto funkci je třeba vybrat vhodný typ. Na našem trhu je jich velké množství od různých výrobců jako jsou například Microchip, Hitachi, Zilog, Intel nebo Atmel. Jako vhodný mikrokontrolér byl vybrán typ ATmega16A od firmy Atmel z rodiny AVR.

3.1 ATmega16A

Mikrokontrolér ATmega16 je nízkopříkonový 8bitový mikrokontrolér založený na rozšířené architektuře AVR RISC. Tím, že provádí výkonné instrukce v jediném hodinovém cyklu, dosahuje 1 MIPS na 1 MHz [10].

3.1.1 Základní vlastnosti mikrokontroléru ATmega16:

- Instrukční soubor obsahuje 131 instrukcí.
- 32 registrů délky 8 bitů.
- Čtyři 8bitové vstupně/výstupní porty (celkem tedy 32 vstupů/výstupů).
- Hodinový kmitočet 0 až 16 MHz, maximální výpočetní výkon až 16 MIPS.
- Paměť programu je tvořena zbudovanou Flash, kapacita je 16 kB; počet přeprogramování je 1000 cyklů.
- Datová paměť RAM kapacity 1 kB.
- Datová paměť EEPROM kapacity 512 B; počet přeprogramování je 100 000 cyklů.
- Flash a EEPROM programovatelné přímo pomocí rozhraní SPI nebo JTAG.
- Dva 8bitové čítače/časovače, jeden 16bitový (dokonalejší) čítač/časovač.
- Čtyři PWM kanály.
- Analogový komparátor, 10bitový A/D převodník.
- Jednotky USART, SPI, TWI (podpora I²C).
- Jednotky WDT, Power-on reset.
- Zabudovaný RC oscilátor.
- Pouzdra DIP 40, TQFP 44.

Mikrokontrolér ATmega16 obsahuje několik osmibitových paralelních portů s možností definice funkce bit po bitu. Také je vybaven dvěma jednoduchými osmibitovými čítači/časovači s PWM funkcí, která bude využita pro řízení regulátoru napětí. Také je k dispozici další 8bitový asynchronní čítač/časovač (jeho hodinový kmitočet není odvozen od kmitočtu jádra, ale z „hodinového“ krystalu 32,768 kHz).

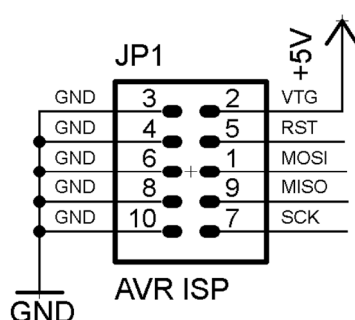
ATmega16 je vybaven obvodem WDT (Watch-Dog Timer; hlídač správného běhu programu) a analogovým komparátorem. Také je k dispozici zabudovaný synchronní a asynchronní sériový kanál USART a 10bitový A/D převodník (3 funkční režimy: 8 kanálů SE, 7 diferenčních kanálů, 2 diferenční kanály s volitelným ziskem 1x, 10x a 200x) [7].

3.1.2 Programovací rozhraní ISP

Mikrokontrolér lze programovat přes dvě rozhraní. Jedná se o ISP a JTAG. V návrhu bude ale použito pouze rozhraní ISP z toho důvodu, že JTAG je defaultně vypnut.

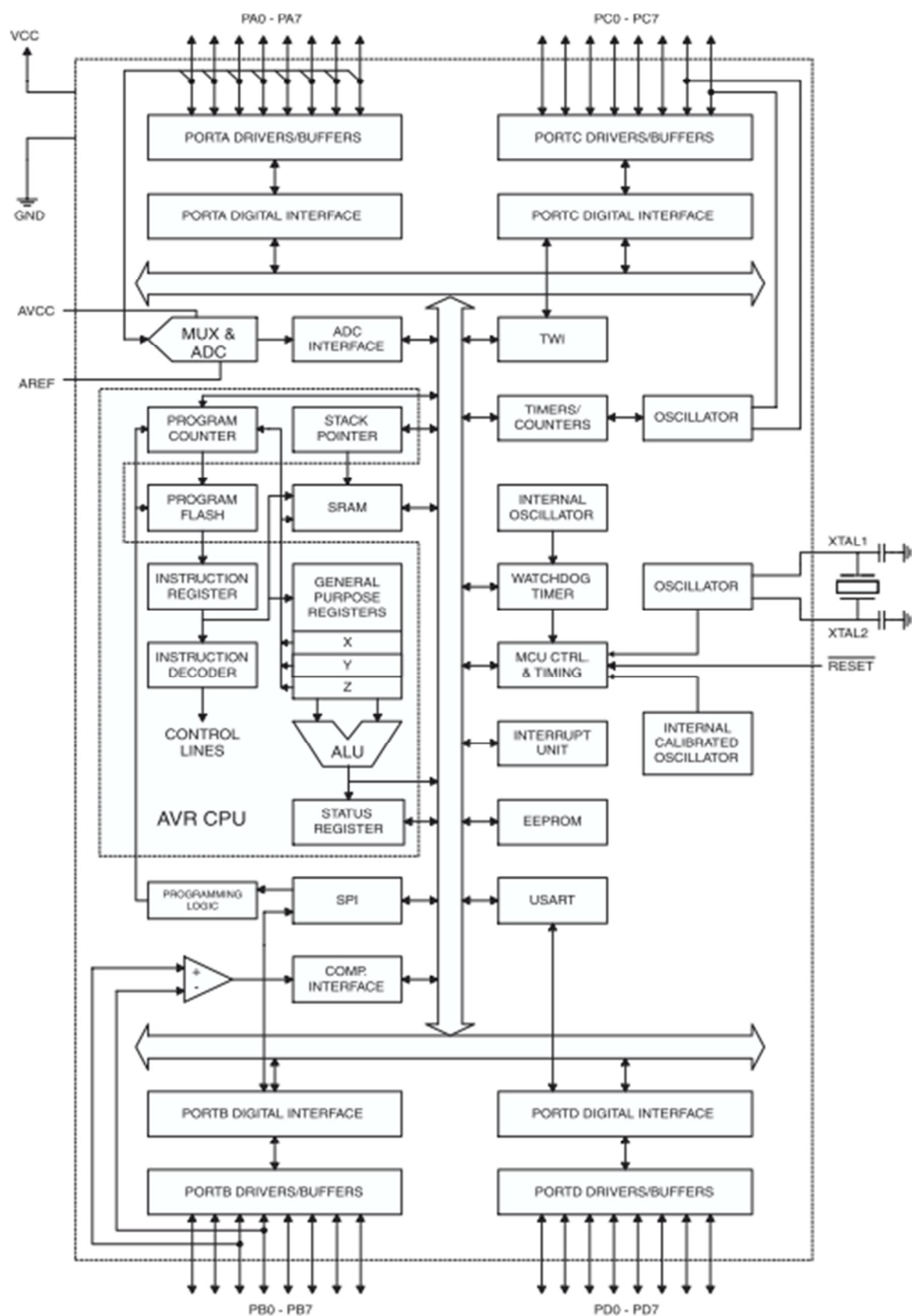
ISP (In System Programming)

Toto programovací rozhraní je v dnešní době velice rozšířené a výhodou je, že se integrovaný obvod nemusí přenášet z vyvíjené aplikace do programovacího zařízení a zpět. Komunikace mezi mikrokontrolérem a ISP probíhá po sériové lince. Konektor je připojen na DPS deseti vývody jak lze vidět na obr. 3.1

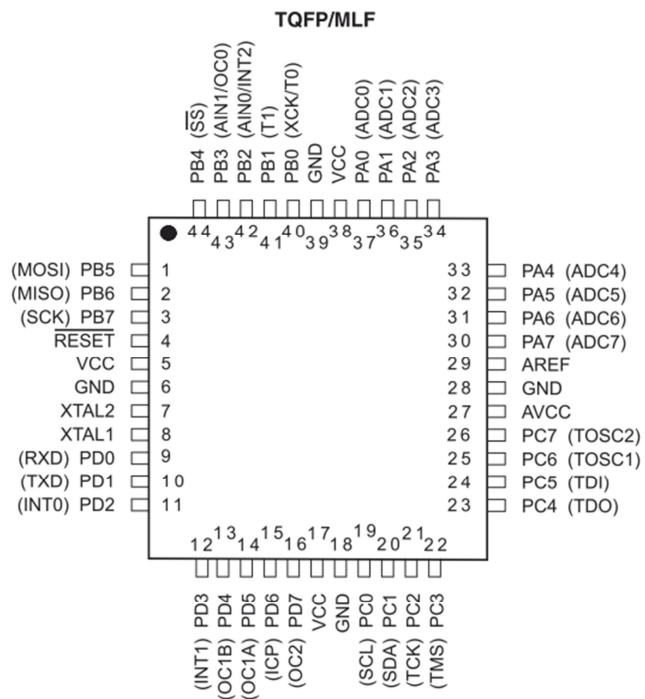


Obr. 3.1: Zapojení konektoru ISP [5]

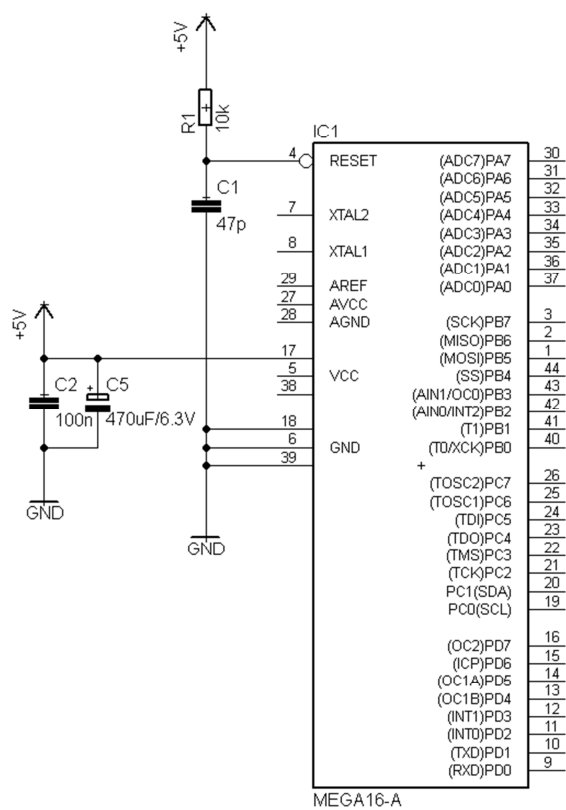
Konektor ISP obsahuje vývody pro napájení (VTG), reset (RST), hodinový signál pro synchronizaci přenosu dat (SCK), sériový zápis (MOSI) a sériové čtení (MISO) obsahu interních pamětí FLASH i EEPROM. Zbývajících pět vývodů je připojeno na zem (GND) [5].



Obr. 3.2: Blokové schéma mikrokontroléru ATmega16A [10].



Obr. 3.3: Zapojení vývodů ATmega16 [10].



Obr. 3.4: Povinné zapojení ATmega16 [6]

4 ŘÍZENÝ PŘEPÍNAČ

4.1 MULTIPLEXOR

Je obvod, který má určitý počet datových vstupů a jeden výstup. Má adresové vstupy, na které se přivádějí adresové signály tvořící binárně zakódovanou adresu. Datové vstupy jsou očíslovány a jejich počet se shoduje s počtem možných adresových kombinací. Signál z datového vstupu s číslem odpovídajícím dekadické hodnotě adresy je multiplexorem převeden na výstup. Signály z ostatních datových vstupů nejsou respektovány. Je-li počet adresových vstupů multiplexoru n , je počet jeho datových vstupů 2^n [20].

4.2 DEMULTIPLEXOR

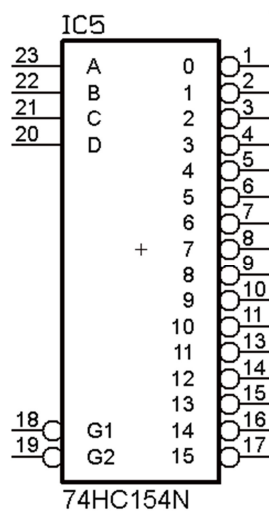
Je obvod provádějící opačnou operaci než multiplexor. Demultiplexor obsahuje jednu skupinu vstupů označených za adresové vstupy, které vybírají výstup, na který se vede signál z dalšího, tzv. datového vstupu.

4.3 REALIZACE PŘEPÍNAČE

Jak již bylo zmíněno v kapitole 3 FUNKČNÍ BLOKY, potřebujeme zajistit, aby signál vygenerovaný mikrokontrolérem byl postupně přiveden na jednotlivé zesilovací stupně. To lze zajistit řízeným elektronickým přepínačem. Jelikož potřebujeme přivést jeden signál na 32 výkonových stupňů, je vhodné použít dva demultiplexory se 4 adresovými vstupy určujícími jeden aktivní výstup z 16-ti možných. Byl vybrán typ 74HC154N.

4.3.1 Demultiplexor 74HC154N

Demultiplexor 74HC154N Obsahuje 4 adresové vstupy (A, B, C, D), dva negované datové vstupy (G1, G2) a 16 výstupů, které jsou také negované (0-15). S negovanými datovými vstupy a výstupy se musí počítat při návrhu řízení. Na obrázku 4.1 je zobrazena schématická značka. Jaká kombinace adresových bitů odpovídá jakému výstupu je znázorněna v tabulce 4.1 [9]



Obr. 4.1: Schématická značka demultiplexoru 74HC154N [9]

Tab. 4.1: Pravdivostní tabulka demultiplexoru 74HC154N [9]

Input						Output															
G1	G2	A	B	C	D	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16
H	H	X	X	X	X	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H
H	L	X	X	X	X	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H
L	H	X	X	X	X	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H
L	L	L	L	L	L	L	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H
		H	L	L	L	H	L	H	H	H	H	H	H	H	H	H	H	H	H	H	H
		L	H	L	L	H	H	L	H	H	H	H	H	H	H	H	H	H	H	H	H
		H	H	L	L	H	H	H	L	H	H	H	H	H	H	H	H	H	H	H	H
		L	L	H	L	H	H	H	H	L	H	H	H	H	H	H	H	H	H	H	H
		H	L	H	L	H	H	H	H	H	L	H	H	H	H	H	H	H	H	H	H
		L	H	H	L	H	H	H	H	H	H	L	H	H	H	H	H	H	H	H	H
		H	H	H	L	H	H	H	H	H	H	H	L	H	H	H	H	H	H	H	H
		L	L	L	H	H	H	H	H	H	H	H	H	L	H	H	H	H	H	H	H
		H	L	L	H	H	H	H	H	H	H	H	H	H	L	H	H	H	H	H	H
		L	H	L	H	H	H	H	H	H	H	H	H	H	H	L	H	H	H	H	H
		H	H	L	H	H	H	H	H	H	H	H	H	H	H	H	L	H	H	H	H
		L	L	H	H	H	H	H	H	H	H	H	H	H	H	H	H	L	H	H	H
		H	L	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	L	H	H
		L	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	L	H
		H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	L

5 VÝKONOVÝ STUPEŇ

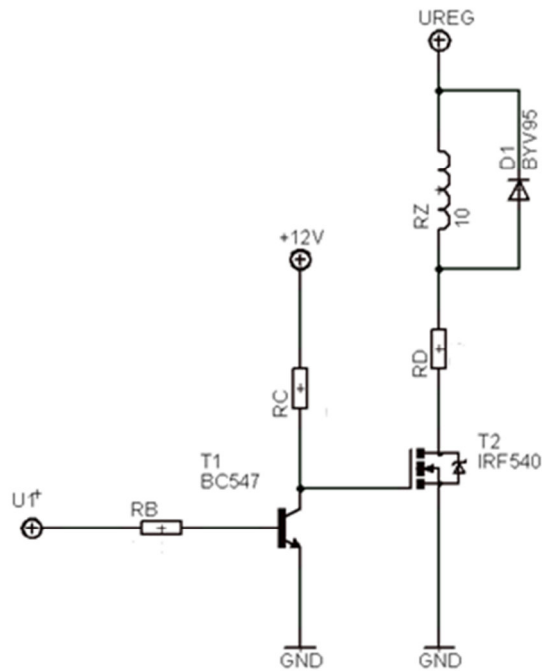
Výkonový stupeň bude realizován výkonovým tranzistorem MOSFET, který funguje ve spínacím režimu. Výhodou tohoto tranzistoru je možnost spínání a rozepínání o frekvenci desítek kHz nebo jednotek MHz. Proto na tranzistoru nebudou vznikat téměř žádné ztráty a není způsobená skoro žádná deformace hran přiváděného signálu z demultiplexoru.

Tranzistor pracuje v saturačním režimu, a proto se nedá zesilovat jiný než obdélníkový signál. Ostatní signály by byly značně deformované. Aby se tranzistor dostal do saturace, musí se na jeho pin G (gate) přivést určité napětí, které je u tranzistorů MOSFET nejčastější v rozsahu 7 až 10 V. Toto napětí není možné získat z výstupu demultiplexoru, proto je třeba použít invertující jednotranzistorový zesilovač, který bude pracovat jako budič. MOSFET tranzistor může být zatěžován velkými proudy a má velmi nízký vnitřní odpor v saturaci při sepnutí [4].

Nastavení velikosti amplitudy proudu procházejícího cívkou se bude provádět regulací napájecího napětí s ohledem na jistou linearitu, kdy při změně napětí dochází zároveň ke změně proudu procházejícího cívkou.

5.1 POPIS FUNKCE

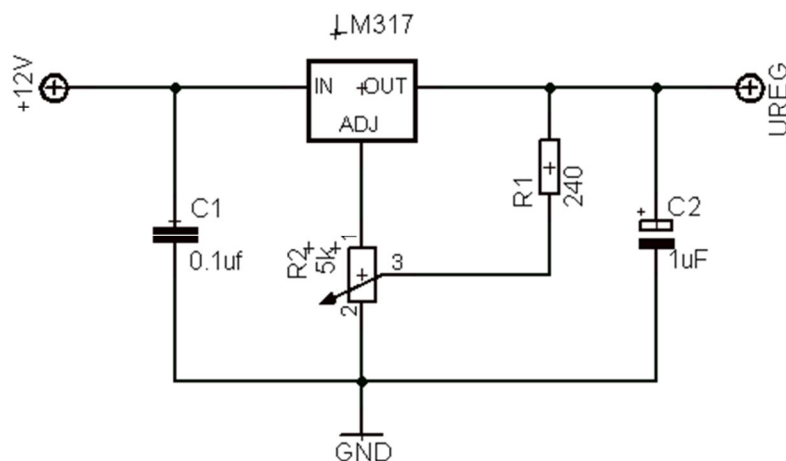
Signál vycházející z demultiplexoru o hodnotách napětí 0 a 5 je přiveden přes rezistor na pin B bipolárního tranzistoru BC547, který plní funkci budiče MOSFET tranzistoru. Když se budící tranzistor sepne, dojde k přivedení nulového napětí na pin G tranzistoru MOSFET a ten se uzavře. Pokud je přivedeno nulové napětí z demultiplexoru na budící tranzistor, tak se tento tranzistor rozeptne a na výkonový tranzistor MOSFET je přivedeno napájecí napětí, což je napětí, které uvede MOSFET tranzistor do saturace a které je potřebné pro sepnutí tohoto tranzistoru. Když je výkonový tranzistor sepnut prochází jím proud do cívky, která tvoří zátěž. Aby nedocházelo ke zpětnému průchodu proudu, když napětí poklesne na nulu, jsou zapojeny nulové diody. Z výše popsané funkce je zřejmé, že z mikrokontroléru by měl být přiveden invertovaný signál. Protože je ale mezi mikrokontrolér a budící tranzistor vložen demultiplexor s negovanými výstupy, plní funkci inverze signálu právě tento demultiplexor. Obvod plnící tuto funkci je zobrazen na obrázku 5.1.



Obr. 5.1: Spínání zátěže.

5.2 NASTAVENÍ PROUDU

Pro nastavení velikosti proudu protékajícího cívkou je využito jisté linearitě mezi přiloženým napětím a proudem protékajícím zátěží. Regulaci tohoto přiloženého napětí budeme provádět pomocí stabilizovaného zdroje LM317. Integrovaný obvod LM317 je schopen poskytnout napětí v rozmezí 1,25 až 37 V s maximálním výstupním proudem až 1,5 A a je zvláštní tím, že má jen tři vývody, přičemž žádný z vývodů není uzemněn. Obvod se snaží nastavit na výstupu takové napětí, aby rozdíl napětí mezi vývody ADJ a OUT byl právě 1,25 V. Typické zapojení LM317 je zobrazeno na obrázku 5.2. [15]



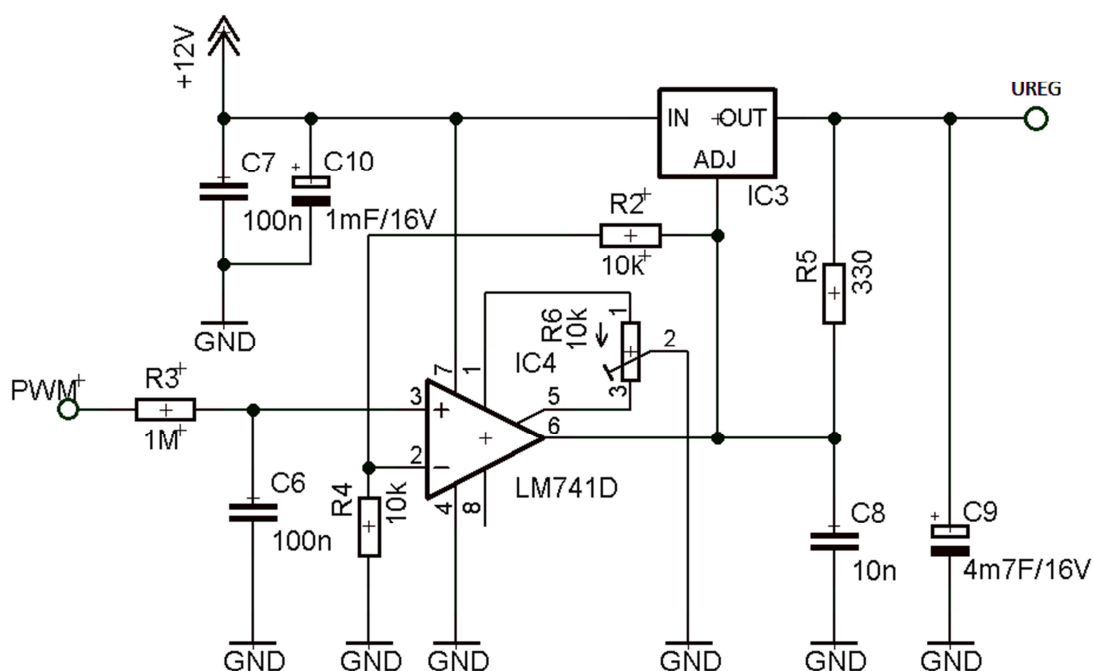
Obr. 5.2: Typické zapojení LM317. [13]

Výstupní napětí stabilizátoru se tedy nastavuje potenciometrem R2, který tvoří s rezistorem R1 dělič napětí. Na rezistoru R1 o velikosti odporu $240\ \Omega$ je již zmíněné napětí $1.25\ \text{V}$ a je zároveň zajištěn minimální proudový odběr $5\ \text{mA}$. [15]

V našem případě nebude využito mechanického potenciometru pro nastavení napětí na vývodu ADJ, ale výstupní napětí budeme řídit pomocí mikrokontroléru a PWM signálu.

- **PWM signál:** (Pulse Width Modulation - Pulsně šířková modulace), je diskrétní modulace pro přenos analogového signálu pomocí dvouhodnotového signálu. Signál je přenášen pomocí střídavy. Pro demodulaci takového signálu pak stačí DP- dolnofrekvenční propust. Vzhledem ke svým vlastnostem je pulsně šířková modulace často využívána ve výkonové elektronice pro řízení velikosti napětí nebo proudu. [19]

Jelikož je napájecí napětí mikrokontroléru $5\ \text{V}$, je možné změnou střídavy PWM signálu a dolnofrekvenční propusti generovat analogové napětí pouze v rozsahu 0 až $5\ \text{V}$. To je v našem případě pro nastavení výstupního napětí stabilizovaného zdroje LM317 málo. Z důvodu potřeby většího rozsahu výstupního napětí použijeme pro zesílení PWM signálu operační zesilovač. Hlavní podmínkou pro výběr operačního zesilovače je možnost nastavení napěťového offsetu. Takovou možnost nabízí obvod LM741 a to jednoduchým odporovým trimrem mezi piny č. 1 a 5. Výsledný způsob regulace je znázorněn na obrázku 5.3. [16]



Obr. 5.3: Řízení LM317 pomocí PWM signálu. [16]

Požadujeme zesílení operačního zesilovače $A_U = 2$, v našem případě ho určují hodnoty rezistorů R_2 a R_4 , které určíme ze vzorce (1) [16]

$$A_U = \frac{R_2}{R_4} + 1 \quad [-] \quad (1)$$

Řídicí napětí U_{ADJ} bude nabývat hodnot 0-10 V a Výstupní napětí stabilizátoru tedy spočítáme podle vzorce (2) [16]

$$U_{REG} = U_{ADJ} + 1,25 \quad [V] \quad (2)$$

Rozsah U_{REG} tedy bude 1,25 až 11.25 V

5.2 VÝPOČET HODNOT REZISTORŮ

Pro správnou funkci tohoto výkonového stupně, který je zobrazen na obrázku 5.3, je třeba provést výpočet hodnot součástek, tedy dvou rezistorů zvoleného tranzistoru BC547 a rezistoru tranzistoru IRF540 ve větvi, kterou bude protékat požadovaný proud. Tyto rezistory mají úlohu omezovat proud tekoucí do báze budícího tranzistoru a celkový proud tekoucí cívku a tranzistorem při jeho sepnutí.

Maximální kolektorový proud tranzistorem BC547 je podle katalogového listu [12] 100 mA a proudový zesilovací činitel h_{21E} 110 – 220. Zvolil jsem poloviční proud, tedy 50 mA. Poměr proudu I_c a I_b h_{21E} se mění se zapojením, proudem a teplotou, proto budu počítat s nejnižším tedy 110. Příslušná hodnotu rezistorů je vybrána z odporové řady standardních rezistorů E12.

Proud báze I_b [17]:

$$I_b = \frac{I_c}{h_{21E}} \quad [A] \quad (3)$$

$$I_b = \frac{50 \cdot 10^{-3}}{110} = 4,54 \cdot 10^{-4} = 454,5 \mu A$$

Odpor báze R_b [17]:

Na výstupu demultiplexoru je napětí $U_1 = 5 \text{ V}$ a úbytek napětí které je potřebné pro sepnutí tranzistoru je $U_{BE} = 0,7 \text{ V}$.

$$R_b = \frac{U_b}{I_b} \quad [\Omega] \quad (4)$$

Po úpravě:

$$R_b = \frac{U_1 - U_{BE}}{I_b}$$

$$R_b = \frac{5 - 0,7}{454,5 \cdot 10^{-6}} = 9,46 \text{ k}\Omega \rightarrow 10 \text{ k}\Omega$$

Odpor kolektoru R_c [17]:

Na kolektor je připojeno pomocné napětí U_n , které bude spínat MOSFET tranzistor.

$$R_c = \frac{U_n}{I_c} \quad [\Omega] \quad (5)$$

$$R_c = \frac{12}{50 \cdot 10^{-3}} = 240 \Omega \rightarrow 270 \Omega$$

Odpor R_d v proudové větvi tranzistoru IRF540:

Proud tekoucí zátěží se bude nastavovat velikostí připojeného napětí z regulovaného stabilizátoru napětí LM317. Ze způsobu nastavení regulovaného napětí U_{REG} , které bude popsáno v kapitole 6.2 NASTAVENÍ PROUDU, vyplývá, že maximální napětí přivedené na zátěž je 11,25 V. Cívka tvořící zátěž má odpor $R_z=10\Omega$.

$$R_d = \frac{U_{REG}}{I} - R_z \quad [\Omega] \quad (6)$$

$$R_d = \frac{11,25}{1} - 10 = 1,25 \Omega \rightarrow 1,5 \Omega$$

6 ŘÍZENÍ SOUSTAVY GENERÁTORŮ

Řízení celé soustavy generátorů obdélníkových impulzů má na starosti mikrokontrolér ATmega16. Aby mohl mikrokontrolér řídit soustavu podle našich požadavků, musí existovat možnost tyto požadavky nastavit. Když jsou požadavky nastaveny, mikrokontrolér začne generovat PWM signál se střídou odpovídající zadané hodnotě amplitudy a nastaví tak velikost napětí U_{REG} na výstupu stabilizátoru napětí LM317. Poté mikrokontrolér nastaví pomocí čtyř adresových bitů adresu prvního výstupu prvního demultiplexoru, který odpovídá prvnímu z třicetidvou koncových výkonových stupňů. Jakmile je adresa nastavena, nastaví mikrokontrolér vstupy demultiplexoru G1 a G2 do log.0 (počáteční hodnota log.1), po dobu odpovídající zadané šířce impulzu, čímž dojde k připojení zátěže k zemi a začne jí protékat proud. Po uplynutí této doby se nastaví G1 a G2 opět do log.1, tím dojde k rozpojení zátěže a mikrokontrolér čeká dobu rovnou perioda mínus šířka impulzu. Poté se nastaví další adresa odpovídající druhému vývodu prvního demultiplexoru a celý proces se opakuje do nastavení poslední adresy.

6.1 NASTAVENÍ PARAMETRŮ

Pro nastavení parametrů impulzu, tedy amplitudy, periody a šířky impulzu je v návrhu použita trojce rotačních 10-ti polohových přepínačů BCD kódu, kde každý z nich je připojen ke čtyřem vstupům mikrokontroléru.

- **BCD kód:** (Binary-coded decimal – binárně kódované dekadické číslo) je v číslicové technice jeden z často používaných binárních kódů. Kód BCD se používá pro kódování desítkových číslic 0 až 9, přičemž každá z těchto číslic je kódována (pevně daným) počtem bitů – typicky čtyřmi. Do jednoho bajtu je pak možno uložit dvě čísla v kódu BCD. V Tabulce 6.1 jsou vyjádřeny hodnoty dekadického čísla v zakódovaném tvaru BCD kódu. [18]

Tab. 6.1: Vyjádření dekadického čísla v BCD kódu. [18]

Dekadické číslo	Kód BCD
0	0000
1	0001
2	0010
3	0011
4	0100
5	0101
6	0110
7	0111
8	1000
9	1001

BCD přepínačem S3 se nastavuje perioda, přepínačem S4 doba impulzu a přepínačem S5 se nastavuje amplituda. Vývody BCD přepínačů jsou připojeny na vstupy mikrokontroléru, které jsou uvedeny v tabulce 6.2.

Tab. 6.2: připojení BCD přepínačů k mikrokontroléru.

BCD přepínač	Mikrokontrolér	
	číslo pinu	název pinu
S3		
T_BIT0	13	PD4
T_BIT1	14	PD5
T_BIT2	15	PD6
T_BIT3	16	PD7
S4		
D_BIT0	9	PD0
D_BIT1	10	PD1
D_BIT2	11	PD2
D_BIT3	12	PD3
S5		
AMPL_BIT0	23	PC4
AMPL_BIT1	24	PC5
AMPL_BIT2	25	PC6
AMPL_BIT3	26	PC7

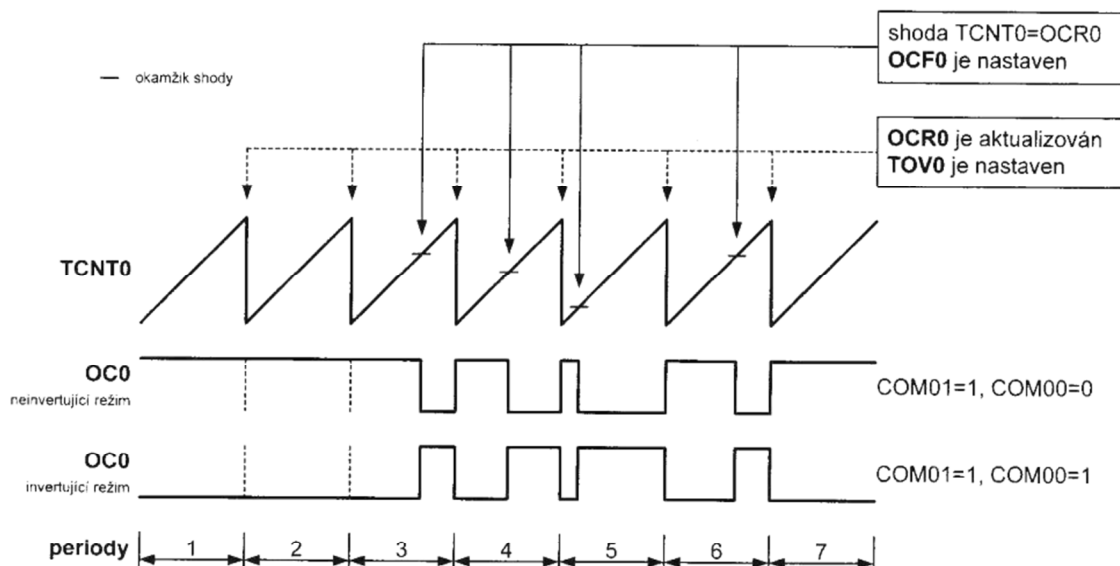
6.1.1 Šířka a perioda impulzu

Perioda, jak již bylo zmíněno, se nastavuje přepínačem S3 a šířka (doba) impulzu přepínačem S4. Z procesu řízení vyplývá, že šířka impulzu musí být menší nebo maximálně rovna periodě. Pokud by to tak nebylo, vyšel by čas, který má mikrokontrolér čekat než nastaví další adresu, záporný a to je nežádoucí jev. Proto se po nastavení parametrů tyto dvě hodnoty porovnávají a až potom se přechází na další krok. BCD přepínač S3 a S4 mají stejný rozsah hodnot. Jeden krok odpovídá 1 ms s počáteční hodnotou 1 ms. Tedy poloha 0 odpovídá šířce i periodě impulzu 1 ms a poloha 9 odpovídá 10 ms.

6.1.2 Amplituda impulzu

Požadovaná amplituda se nastavuje přepínačem S5. Zadanou hodnotu převede mikrokontrolér na PWM signál se střídou odpovídající právě zadané hodnotě BCD přepínačem. Poloha 0 se rovná 10% střídy s krokem 10%. Poloha 9 tedy nastaví střidu PWM signálu 100% což odpovídá stejnosměrnému napětí 5 V (napájecí napětí mikrokontroléru). PWM signál je generován na výstupu mikrokontroléru OC0.

PWM signál se v mikrokontroléru ATmega16 vytváří ve dvou režimech a to v rychlém a fázově korigovaném režimu. V našem případě použijeme rychlý režim, který je dobře použitelný pro regulaci výkonu usměrnění nebo D/A převod. Rychlý režim poskytuje vysokorychlostní generaci PWM průběhu. Tento režim se odlišuje od ostatních svou jednofázovou realizací. Je využit čítač čítající ode dna do maxima a po přetečení se vrací opět ke dnu. Časový diagram je uveden na obrázku 6.1. Tento diagram obsahuje neinverující i inverující PWM výstup OC0. [7]



Obr. 6.1: Časový diagram pro rychlý PWM režim. [7]

Z diagramu je patrné, že v neinvertujícím režimu je vývod OC0 nastaven do log. 1 vždy po přetečení obsahu čítače a po dosažení shody $TCNT0 = OCR0$ dojde k vynulování tohoto vývodu. Takže hodnota obsažená v registru OCR0, kterou nastavíme BCD přepínačem S5, přímoúměrně určuje dobu trvání log. 1 na vývodu OCR0. [7]

Jelikož čítač čítá do 255_D a BCD přepínač má jen 10 poloh, je nutno rozdělit tento rozsah na deset hodnot se stejným krokem. Proto je třeba upravit hodnoty z přepínače pomocí matematických operací tak aby odpovídaly těm deseti hodnotám z rozsahu čítače. Tím bude zajištěna nastavitelná střída po 10%.

- Úprava hodnoty z BCD přepínače (7).

$$OCR0 = (H_{BCD} + 1) \cdot 25_D \quad [-] \quad (7)$$

OCR0 – registr, který obsahuje hodnotu určující dobu trvání log. 1

H_{BCD} – hodnota z BCD přepínače

7 ZÁVĚR

Bakalářská práce se zabývala vlastnostmi cívek, druhy generátorů a způsoby generování impulzu. Účelem této práce bylo pochopit danou problematiku a získat vědomosti potřebné pro vytvoření výsledného návrh. Cílem nebylo navrhnout pouze jeden generátor, ale řízenou soustavu třicetidvou generátorů proudového impulzu obdélníkového tvaru.

Navržená soustava by měla být schopna generovat impulzy ihned po připojení napájení a nastavení vstupních parametrů impulzu. Požadovaný impulz se objeví na výstupech generátorů, které se přepínají sekvenčně. Komponenty použité v návrhu a součástky potřebné pro jejich správnou funkci, byly vhodně vybrány a navrženy tak, aby se parametry vygenerovaného impulzu co nejvíce přiblížily parametrům určeným v zadání této práce: šířka impulzu 1 až 10 ms a velikost amplitudy 0,1 až 1 A.

Proces řízení navržené soustavy je znázorněn pomocí vývojového diagramu, podle kterého je třeba vytvořit program obsluhující mikrokontrolér. Dle potřeby lze pozměnit způsob spínání jednotlivých výstupů generátorů změnou části programu, která má na starosti adresaci výstupů demultiplexorů. Nesmí se však zapomenout na maximální proudový odběr ze stabilizátoru napětí. Elektronické schéma a návrh desky plošných spojů (DPS) je vytvořeno v Programovém prostředí Eagle 5.6.0. a zobrazeny v příloze

SEZNAM POUŽITÉ LITERATURY

KNIHY:

- [1] HUMLHANS, J. : Zajímavá zapojení - inspirace konstruktérům - 2. díl. Vydavatelství BEN, Praha, 2005
- [2] Kol. autorů: Elektronika – polovodičové součástky a základní zapojení. ISBN: 80-7300-123-3. BEN. Praha, 2006
- [3] MAŤÁTKO, JAN. *ELEKTRONIKA*. Praha : SNTL-Nakladatelství technické literatury, 1987. 319 s.
- [4] GABRIEL, VIKTOR. *ŘÍZENÝ VÝKONOVÝ GENERÁTOR PROUDOVÝCH IMPULSŮ*. Brno, 2008. 62 s. Bakalářská práce. Vysoké učení technické Brno.
- [5] GRYŽBOŇ, Jan. *NÍZKOPŘÍKONOVÉ SLEDOVACÍ ZAŘÍZENÍ PRO MOTOCYKLY*. Brno, 2012. 60 s. Bakalářská práce. Vysoké učení technické Brno.
- [6] DAVID, Jakub. *MĚŘIČ ELEKTRICKÉ ENERGIE PRO MALÁ STEJNOSMĚRNÁ NAPĚTÍ*. Brno, 2011. 46 s. Bakalářská práce. Vysoké učení technické Brno
- [7] MATOUŠEK, David. *Práce s mikrokontroléry Atmel AVR ATmega16 - 4.díl*. PRAHA: BEN - technická literatura, 2006. ISBN 80-7300-174-8.

SKRIPTA:

- [8] VRBA, R., LEGÁT, P., FUJCIK, L., HÁZE, J., KUČTA, R., MIKEL, B., SKOČDOPOLE, M.: Digitální obvody a mikroprocesory. Elektronické skriptum, 1. vyd., FEKT VUT, Brno 2003, s. 238, ISBN MEL103

DATASHEET:

- [9] *Nxp.com: DEMULTIPLEXOR* [online]. 2004 [cit. 2011-12-15]. Alldatasheet. Dostupné z WWW: <<http://pdf1.alldatasheet.com/datasheet-pdf/view/104086/PHILIPS/74HC154N.html>>.
- [10] *Atmel.com: ATmega16*. [online]. 2002 [cit. 2011-12-15]. Alldatasheet. Dostupné z WWW: <<http://pdf1.alldatasheet.com/datasheet-pdf/view/78532/ATMEL/ATMEGA16.html>>.

- [11] *Oup.com: IRF540*. [online]. 2003 [cit. 2013-05-22]. Dostupné z WWW:
<http://www.oup.com/us/pdf/microcircuits/students/mos/IRF540-st.pdf>
- [12] *Futurlec.com: BC547*. [online]. 1996 [cit. 2013-05-22]. Dostupné z WWW:
<http://www.futurlec.com/Transistors/BC547.shtml>
- [13] *Fairchildsemi.com: LM317*. [online]. 2002 [cit. 2013-05-22]. Dostupné z WWW:
<http://www.fairchildsemi.com/ds/LM/LM317.pdf>
- [14] *Fairchildsemi.com: LM7805TV*. [online]. 2012 [cit. 2013-05-22]. Dostupné z WWW:
<http://www.fairchildsemi.com/ds/LM/LM7805.pdf>

INTERNET

- [15] *Belza.cz* [online]. 1999 [cit. 2013-05-18]. Dostupné z WWW:
<http://www.belza.cz/pwrsply/317zdroj.htm>
- [16] *Pandatron.cz* [online]. 2011 [cit. 2013-05-18]. Dostupné z WWW:
http://pandatron.cz/?2684&pwm_rizeni_obvodu_lm317
- [17] *Root.cz* [online]. 2009 [cit. 2013-05-05]. Dostupné z WWW:
<http://www.root.cz/clanky/ridime-vetsi-zatez-pomoci-pocitace/>
- [18] *Mikrokontrolery-pic.cz* [online]. 2012 [cit. 2013-05-18]. Dostupné z WWW:
<http://mikrokontrolery-pic.cz/zaciname/cislicova-technika/binarni-bcd-kody/>
- [19] *Wikipedia* [online]. 2001 [cit. 2013-05-22]. Dostupné z WWW:
<http://cs.wikipedia.org/wiki/PWM>
- [20] *Mikrokontrolery-pic.cz* [online]. [cit. 2012-12-06]. Dostupné z:
<http://mikrokontrolery-pic.cz/zaciname/cislicova-technika/kombinacni-logicke-obvody/multiplexor/>
- [21] *Sigenol.cz* [online]. 2003 [cit. 2013-06-03]. Dostupné z WWW:
<http://www.sigenol.cz/theory.php>

SEZNAM POUŽITÝCH ZKRATEK

AVR -Advanced Virtual RISC

DP – filtr typu Dolní Propust

DPS – Deska Pošných Spojů

EEPROM - Electronically Erasable Programmable Read–Only Memory

EPROM - Erasable Programmable Read–Only Memory

JTAG - Joint Test Action Group

MOSFET - Metal Oxide Semiconductor Field Effect Transistor

RAM - Random-Access Memory

ROM - Read–Only Memory

SPI - sériové periferní rozhraní

USART - Universal Synchronous / Asynchronous Receiver and Transmitter

WDT - Watch-Dog Timer

SEZNAM PŘÍLOH

- A SOUPISKA SOUČÁSTEK
- B KOMPLETNÍ SCHÉMA
- C NÁVRH DPS
- D ROZLOŽENÍ SOUČÁSTEK
- E VÝVOJOVÝ DIAGRAM
- F OBSAH PŘILOŽENÉHO CD

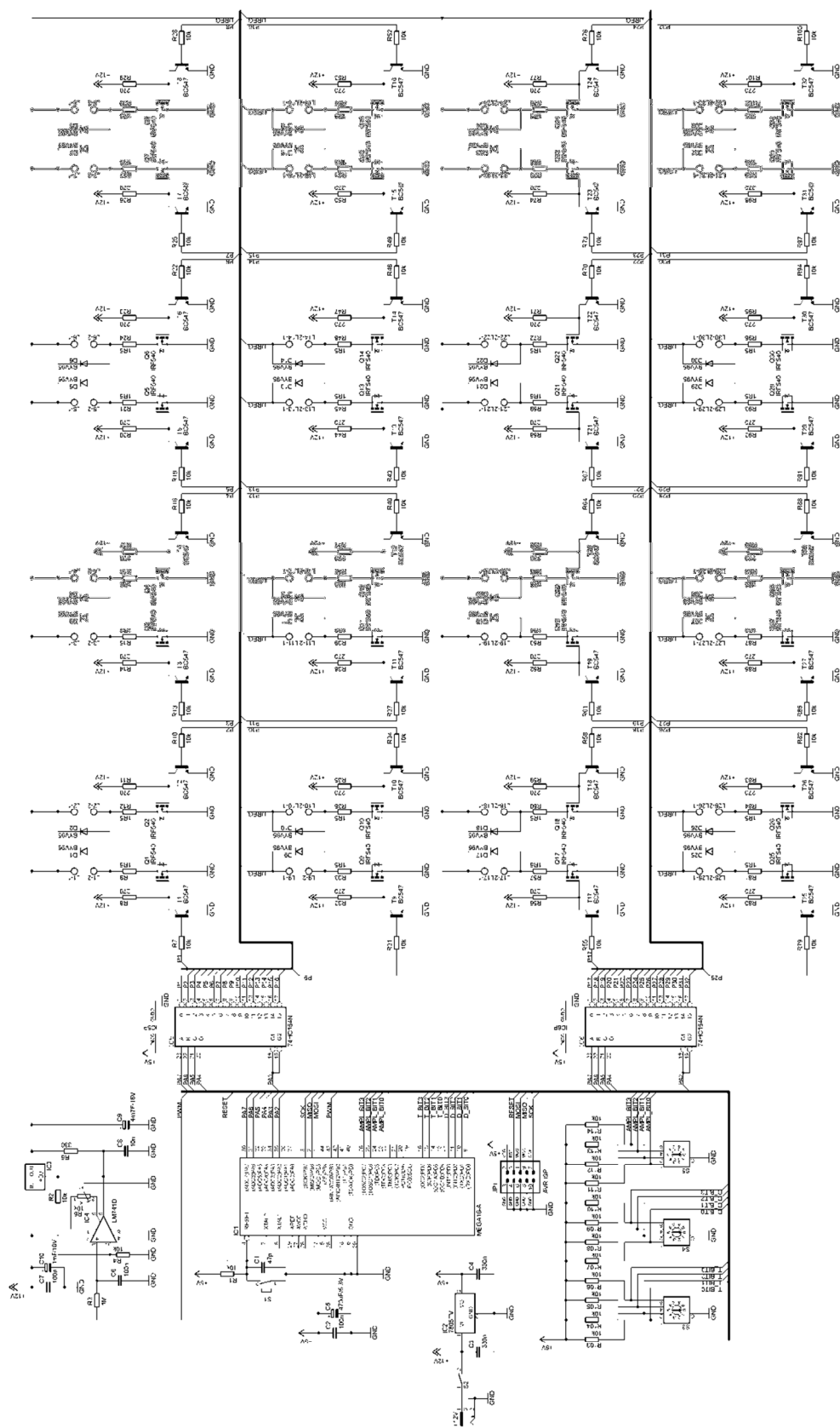
A SOUPISKA SOUČÁSTEK

Part	Value	Device	Package	Library
+12V chyuan		SCD-014A	SCD-014-A	con-shiua-
C1	47p	C-EUC1206	C1206	rel
C2	100n	C-EUC1206	C1206	rel
C3	330n	C-EUC1206	C1206	rel
C4	330n	C-EUC1206	C1206	rel
C5	470uF/6.3V	CPOL-EUE3.5-8	E3,5-8	rel
C6	100n	C-EUC1206	C1206	rel
C7	100n	C-EUC1206	C1206	rel
C8	10n	C-EUC1206	C1206	rel
C9	4m7F/16V	CPOL-EUE3.5-8	E3,5-8	rel
C10	1mF/16V	CPOL-EUE3.5-8	E3,5-8	rel
D1-D32	BYV95	BYV95	SOD57-10	diode
IC1	MEGA16-A	MEGA16-A	TQFP44	avr-7
IC2	7805TV	7805TV	TO220V	linear
IC3		LM317TS	317TS	v-reg
IC4	LM741D	LM741D	SO08	linear
IC5	74HC154N	74HC154N	DIL24-6	74xx-eu
IC6	74HC154N	74HC154N	DIL24-6	74xx-eu
JP1	AVR-ISP-10	AVR-ISP-10	AVR-ISP-10	avr-7
L1-L32		AK300/2	AK300/2	con-pt500
Q1-Q32	IRF540	IRF540	TO220BV	transistor-power
R1	10k	R-EU_R1206	R1206	rel
R2	10k	R-EU_R1206	R1206	rel
R3	1M	R-EU_R1206	R1206	rel
R4	10k	R-EU_R1206	R1206	rel
R5	330	R-EU_R1206	R1206	rel
R6	10k	R-TRIMM3314J	RTRIM3314J	rel
R7	10k	R-EU_R1206	R1206	rel
R8	270	R-EU_R1206	R1206	rel
R9	1R5	R-EU_R1206	R1206	rel
R10	10k	R-EU_R1206	R1206	rel
R11	270	R-EU_R1206	R1206	rel
R12	1R5	R-EU_R1206	R1206	rel
R13	10k	R-EU_R1206	R1206	rel
R14	270	R-EU_R1206	R1206	rel
R15	1R5	R-EU_R1206	R1206	rel
R16	10k	R-EU_R1206	R1206	rel
R17	270	R-EU_R1206	R1206	rel
R18	1R5	R-EU_R1206	R1206	rel
R19	10k	R-EU_R1206	R1206	rel
R20	270	R-EU_R1206	R1206	rel
R21	1R5	R-EU_R1206	R1206	rel
R22	10k	R-EU_R1206	R1206	rel
R23	270	R-EU_R1206	R1206	rel
R24	1R5	R-EU_R1206	R1206	rel
R25	10k	R-EU_R1206	R1206	rel
R26	270	R-EU_R1206	R1206	rel
R27	1R5	R-EU_R1206	R1206	rel
R28	10k	R-EU_R1206	R1206	rel
R29	270	R-EU_R1206	R1206	rel
R30	1R5	R-EU_R1206	R1206	rel
R31	10k	R-EU_R1206	R1206	rel

R32	270	R-EU_R1206	R1206	rel
R33	1R5	R-EU_R1206	R1206	rel
R34	10k	R-EU_R1206	R1206	rel
R35	270	R-EU_R1206	R1206	rel
R36	1R5	R-EU_R1206	R1206	rel
R37	10k	R-EU_R1206	R1206	rel
R38	270	R-EU_R1206	R1206	rel
R39	1R5	R-EU_R1206	R1206	rel
R40	10k	R-EU_R1206	R1206	rel
R41	270	R-EU_R1206	R1206	rel
R42	1R5	R-EU_R1206	R1206	rel
R43	10k	R-EU_R1206	R1206	rel
R44	270	R-EU_R1206	R1206	rel
R45	1R5	R-EU_R1206	R1206	rel
R46	10k	R-EU_R1206	R1206	rel
R47	270	R-EU_R1206	R1206	rel
R48	1R5	R-EU_R1206	R1206	rel
R49	10k	R-EU_R1206	R1206	rel
R50	270	R-EU_R1206	R1206	rel
R51	1R5	R-EU_R1206	R1206	rel
R52	10k	R-EU_R1206	R1206	rel
R53	270	R-EU_R1206	R1206	rel
R54	1R5	R-EU_R1206	R1206	rel
R55	10k	R-EU_R1206	R1206	rel
R56	270	R-EU_R1206	R1206	rel
R57	1R5	R-EU_R1206	R1206	rel
R58	10k	R-EU_R1206	R1206	rel
R59	270	R-EU_R1206	R1206	rel
R60	1R5	R-EU_R1206	R1206	rel
R61	10k	R-EU_R1206	R1206	rel
R62	270	R-EU_R1206	R1206	rel
R63	1R5	R-EU_R1206	R1206	rel
R64	10k	R-EU_R1206	R1206	rel
R65	270	R-EU_R1206	R1206	rel
R66	1R5	R-EU_R1206	R1206	rel
R67	10k	R-EU_R1206	R1206	rel
R68	270	R-EU_R1206	R1206	rel
R69	1R5	R-EU_R1206	R1206	rel
R70	10k	R-EU_R1206	R1206	rel
R71	270	R-EU_R1206	R1206	rel
R72	1R5	R-EU_R1206	R1206	rel
R73	10k	R-EU_R1206	R1206	rel
R74	270	R-EU_R1206	R1206	rel
R75	1R5	R-EU_R1206	R1206	rel
R76	10k	R-EU_R1206	R1206	rel
R77	270	R-EU_R1206	R1206	rel
R78	1R5	R-EU_R1206	R1206	rel
R79	10k	R-EU_R1206	R1206	rel
R80	270	R-EU_R1206	R1206	rel
R81	1R5	R-EU_R1206	R1206	rel
R82	10k	R-EU_R1206	R1206	rel
R83	270	R-EU_R1206	R1206	rel
R84	1R5	R-EU_R1206	R1206	rel
R85	10k	R-EU_R1206	R1206	rel
R86	270	R-EU_R1206	R1206	rel
R87	1R5	R-EU_R1206	R1206	rel
R88	10k	R-EU_R1206	R1206	rel

R89	270	R-EU_R1206	R1206	rl
R90	1R5	R-EU_R1206	R1206	rl
R91	10k	R-EU_R1206	R1206	rl
R92	270	R-EU_R1206	R1206	rl
R93	1R5	R-EU_R1206	R1206	rl
R94	10k	R-EU_R1206	R1206	rl
R95	270	R-EU_R1206	R1206	rl
R96	1R5	R-EU_R1206	R1206	rl
R97	10k	R-EU_R1206	R1206	rl
R98	270	R-EU_R1206	R1206	rl
R99	1R5	R-EU_R1206	R1206	rl
R100	10k	R-EU_R1206	R1206	rl
R101	270	R-EU_R1206	R1206	rl
R102	1R5	R-EU_R1206	R1206	rl
R103-R114	10k	R-EU_R1206	R1206	rl
S1		31-XX	B3F-31XX	switch-omron
S2		DS01E	DS-01	switch-dil
S3		A1353BCD	A1353BCD	switch-dil
S4		A1353BCD	A1353BCD	switch-dil
S5		A1353BCD	A1353BCD	switch-dil
T1-T32	BC547	BC547	TO92	transistor

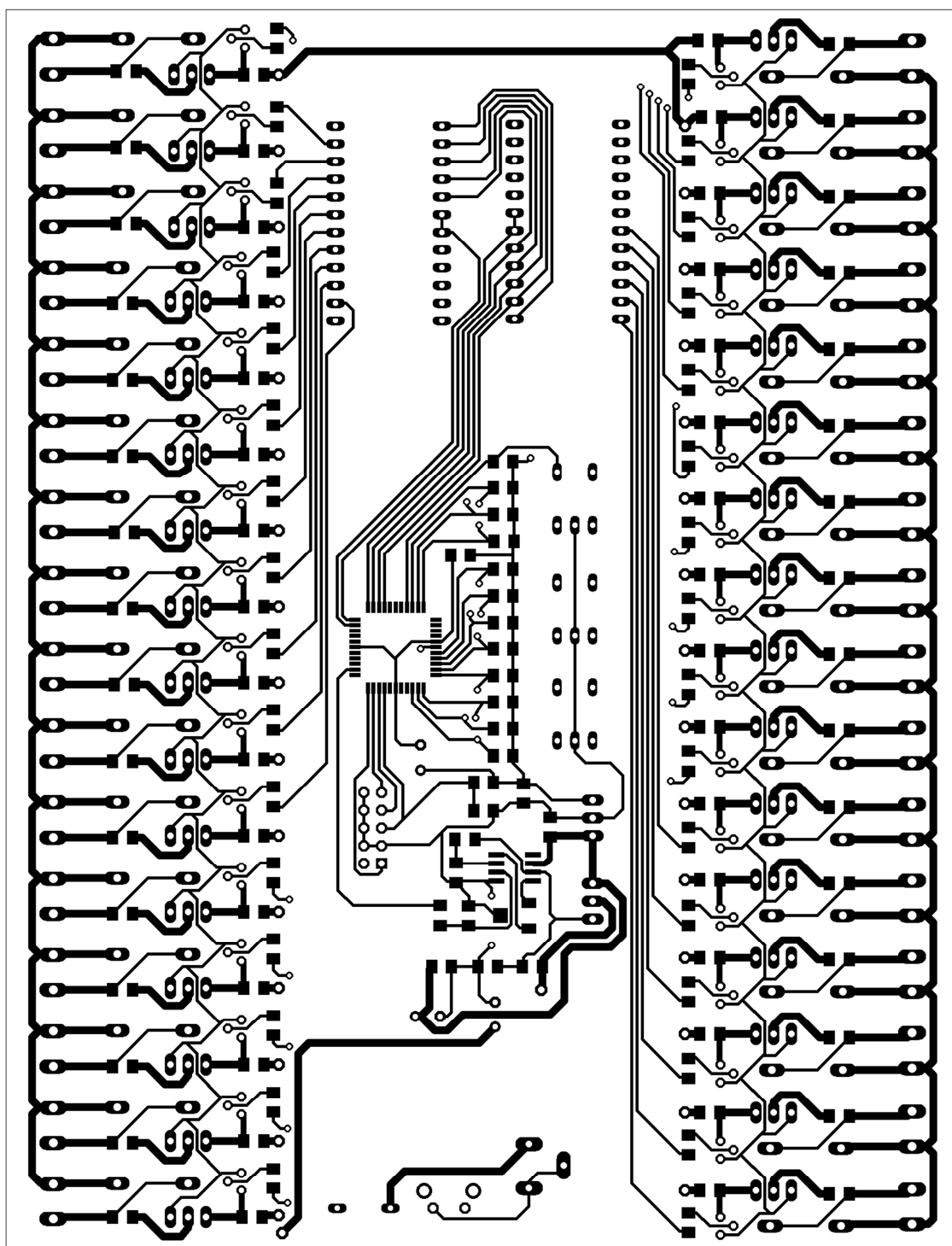
B KOMPLETNÍ SCHÉMA



Obr. 7.1: Kompletní schéma soustavy generátorů

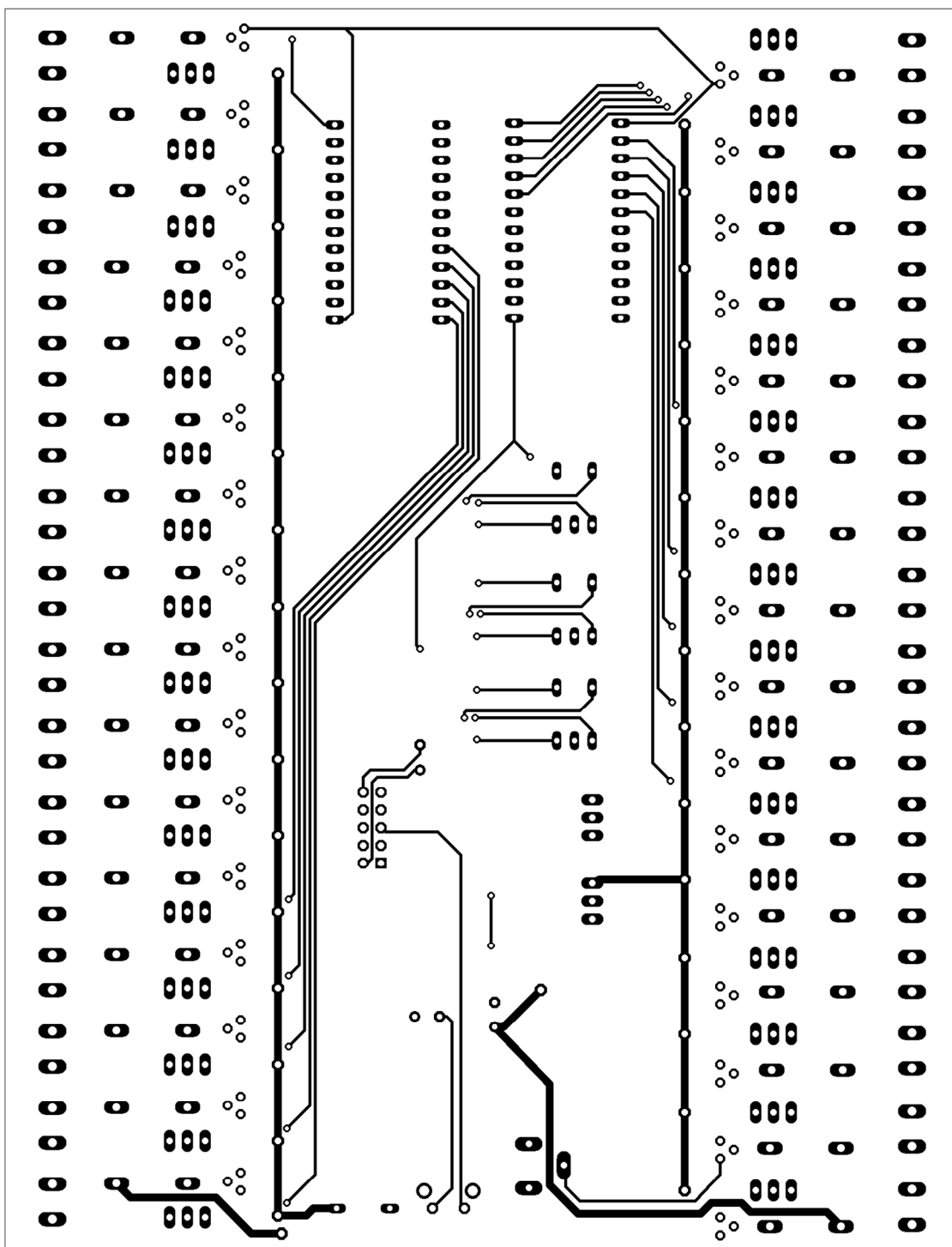
C NÁVRH DPS

C.1 DPS soustavy generátorů – strana TOP



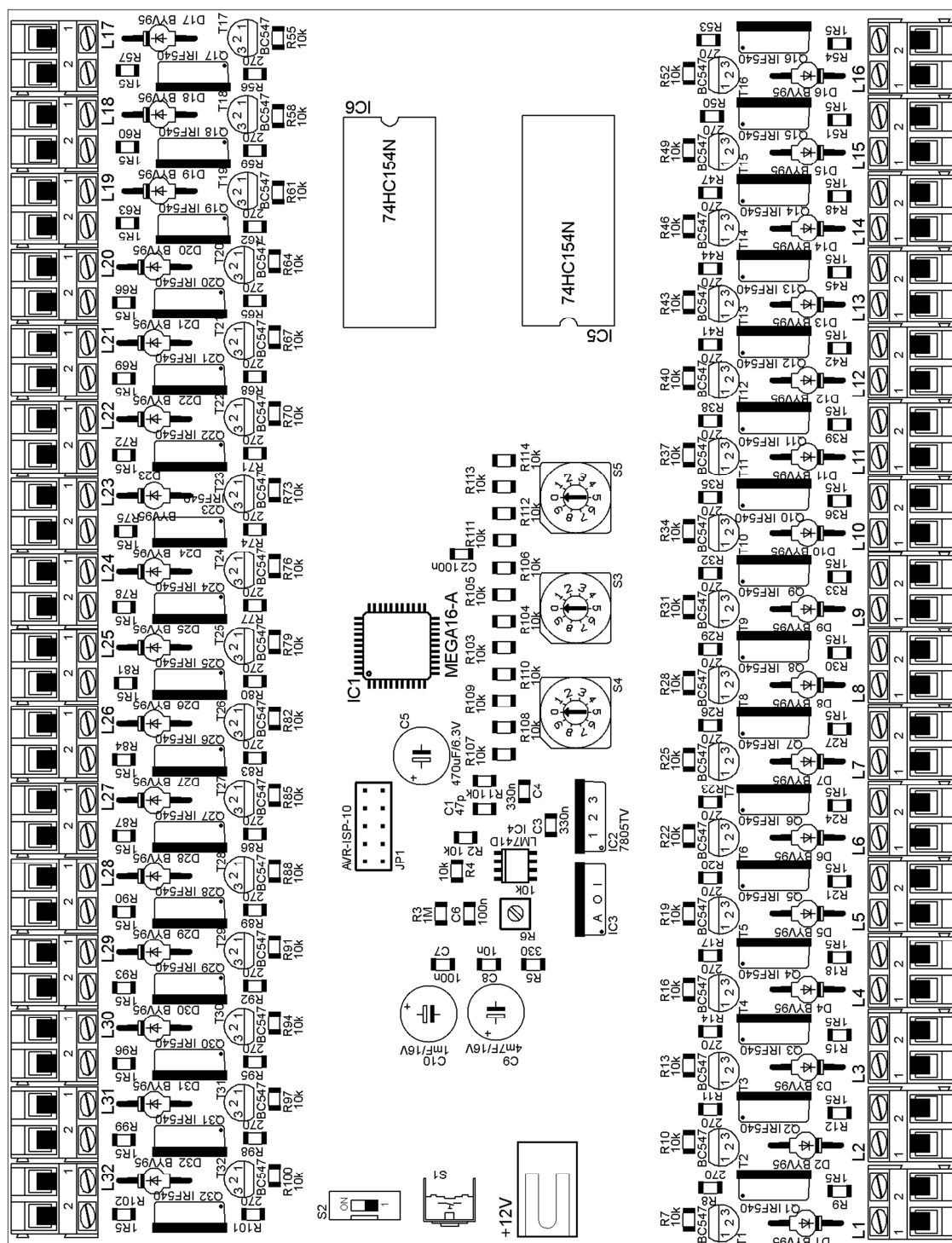
Obr. 7.2: Návrh DPS – strana TOP

C.2 DPS soustavy generátorů – strana BOTTOM



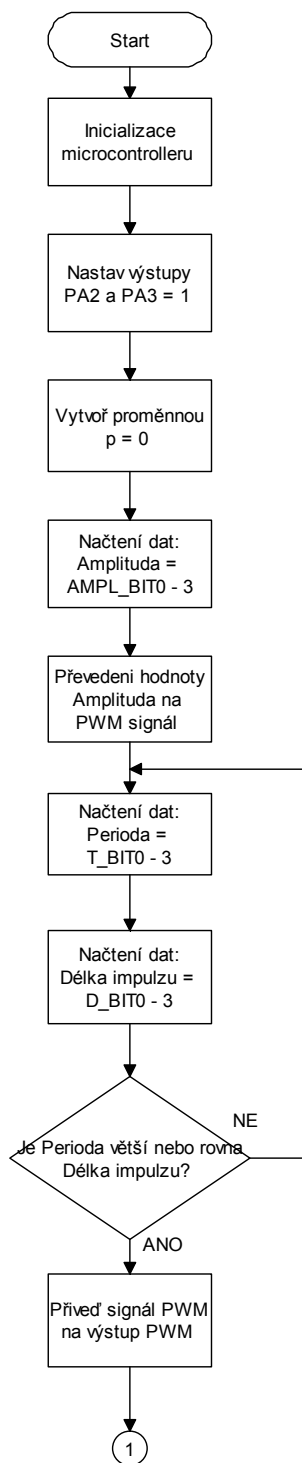
Obr. 7.3: Návrh DPS – strana BOTTOM

D ROZLOŽENÍ SOUČÁSTEK

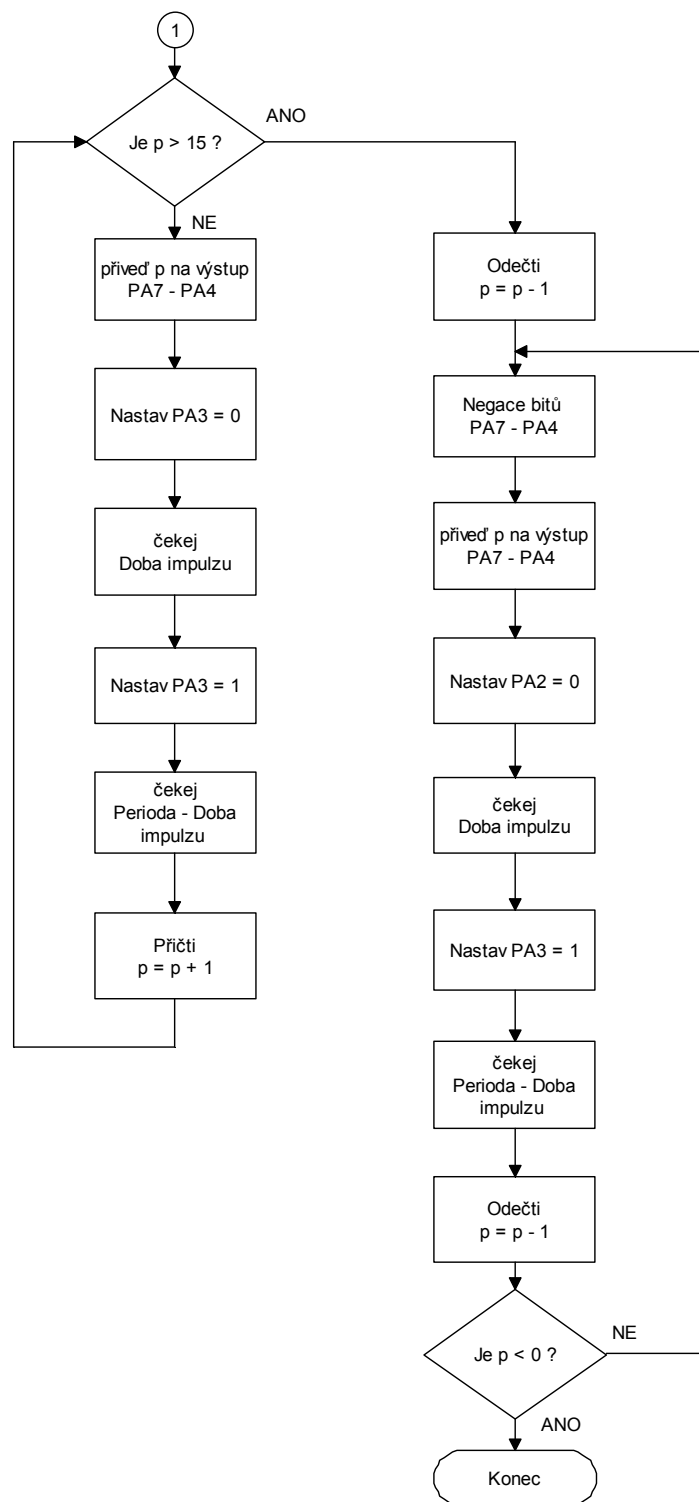


Obr. 7.4: Rozložení součástek na DPS soustavy generátorů

E VÝVOJOVÝ DIAGRAM



Obr. 7.5: Vývojový diagram 1/2



Obr. 7.6: Vývojový diagram 2/2

F OBSAH PŘILOŽENÉHO CD

- Elektronická verze bakalářské práce
- Všechny výkresy DPS navržené v programovém prostředí Eagle
- Všechny knihovny použité při návrhu DPS v Eaglu
- Vývojový diagram