

VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

BRNO UNIVERSITY OF TECHNOLOGY

FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH TECHNOLOGIÍ
ÚSTAV RADIOELEKTRONIKY

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION
DEPARTMENT OF RADIO ELECTRONICS

DSP AUDIO PROCESOR PRO LABORATORNÍ VÝUKU

DIPLOMOVÁ PRÁCE
MASTER'S THESIS

AUTOR PRÁCE
AUTHOR

Bc. MICHAL STRUHELKA

BRNO 2015



VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ
BRNO UNIVERSITY OF TECHNOLOGY



FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH
TECHNOLOGIÍ
ÚSTAV RADIOELEKTRONIKY

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION
DEPARTMENT OF RADIO ELECTRONICS

DSP AUDIO PROCESOR PRO LABORATORNÍ VÝUKU

DSP AUDIO PROCESSOR FOR LABORATORY MEASUREMENTS

DIPLOMOVÁ PRÁCE
MASTER'S THESIS

AUTOR PRÁCE
AUTHOR

Bc. MICHAL STRUHELKA

VEDOUCÍ PRÁCE
SUPERVISOR

doc. Ing. TOMÁŠ KRATOCHVÍL, Ph.D.

BRNO 2015



**VYSOKÉ UČENÍ
TECHNICKÉ V BRNĚ**

**Fakulta elektrotechniky
a komunikačních technologií**

Ústav radioelektroniky

Diplomová práce

magisterský navazující studijní obor
Elektronika a sdělovací technika

Student: Bc. Michal Struhelka

ID: 125645

Ročník: 2

Akademický rok: 2014/2015

NÁZEV TÉMATU:

DSP audio procesor pro laboratorní výuku

POKYNY PRO VYPRACOVÁNÍ:

V teoretické části práce navrhnete koncepci a obvodové zapojení laboratorního přípravku s DSP audio procesorem a integrovanými A/D a D/A převodníky pro předmět Nízkofrekvenční a audio elektronika. Přepokládejte konstrukční provedení pomocí vhodného integrovaného DSP (např. Analog Devices ADAU1701). Návrh dále doplňte vhodným mikrokontrolérem s možností volby režimu a nastavení DSP pomocí tlačítek a zobrazení na grafickém displeji. Navrhnete řídicí program pro MCU.

V praktické části práce vytvořte kompletní konstrukční podklady k realizaci návrhu (schéma zapojení, návrh desky plošného spoje, rozložení a soupiska součástek atd.). DSP audio procesor realizujte formou funkčního laboratorního přípravku, jehož správnou činnost ověřte měřením. Navrhnete samostatnou laboratorní úlohu, pro kterou vytvořte kompletní zadání a vzorový protokol o měření.

DOPORUČENÁ LITERATURA:

[1] Analog Devices. ADAU1701 - SigmaDSP 28-/56-Bit Audio Processor with Two ADCs and Four DACs. Datasheet. Analog Devices, Inc., 2011. [Online]:
http://www.analog.com/static/imported-files/data_sheets/ADAU1701.pdf.

[2] METZLER, B. Audio Measurement Handbook. Beaverton: Audio Precision, Inc., 1993.

Termín zadání: 9.2.2015

Termín odevzdání: 21.5.2015

Vedoucí práce: doc. Ing. Tomáš Kratochvíl, Ph.D.

Konzultanti diplomové práce:

doc. Ing. Tomáš Kratochvíl, Ph.D.

Předseda oborové rady

ABSTRAKT

Tato diplomová práce se zabývá návrhem a kompletní realizací laboratorního přípravku pro předmět Nízkofrekvenční a audio elektronika. Je použit DSP audio procesor s integrovanými A/D a D/A převodníky ADAU1701 od firmy Analog Devices. Pro nastavení DSP procesoru je použit mikrokontrolér Atmel s připojeným grafickým LCD displejem a tlačítky. Je navrženo kompletní zadání laboratorní úlohy se vzorovým protokolem.

KLÍČOVÁ SLOVA

DPS audio procesor, mikrokontrolér, ADAU1701, I2C

ABSTRACT

This project deals with the subject of laboratory preparation for low-frequency and audio electronics. It is used DSP audio processor with integrated ADCs and DACs converters ADAU1701 from Analog Devices. Also, Atmel microcontroller with a connected graphic LCD display and buttons is used for adjusting DSP. The work presents the complete instructions of the laboratory project with a model protocol.

KEYWORDS

DSP audio processor, microcontroller, ADAU1701, I2C

STRUHELKA, Michal *DSP audio procesor pro laboratorní výuku*: diplomová práce. Místo: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, Ústav Radioelektroniky, 2014. 119 s. Vedoucí práce byl doc. Ing. Tomáš Kratochvíl, Ph.D.

PROHLÁŠENÍ

Prohlašuji, že svou diplomovou práci na téma „DSP audio procesor pro laboratorní výuku“ jsem vypracoval samostatně pod vedením vedoucího diplomové práce a s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny citovány v práci a uvedeny v seznamu literatury na konci práce.

Jako autor uvedené diplomové práce dále prohlašuji, že v souvislosti s vytvořením této diplomové práce jsem neporušil autorská práva třetích osob, zejména jsem nezasáhl nedovoleným způsobem do cizích autorských práv osobnostních a/nebo majetkových a jsem si plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., o právu autorském, o právech souvisejících s právem autorským a o změně některých zákonů (autorský zákon), ve znění pozdějších předpisů, včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č. 40/2009 Sb.

Místo

.....

(podpis autora)

PODĚKOVÁNÍ

Rád bych poděkoval vedoucímu diplomové práce panu doc. Ing. Tomáši Kratochvílovi, Ph.D. za odborné vedení, konzultace, trpělivost a podnětné návrhy k práci.

Místo

.....

(podpis autora)

PODĚKOVÁNÍ

Výzkum popsáný v této diplomové práci byl realizován v laboratořích podpořených z projektu SIX; registrační číslo CZ.1.05/2.1.00/03.0072, operační program Výzkum a vývoj pro inovace.

Místo

.....
(podpis autora)

OBSAH

Úvod	14
1 DSP audio procesor	15
1.1 Obvodové zapojení audio vstupu	15
1.2 Obvodové zapojení audio výstupu	17
1.3 Napájení DSP procesoru	18
1.4 Sběrnice I2C	19
1.5 Hardwarové nastavení DSP a ostatní obvody	20
2 Ovládání DSP	22
2.1 Knihovna pro displej	22
2.2 Tlačítka	23
2.3 Sběrnice I2C	25
2.4 Řízení DSP po I2C	25
2.4.1 Popis registrů ADAU1701	25
2.4.2 Ostatní registry	27
2.4.3 Ovládací menu	28
2.4.4 Software pro ADAU1701	30
2.4.5 Funkce pro ADAU1701	30
2.4.6 Vytvoření softwaru pro ADAU1701	33
3 Konstrukce zařízení	48
4 Závěr	54
Literatura	55
Seznam symbolů, veličin a zkratk	58
Seznam příloh	59
A Schéma zapojení DSP procesoru	60
B Schéma zapojení mikrokontroléru	61
C Návrh DPS s DSP procesorem a mikrokontrolérem	62
D Rozmístění součástek na DPS	64
E Seznam součástek DPS s mikrokontrolérem	66

F	Seznam součástek DPS s DSP procesorem	68
G	Zadání laboratorní úlohy	71
H	Výsledky měření	89
H.1	10-pásmový EQ	89
H.2	1-pásmový EQ	93
H.3	Převodní charakteristika hlasitosti	101
H.4	Převodní charakteristiky	103
H.5	Zpoždění mezi kanály	104
H.6	Deemfáze	109
H.7	Generátor šumu	112
H.8	Generátor průběhů	114
H.9	Kontrola fáze	117
H.10	Měření S/N	117
H.11	Měření harmonického zkreslení a THD	118
I	Obsah přiloženého CD	119

SEZNAM OBRÁZKŮ

1.1	Blokové schéma zapojení s DSP procesorem.	15
1.2	Názvy pinů ADAU1701[1].	16
1.3	Blokové schéma ADAU1701[1].	16
1.4	Schéma zapojení audio vstupu[2].	17
1.5	Schéma zapojení audio výstupu (pasivní filtr) [1].	18
1.6	Schéma zapojení audio výstupu (aktivní filtr) [1].	18
1.7	Schéma zapojení regulátoru napětí $U = 1,8$ V [1].	19
1.8	Schéma zapojení regulátoru napětí $U = 3,3$ V [7].	19
1.9	Schéma zapojení napěťového převodníku logických úrovní[3].	20
1.10	Schéma zapojení krystalu[1].	21
2.1	Blokové schéma zapojení mikrokontroléru.	22
2.2	Program GLCD FontCreator 2.	23
2.3	Schéma zapojení pro připojení tlačítka k mikrokontroléru[13].	24
2.4	Vývojový diagram ošetření zákmitu tlačítek[6].	24
2.5	Vývojový diagram nekonečné smyčky.	28
2.6	Vývojový diagram funkce menu.	29
2.7	Vývojový diagram funkce nahrání programu do DSP.	31
2.8	Vývojový diagram funkce nahrání parametrů do DSP.	32
2.9	Vývojový diagram funkce smazání programu DSP procesoru.	33
2.10	Blokové schéma 10-pásmového EQ (nastavení Rock).	35
2.11	Modulová kmitočtová charakteristika Rock (vlevo) a Pop (vpravo), $A_U = f(f)$ [dB; Hz].	36
2.12	Modulová kmitočtová charakteristika Classic (vlevo) a Metal (vpravo), $A_U = f(f)$ [dB; Hz].	36
2.13	Blokové schéma 1-pásmového EQ.	37
2.14	Modulové kmitočtové charakteristiky pro činitele jakosti $Q = 0,2$ (vlevo) a $Q = 0,4$ (vpravo), $A_U = f(f)$ [dB; Hz].	37
2.15	Modulové kmitočtové charakteristiky pro činitel jakosti $Q = 0,6$ (vlevo) a $Q = 1$ (vpravo), $A_U = f(f)$ [dB; Hz].	38
2.16	Modulové kmitočtové charakteristiky pro činitel jakosti $Q = 1,4$ (vlevo) a $Q = 2$ (vpravo), $A_U = f(f)$ [dB; Hz].	38
2.17	Modulové kmitočtové charakteristiky pro činitel jakosti $Q = 4$ (vlevo) a $Q = 8$ (vpravo), $A_U = f(f)$ [dB; Hz].	39
2.18	Blokové schéma pro ovládání hlasitosti.	40
2.19	Blokové schéma deemfáze pro režim zapnuto.	41
2.20	Blokové schéma deemfáze pro režim vypnuto.	41

2.21	Modulová kmitočtová charakteristika deemfáze zapnuto (vlevo) a vypnuto (vpravo), $A_U = f(f)$ [dB; Hz].	42
2.22	Blokové schéma pro změnu převodní charakteristiky.	43
2.23	Lineární převodní charakteristika, $U_2 = f(U_1)$ [dB; dB].	44
2.24	Převodní charakteristiky 1, $U_2 = f(U_1)$ [dB; dB] (hard vlevo a soft vpravo).	44
2.25	Převodní charakteristiky 2, $U_2 = f(U_1)$ [dB; dB] (hard vlevo a soft vpravo).	44
2.26	Blokové schéma generátoru sinusového a obdélníkového signálu. . . .	45
2.27	Blokové schéma generátoru trojúhelníkového a pilového signálu. . . .	45
2.28	Blokové schéma generátoru šumu.	46
2.29	Blokové schéma pro zpoždění mezi kanály.	47
3.1	Laboratorní přípravek pohled zepředu.	52
3.2	Laboratorní přípravek pohled zezadu (konektory).	53
3.3	Laboratorní přípravek pohled dovnitř.	53
A.1	Schéma zapojení s DSP procesorem.	60
B.1	Schéma zapojení s mikrokontrolérem.	61
C.1	DPS s mikrokontrolérem BOTTOM, rozměr 82 x 85 mm, měřítko 1:1. . . .	62
C.2	DPS s mikrokontrolérem TOP, rozměr 82 x 85 mm, měřítko 1:1. . . .	62
C.3	DPS s DSP BOTTOM, rozměr 125 x 77 mm, měřítko 1:1.	63
C.4	DPS s DSP TOP, rozměr 125 x 77 mm, měřítko 1:1.	63
D.1	Rozmístění součástek DPS s mikrokontrolérem, rozměr 82 x 85 mm, měřítko 1:1.	64
D.2	Rozmístění součástek DPS s DSP procesorem, rozměr 125 x 77 mm, měřítko 1:1.	65
G.1	Blokové schéma.	72
G.2	Schéma zapojení s DSP procesorem.	73
G.3	Schéma zapojení s mikrokontrolérem.	74
G.4	Modulová kmitočtová charakteristika EQ 1.	76
G.5	Modulová kmitočtová charakteristika EQ 2.	77
G.6	Převodní charakteristika hlasitosti.	79
G.7	Převodní charakteristika limiteru.	80
G.8	Zpoždění mezi kanály.	81
G.9	Modulová kmitočtová charakteristika deemfáze.	82
G.10	Kmitočtová charakteristika šumu.	83
G.11	Průběh sinus a obdélník.	84
G.12	Průběh pila a trojúhelník.	84
G.13	Kontrola fáze.	85
G.14	Modulová kmitočtová charakteristika EQ 1.	86

G.15	Modulová kmitočtová charakteristika EQ 2.	87
G.16	Modulová kmitočtová charakteristika deemfáze.	87
H.1	Výsledné kmitočtové modulové charakteristiky EQ 1.	90
H.2	Kmitočtová modulová charakteristika EQ 1 Rock.	91
H.3	Kmitočtová modulová charakteristika EQ 1 Pop.	91
H.4	Kmitočtová modulová charakteristika EQ 1 Classic.	92
H.5	Kmitočtová modulová charakteristika EQ 1 Metal.	92
H.6	Výsledné kmitočtové modulové charakteristiky EQ 2.	96
H.7	Kmitočtová modulová charakteristika EQ 2 pro činitele jakosti $Q = 0, 2$	96
H.8	Kmitočtová modulová charakteristika EQ 2 pro činitele jakosti $Q = 0, 4$	97
H.9	Kmitočtová modulová charakteristika EQ 2 pro činitele jakosti $Q = 0, 6$	97
H.10	Kmitočtová modulová charakteristika EQ 2 pro činitele jakosti $Q = 1$	98
H.11	Kmitočtová modulová charakteristika EQ 2 pro činitele jakosti $Q = 1, 4$	98
H.12	Kmitočtová modulová charakteristika EQ 2 pro činitele jakosti $Q = 2$	99
H.13	Kmitočtová modulová charakteristika EQ 2 pro činitele jakosti $Q = 4$	99
H.14	Kmitočtová modulová charakteristika EQ 2 pro činitele jakosti $Q = 8$	100
H.15	Výsledná převodní charakteristika hlasitosti.	102
H.16	Výsledné převodní charakteristiky.	103
H.17	Měření zpoždění 20 vzorků mezi kanály.	105
H.18	Měření zpoždění 60 vzorků mezi kanály.	105
H.19	Měření zpoždění 100 vzorků mezi kanály.	106
H.20	Měření zpoždění 200 vzorků mezi kanály.	106
H.21	Měření zpoždění 500 vzorků mezi kanály.	107
H.22	Měření zpoždění 1000 vzorků mezi kanály.	107
H.23	Měření zpoždění 2000 vzorků mezi kanály.	108
H.24	Výsledná kmitočtová modulová charakteristika deemfáze.	110
H.25	Kmitočtová modulová charakteristika deemfáze zapnuta.	110
H.26	Kmitočtová modulová charakteristika deemfáze vypnuta.	111
H.27	Spektrum růžového šumu.	112
H.28	Spektrum bílého šumu.	112
H.29	Zobrazení šumu na osciloskopu.	113
H.30	Obdélník, sinus frekvence $f = 100$ Hz.	114
H.31	Obdélník, sinus frekvence $f = 1$ kHz.	114
H.32	Obdélník, sinus frekvence $f = 10$ kHz.	115
H.33	Trojúhelník, pila frekvence $f = 100$ Hz.	115
H.34	Trojúhelník, pila frekvence $f = 1$ kHz.	116
H.35	Trojúhelník, pila frekvence $f = 10$ kHz.	116
H.36	Kontrola fáze.	117

SEZNAM TABULEK

1.1	Možnosti volby I2C adresy[1].	20
1.2	Možnosti volby PLL režimu[1].	21
2.1	Vytvořené znaky české diakritiky v LCD.	23
2.2	Registr nastavení pomocné A/D převodníky a napájení A/D a D/A převodníků [1].	26
2.3	Řídící registr jádra DSP procesoru [1].	27
2.4	Hodnoty zisku pro různá nastavení EQ 1 [19] [20] [21].	34
3.1	Vývody konektoru SV1 na DPS s mikrokontrolérem (I2C).	48
3.2	Vývody konektoru SV2 na DPS s mikrokontrolérem (JTAG).	48
3.3	Vývody konektoru SV3 na DPS s mikrokontrolérem (ISP).	49
3.4	Vývody konektoru SV4 na DPS s mikrokontrolérem (tlačítka).	49
3.5	Vývody konektoru SV5 na DPS s mikrokontrolérem (LCD1).	49
3.6	Vývody konektoru SV1 na DPS s DSP procesorem.	50
3.7	Vývody konektoru SV2 na DPS s DSP procesorem.	50
3.8	Vývody konektoru SV3 na DPS s DSP procesorem.	50
3.9	Vývody konektoru SV4 na DPS s DSP procesorem.	51
3.10	Vývody konektorů SV5, SV7, SV8, SV9 na DPS s DSP procesorem.	51
G.1	Modulová kmitočtová charakteristika EQ1.	75
G.2	Modulová kmitočtová charakteristika EQ 2.	77
G.3	Převodní charakteristika hlasitosti.	78
G.4	Převodní charakteristiky.	79
G.5	Zpoždění mezi kanály.	81
G.6	Modulové kmitočtové charakteristiky deemfáze.	82
G.7	Harmonické zkreslení a THD.	85
H.1	Výsledky měření kmitočtové modulové charakteristiky EQ 1 (Rock a Pop).	89
H.2	Výsledky měření kmitočtové modulové charakteristiky EQ 1 (Classic a Metal).	90
H.3	Výsledky měření kmitočtové modulové charakteristiky EQ 2 pro či- nitele jakosti $Q = 0,2; 0,4; 0,6$	93
H.4	Výsledky měření kmitočtové modulové charakteristiky EQ 2 pro či- nitele jakosti $Q = 1; 1,4; 2$	94
H.5	Výsledky měření kmitočtové modulové charakteristiky EQ 2 pro či- nitele jakosti $Q = 4; 8$	95
H.6	Výsledky měření převodní charakteristiky hlasitosti.	101
H.7	Výsledky měření převodní charakteristiky.	103
H.8	Výsledky měření zpoždění mezi kanály.	104

H.9	Výsledky měření kmitočtové modulové charakteristiky deemfáze. . . .	109
H.10	Výsledky měření harmonického zkreslení a THD.	118

ÚVOD

V praxi se DSP využívá pro zpracování digitálních signálů v různých oblastech. Tato práce se zabývá DSP procesorem pro nízkofrekvenční audio techniku. DSP procesor je optimalizován pro zpracování algoritmů digitálních signálů tak, aby byl schopen zvládnout zpracovat velké množství dat v reálném čase. V dnešní době digitalizovaných signálů (digitálních audio nahrávek) je lepší signál zpracovávat digitálně a u složitějších aplikací signál digitalizovat, protože u analogových obvodů bývá náročný návrh a nastavení. Vyplatí se to i z hlediska ušetřeného místa (zmenšování zařízení). Další výhodou, kterou DSP procesor nabízí oproti analogovým obvodům je, že při změně parametrů procesor stačí jen přeprogramovat a nemusí se měnit hardware (jen v případě pokud DSP procesor vystačuje svou výpočetní rychlostí). U analogových obvodů modifikace téměř není možná.

Zde se používá DSP audio procesor s integrovaným A/D a D/A převodníkem. Pro digitalizaci analogového signálu jsou důležitými parametry vzorkovací kmitočet f_{vz} a počet kvantizačních úrovní. Např. pro hudbu se používá minimální vzorkovací frekvence $f_{vz} = 44,1$ kHz. Aby nevznikl aliasing, tak na vstupu A/D převodníku může být frekvence do 22 kHz. Slyšitelnost lidského ucha je v rozsahu 20 Hz - 20 kHz (u každého jinak). Tato f_{vz} zaznamená celé slyšitelné pásmo.

Tato práce je rozdělena na tři části. První se věnuje obvodovému zapojení s DSP audio procesorem. Jeho vstupnímu a výstupnímu audio obvodu. Napájení DSP procesoru. Napěťovému převodníku mezi 3,3 V a 5 V pro komunikaci po I2C sběrnici. Hardwarovému nastavení.

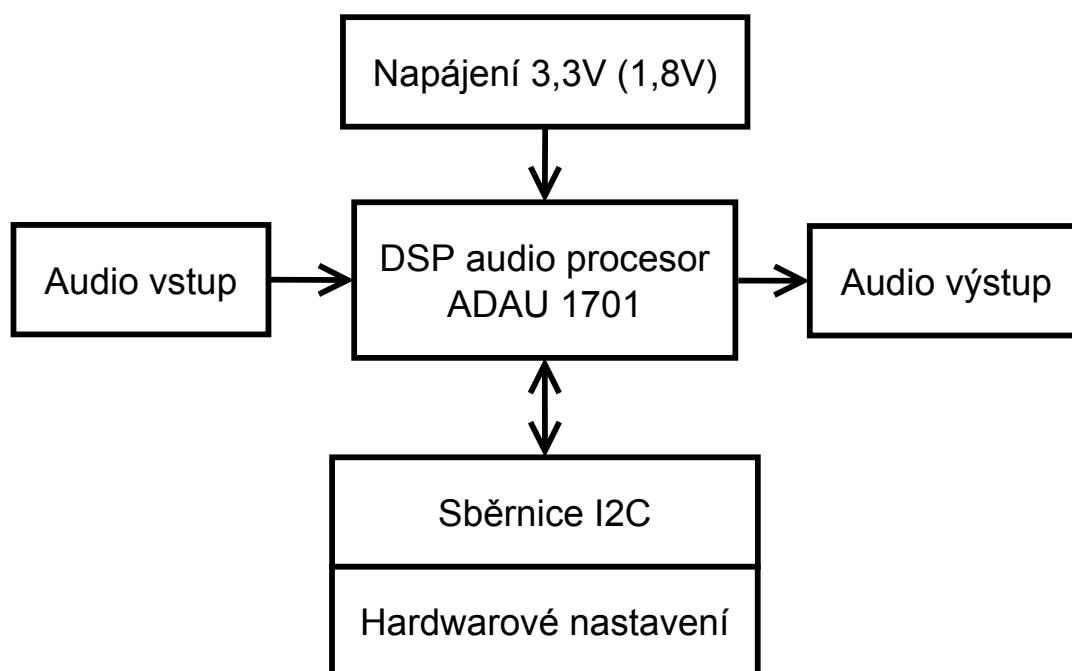
Druhá část se věnuje návrhu ovládání tohoto DSP procesoru pomocí 8-bit mikrokontroléru s jeho obvodovým zapojením a návrhem softwaru. Návrh softwaru pro DSP procesor je prováděn v programu „SigmaStudio“ od firmy Analog Device. Jsou vytvořeny programy pro DSP procesor které mají funkci ekvalizéru, ovládání hlasitosti, změny převodní charakteristiky, zpoždění jednoho kanálu, deemfáze, generátoru šumu a průběhů (sinus, obdélník, trojúhelník a pila). Tyto programy jsou uloženy v paměti mikrokontroléru a výběr je prováděn pomocí tlačítek a grafického displeje, kde je vytvořeno ovládací menu. U většiny programů je možnost volby parametrů.

V poslední části je ukázáno sestavení a popis laboratorního přípravku. V příloze je navrhnut vzorový protokol s výsledky měření a dokumentace k výrobě tohoto zařízení.

1 DSP AUDIO PROCESOR

Byl vybrán DSP audio procesor ADAU1701 od firmy Analog Device. Na obr. 1.1 je blokové schéma s procesorem ADAU1701, kde audio vstup je opatřen vstupním filtrem a audio výstup je opatřen výstupním filtrem. Dále je použit krystal o frekvenci $f = 12,288$ MHz pro vzorkovací kmitočet $f_{vz} = 48$ kHz.

DSP procesor má v sobě integrované dva A/D převodníky se $SNR = 100$ dB, $THD+N = -83$ dB a čtyři D/A převodníky se $SNR = 104$ dB, $THD + N = -90$ dB. Blokové schéma ADAU1701 je na obr. 1.3. Názvy pinů ADAU1701 jsou na obr. 1.2 [1].

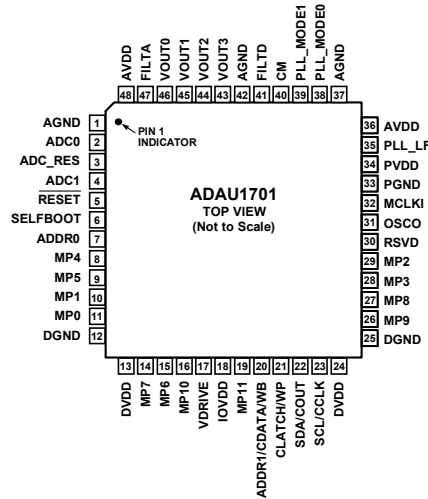


Obr. 1.1: Blokové schéma zapojení s DSP procesorem.

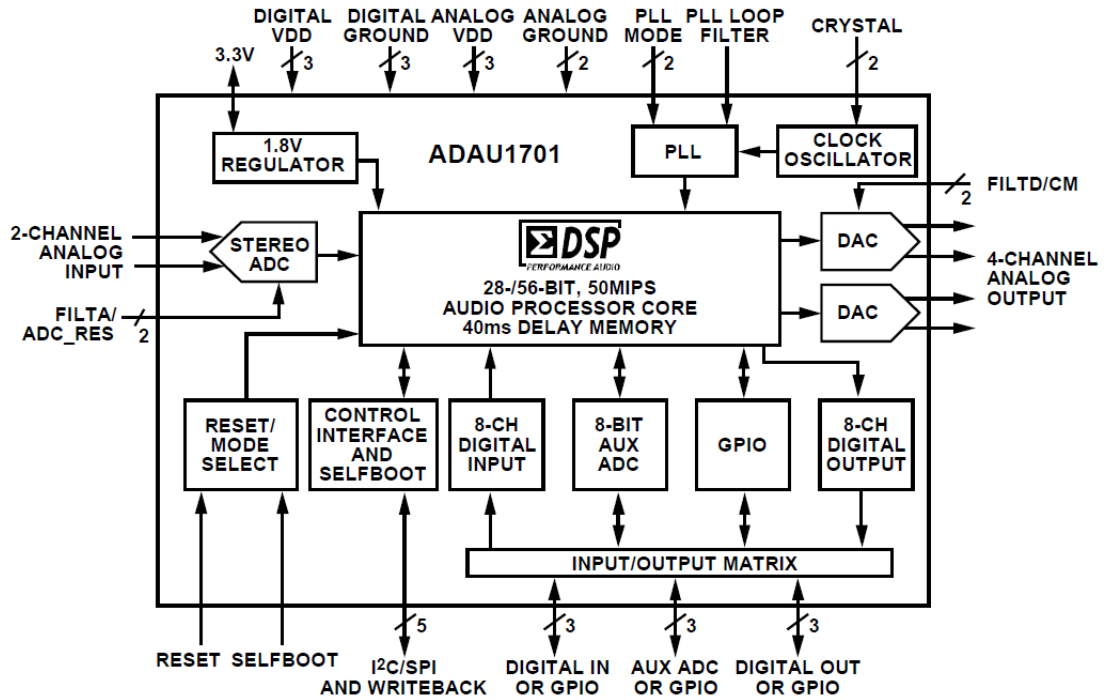
1.1 Obvodové zapojení audio vstupu

Na obr. 1.4 je zapojení jednoho audio vstupu, který je následně připojen k A/D převodníku (piny ADC0, ADC1) DSP procesoru.

ADAU1701 má dva sigma-delta A/D převodníky. Poměr signálu k šumu $SNR = 100$ dB a $THD + N = -83$ dB. A/D převodníky mají proudové vstupy, proto je na vstupech zapotřebí odpor. To znamená, že úroveň napětí vstupních signálů do A/D převodníku může být jakékoliv úrovně. K tomu slouží vstupní odpor (na obr. 1.4 je R_2), který musí být upraven tak, aby bylo dosaženo plného rozsahu

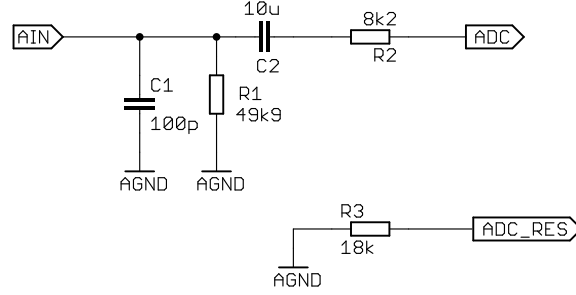


Obr. 1.2: Názvy pinů ADAU1701[1].



Obr. 1.3: Blokové schéma ADAU1701[1].

A/D převodníku a aby nedocházelo k limitaci signálu. Vstupní piny ADC0, ADC1 a ADC_RES, mají vnitřní odpor $R = 2 \text{ k}\Omega$ pro ochranu ESD. Externí odpor připojený k ADC_RES (na obr. 1.4 je R_3) nastaví plný rozsah proudového vstupu A/D převodníků. Plný rozsah vstupu A/D převodníku je $I_{ef} = 100 \mu\text{A}$ s externím odporem $R = 18 \text{ k}\Omega$ na pinu ADC_RES (celkový odpor je $R = 20 \text{ k}\Omega$, protože je v sérii



Obr. 1.4: Schéma zapojení audio vstupu[2].

s vnitřním odporem $R = 2 \text{ k}\Omega$). Jediným důvodem pro změnu odporu R_3 je pouze v případě použití vzorkovacího kmitočtu jiného, než $f_{vz} = 48 \text{ kHz}$. Výpočet pro změnu odporu (vnitřní a vnější v sérii) R_3 při změně vzorkovacího kmitočtu:[1]

$$R_{NEW} = R \frac{f_{vz}}{f_{vz_NEW}} \quad (1.1)$$

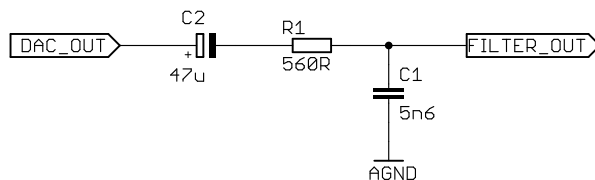
Odpory připojené k pinům ADC0, ADC1 (na obr. 1.4 je R_2) nastaví plný rozsah vstupního napětí A/D převodníku. Při externím odporu $R = 18 \text{ k}\Omega$ (v sérii s vnitřním odporem $R = 2 \text{ k}\Omega$) je efektivní napětí pro plný rozsah A/D převodníku $U_{ef} = 2,0 \text{ V}$. U těchto odporů se doporučuje tolerance 1%. Zde je použit odpor o hodnotě $R = 8,2 \text{ k}\Omega$ pro rozsah A/D převodníku $U_{ef} = 1,02 \text{ V}$. Hodnoty odporů (vnitřní a vnější v sérii), které jsou připojeny k pinům ADC0 a ADC1 lze vypočítat takto:[1]

$$R_{NEW} = U_{rms} R \frac{f_{vz}}{f_{vz_NEW}} \quad (1.2)$$

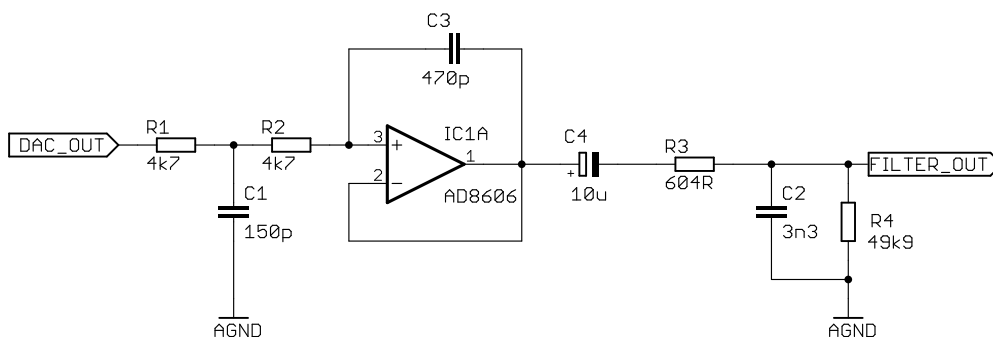
1.2 Obvodové zapojení audio výstupu

ADAU1701 obsahuje čtyři sigma-delta D/A převodníky. $SNR = 104 \text{ dB}$ a $THD + N = -90 \text{ dB}$. Rozsah výstupního napětí D/A převodníků je $U_{ef} = 0,9 \text{ V}$ ($U_{p-p} = 2,5 \text{ V}$). D/A převodníky jsou v konfiguraci invertování. Je-li inverze signálu od vstupu k výstupu nevyhovující, může být signál obrácen buď pomocí výstupního filtru (zapojen na invertující), nebo obrácením signálu v programovém toku DSP procesoru. Výstupy D/A převodníků lze filtrovat buď aktivním, nebo pasivním filtrem. Jednopolový pasivní filtr s mezní frekvencí dolní propusti $f_m = 50 \text{ kHz}$ je znázorněn na obr. 1.5. Je dostatečný pro filtrování výstupního šumu D/A převodníku, i když aktivní filtr může poskytnout lepší parametry. Na obr. 1.6 je tří-pólový

aktivní filtr s dolní propustí, který poskytuje strmější charakteristiku a lepší útlum nepropustného pásu než pasivní filtr. V tomto zapojení, napájecí piny AD8606 operačního zesilovače jsou připojeny na VDD a AGND [1].



Obr. 1.5: Schéma zapojení audio výstupu (pasivní filtr) [1].

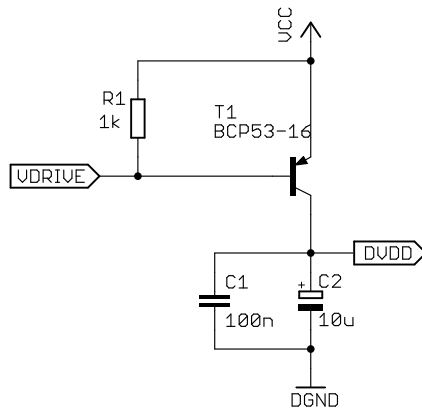


Obr. 1.6: Schéma zapojení audio výstupu (aktivní filtr) [1].

1.3 Napájení DSP procesoru

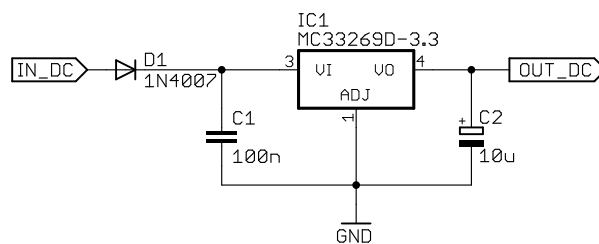
DSP procesor má více napájecích pinů, které jsou na napětí $U = 3,3\text{ V}$ a $U = 1,8\text{ V}$. Na pin IOVDD se přivádí napájecí napětí $U = 3,3\text{ V}$ vstupních a výstupních digitálních pinů, mezi IOVDD a DGND pin je zapotřebí vložit kondenzátor $C = 100\text{ nF}$. Na pin PVDD se přivádí napájecí napětí $U = 3,3\text{ V}$ pro PLL a pomocné A/D převodníky. Mezi PVDD a PGND pin je zapotřebí vložit kondenzátor $C = 100\text{ nF}$. Na pin AVDD se přivádí napájecí napětí $U = 3,3\text{ V}$ pro analogovou část ADAU1701, mezi tento pin a AGND pin je zapotřebí vložit kondenzátor $C = 100\text{ nF}$ [1].

Na pin DVDD se přivádí napájecí napětí $U = 1,8\text{ V}$ pro digitální část DSP procesoru, mezi tento pin a DGND je zapotřebí vložit kondenzátor $C = 100\text{ nF}$. Tento DSP procesor obsahuje integrovaný regulátor napětí z napětí $U = 3,3\text{ V}$ na napětí $U = 1,8\text{ V}$. K tomuto integrovanému regulátoru napětí je potřebná externí komponenta PNP tranzistor. Pin VDRIVE je připojen na bázi tohoto PNP tranzistoru, schéma zapojení je na obr. 1.7, je zde použit PNP tranzistor BCP53-16 [1].



Obr. 1.7: Schéma zapojení regulátoru napětí $U = 1,8 \text{ V}$ [1].

Na obr. 1.8 je regulátor napětí $U = 3,3 \text{ V}$ s IO MC33269DT-3.3 pro napájení desky plošného spoje s DSP procesorem. Maximální vstupní napětí tohoto IO je $U = 20 \text{ V}$ a dioda je zde důvodu ochrany při přepólování vstupního napětí.



Obr. 1.8: Schéma zapojení regulátoru napětí $U = 3,3 \text{ V}$ [7].

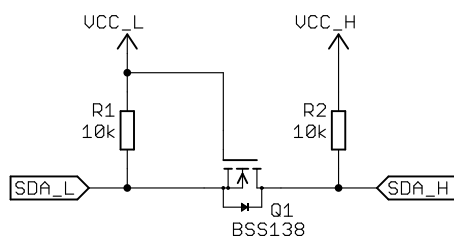
1.4 Sběrnice I2C

ADAU1701 podporuje 2-wire sériovou (I2C) sběrnici. Dva piny SDA pro data a SCL pro hodinový signál generovaným mikrokontrolérem, který je v režimu mistr. ADAU1701 je na sběrnici vždy v režimu slave. Pomocí pinů ADR0 a ADR1 (bit 5 a bit 6) na DSP procesoru je nastavena adresa na sběrnici I2C. Formát adresy je uveden v tab. 1.1. Bit 7 určuje, jestli do zařízení typu slave bude prováděn zápis (logická úroveň L), nebo z něj bude probíhat čtení (logická úroveň H)[1].

Tento DSP procesor pracuje na napětí $U = 3,3 \text{ V}$ a mikrokontrolér pracuje na napětí $U = 5 \text{ V}$. Tím je zapotřebí vytvořit obousměrný převodník napěťových úrovní mezi těmito zařízeními.

Tab. 1.1: Možnosti volby I2C adresy[1].

ADDR1	ADDR0	RW	Adresa
0	0	0	0x68
0	0	1	0x69
0	1	0	0x6A
0	1	1	0x6B
1	0	0	0x6C
1	0	1	0x6D
1	1	0	0x6E
1	1	1	0x6F



Obr. 1.9: Schéma zapojení napěťového převodníku logických úrovní[3].

Na obr. 1.9 je převodník logických úrovní, kde VCC_L je nižší napájecí napětí 3,3 V a VCC_H je vyšší napájecí napětí 5 V. SDA_L (SCL) je připojeno k DSP procesoru a SDA_H (SCL) je připojeno k mikrokontroléru. Pokud žádná strana nekomunikuje, jsou pomocí pull-up rezistorů piny SDA_L a SDA_H v logické úrovni H (tranzistor je uzavřen). Pokud je pin SDA_L spojen se zemí, tak rozdíl napětí na gate a source tranzistoru stoupne a tím dochází k otevření tranzistoru (logická úroveň L se objeví i na SDA_H). Pokud je pin SDA_H spojen se zemí, tak dioda mezi drain a source tranzistoru způsobí zvětšení rozdílu napětí mezi source a gate a tím dojde k otevření tranzistoru (logická úroveň L se objeví na SDA_L)[3].

1.5 Hardwarové nastavení DSP a ostatní obvody

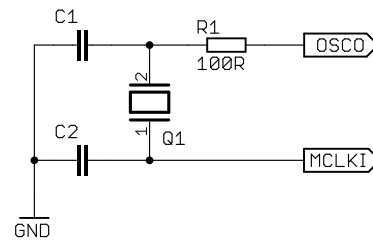
PLL režim je nastaven $256f_{vz}$. Nastavení se provede přivedením na piny PLL_MODE0 a PLL_MODE1 logickou úroveň podle tab. 1.2 [1].

Pro ADAU1701 je zapotřebí krystal pro generování hodinového signálu. Frekvence krystalu pro vzorkovací kmitočet $f_{vz} = 48$ kHz je $f = 12,288$ MHz, což odpovídá $256f_{vz}$ a pro vzorkovací kmitočet $f_{vz} = 44,1$ kHz je frekvence krystalu

Tab. 1.2: Možnosti volby PLL režimu[1].

MCLKI vstup	PLL_MODE0	PLL_MODE1
$64f_{vz}$	0	0
$256f_{vz}$	0	1
$384f_{vz}$	1	0
$512f_{vz}$	1	1

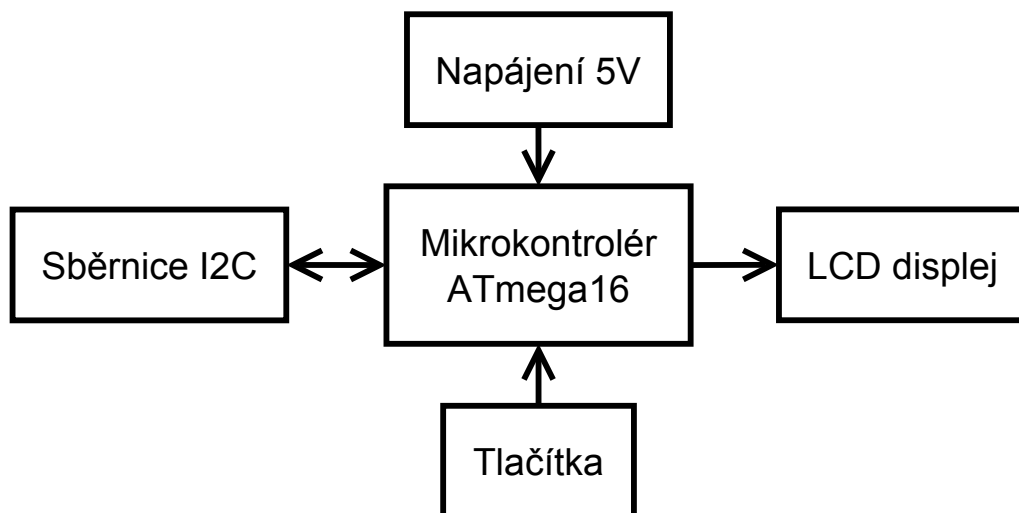
$f = 11,2896$ MHz. Zapojení krystalu je na obr. 1.10 a jsou připojeny na piny OSCO a MCLKI[1].



Obr. 1.10: Schéma zapojení krystalu[1].

2 OVLÁDÁNÍ DSP

K ovládání DSP procesoru byl vybrán mikrokontrolér ATmega16 od firmy Atmel a grafický LCD displej ATM12864D-FL-YBW s řadičem KS0108B. Na obr. 2.1 je blokové schéma ovládací části DSP procesoru.



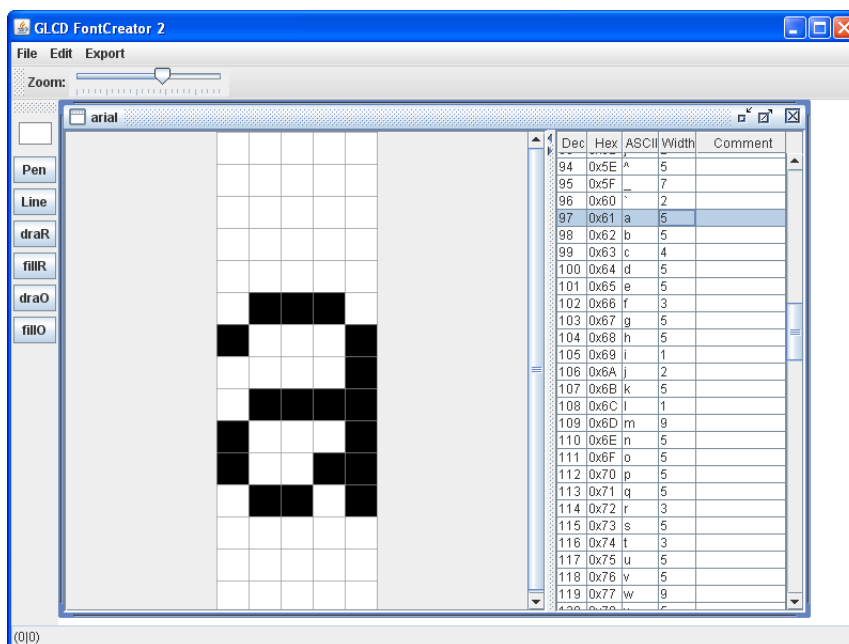
Obr. 2.1: Blokové schéma zapojení mikrokontroléru.

2.1 Knihovna pro displej

Z [4] byla použita knihovna pro LCD displej s řadičem KS0108B. Knihovna obsahuje soubory: „ks0108.h“, „ks0108.c“ a soubory fontů: „arial_ms.h“, které byly vytvořeny programem „GLCD FontCreator 2“ (dostupný na stránkách knihovny obr. 2.2). Pro použití v programu je nutné nejprve správně napsat v souboru „ks0108.h“ připojení displeje k mikrokontroléru. Pak je možné displej inicializovat. K tomu slouží funkce „ks0108Init“. Dále je vybrán font. K tomu slouží funkce „ks0108SelectFont“. Další použité funkce:

- „ks0108GotoXY“ - Nastavení pozice na výpis textu.
- „ks0108DrawLine“ - Vykreslí čáru na základě souřadnic.
- „ks0108StringWidth_P“ - Výpis řetězce znaků z paměti.

Programem pro tvorbu fontů byl vytvořen soubor „arial_ms.h“, kde byly dovozeny jen používané znaky s českou diakritikou. Uvedeny jsou v tab. 2.1. Příklad použití v programu je takový, že místo znaku např. „í“ se napíše „%“.



Obr. 2.2: Program GLCD FontCreator 2.

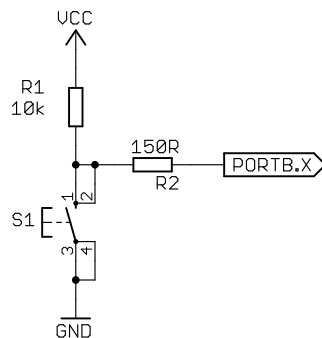
Tab. 2.1: Vytvořené znaky české diakritiky v LCD.

Dec	Hex	Původní znak ASCII	Nový znak
33	0x21	!	ž
35	0x23	#	ě
36	0x24	\$	é
37	0x25	%	í
38	0x26	&	á
39	0x27	'	š
40	0x28	(ú
41	0x29)	ů

2.2 Tlačítka

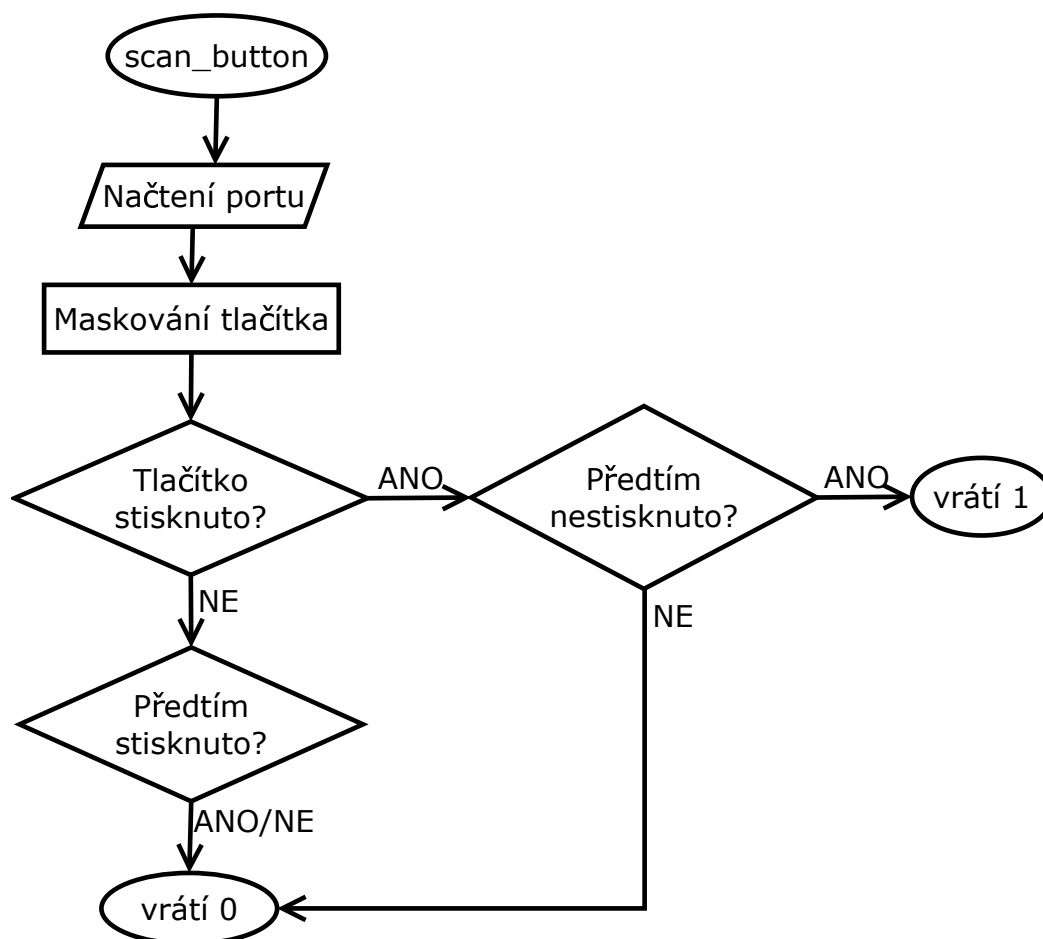
Na obr 2.3 je zapojení jednoho tlačítka, které je připojeno k mikrokontroléru. Když tlačítko není stisknuto, tak je na vstupu mikrokontroléru logická úroveň H. Pokud je stisknuto, tak je na vstupu mikrokontroléru logická úroveň L.

Z [6] byla použita funkce „void scan_button“, která byla předělána na „uint8_t scan_button (uint8_t i)“, vstupem do funkce je číslo v rozsahu 0-7 a udává, který pin definovaného portu (#define PIN_TLACITKA) se testuje zda bylo tlačítko stisknuto. Tato funkce umožňuje zjistit, zda bylo tlačítko stisknuto a nebo puštěno.



Obr. 2.3: Schéma zapojení pro připojení tlačítka k mikrokontroléru[13].

Zde se využívá jen testování na stisknutí tlačítka. Pokud je tlačítko stisknuto, tak funkce vrácí jedničku V opačném případě vrátí nulu. Příklad použití je následující: „if(scan_button(0))“. Na obr. 2.4 je znázorněn vývojový diagram této funkce.



Obr. 2.4: Vývojový diagram ošetření zákmitu tlačítek[6].

2.3 Sběrnice I2C

Knihovna pro komunikaci přes I2C „twi_lib.h“ s DSP procesorem byla použita z [15]. V souboru „twi_lib.c“ se zadávají tyto parametry:

- #define SCL_CLOCK -Frekvence sběrnice I2C [Hz] (výpočet: 2.1)
- #define F_CPU -Frekvence krystalu mikrokontroléru [Hz]

Výpočet rychlosti I2C sběrnice, tato hodnota je nahrána do registru TWBR:

$$TWBR = \frac{\frac{f_{cpu}}{f_{I2C}} - 16}{2} \quad (2.1)$$

Použité funkce z knihovny „twi_lib.h“ jsou:

- void i2c_init(void) - inicializace I2C na začátku programu.
- void i2c_stop(void) - stop bit na konci přenosu dat.
- extern void i2c_start_wait(unsigned char addr) - start bit pro zahájení komunikace a adresa zařízení, se kterým se bude komunikovat, opakuje se do té doby, než zařízení potvrdí příjem.
- unsigned char i2c_write(unsigned char data) - přenos jednoho bajtu po sběrnici z master do slave.

2.4 Řízení DSP po I2C

Ovládání DSP procesoru je prováděno pomocí I2C sběrnice z mikrokontroléru. Po spuštění mikrokontroléru se vykoná inicializace LCD displeje, I2C sběrnice, tlačítek a menu na displeji. Poté následuje nekonečná smyčka, která testuje stisk tlačítka a následně v závislosti na pozici a vybrané položky v menu provede změnu na displeji, nebo nahraje vybraný program, nebo jen parametry do DSP procesoru po I2C sběrnici, které jsou uloženy ve flash paměti mikrokontroléru. Program pro mikrokontrolér byl vytvářen v „AVR Studiu“.

2.4.1 Popis registrů ADAU1701

Adresa, která ukazuje na registry je 16-bitová a data v registrech jsou také 16-bitová.

AUXILIARY ADC AND POWER CONTROL

Adresa tohoto registru je 0x0822. Popis jednotlivých bitů v registru je v tab. 2.2

- FIL1,FIL0: filtrování pomocného ADC
 - 4-bit hystereze (12-bit úroveň)
 - 5-bit hystereze (12-bit úroveň)
 - filtr a hystereze bypassed
 - dolní propust filtr bypassed

Tab. 2.2: Registr nastavení pomocné A/D převodníky a napájení A/D a D/A převodníků [1].

Bit	Název bitu	Popis
9,8	FIL[1:0]	Filtrování pomocného ADC
7	AAPD	Vypnout ADC0, ADC1
6	VBPD	Vypnout napěťovou referenci bufferu
5	VRPD	Vypnout napěťovou referenci jádra
3	D0PD	Vypnout DAC0
2	D1PD	Vypnout DAC1
1	D2PD	Vypnout DAC2
0	D3PD	Vypnout DAC3

AUXILIARY ADC ENABLE

Adresa tohoto registru je 0x0824. Nastavuje se zde jen bit 15 (AAEN), který slouží na povolení pomocného ADC [1].

OSCILLATOR POWER-DOWN

Adresa tohoto registru je 0x0826. Nastavuje se zde jen bit 2 (OPD), který slouží na vypnutí oscilátoru [1].

DAC SETUP

Adresa tohoto registru je 0x0827. Pro správné inicializování DAC. Bit 1 a 0 nastavit na hodnotu 01 [1].

DSP CORE CONTROL REGISTER

Adresa tohoto registru je 0x081C. Popis jednotlivých bitů v registru je v tab. 2.3

GPIO PIN SETTING REGISTER

Adresa registru je 0x0808. Tento registr umožňuje nastavit piny GPIO přes kontrolní port. H nebo L logické úrovně může být řízeno zápisem nebo čtením z tohoto registru po nastavení v DSP CORE CONTROL REGISTER [1].

Tab. 2.3: Řídící registr jádra DSP procesoru [1].

Bit	Název bitu	Popis
13,12	GD[1:0]	Nastavuje časovou konstantu pro GPIO vstupy
8	AACW	Umožňuje zápis z pomocných ADC do registrů 0x0809-0x080C
7	GPCW	Umožňuje zapisovat z registru 0x0808 na výstup GPIO
6	IFCW	Při nastavení se zkopírují registry 0x0810 - 0x0814 do programu
5	IST	Nastavení tohoto bitu začne převod safe-load na RAM
4	ADM	Vypnutí ADC
3	DAM	Vypnutí DAC
2	CR	Pokud je bit nastaven tak signál projde jádrem
1,0	SR[1:0]	Nastavuje počet instrukcí pro každý vzorek

AUXILIARY ADC DATA REGISTERS

Adresa těchto registrů je 0x0809-0x080C. Jsou zde uloženy hodnoty z pomocných ADC převodníků. Hodnota je 8-bitová a může být rozšířena na 12-bitovou, když je vybrán filtr z AUXILIARY ADC AND POWER CONTROL bity FIL1,FIL0 [1].

SAFELoad DATA REGISTERS, SAFELoad ADDRESS REGISTERS

Adresa datových registrů je 0x0810-0x0814 a adresních registrů je 0x0815-0x0819. Tyto registry se postupně naplní novými koeficienty filtru. Jsou vhodné v případě, kdy je potřeba více koeficientů měnit zároveň. Tím se může zabránit dočasné nestabilitě a delším přechodům DSP procesoru [1].

MULTIPURPOSE PIN CONFIGURATION REGISTERS

Tento registr umožňuje nastavit každý pin MPx na různou funkci. Adresa je 0x0820-0x0821. Jsou to funkce jako např. pomocný ADC, vstup, výstup nebo sériový přenos dat [1].

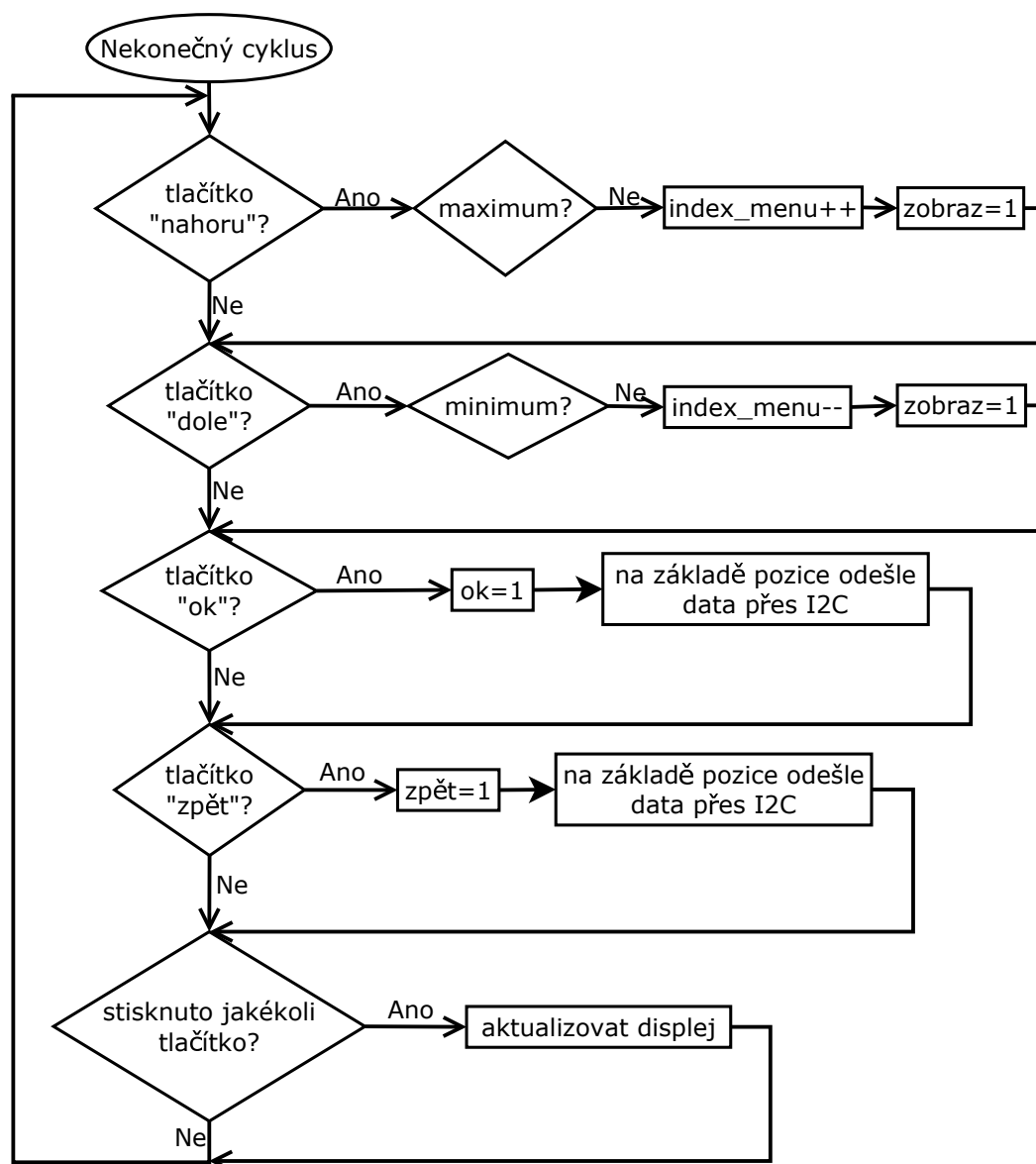
2.4.2 Ostatní registry

Jsou to registry SERIAL INPUT CONTROL REGISTER a SERIAL OUTPUT CONTROL REGISTER, které slouží k nastavení sériového přenosu zvukových (digitálních) dat z/do DSP procesoru. Dále pak registr INTERFACE REGISTERS, který se využívá v „self-boot“ módu (parametry jsou uloženy v externí EEPROM paměti) [1].

2.4.3 Ovládací menu

Pro řízení bylo vytvořeno ovládací menu na LCD displeji, které je ovládáno 4-mi tlačítky. Dvě tlačítka slouží na pohyb nahoru a dolů. Další dvě tlačítka mají funkci „ok“ a „zpět“.

Při inicializaci menu na LCD displeji je naplněn řetězec „menu_pocet[]“ hodnotami, které udávají počet položek v každé stránce menu. Každá stránka menu má svoje číslo, kterou se na ni odkazuje a svoje textové pole hodnot (s textem, který je zobrazen na LCD displeji).



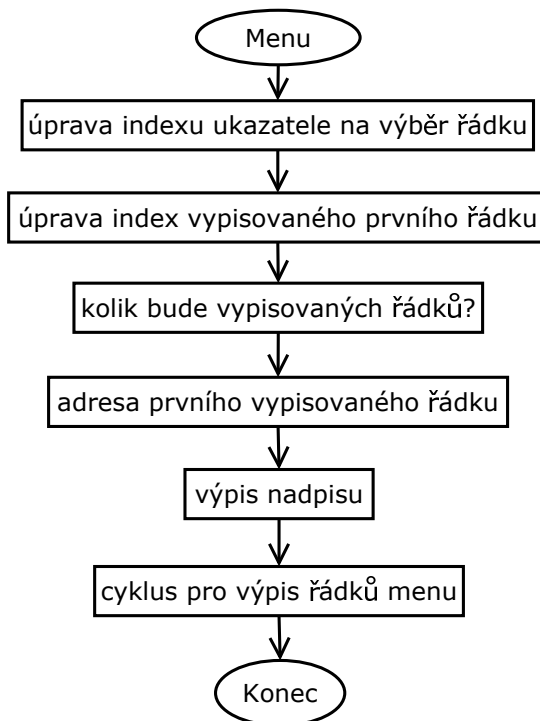
Obr. 2.5: Vývojový diagram nekonečné smyčky.

Následuje nekonečný cyklus „while(1)“ obr. 2.5, kde je testován stisk tlačítek.

První dvě podmínky mění hodnotu, která ukazuje na řádek menu. Jsou ošetřeny dalšími podmínkami, aby se tato hodnota pohybovala v rozsahu počtu řádků zobrazené stránky menu. Další dvě podmínky na testování jsou, jestli byla stisknuta tlačítka s názvy „ok“ nebo „zpět“. To upraví dané proměnné pro poslední podmínku a odešle data DSP procesoru po I2C sběrnici na základě pozice v menu. Při stisku tlačítka „ok“ nahraje parametry nebo program a při stisku tlačítka „zpět“ smaže program a parametry v DSP procesoru. V některých případech stisk tlačítka neodešle žádné data, protože zobrazí jen další stránku menu. Poslední podmínka testuje, zda byla splněna některá z předešlých podmínek, to znamená, že bylo stisknuto některé z tlačítek. V této části je na základě „switch“ zobrazena správná stránka menu jen v případě stisknutí tlačítek nahoru a dolů. Pokud byla stisknuta tlačítka „ok“ nebo „zpět“, tak nastane úprava pozice (stránky) v menu také pomocí „switch“ na základě pozice v menu.

Pro výpis menu na displej slouží funkce „void menu(uint8_t x, PGM_P str, uint8_t max, PGM_P nadpis)“. Vstupem do funkce jsou tyto parametry:

- uint8_t x: Ukazuje na pozici v menu.
- PGM_P str: Adresa řetězce položek v menu.
- uint8_t max: Hodnota, kolik je v menu položek.
- PGM_P nadpis: Adresa řetězce nadpisu menu.



Obr. 2.6: Vývojový diagram funkce menu.

Na obr. 2.6 je základní struktura této funkce. Na začátku je upraveno číslo indexu, které ukazuje na výběr řádku (zde ukazuje na vybraný řádek znak „*“). To je z důvodu, že stránka menu může mít více nebo méně řádků, než je na displeji zobrazeno. Poté následuje úprava, od kterého řádku z pole hodnot má začít výpis na displej. Následně je určeno, kolik bude vypsaných řádků. Standardně se vypisují tři. Toto číslo je zmenšeno v případě, pokud se mají vypsat jen dva řádky. Pak je vypsan nadpis a pod nadpisem je vykreslena čára. Následuje cyklus, který vypíše řádky z paměti a před jedním řádkem vypíše znak „*“.

2.4.4 Software pro ADAU1701

Byl vytvořen soubor „ADAU1701_DATA.h“. V tomto souboru se nachází veškeré programy a parametry pro DSP procesor. Všechny jsou uloženy ve flash paměti mikrokontroléru. V poli „HWConFiguration“ jsou uloženy hodnoty registrů určené pro DSP procesor, začínající adresou 0x081C a pole má velikost 24 bajtů. V dalších polích jsou uloženy programy, začínající „PROG_“ a parametry, začínající „PARAM_“, pro DSP procesor. Velikost těchto polí je různá a jsou používány stejnými funkcemi. Na začátku těchto polí jsou dva bajty, ve kterých je uložena velikost daného pole.

2.4.5 Funkce pro ADAU1701

V souborech „ADAU1701.h“ a „ADAU1701.h“ jsou vytvořeny funkce pro nahrání dat do DSP procesoru z flash paměti mikrokontroléru a napsány adresy registrů, kam se mají data posílat přes I2C sběrnici.

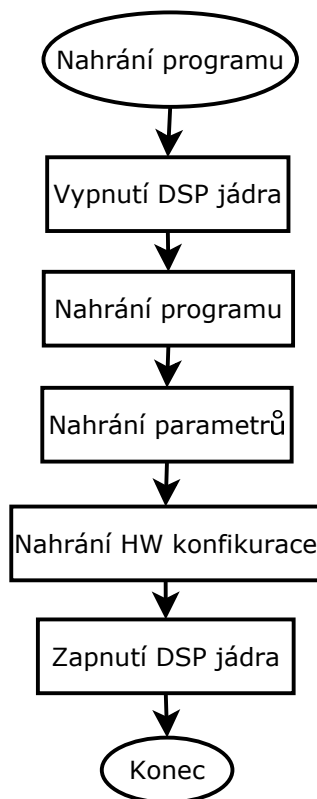
- `#define ADAU1701_ADR_W` -Adresa DSP procesoru pro zápis (na I2C sběrnici).
- `#define ADAU1701_ADR_R` -Adresa DSP procesoru pro čtení (na I2C sběrnici).
- `#define ADAU1701_ADR_PROG` -Adresa prvního registru pro program DSP procesoru.
- `#define ADAU1701_ADR_PARAM` -Adresa prvního registru pro parametry DSP procesoru.
- `#define ADR1` -Adresa prvního registru pro hardwarovou konfiguraci DSP procesoru.

Funkce v těchto souborech jsou:

- `void ADAU1701_prog (PGM_P prog, PGM_P param, PGM_P HWConFiguration)` -Nahraje do DSP procesoru program, parametry a hardwarovou konfiguraci.

- void ADAU1701_param(PGM_P param) -Nahraje do DSP procesoru parametry.
- void ADAU1701_del () -Vymaže z DSP procesoru program a parametry.

Funkce pro nahrání programu do DSP procesoru



Obr. 2.7: Vývojový diagram funkce nahrání programu do DSP.

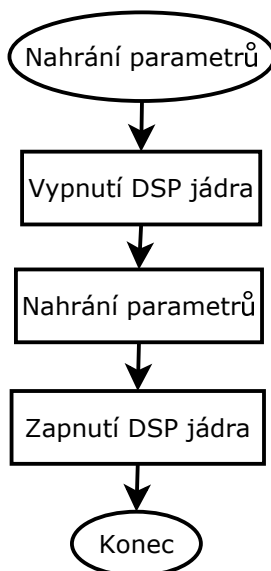
Na obr. 2.7 je vývojový diagram pro funkci, která po I2C sběrnici nahraje program, parametry a hardwarovou konfiguraci do DSP procesoru. Při volání funkce se zadává odkaz na pole dat, které se mají přenést do DSP procesoru. Na začátku funkce jsou přečteny první dva bajty z polí program a parametry a jsou uloženy do dvou 16-bitových proměnných, které slouží jako rozměr těchto polí.

Následuje vypnutí jádra. To se provádí zasláním adresy „DSP CORE CONTROL“ registru a posláním obsahu registru s bitem s názvem CR do logické úrovně L.

Pro nahrání programu, parametrů a hardwarové konfigurace je použit cyklus, který přečte data z flash paměti mikrokontroléru a pomocí funkce `i2c_write(unsigned char data)` tyto data pošle do DSP procesoru. U programu a parametrů čte z pole až třetí bajt, protože první dva bajty jsou určeny k hodnotě velikosti daného pole.

Nakonec jsou zaslána data pro zapnutí jádra DSP procesoru. V registru „DSP CORE CONTROL“ je nastaven bit s názvem CR do logické úrovně H.

Funkce pro nahrání parametrů do DSP procesoru



Obr. 2.8: Vývojový diagram funkce nahrání parametrů do DSP.

Tato funkce je znázorněna na vývojovém diagramu obr. 2.8. Prvně se provede přečtení prvních dvou bajtů z pole parametrů a uloží se do 16-bitové proměnné, která ukazuje na velikost tohoto pole.

Funkce pokračuje nahráním dat pro vypnutí jádra DSP procesoru, pak je ve funkci cyklus pro zkopírování dat z flash paměti mikrokontroléru do paměti DSP procesoru. Nakonec jsou nahrána data pro zapnutí jádra DSP procesoru.

Funkce pro smazání parametrů a programu v DSP procesoru

Na obr. 2.9 je vývojový diagram, znázorňující funkci pro vymazání programu a parametrů z DSP procesoru. Je vhodné tuto funkci použít před nahráním nového programu, protože většinou každý program zabírá jinou velikost paměti. Může se stát, že pokud tato funkce není použita, tak po nahrání programu, který zabírá menší část paměti, nastane to, že část předchozího programu zůstane v paměti a může ovlivnit nově nahraný program, který pak nepracuje správně nebo vůbec.

Na začátku funkce proběhne odeslání dat, které vypnou jádro DSP procesoru. Následně jsou vynulovány registry parametrů, ty jsou 32-bitové, a do registrů, určených pro program, je nahrána hodnota 0x0000000001. Tento registr je 40-bitový.



Obr. 2.9: Vývojový diagram funkce smazání programu DSP procesoru.

2.4.6 Vytvoření softwaru pro ADAU1701

Software pro DSP procesor je vytvořen programem „SigmaStudio“. Program vytvoří soubor s programem a parametry. Data ze souboru jsou vloženy do programu pro mikrokontrolér (uloženy v paměti flash) a po výběru na přípravku pomocí tlačítek a LCD displeje jsou následně poslány přes I2C sběrnici do DSP procesoru.

V panelu nástrojů vstupně/výstupní knihovny umožňuje přístup k vstupním a výstupním blokům, nezbytný pro přivedení signálu z hardwaru fyzického pinu DSP procesoru, do navrhovaného schématu v SigmaStudiu, a zpět na výstupní pin DSP procesoru [23].

Blok pro vstupy se nachází v panelu nástrojů IC1 -> IO -> Input. Blok pro výstupy se nachází v panelu nástrojů IC1 -> IO -> Output.

K simulaci slouží bloky „Simulation Stimuli“ a „Simulation Probe“, které se nacházejí v panelu nástrojů v „Schematic Design“. Blok „Simulation Stimuli“ po kliknutí vygeneruje konstantní frekvenční charakteristiku. Tento blok se připojí na vstupní část v blokovém schématu obvodu, který chceme simulovat. Blok „Simulation Probe“ se připojí na výstupní část blokového schématu obvodu, který chceme simulovat. Po kliknutí na tento blok se zobrazí frekvenční modulová charakteristika.

10-pásmový ekvalizér

Na obr. 2.10 je schéma zapojení 10-pásmového stereo ekvalizéru v SigmaStudiu pro nastavení ROCK. Na obr. 2.11 a 2.12 jsou modulové kmitočtové charakteristiky získané simulací v SigmaStudiu.

Blok ekvalizéru zde použitý se nachází v panelu nástrojů IC1 -> Second Order -> Double Precision -> 2 Ch -> Medium Size Eq. Po vložení je EQ 1-pásmový. Další pásma se přidávají po kliknutí pravým tlačítkem na blok a volbě Grow Algorithm. Zde je třeba zvolit číslovku, kolik pásem se má přidat [23].

Tento blok umožňuje použití dvou filtrů 2. řádu: Peaking a Shelving EQ. Zde je použit filtr Peaking EQ, kde se zadávají hodnoty frekvence, zisku a činitele jakosti [23].

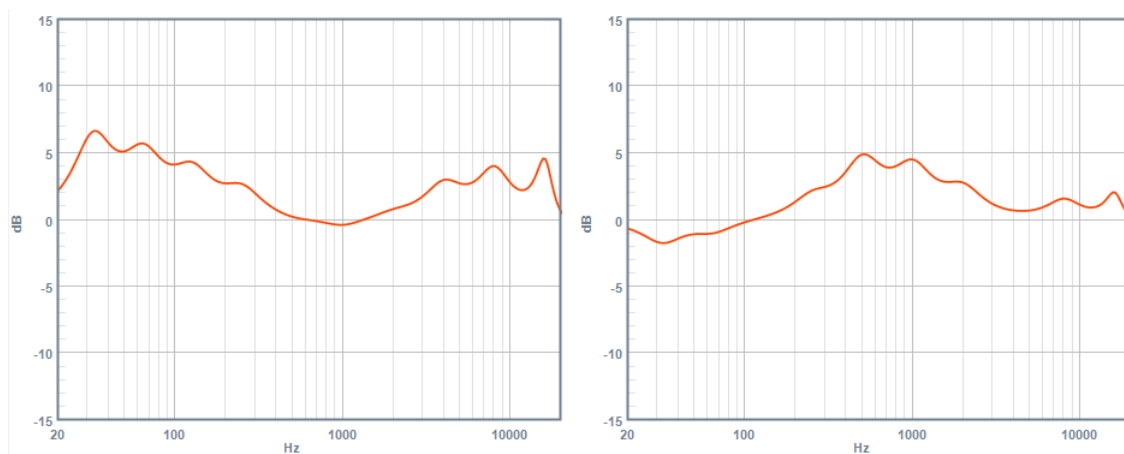
Hodnoty frekvence a zisku jsou v tab. 2.4 pro různá nastavení tohoto EQ. Hodnota činitele jakosti je nastavena na $Q = 1,41$ [22].

Tab. 2.4: Hodnoty zisku pro různá nastavení EQ 1 [19] [20] [21].

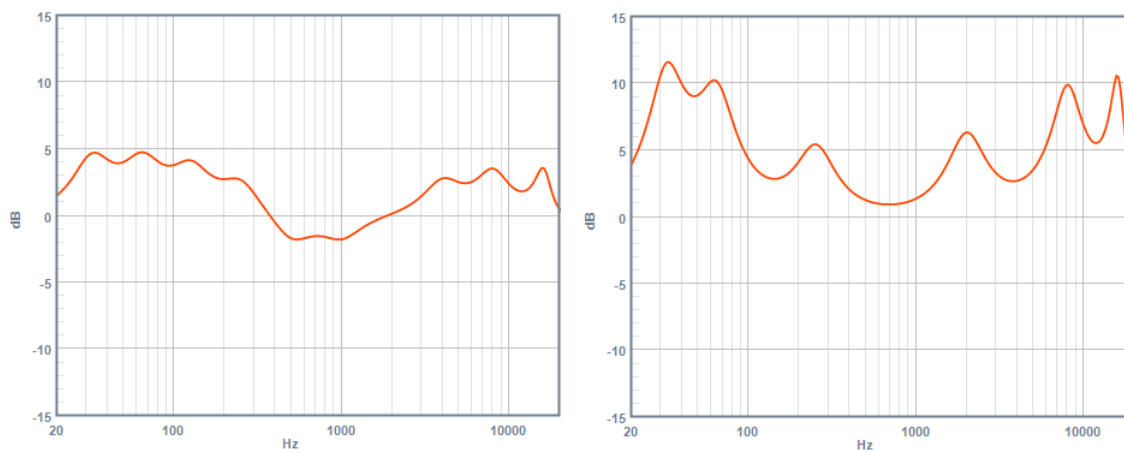
EQ 1	f [Hz]	32	64	125	250	500	1000	2000	4000	8000	16000
Rock	A_U [dB]	5,8	4	3	2	-0,2	-0,6	0,4	2,4	3,4	4,5
Pop	A_U [dB]	-1,5	-0,8	0	1,4	4	3,4	2	0	1,4	2
Metal	A_U [dB]	10	8	0	5	0	0	6	0	9	10
Classic	A_U [dB]	4	3,4	3	2,4	-2	-1,6	0	2,4	3	3,4



Obr. 2.10: Blokové schéma 10-pásmového EQ (nastavení Rock).



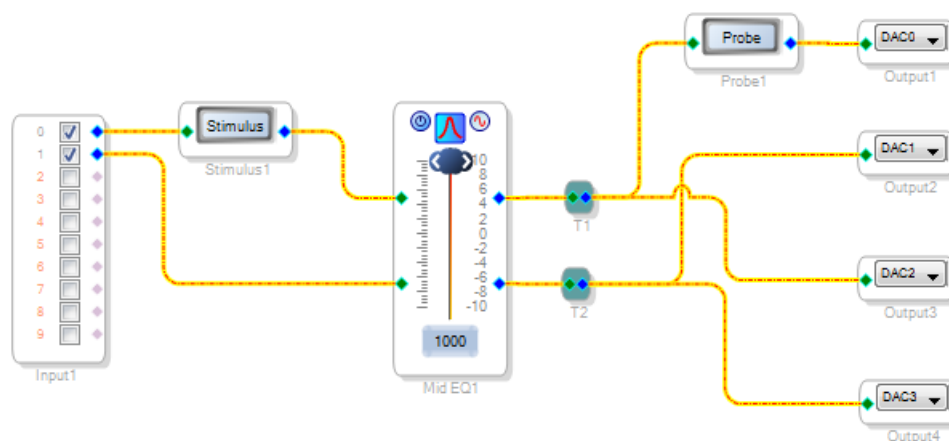
Obr. 2.11: Modulová kmitočtová charakteristika Rock (vlevo) a Pop (vpravo), $A_U = f(f)$ [dB; Hz].



Obr. 2.12: Modulová kmitočtová charakteristika Classic (vlevo) a Metal (vpravo), $A_U = f(f)$ [dB; Hz].

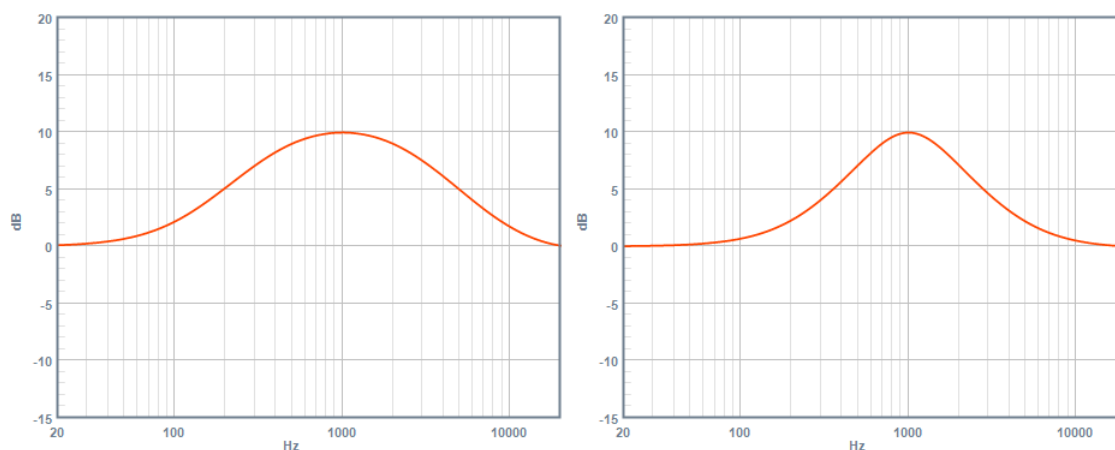
1-pásmový ekvalizér

Na obr. 2.13 je schéma zapojení 1-pásmového stereo ekvalizéru. Na obr. 2.14, 2.15, 2.16 a 2.17 jsou modulové kmitočtové charakteristiky pro různá nastavení činitele jakosti Q získané simulací v SigmaStudios.

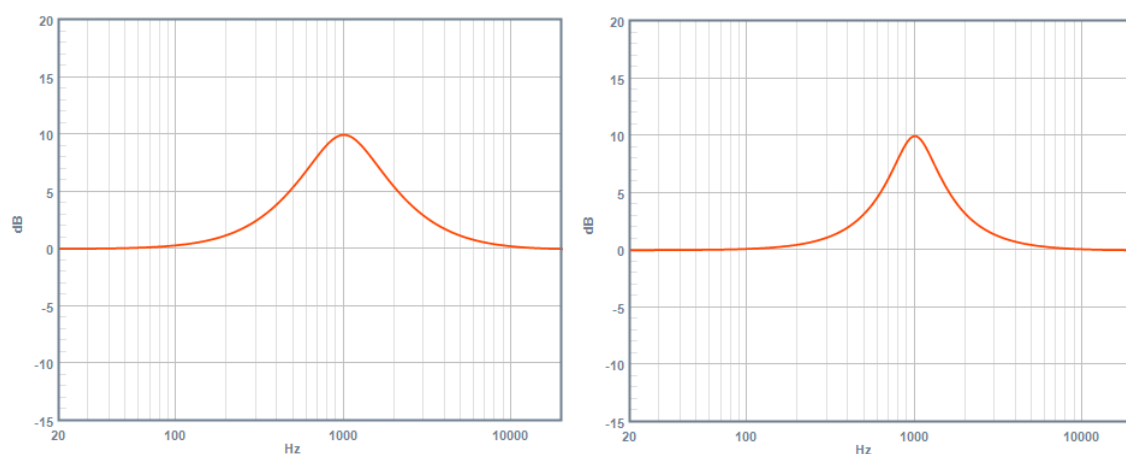


Obr. 2.13: Blokové schéma 1-pásmového EQ.

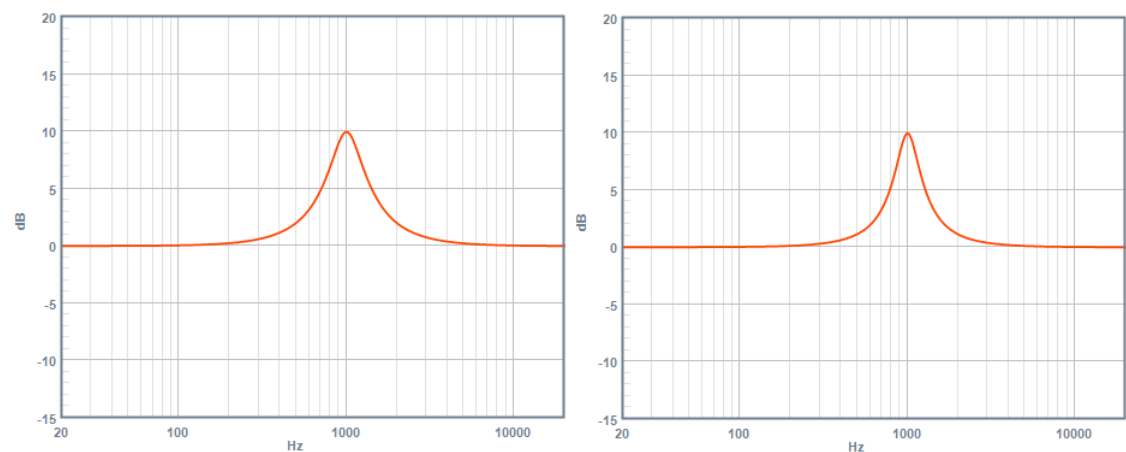
V tomto zapojení je použit stejný blok EQ jak u předchozího 10-pásmového EQ.



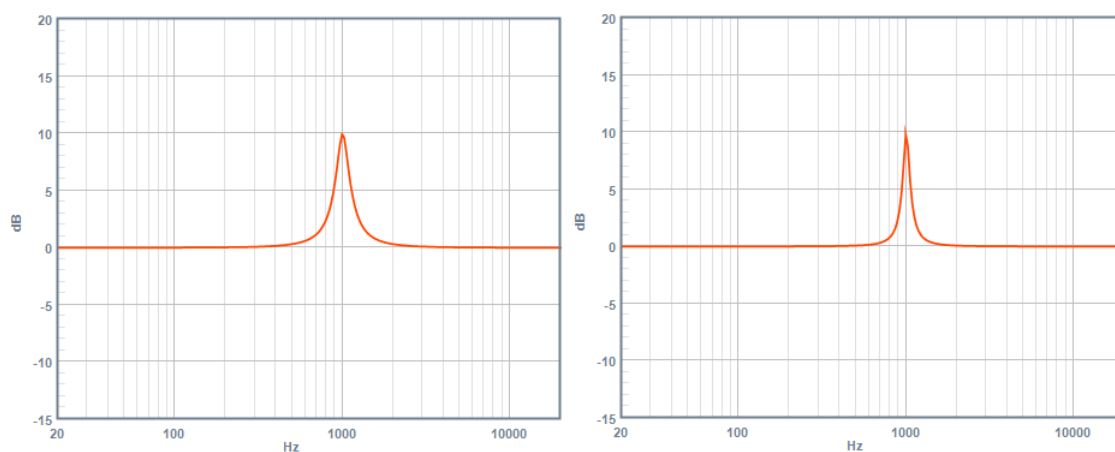
Obr. 2.14: Modulové kmitočtové charakteristiky pro činitele jakosti $Q = 0,2$ (vlevo) a $Q = 0,4$ (vpravo), $A_U = f(f)$ [dB; Hz].



Obr. 2.15: Modulové kmitočtové charakteristiky pro činitel jakosti $Q = 0,6$ (vlevo) a $Q = 1$ (vpravo), $A_U = f(f)$ [dB; Hz].



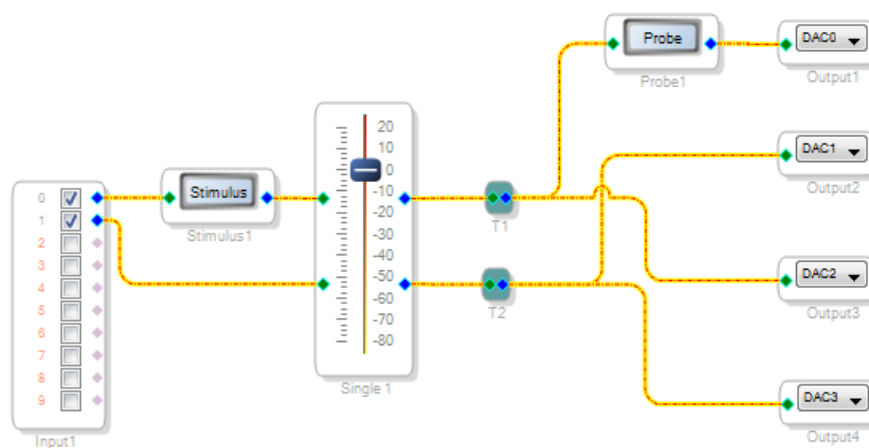
Obr. 2.16: Modulové kmitočtové charakteristiky pro činitel jakosti $Q = 1,4$ (vlevo) a $Q = 2$ (vpravo), $A_U = f(f)$ [dB; Hz].



Obr. 2.17: Modulové kmitočtové charakteristiky pro činitel jakosti $Q = 4$ (vlevo) a $Q = 8$ (vpravo), $A_U = f(f)$ [dB; Hz].

Ovládání hlasitosti

Na obr. 2.18 je schéma zapojení v SigmaStudios pro ovládání hlasitosti DSP procesoru. Blok zde použitý se nachází v panelu nástrojů Volume Control -> Adjustable Gain -> Single Control -> Single Volume.

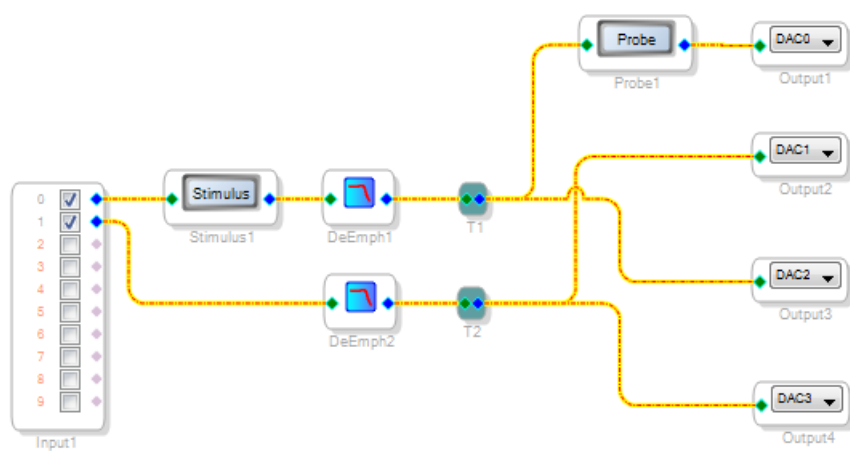


Obr. 2.18: Blokové schéma pro ovládání hlasitosti.

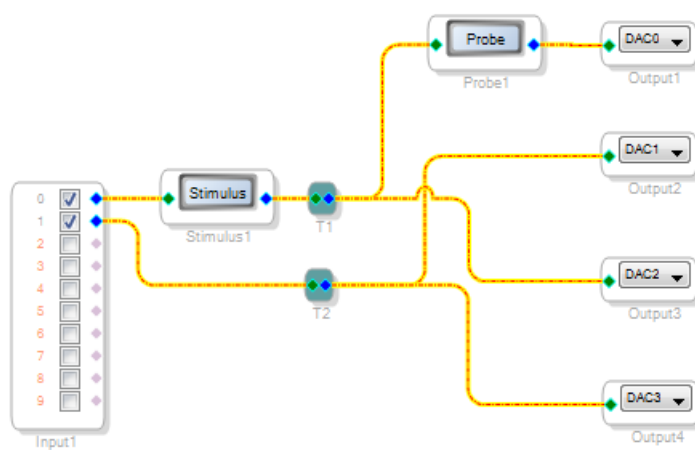
Deemfáze

Pro tuto část byly vytvořeny dvě schemata v SigmaStudios. První je deemfáze zapnuto na obr. 2.19 a druhá je deemfáze vypnuto na obr. 2.20, kde jsou spojeny přímo vstupy s výstupy. Na obr. 2.21 jsou modulové kmitočtové charakteristiky těchto zapojení. Blok pro deemfázi je umístěn v panelu nástrojů IC1 -> Filters -> Miscellaneous -> De-Emphasis.

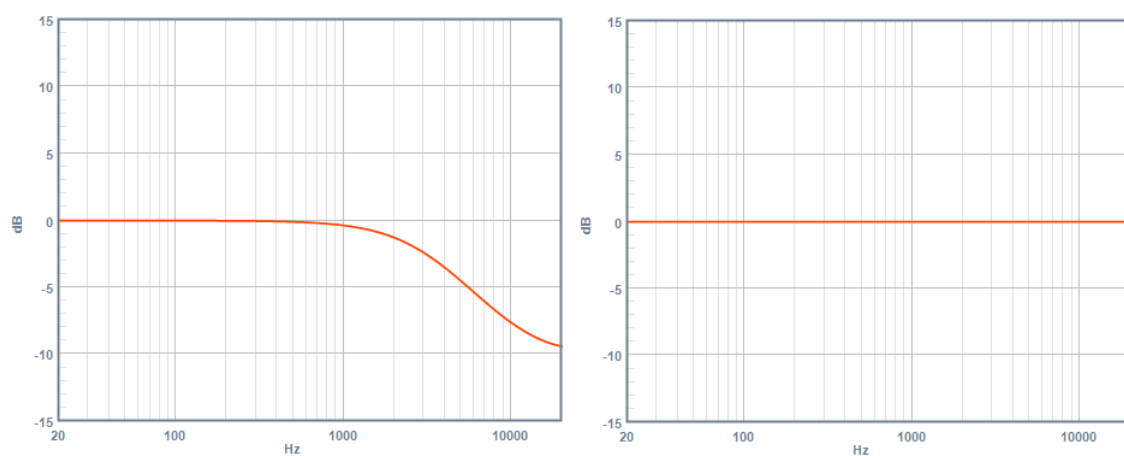
Tento blok filtru deemfáze je používán k zeslabení vysokofrekvenční složky, která je během nahrávání zesílena s preemfází. Parametry tohoto filtru jsou již přednastaveny. Když je deemfáze použita na audio záznamech s preemfází, tak je poměr S/N výrazně lepší. Tento blok je připraven k použití, aniž by bylo nutné doplňovat parametry [23].



Obr. 2.19: Blokové schéma deemfáze pro režim zapnuto.



Obr. 2.20: Blokové schéma deemfáze pro režim vypnuto.



Obr. 2.21: Modulová kmitočtová charakteristika deemfáze zapnuto (vlevo) a vypnuto (vpravo), $A_U = f(f)$ [dB; Hz].

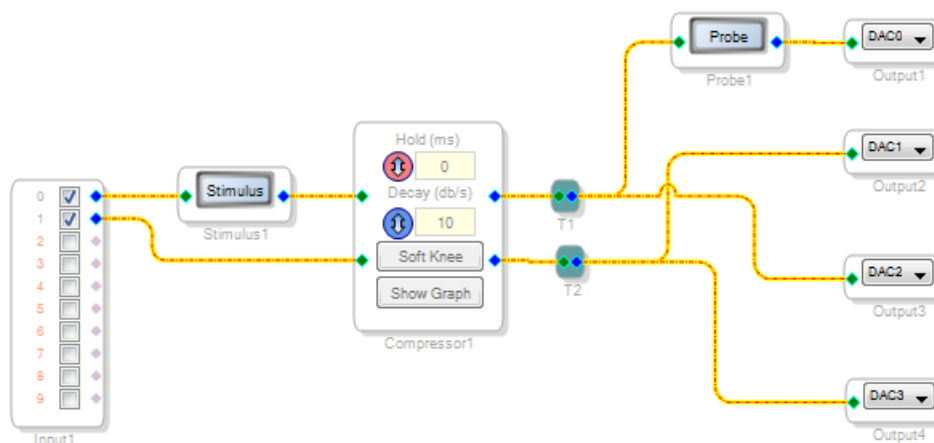
Změna převodní charakteristiky

Na obr. 2.22 je schéma v SigmaStudios pro změnu převodní charakteristiky. Tento blok se nalezne v programu na IC1 -> Dynamics Processors -> Peak -> Standard Resolution -> Lower Range -> No Post Gain -> Stereo -> No Ext Detector Input -> Peak. Na obr. 2.23 je ukázána lineární převodní charakteristika. Na obr. 2.24 a 2.25 jsou vytvořeny další převodní charakteristiky.

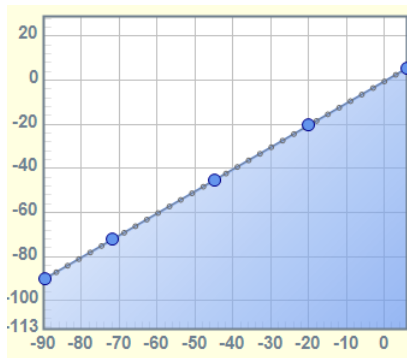
Blok použitý v tomto schématu využívá peak detekci dynamiky procesoru, který umožňuje ovládat Hold, Decay, and Soft Knee a zobrazení a nastavení grafu kompresní křivky. Peak detekce funguje na jakémkoli signálu, procházejícím nad prahovou hodnotu bez ohledu na to, jak rychle přechodné to je. Nicméně, tento kompresor nemá nastavení TC (časová konstanta). Muže zastavit krátké a hlasité signály. Peak komprese je užitečná pro prevenci přetížení vstupů - například vysílač [23].

Možnosti nastavení tohoto bloku [23]:

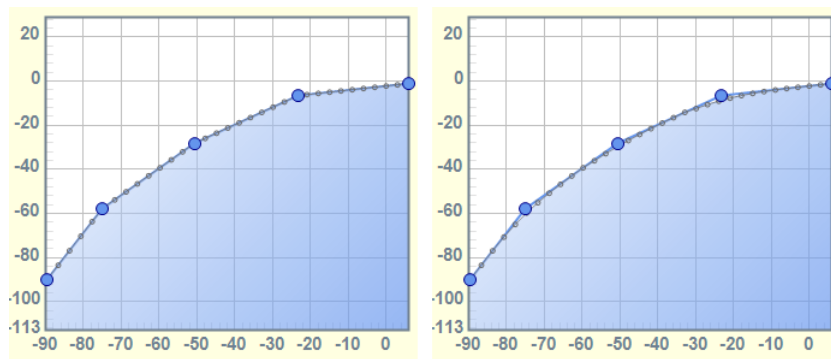
- Hold (ms) - Ovládá čas a kompresor udržuje aktuální nastavení výstupního zisku před tím, než začne snižování vstupní úrovně.
- Decay (dB/s) - Ovládá rychlost, při které zisk kompresoru klesá v reakci na snížení úrovně vstupního signálu.
- Soft Knee - Pokud není aktivováno, tak je hard-knee.
- Show Graph - Zobrazí kompresní křivku pro zobrazení a editaci.



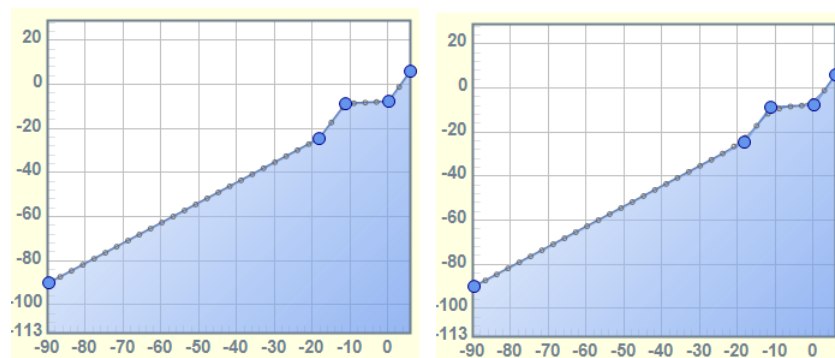
Obr. 2.22: Blokové schéma pro změnu převodní charakteristiky.



Obr. 2.23: Lineární převodní charakteristika, $U_2 = f(U_1)$ [dB; dB].



Obr. 2.24: Převodní charakteristiky 1, $U_2 = f(U_1)$ [dB; dB] (hard vlevo a soft vpravo).

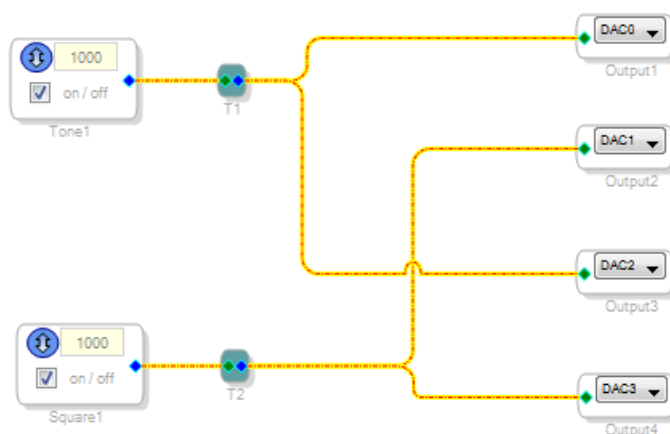


Obr. 2.25: Převodní charakteristiky 2, $U_2 = f(U_1)$ [dB; dB] (hard vlevo a soft vpravo).

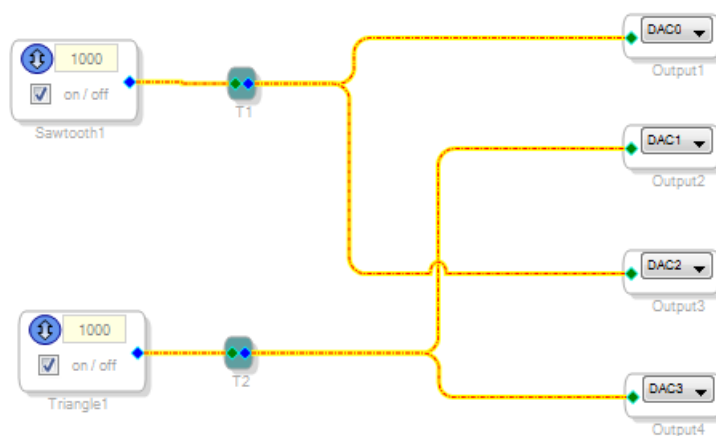
Generátor signálů

Na obr. 2.26 a 2.27 jsou schémata v SigmaStudios pro generátor signálů: sinus, obdélník, trojúhelník a pila. Tyto bloky se nacházejí v SigmaStudios v panelu nástrojů IC1 -> Sources -> Oscillators.

U bloků pro generování signálů je důležité nastavit vzorkovací frekvenci, aby byla výstupní nastavená frekvence správná. U bloků je možné zapnout nebo vypnout generátor. Dále je v bloku umístěno textové pole, do něž se zadává frekvence v Hz [23].



Obr. 2.26: Blokové schéma generátoru sinusového a obdélníkového signálu.



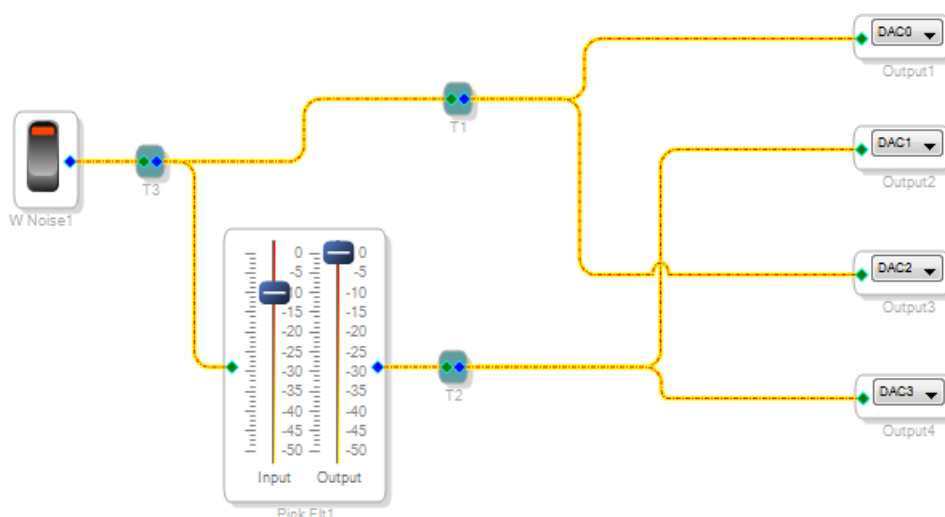
Obr. 2.27: Blokové schéma generátoru trojúhelníkového a pilového signálu.

Generátor šumu

Na obr. 2.28 je schéma v SigmaStudios pro generátor bílého šumu a filtr růžového šumu. Blok generátoru bílého šumu se nachází v IC1 -> Sources -> White Noise -> Simple -> White noise a blok růžového filtru je v IC1 -> Filters -> Miscellaneous -> Pinking.

Blok White noise (bílý šum) generuje signál, který obsahuje stejnou energii na jakémkoliv pásmu stejné šířky. Tento náhodně časově proměnný signál může být užitečný pro zkušební zařízení, i když pro audio je běžné bílý šum filtrovat růžovým filtrem, aby lépe simuloval chování a reakce lidského ucha [23].

Blok růžového filtru se používá k převodu bílého šumu, který má stejnou energii na Hz, na růžový šum. Jeho energie je přímo úměrná převrácené hodnotě frekvence. Ze vstupního signálu růžový filtr upraví výstupní signál tak, že výstupní signál je s poklesem 3dB na oktávu, za lineárních podmínek [23].



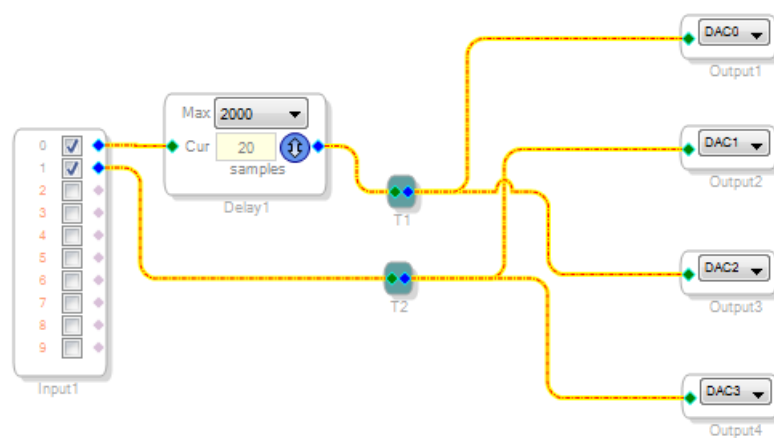
Obr. 2.28: Blokové schéma generátoru šumu.

Zpoždění mezi kanály

Na obr. 2.29 je schéma v SigmaStudios, kde jeden kanál je zapojen k výstupu bez zpoždění a druhý kanál je zapojen k výstupu se zpožděním. Tento blok se nachází v SigmaStudios v panelu nástrojů na IC1 -> Basic DSP -> DSP Functions -> Delay -> Delay.

Na bloku zpoždění je možné nastavit maximální hodnotu počtu zpožděných vzorků a počtu vzorků, o které má být signál zpožděn. Maximální počet zpožděných vzorků musí být zadán před kompilací programu, protože je těmito vzorkům

vyhrazeno místo v paměti. Počet vzorků, o které má být signál zpožděn, je možné měnit i během činnosti DSP procesoru změnou parametrů [23].



Obr. 2.29: Blokové schéma pro zpoždění mezi kanály.

3 KONSTRUKCE ZAŘÍZENÍ

Byly vyrobeny dvě DPS, jedna je s DSP procesorem a druhá je s mikrokontrolérem. Dokumentace pro výrobu těchto DPS je v příloze. Schéma zapojení pro DSP procesor je na obr. A.1, návrh DPS strana BOTTOM je na obr. C.3 a strana TOP je na obr. C.4. Schéma zapojení pro DPS s mikrokontrolérem je na obr. B.1, návrh DPS strana BOTTOM je na obr. C.1 a strana TOP je na obr. C.2.

Na obr. D.1 je rozmístění součástek pro DPS s mikrokontrolérem. Napájecí napětí se přivede na X1. Konektor SV1 je pro I2C sběrnici, popis konektoru je v tab. 3.1. Konektory SV2 a SV3 slouží pro programování mikrokontroléru, kde SV2 je pro JTAG (tab. 3.2) a SV3 je pro ISP (tab. 3.3). Konektor SV4 (tab. 3.4) je pro připojení tlačítek a konektor SV5 (LCD1) je pro připojení LCD displeje (tab. 3.5). Tlačítko S1 je umístěno na zadní straně přípravku a slouží k resetu mikrokontroléru.

Tab. 3.1: Vývody konektoru SV1 na DPS s mikrokontrolérem (I2C).

Pin	Signal
1	GND
2	SCL
3	SDA

Tab. 3.2: Vývody konektoru SV2 na DPS s mikrokontrolérem (JTAG).

Pin	Signal	Pin	Signal
1	TCK	6	RESET
2	GND	7	NC
3	TDO	8	NC
4	VCC	9	TDI
5	TMS	10	GND

Tab. 3.3: Vývody konektoru SV3 na DPS s mikrokontrolérem (ISP).

Pin	Signal	Pin	Signal
1	MISO	4	MOSI
2	VCC	5	RESET
3	SCK	6	GND

Tab. 3.4: Vývody konektoru SV4 na DPS s mikrokontrolérem (tlačítka).

Pin	Signal	Pin	Signal
1	PB4	6	GND
2	GND	7	PB1
3	PB3	8	GND
4	GND	9	PB0
5	PB2	10	GND

Tab. 3.5: Vývody konektoru SV5 na DPS s mikrokontrolérem (LCD1).

Pin	Signal	Pin	Signal	Pin	Signal	Pin	Signal
1	GND	6	E	11	DB4	16	CS2
2	VCC	7	DB0	12	DB5	17	RST
3	V0	8	DB1	13	DB6	18	V_OUT
4	RS	9	DB2	14	DB7	19	LED_A
5	R/W	10	DB3	15	CS1	20	LED_K

Na obr. D.2 je rozmístění součástek pro DPS s DSP procesorem. Napájecí napětí se přivede na X2. Konektor SV1 (tab. 3.6) je pro I2C sběrnici. SV2 (tab. 3.7) je pro audio vstup. SV3 (tab. 3.8) je pro audio výstup. SV4 (tab. 3.9) je pro reset. Konektory SV5, SV7, SV8, SV9 jsou vyvedeny datové piny DSP procesoru (tab. 3.10).

Tab. 3.6: Vývody konektoru SV1 na DPS s DSP procesorem.

Pin	Signal
1	SCL
2	GND
3	SDA

Tab. 3.7: Vývody konektoru SV2 na DPS s DSP procesorem.

Pin	Signal
1	ADC1
2	GND
3	GND
4	ADC0

Tab. 3.8: Vývody konektoru SV3 na DPS s DSP procesorem.

Pin	Signal	Pin	Signal
1	GND	5	GND
2	VOUT3	6	VOUT1
3	GND	7	GND
4	VOUT2	8	VOUT0

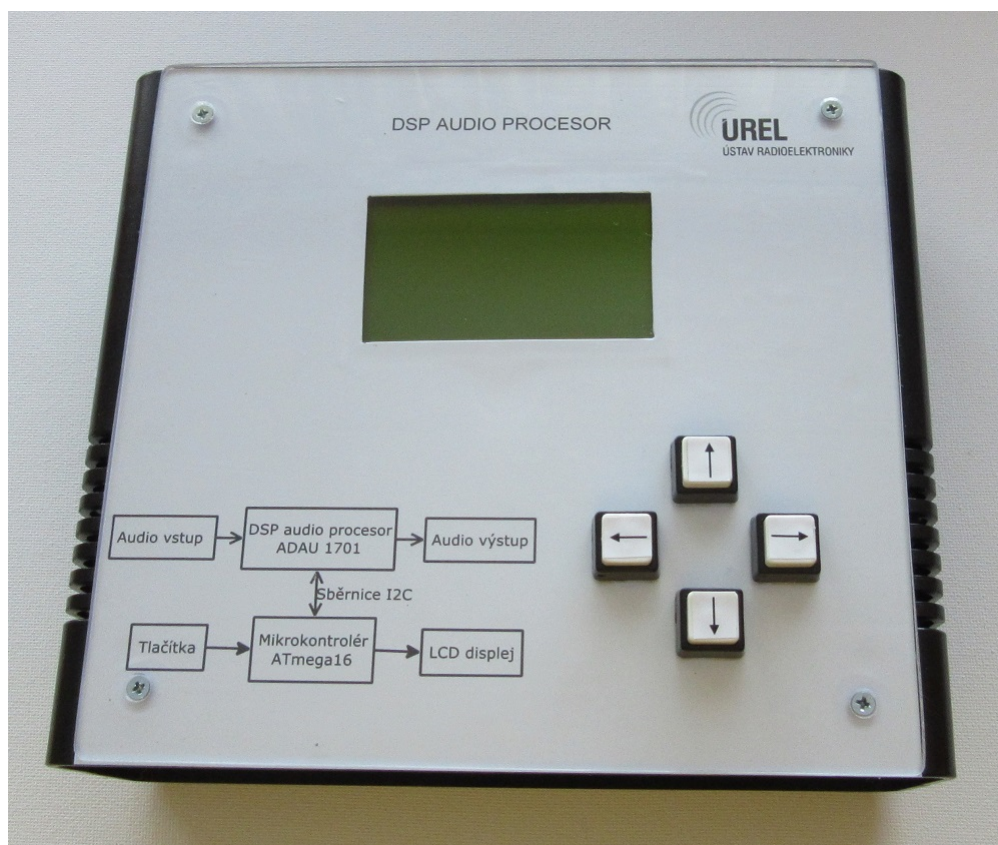
Tab. 3.9: Vývody konektoru SV4 na DPS s DSP procesorem.

Pin	Signal
1	GND
2	GND
3	RESET

Tab. 3.10: Vývody konektorů SV5, SV7, SV8, SV9 na DPS s DSP procesorem.

Signal	Pin	Konektor
MP0	4	SV5
MP1	3	SV5
MP2	4	SV7
MP3	3	SV7
MP4	1	SV5
MP5	2	SV5
MP6	2	SV8
MP7	3	SV8
MP8	2	SV7
MP9	1	SV7
MP10	1	SV8
MP11	1	SV9

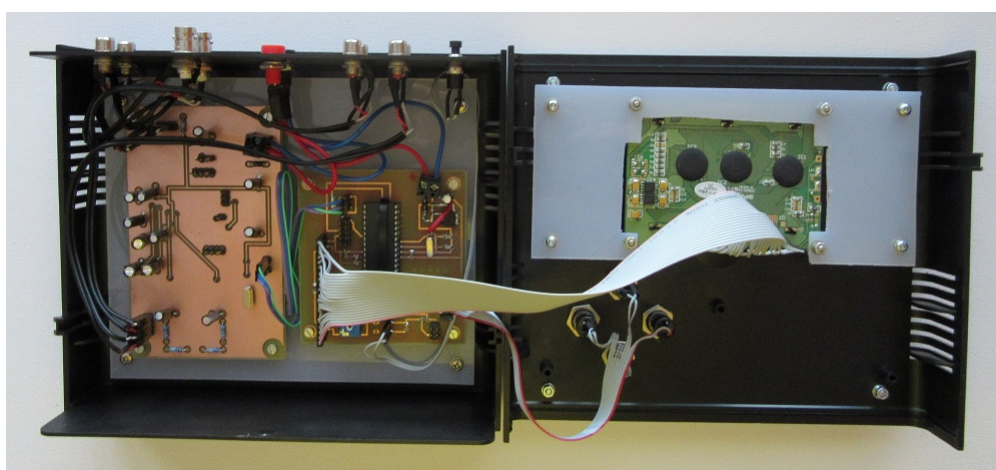
Tyto dvě desky jsou umístěny v plastové krabici. Na krabici je umístěn LCD displej, tlačítka a konektory pro audio a napájení. Na obr. 3.1 je pohled zepředu na zařízení. Na obr. 3.2 je pohled na vstupy a výstupy. Vstupní konektory cinch a BNC jsou propojeny. Výstupní konektory vlevo jsou připojeny k aktivnímu filtru a výstupní konektory vpravo jsou připojeny k pasivnímu filtru. Na obr. 3.3 je pohled do zařízení.



Obr. 3.1: Laboratorní přípravek pohled zepředu.



Obr. 3.2: Laboratorní přípravek pohled zezadu (konektory).



Obr. 3.3: Laboratorní přípravek pohled dovnitř.

4 ZÁVĚR

V této práci jsem navrhl obvodové zapojení přípravku s DSP audio procesorem ADAU1701, který obsahuje vstupní a výstupní filtr a další obvody pro hardwarové nastavení. Další schéma zapojení je s mikrokontrolérem ATmega16, který řídí tento DSP procesor. Zde je schéma připojení tlačítek a LCD displeje k mikrokontroléru. Komunikace mezi mikrokontrolérem a DSP procesorem probíhá po sběrnici I2C. Jelikož úroveň napájecího napětí těchto obvodů je odlišná, tak je vložen na sběrnici I2C převodník úrovní.

Z těchto dvou schémat zapojení byly navrženy dvě DPS. Vyrobené a osazené součástkami DPS byly umístěny do krabičky spolu s tlačítky, LCD displejem a konektory.

Dále byl navržen software pro mikrokontrolér, který je ovládán čtyřmi tlačítky. Tato tlačítka slouží k listování v menu, přes které je ovládán DSP procesor, které je zobrazeno na grafickém LCD displeji. Tento software byl původně testován na vývojovém kitu STK500 a poté byla vytvořena DPS s mikrokontrolérem, kde byla otestována funkčnost ovládání DSP procesoru mikrokontrolérem za pomoci tlačítek a LCD displeje.

V SigmaStudiu byly vytvořeny programy pro DSP procesor, které mají funkci ekvalizéru, ovládání hlasitosti, změny převodní charakteristiky, zpoždění jednoho kanálu, deemfáze, generátoru šumu a průběhů (sinus, obdélník, trojúhelník a pila). Na tyto vytvořené programy bylo vytvořeno vzorové laboratorní zadání do předmětu Nízkofrekvenční a audio elektronika (BNFE).

Všechny tyto vytvořené programy byly otestovány v laboratoři Nízkofrekvenční a audio elektroniky. Všechny vytvořené programy v DSP procesoru jsou funkční. Při měření modulových kmitočtových charakteristik ve výsledku byl rozdíl oproti simulaci v SigmaStudio o -2 dB. Při měření převodní charakteristiky hlasitosti při vyšším zeslabení přestala být převodní charakteristika lineární. To bylo způsobeno tím, že na výstupu byla menší úroveň signálu a tím docházelo ke snížení poměru S/N. Při generování signálů při 10 kHz byl nezkreslen jen sinusový signál. Ostatní byly zkresleny, protože obsahují vyšší harmonické, které výstupní filtr nepropustí.

LITERATURA

- [1] Analog Devices. *ADAU1701 - SigmaDSP 28-/56-Bit Audio Processor with Two ADCs and Four DACs. Datasheet. Analog Devices, Inc.* [online]. 2011, poslední aktualizace 19.3.2013 [cit. 24.9.2014]. Dostupné z URL: <http://www.analog.com/static/imported-files/data_sheets/ADAU1701.pdf>.
- [2] Analog Devices. *ADAU1701 Mini Evaluation Board. Analog Devices, Inc.* [online]. 2009 [cit. 17.10.2014]. Dostupné z URL: <http://www.analog.com/static/imported-files/eval_boards/EVAL-ADAU1701MINIZ.pdf>.
- [3] Vlastimil S. *Konverze mezi 5V a 3,3V logikou* [online]. 2011 poslední aktualizace 5.10.2011 [cit. 20.10.2014]. Dostupné z URL: <<http://uart.cz/253/konverze-mezi-5v-a-3v-logikou/>>.
- [4] *KS0108 Library* [online]. [cit. 20.10.2014]. Dostupné z URL: <http://www.mikrocontroller.net/articles/KS0108_Library>.
- [5] *Ovládání grafických LCD modulů s řadičem KS0108 (S6B0108).* [online]. 2006 poslední aktualizace 30.7.2006 [cit. 20.10.2014]. Dostupné z URL: <<http://elektronika.kvalitne.cz/ATMEL/necoteorie/LCDmatKS0108.html>>.
- [6] *Základy ovládání mikrokontroléru ATmega 5.díl – Ošetření zámků na vstupním pinu mikrokontroléru* [online]. 2011 poslední aktualizace 8.11.2014 [cit. 14.11.2014]. Dostupné z URL: <<http://www.tajned.cz/2013/10/osetreni-zakmitu-na-vstupnim-pinu-mikrokontroleru/>>.
- [7] ON Semiconductor. *Datasheet: Linear Voltage Regulator, LDO, Adjustable Output, 800 mA* [online]. 2006 - Rev. 22 [cit. 14.11.2014]. Dostupné z URL: <<http://www.onsemi.com/pub/Collateral/MC33269-D.PDF>>.
- [8] Analog Devices.. *Datasheet: Precision, Low Noise, CMOS, Rail-to-Rail, Input/Output Operational Amplifiers, AD8605/AD8606/AD8608.* [online]. 2013 - Rev. N [cit. 18.1.2015]. Dostupné z URL: <<http://www.onsemi.com/pub/Collateral/MC33269-D.PDF>>.
- [9] ON Semiconductor. *Datasheet: BCP53 Series, PNP Silicon Epitaxial Transistors.* [online]. 2008 - Rev. 6 [cit. 18.1.2015]. Dostupné z URL: <<http://www.gme.cz/img/cache/doc/912/071/bcp53-16-smd-datasheet-1.pdf>>.
- [10] ON Semiconductor. *Datasheet: BSS138LT1, Power MOSFET* [online]. 2005 - Rev. 4 [cit. 18.1.2015]. Dostupné z URL: <<http://www.gme.cz/img/cache/doc/912/044/bss138-smd-datasheet-1.pdf>>.

- [11] KEC Semiconductor. *Datasheet: Linear Voltage Regulator, 7805AF*. [online]. 2002 - Rev. 2 [cit. 12. 2. 2014]. Dostupné z URL: <<http://www.onsemi.com/pub/Collateral/MC33269-D.PDF>>.
- [12] Atmel Corporation. *ATmega16* [online]. 2010, poslední aktualizace 7. 2010 [cit. 14. 10. 2014]. Dostupné z URL: <<http://www.atmel.com/Images/doc2466.pdf>>.
- [13] Atmel Corporation. *AVR STK500 User Guide* [online]. 2003, poslední aktualizace 3. 2003 [cit. 20. 11. 2014]. Dostupné z URL: <<http://www.atmel.com/images/doc1925.pdf>>.
- [14] Herout P. *Učebnice jazyka C - 1.díl. IV. přepracované vydání*. České Budějovice: PROTISK s.r.o., 2006. ISBN 80-7232-220-6.
- [15] Karas O. *Sběrnice I2C* [online]. 2008, poslední aktualizace 1. 2008 [cit. 25. 2. 2015]. Dostupné z URL: <<http://bastleni.edev.cz/clanky/avr/79-sbornice-i2c.html>>.
- [16] Digitální vícepásmový ekvalizér a limiter: *Nízkofrekvenční a audio elektronika (BNFE), Laboratorní úloha č. 7* [cit. 25. 3. 2015].
- [17] D/A převodník CD přehrávače a rekordéru: *Nízkofrekvenční a audio elektronika (BNFE), Laboratorní úloha č. 8* [cit. 25. 3. 2015].
- [18] Metzler B. *Audio Measurement Handbook*. Beaverton: Audio Precision. Inc., 1993.
- [19] *Listening With Your Equalizer*. [online]. 2013, poslední aktualizace 9. 2013 [cit. 25. 3. 2015]. Dostupné z URL: <<http://practice-wcs.com/wp/listening-with-your-equalizer/>>.
- [20] *EQ Classical*. [online]. 2011, poslední aktualizace 4. 2011 [cit. 25. 3. 2015]. Dostupné z URL: <<http://www.head-fi.org/t/548832/lightbox/post/7417554/id/128354>>.
- [21] *Finding A Perfect Sounding Itunes EQ For Metal*. [online]. [cit. 25. 3. 2015]. Dostupné z URL: <<http://www.instructables.com/id/Finding-A-Perfect-Sounding-Itunes-EQ-For-Metal/>>.
- [22] Tureček O. *Tipy, triky, nastavení - Grafický ekvalizér*. [online]. 2009, poslední aktualizace 3. 2010 [cit. 26. 3. 2015]. Dostupné z URL: <<http://www.instructables.com/id/Finding-A-Perfect-Sounding-Itunes-EQ-For-Metal/>>.

- [23] Analog Devices. *Help SigmaStudio* [online]. 2007, [cit. 22. 4. 2015].
Dostupné z URL: <http://www.analog.com/en/design-center/processors-and-dsp/evaluation-and-development-software/ss_sigst_02.html#dsp-overview>.

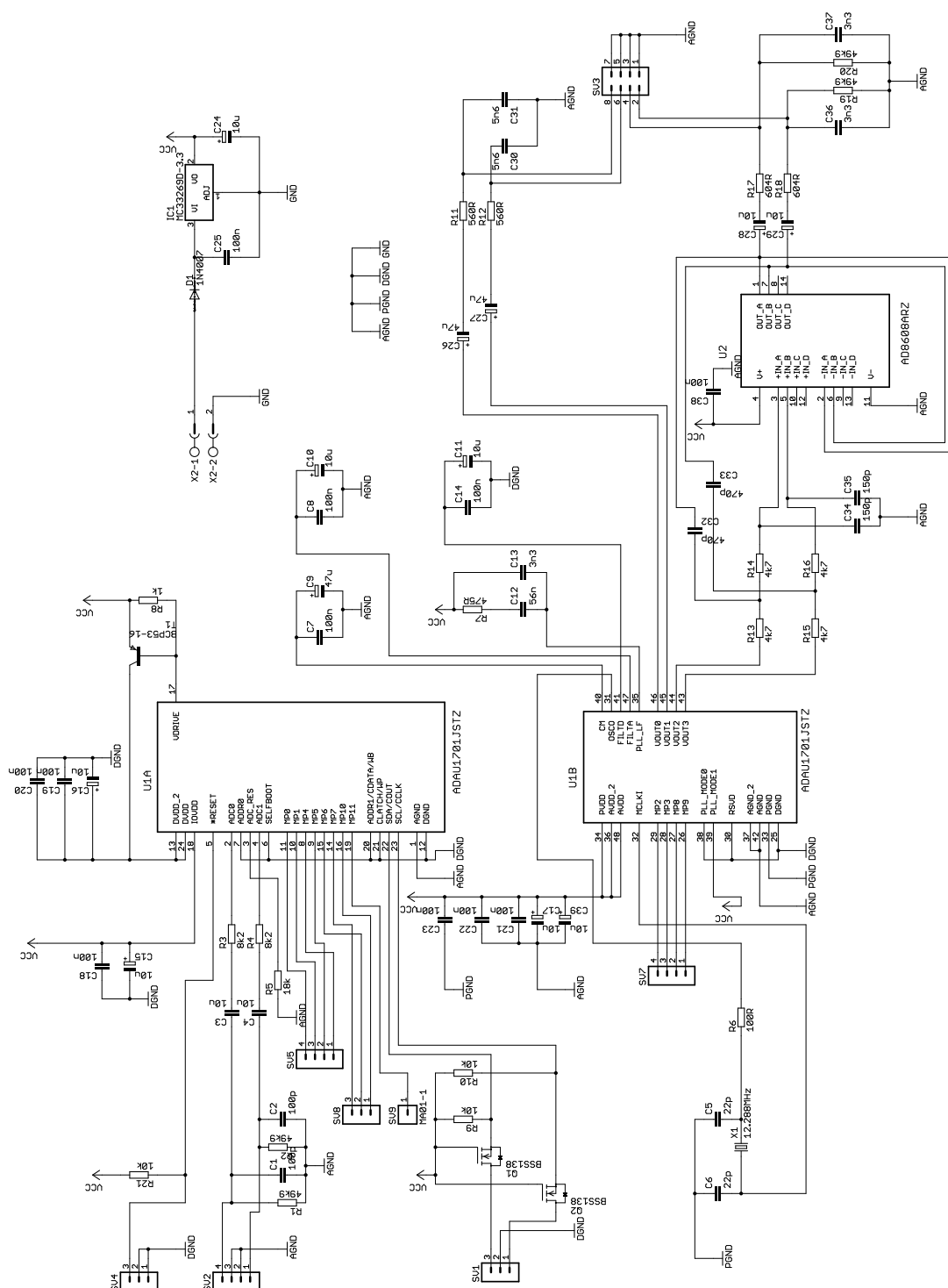
SEZNAM SYMBOLŮ, VELIČIN A ZKRATEK

DSP	číslicové zpracování signálů – Digital Signal Processing
f_{vz}	vzorkovací kmitočet
D/A	digitálně/analogový převodník
A/D	analogově/digitální převodník
SNR	odstup signál/šum
THD	celkové harmonické zkreslení
PLL	zpětnovazební smyčka fázového závěsu
GND	uzemnění
VCC	napájecí napětí
ESD	elektrostatický výboj
IO	integrovaný obvod
ef	efektivní hodnota
p-p	hodnota špička-špička
EQ	ekvalizér
TC	časová konstanta
DPS	deska plošného spoje

SEZNAM PŘÍLOH

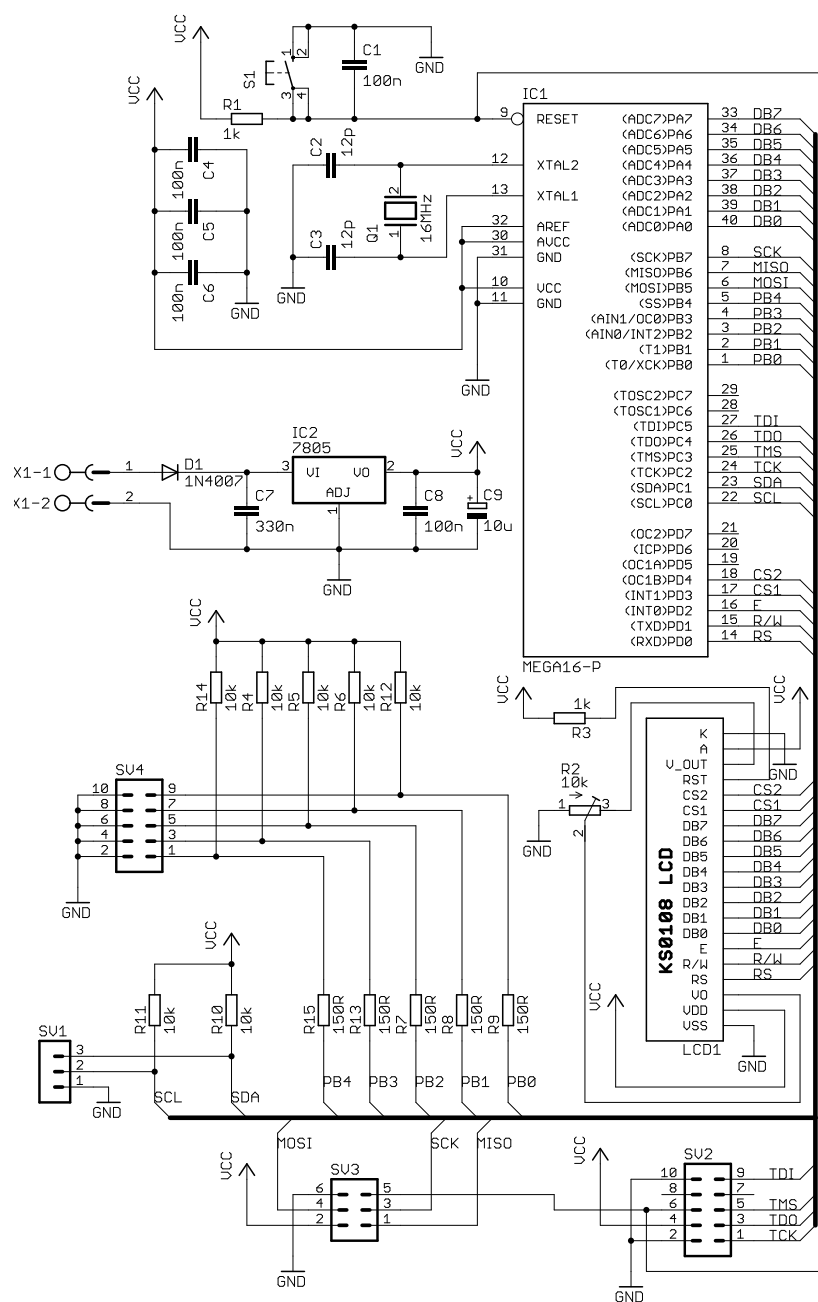
A	Schéma zapojení DSP procesoru	60
B	Schéma zapojení mikrokontroléru	61
C	Návrh DPS s DSP procesorem a mikrokontrolérem	62
D	Rozmístění součástek na DPS	64
E	Seznam součástek DPS s mikrokontrolérem	66
F	Seznam součástek DPS s DSP procesorem	68
G	Zadání laboratorní úlohy	71
H	Výsledky měření	89
H.1	10-pásmový EQ	89
H.2	1-pásmový EQ	93
H.3	Převodní charakteristika hlasitosti	101
H.4	Převodní charakteristiky	103
H.5	Zpoždění mezi kanály	104
H.6	Deemfáze	109
H.7	Generátor šumu	112
H.8	Generátor průběhů	114
H.9	Kontrola fáze	117
H.10	Měření S/N	117
H.11	Měření harmonického zkreslení a THD	118
I	Obsah přiloženého CD	119

A SCHÉMA ZAPOJENÍ DSP PROCESORU



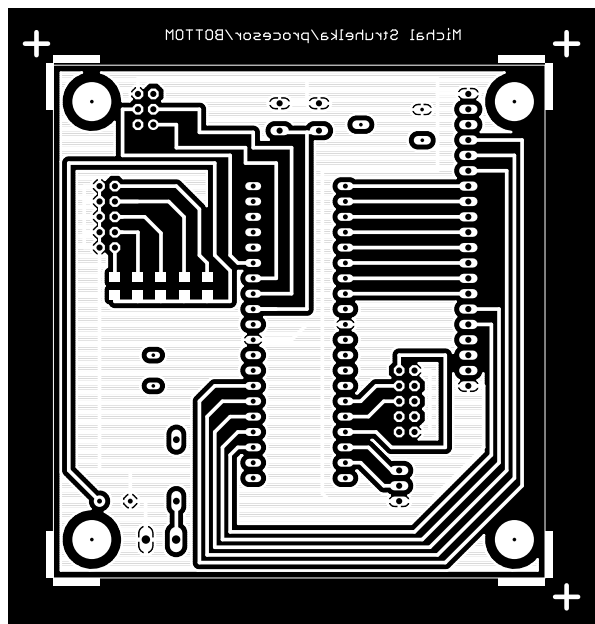
Obr. A.1: Schéma zapojení s DSP procesorem.

B SCHÉMA ZAPOJENÍ MIKROKONTROLÉRU

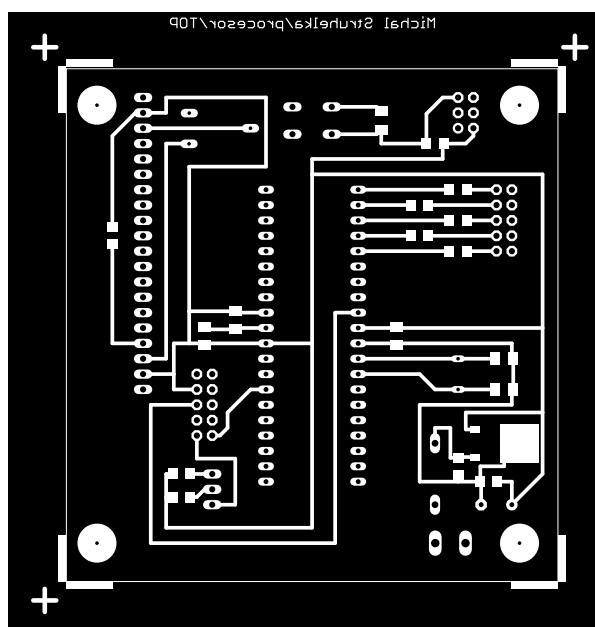


Obr. B.1: Schéma zapojení s mikrokontrolérem.

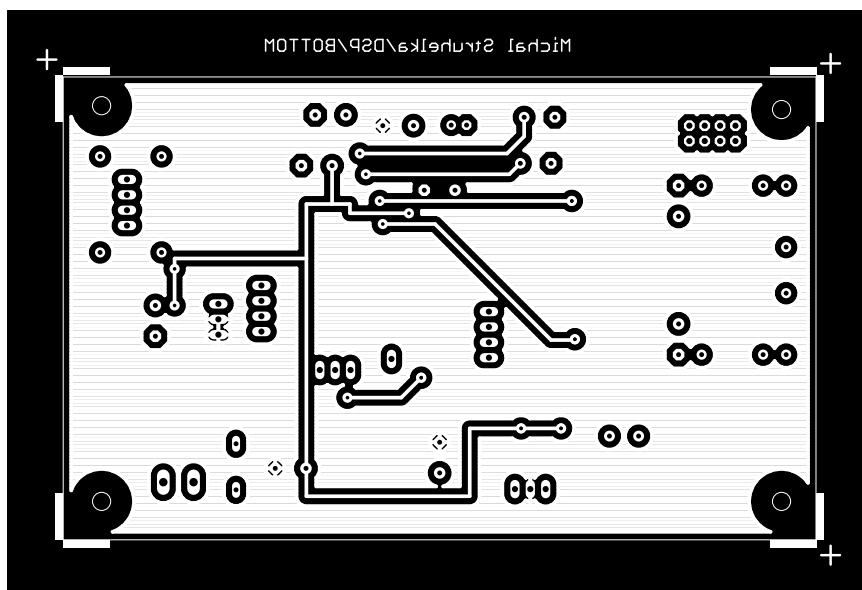
C NÁVRH DPS S DSP PROCESOREM A MIKROKONTROLÉREM



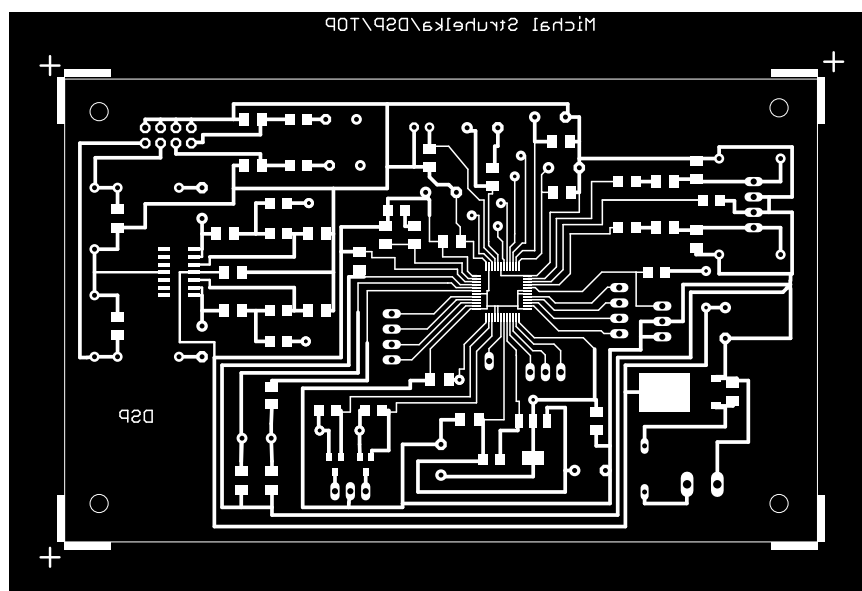
Obr. C.1: DPS s mikrokontrolérem BOTTOM, rozměr 82 x 85 mm, měřítko 1:1.



Obr. C.2: DPS s mikrokontrolérem TOP, rozměr 82 x 85 mm, měřítko 1:1.

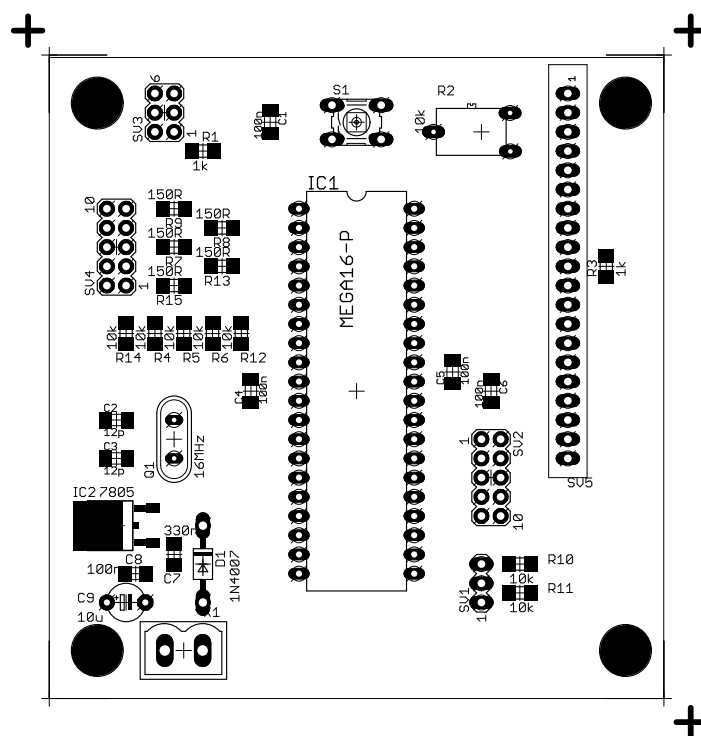


Obr. C.3: DPS s DSP BOTTOM, rozměr 125 x 77 mm, měřítko 1:1.

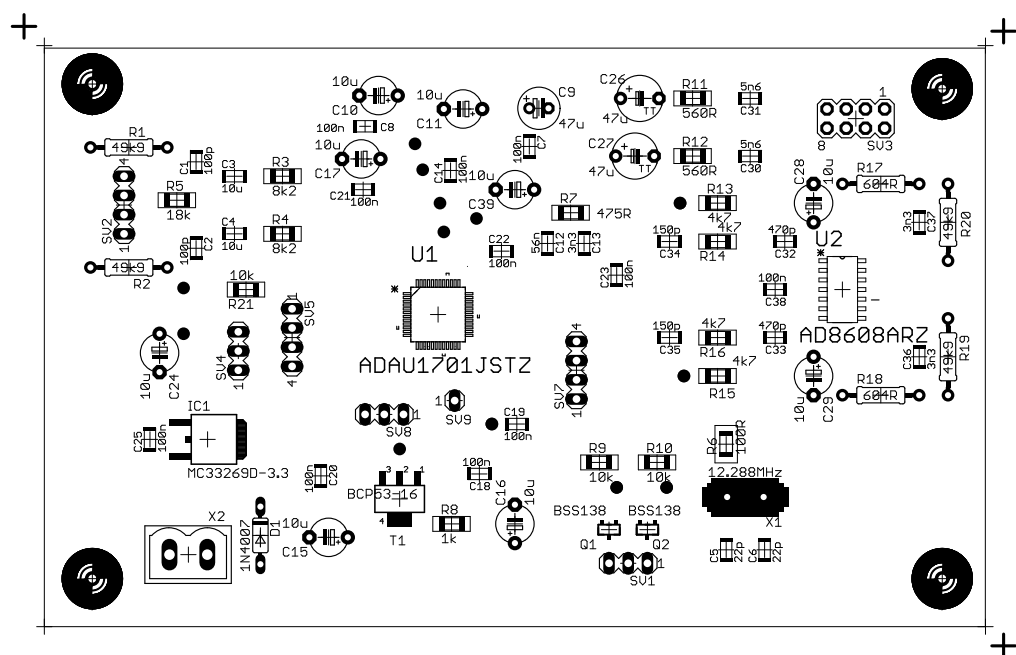


Obr. C.4: DPS s DSP TOP, rozměr 125 x 77 mm, měřítko 1:1.

D ROZMÍSTĚNÍ SOUČÁSTEK NA DPS



Obr. D.1: Rozmístění součástek DPS s mikrokontrolérem, rozměr 82 x 85 mm, měřítko 1:1.



Obr. D.2: Rozmístění součástek DPS s DSP procesorem, rozměr 125 x 77 mm, měřítko 1:1.

E SEZNAM SOUČÁSTEK DPS S MIKROKONTROLÉREM

Part	Value	Device	Package	Library	Sheet
C1	100n	C-EUC1206K	C1206K	rcl	1
C2	12p	C-EUC1206K	C1206K	rcl	1
C3	12p	C-EUC1206K	C1206K	rcl	1
C4	100n	C-EUC1206K	C1206K	rcl	1
C5	100n	C-EUC1206K	C1206K	rcl	1
C6	100n	C-EUC1206K	C1206K	rcl	1
C7	330n	C-EUC1206	C1206	rcl	1
C8	100n	C-EUC1206	C1206	rcl	1
C9	10u	CPOL-EUE5-5	E5-5	rcl	1
D1	1N4007	1N4004	DO41-10	diode	1
IC1	MEGA16-P	MEGA16-P	DIL40	atmel	1
IC2	7805	MC33269D-5.0	DPACK	linear	1
LCD1		LCD-KS0108B	MA20-1	HD44780LCD	1
Q1	16MHz	XTAL/S	QS	special	1
R1	1k	R-EU_R1206	R1206	rcl	1
R2	10k	R-TRIMM74X	RTRIM74X	rcl	1
R3	1k	R-EU_R1206	R1206	rcl	1
R4	10k	R-EU__	R1206_1	rcl	1
R5	10k	R-EU__	R1206_1	rcl	1
R6	10k	R-EU__	R1206_1	rcl	1
R7	150R	R-EU_R1206	R1206	rcl	1
R8	150R	R-EU_R1206	R1206	rcl	1
R9	150R	R-EU_R1206	R1206	rcl	1
R10	10k	R-EU_R1206	R1206	rcl	1
R11	10k	R-EU_R1206	R1206	rcl	1
R12	10k	R-EU__	R1206_1	rcl	1
R13	150R	R-EU_R1206	R1206	rcl	1
R14	10k	R-EU__	R1206_1	rcl	1
R15	150R	R-EU_R1206	R1206	rcl	1
S1		10-XX	B3F-10XX	switch-omron	1
SV1		MA03-1	MA03-1	con-lstb	1
SV2		MA05-2	MA05-2	con-lstb	1
SV3		MA03-2	MA03-2	con-lstb	1

Part	Value	Device	Package	Library	Sheet
SV4		MA05-2	MA05-2	con-lstb	1
X1		MSTBV2	MSTBV2	con-phoenix-500	1

F SEZNAM SOUČÁSTEK DPS S DSP PROCE- SOREM

Part	Value	Device	Package	Library	Sheet
C1	100p	C-EUC1206K	C1206K	rel	1
C2	100p	C-EUC1206K	C1206K	rel	1
C3	10u	C-EUC1206K	C1206K	rel	1
C4	10u	C-EUC1206K	C1206K	rel	1
C5	22p	C-EUC1206K	C1206K	rel	1
C6	22p	C-EUC1206K	C1206K	rel	1
C7	100n	C-EUC1206K	C1206K	rel	1
C8	100n	C-EUC1206K	C1206K	rel	1
C9	47u	CPOL-EUE2.5-6	E2,5-6	rel	1
C10	10u	CPOL-EUE5-5	E5-5	rel	1
C11	10u	CPOL-EUE5-5	E5-5	rel	1
C12	56n	C-EUC1206K	C1206K	rel	1
C13	3n3	C-EUC1206K	C1206K	rel	1
C14	100n	C-EUC1206K	C1206K	rel	1
C15	10u	CPOL-EUE5-5	E5-5	rel	1
C16	10u	CPOL-EUE5-5	E5-5	rel	1
C17	10u	CPOL-EUE5-5	E5-5	rel	1
C18	100n	C-EUC1206K	C1206K	rel	1
C19	100n	C-EUC1206K	C1206K	rel	1
C20	100n	C-EUC1206K	C1206K	rel	1
C21	100n	C-EUC1206K	C1206K	rel	1
C22	100n	C-EUC1206K	C1206K	rel	1
C23	100n	C-EUC1206K	C1206K	rel	1
C24	10u	CPOL-EUE5-5	E5-5	rel	1
C25	100n	C-EUC1206K	C1206K	rel	1
C26	47u	CPOL-EUTT6D6	TT5D6	rel	1
C27	47u	CPOL-EUTT6D6	TT5D6	rel	1
C28	10u	CPOL-EUE5-5	E5-5	rel	1
C29	10u	CPOL-EUE5-5	E5-5	rel	1
C30	5n6	C-EUC1206K	C1206K	rel	1
C31	5n6	C-EUC1206K	C1206K	rel	1
C32	470p	C-EUC1206K	C1206K	rel	1
C33	470p	C-EUC1206K	C1206K	rel	1

Part	Value	Device	Package	Library	Sheet
C34	150p	C-EUC1206K	C1206K	rcl	1
C35	150p	C-EUC1206K	C1206K	rcl	1
C36	3n3	C-EUC1206K	C1206K	rcl	1
C37	3n3	C-EUC1206K	C1206K	rcl	1
C38	100n	C-EUC1206K	C1206K	rcl	1
C39	10u	CPOL-EUE5-5	E5-5	rcl	1
D1	1N4007	1N4148DO35-7	DO35-7	diode	1
IC1	MC33269D-3.3	MC33269D-3.3	DPACK	linear	1
Q1	BSS138	BSS138	SOT23	m-pad-2.1	1
Q2	BSS138	BSS138	SOT23	m-pad-2.1	1
R1	49k9	R-EU_0207/10	0207/10	rcl	1
R2	49k9	R-EU_0207/10	0207/10	rcl	1
R3	8k2	R-EU_R1206	R1206	rcl	1
R4	8k2	R-EU_R1206	R1206	rcl	1
R5	18k	R-EU_R1206	R1206	rcl	1
R6	100R	R-EU_M1206	M1206	rcl	1
R7	475R	R-EU_R1206	R1206	rcl	1
R8	1k	R-EU_R1206	R1206	rcl	1
R9	10k	R-EU_R1206	R1206	rcl	1
R10	10k	R-EU_R1206	R1206	rcl	1
R11	560R	R-EU_R1206	R1206	rcl	1
R12	560R	R-EU_R1206	R1206	rcl	1
R13	4k7	R-EU_R1206	R1206	rcl	1
R14	4k7	R-EU_R1206	R1206	rcl	1
R15	4k7	R-EU_R1206	R1206	rcl	1
R16	4k7	R-EU_R1206	R1206	rcl	1
R17	604R	R-EU_0207/10	0207/10	rcl	1
R18	604R	R-EU_0207/10	0207/10	rcl	1
R19	49k9	R-EU_0207/10	0207/10	rcl	1
R20	49k9	R-EU_0207/10	0207/10	rcl	1
R21	10k	R-EU_R1206	R1206	rcl	1
SV1		MA03-1	MA03-1	con-lstb	1
SV2		MA04-1	MA04-1	con-lstb	1
SV3		MA04-2	MA04-2	con-lstb	1
SV4		MA03-1	MA03-1	con-lstb	1
SV5		MA04-1	MA04-1	con-lstb	1

Part	Value	Device	Package	Library	Sheet
SV7		MA04-1	MA04-1	con-lstb	1
SV8		MA03-1	MA03-1	con-lstb	1
SV9	MA01-1	MA01-1	MA01-1	con-lstb	1
T1	BCP53-16	PNPSOT223	SOT223	zetex	1
U1	ADAU1701	ADAU1701	QFP50P-48N	ADI-Phase-2	1
U2	AD8608ARZ	AD8608ARZ	SOIC127P-14N	Analog Devices	1
X1	12.288MHz	CRYSTALS	HC49	IQD-Frequency	1
X2		MSTBV2	MSTBV2	con-phoenix-500	1

G ZADÁNÍ LABORATORNÍ ÚLOHY

Cílem úlohy je seznámit studenty se základními možnostmi digitální úpravy nízkofrekvenčních signálů použitím DSP procesoru ADAU 1701, který má v sobě integrovány A/D a D/A převodníky. Laboratorní přípravek je ovládán pomocí tlačítek a LCD displeje. Během měření se studenti seznámí s možnostmi změny modulové kmitočtové charakteristiky, převodní charakteristiky a generátorů signálů a šumu.

Úvod

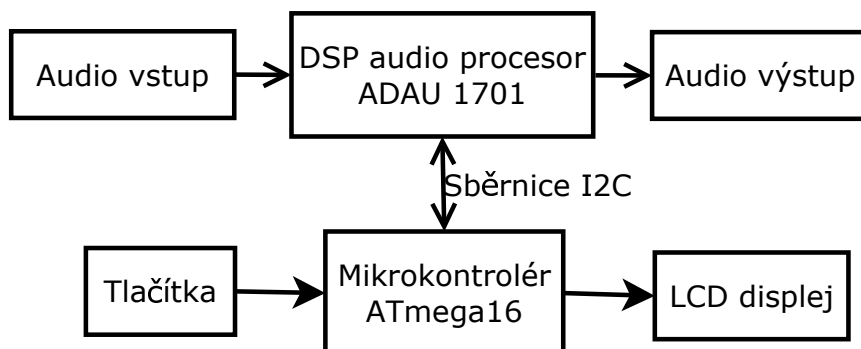
V praxi se DSP využívá pro zpracování digitálních signálů v různých oblastech. V této laboratorní úloze je DSP procesor pro nízkofrekvenční audio techniku. DSP procesor je optimalizován pro zpracování algoritmů digitálních signálů tak, aby byl schopen zvládnout zpracovat velké množství dat v reálném čase. V dnešní době digitalizovaných signálů (digitálních audio nahrávek) je lepší signál zpracovávat digitálně a u složitějších aplikací signál digitalizovat, protože u analogových obvodů bývá náročný návrh a nastavení. Vyplatí se to i z hlediska ušetřeného místa (zmenšování zařízení). Další výhodou, kterou DSP procesor nabízí oproti analogovým obvodům je, při změně parametrů procesor stačí jen přeprogramovat a nemusí se měnit hardware (jen v případě pokud DSP procesor vystačuje svou výpočetní rychlostí). U analogových obvodů modifikace téměř není možná.

Přípravek je ovládán tlačítky. Šipkami nahoru a dolů se zvolí požadovaná možnost a potvrdí se šipkou doprava. Vybraná možnost se zobrazí na prvním řádku LCD displeje. Šipka doleva má funkci zpět. Na přípravku lze nastavit následující možnosti: 10-pásmový ekvalizér (volba Rock, Pop, Classic, Metal), 1-pásmový ekvalizér (volba různého nastavení činitele jakosti Q), zpoždění mezi kanály (nastavení v počtu zpožděných vzorků), různé převodní charakteristiky, ovládání hlasitosti, deemfáze, generátor šumu (bílý, růžový), generátor signálů (sinus, obdélník, pila, trojúhelník).

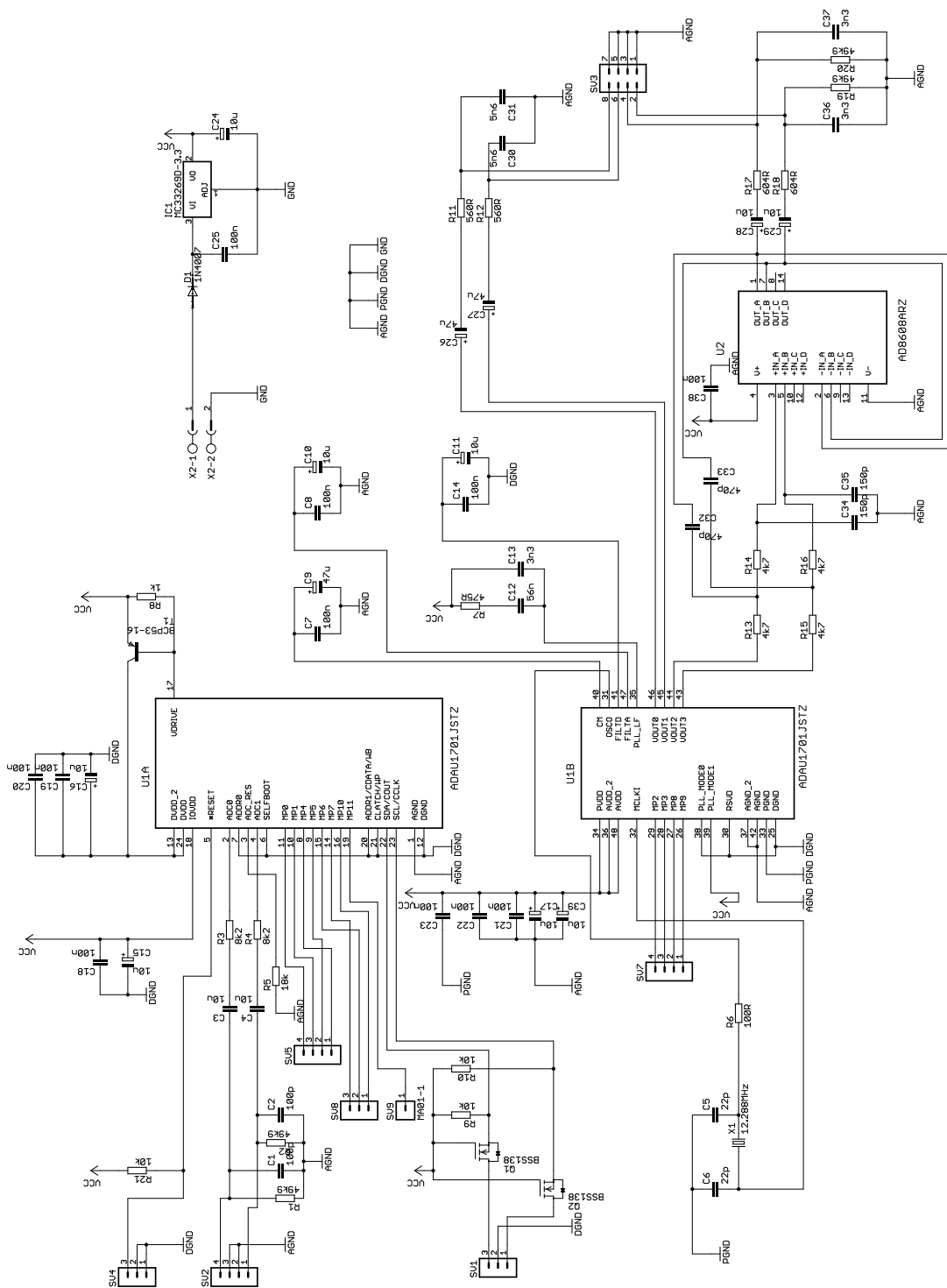
Laboratorní přípravek (obr. G.1) obsahuje DSP procesor ADAU 1701 od firmy Analog Device, který má integrované dva sigma-delta A/D a čtyři sigma-delta D/A převodníky. Přípravek je ovládán pomocí tlačítek a LCD displeje, které jsou připojeny k mikrokontroléru ATmega16 (obr. G.3). V tomto mikrokontroléru jsou uloženy programy a parametry pro konkrétní nastavení DSP procesoru (bylo vytvořeno v programu SigmaStudios) a po volbě konkrétního programu nebo parametru jsou tato data z paměti mikrokontroléru přeneseny přes I2C sběrnici do DSP procesoru. Na přípravku jsou umístěny napájecí svorky, na které se přivede napájecí napětí $U = 10\text{ V}$, dále jsou zde BNC a cinch konektory na vstupní signál (cinch a BNC konektory jsou propojeny) a cinch konektory na výstupní signál, které jsou připojeny

k aktivním filtrům (vlevo) a pasivním filtrům (vpravo).

Vzorkovací kmitočet A/D a D/A převodníků je nastaven na $f_{vz} = 48$ kHz, pomocí krystalu o frekvenci $f = 12,288$ MHz a volby režimu PLL $256f_{vz}$. Vstupní audio obvod, který je připojen k A/D převodníkům nastavuje vstupní odpor audio vstupu a napěťový rozsah A/D převodníků, který je $U_{ef} = 1,02$ V. Ke čtyřem D/A převodníkům jsou připojeny výstupní filtry, dva pasivní a dva aktivní s mezním kmitočtem dolní propusti $f_m = 50$ kHz (obr. G.2).



Obr. G.1: Blokové schéma.



Obr. G.2: Schéma zapojení s DSP procesorem.

Zadání

1. Měření modulové kmitočtové charakteristiky 10 - pásmového ekvalizéru. Na přípravku zvolte EQ 1 a následně změřte 3 modulové kmitočtové charakteristiky. Na výběr je Rock, Pop, Classic a Metal. Na vstup přípravku připojte generátor Agilent, na kterém nastavte výstupní efektivní sinusové napětí $U_1 = 400 \text{ mV}$. Vstupní signál přípravku připojte na kanál 1 osciloskopu a výstupní signál připojte na kanál 2 osciloskopu. Do tabulky zaznamenejte efektivní hodnoty napětí vstupních a výstupních signálů pro frekvence zadané v tab. G.1. Pozn.: při limitaci snižte vstupní napětí na generátoru. Modul přenosu vypočítejte podle vzorce:

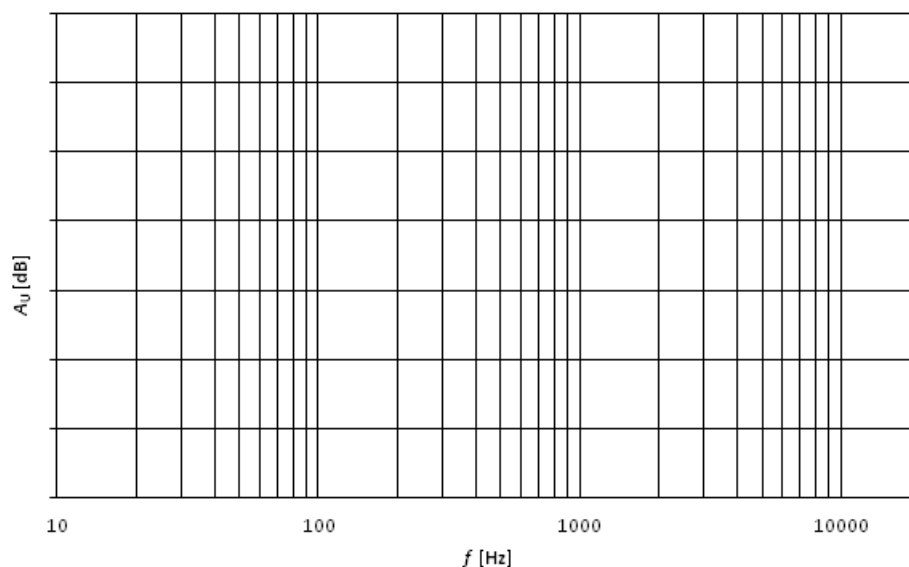
$$A_U = 20 \log \frac{U_2}{U_1} \quad (\text{G.1})$$

Hodnoty vyneste do grafu modulová kmitočtová charakteristika.

Tab. G.1: Modulová kmitočtová charakteristika EQ1.

EQ							
f [Hz]	U_1 [mV]	U_2 [mV]	A_U [dB]	U_1 [mV]	A_U [dB]	U_1 [mV]	A_U [dB]
20							
30							
50							
70							
100							
200							
300							
500							
700							
1000							
2000							
3000							
5000							
7000							
10000							
20000							

Naměřenou charakteristiku vyneste do grafu. Ocejchujte vhodně osu Y a zakreslete průběh modulu.



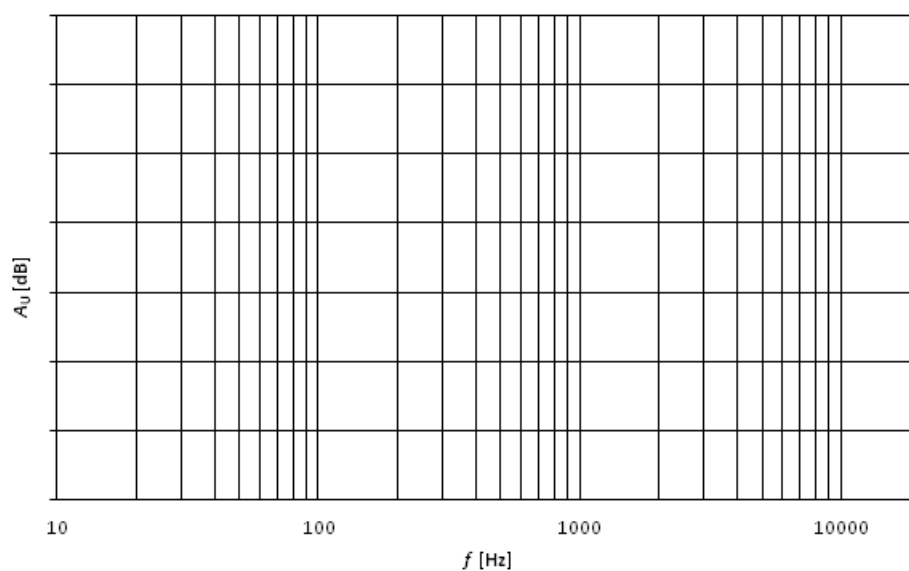
Obr. G.4: Modulová kmitočtová charakteristika EQ 1..

2. Měření modulové kmitočtové charakteristiky 1 - pásmového ekvalizéru. Zapojení je stejné jako u úlohy č. 1. Na přípravku nastavte EQ 2. Na generátoru nastavte efektivní sinusové napětí $U_1 = 300 \text{ mV}$. Změřte 3 charakteristiky pro různé činitele jakosti Q (vyberte $Q = 1,4$, pak nižší a vyšší hodnotu). Naměřené hodnoty zaznamenejte do tab. G.2. Vypočítejte modul přenosu a naměřenou charakteristiku vyneste do grafu. Ocejchujte vhodně osu Y a zakreslete průběh modulu. Vyznačte a odečtěte mezní kmitočty f_d a f_h pro pokles o -3 dB a vypočtete šířku pásma B . Z hodnot vypočtete činitel jakosti Q podle vzorce:

$$Q = \frac{f_0}{B} \quad (\text{G.2})$$

Tab. G.2: Modulová kmitočtová charakteristika EQ 2.

Q							
f [Hz]	U_1 [mV]	U_2 [mV]	A_U [dB]	U_1 [mV]	A_U [dB]	U_1 [mV]	A_U [dB]
20							
30							
50							
70							
100							
200							
300							
500							
700							
1000							
2000							
3000							
5000							
7000							
10000							
20000							

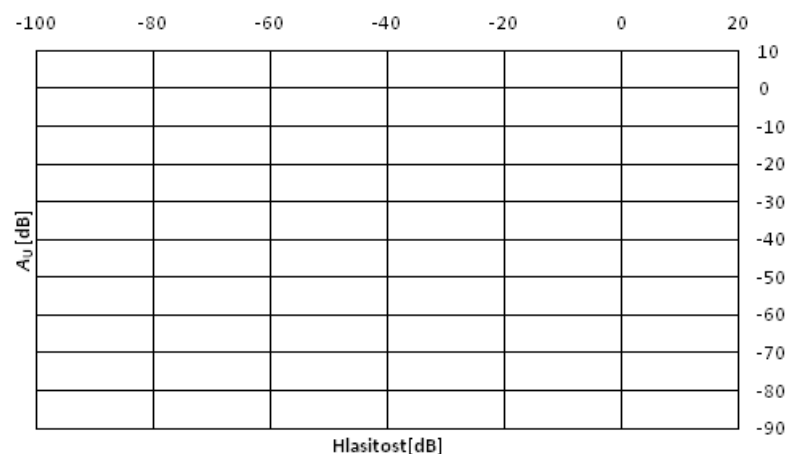


Obr. G.5: Modulová kmitočtová charakteristika EQ 2.

3. Měření převodní charakteristiky hlasitosti. Na přípravku zvolte hlasitost. Na vstup přípravku připojte generátor a výstup přípravku připojte k milivoltmetru. Na generátoru nastavte výstupní frekvenci $f = 1$ kHz a efektivní napětí $U_1 = 500$ mV pro hodnotu +5 dB a pro ostatní hodnoty nastavte na generátoru efektivní napětí $U_1 = 1000$ mV. Nastavte milivoltmetr na „bb88“ (menu -> MOD -> kolečkem vybrat bb88). Naměřené hodnoty zaznamenejte do tab. G.3. Z naměřených hodnot vypočtete modul přenosu a vynesete do grafu závislost modulu přenosu na nastavené úrovni hlasitosti.

Tab. G.3: Převodní charakteristika hlasitosti.

Hlasitost [dB]	U_1 [mV]	U_2 [mV]	A_U [dB]
5			
0			
-5			
-10			
-15			
-20			
-25			
-30			
-35			
-40			
-45			
-50			
-55			
-60			
-65			
-70			
-75			
-80			
-85			
-90			
-95			
-100			

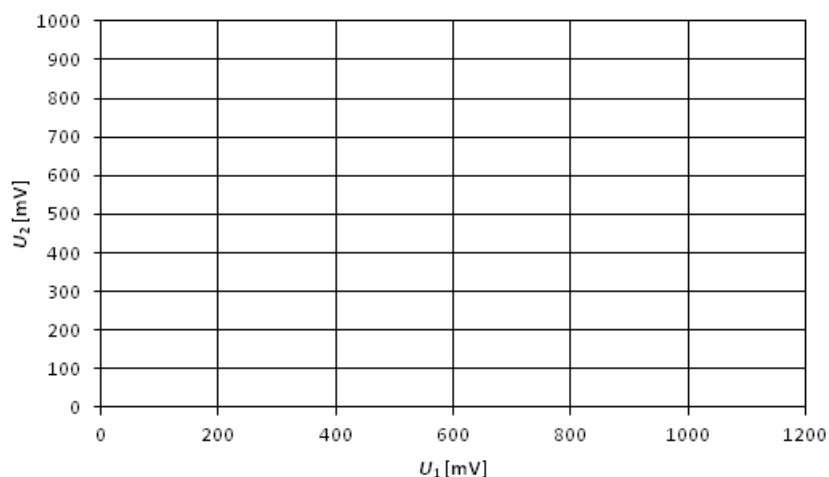


Obr. G.6: Převodní charakteristika hlasitosti.

4. Měření převodních charakteristik pro různé nastavení křivky limiteru. Na přípravku zvolte limiter. Na vstup přípravku připojte generátor a kanál 1 osciloskopu a výstup připojte na kanál 2 osciloskopu. Na generátoru nastavte výstupní kmitočet $f = 1$ kHz a efektivní napětí nastavujte podle tab. G.4. Naměřené hodnoty vynesete do grafu závislosti výstupního napětí na vstupním.

Tab. G.4: Převodní charakteristiky.

převodní char.	linearni	compress 1	compress 2
U_1 [mV]	U_2 [mV]	U_2 [mV]	U_2 [mV]
1100			
900			
700			
500			
400			
300			
200			
100			
50			



Obr. G.7: Převodní charakteristika limiteru.

5. Měření zpoždění mezi dvěma kanály. Na přípravku zvolte zpoždění. K měření se využívá stopa 58 disku AVP & Marutech. Je zde harmonický sinusový signál s vynechanou sudou periodou. Na vstup přípravku připojte CD přehrávač, levý i pravý kanál a na výstup přípravku levý i pravý kanál připojte k osciloskopu. Do tab. G.5 zaznamenejte změřené zpoždění a vypočítejte. Výpočet zpoždění mezi kanály:

$$t = zpoždění \frac{1}{f_{vz}} = zpoždění \frac{1}{48000} \quad (G.3)$$

Výpočet přičtení času, pokud je zpoždění větší (x krát větší) než perioda signálu použitého k měření (frekvence tohoto signálu je $f = 500$ Hz):

$$\Delta t = x \frac{1}{f_{signál}} = x \frac{1}{500} \quad (G.4)$$

Výpočet výsledného času:

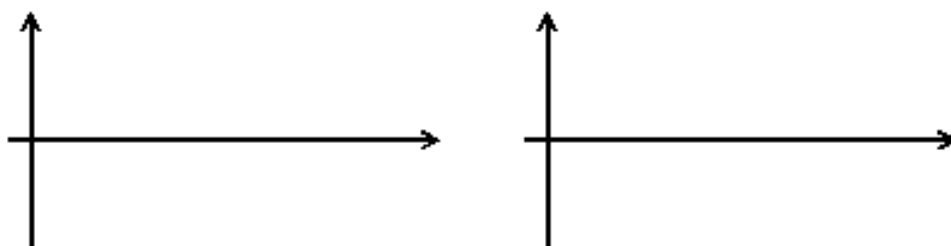
$$t = t + \Delta t \quad (G.5)$$

Výpočet rozdílu:

$$t = t_{vypočteno} - t_{změřeno} \quad (G.6)$$

Tab. G.5: Zpoždění mezi kanály.

zpoždění [vzorků]	vypoč. t [μs]	změřeno [μs]	přičtení t [μs]	výsledek [μs]	rozdíl [μs]
20					
60					
100					
200					
500					
1000					
2000					

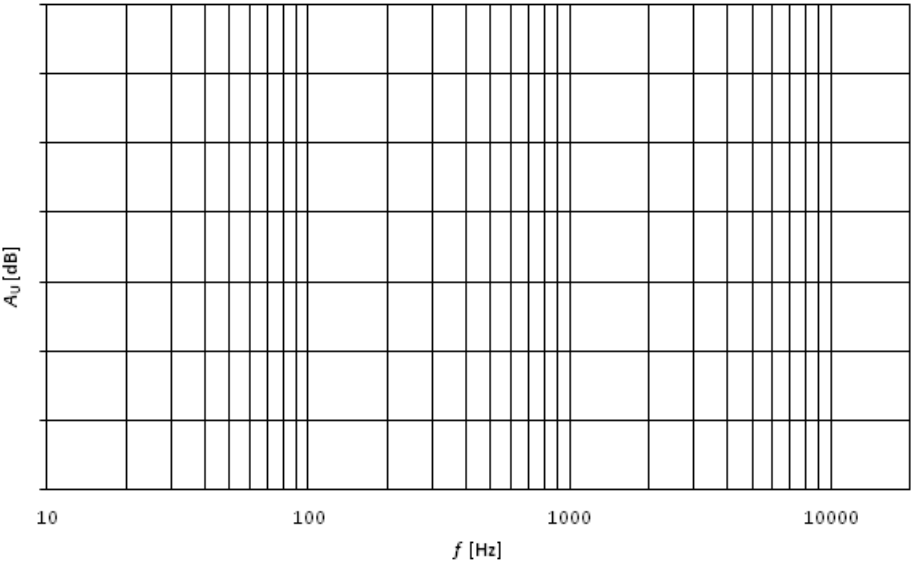


Obr. G.8: Zpoždění mezi kanály.

6. Měření modulové kmitočtové charakteristiky deemfáze. Na přípravku zvolte deemfázi. Na vstup přípravku připojte generátor a k výstupu a vstupu přípravku připojte osciloskop. Změřte modulovou kmitočtovou charakteristiku pro vypnutou a zapnutou deemfázi. Hodnoty zaznamenejte do tab. G.6. Vypočítejte modul přenosu a hodnoty vyneste do grafu.

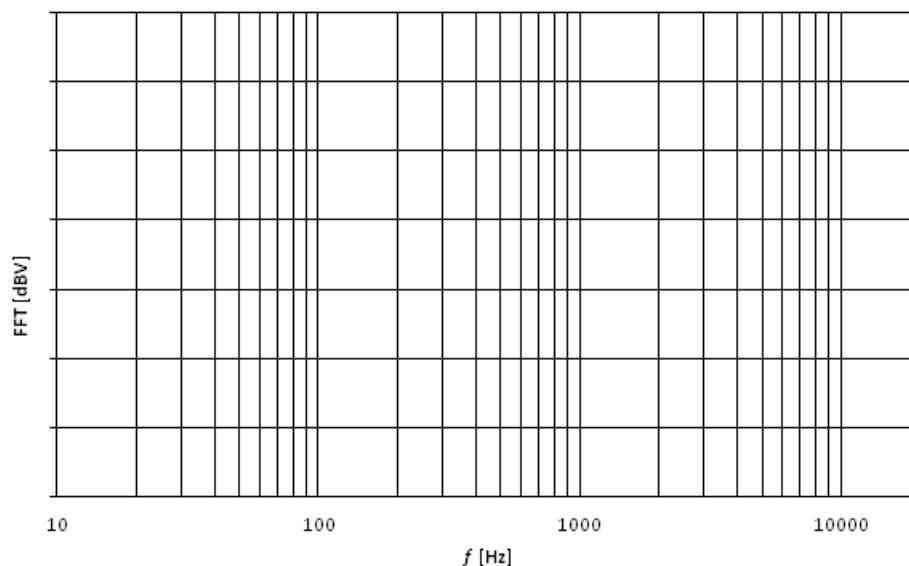
Tab. G.6: Modulové kmitočtové charakteristiky deemfáze.

Deemphase		Vypnuto		Zapnuto	
f [Hz]	U_1 [mV]	U_2 [mV]	A_U [dB]	U_1 [mV]	A_U [dB]
20					
30					
50					
70					
100					
200					
300					
500					
700					
1000					
2000					
3000					
5000					
7000					
10000					
20000					



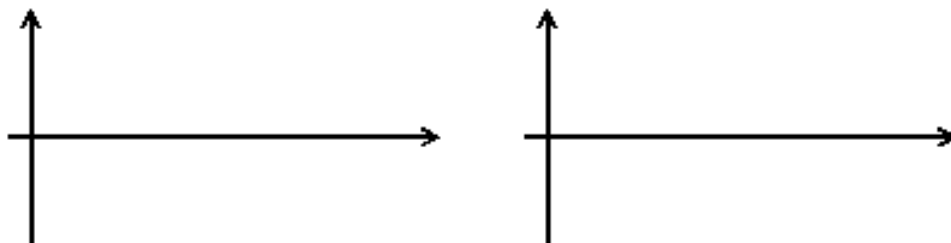
Obr. G.9: Modulová kmitočtová charakteristika deemfáze.

7. Generátor šumu. Na přípravku zvolte šum. Z výstupu přípravku je generován bílý šum (levý kanál) a růžový šum (pravý kanál). Tyto signály si zobrazte na osciloskopu a na audio analyzátoru. Na analyzátoru stiskněte tlačítko GEN a vše vypnout pak tlačítkem ANL -> zapnuto pouze FFT a nastavit v FFT UNIT na dBV. Poté zvolte tlačítko Graph (vhodně nastavit osu Y).

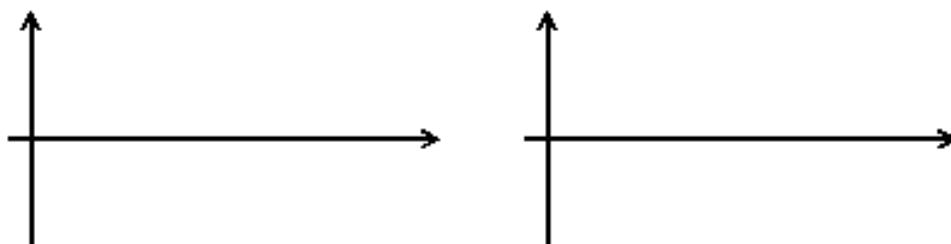


Obr. G.10: Kmitočtová charakteristika šumu.

8. Generátor průběhů. Na přípravku zvolte signál. Z výstupu přípravku jsou generovány průběhy sinus, obdélník, pila a trojúhelník. Výstup přípravku připojte k osciloskopu (oba kanály), a signál zakreslete a popište osy obrázků. Proč některé signály nevypadají při vyšší frekvenci tak, jak by měly?

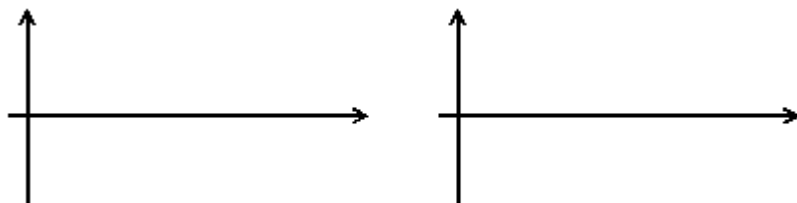


Obr. G.11: Průběh sinus a obdélník.



Obr. G.12: Průběh pila a trojúhelník.

9. Kontrola fáze. Na přípravku nastavte deemfáze vypnuto. K měření se využívá stopa 58 disku AVP & Marutech. Je zde harmonický sinusový signál s vynechanou sudou periodou. Na vstup přípravku připojte CD přehrávač, levý i pravý kanál a na výstup přípravku levý i pravý kanál připojte k osciloskopu. Zakreslete si průběh testovacího signálu v obou kanálech, ocejchujte jej a popište osy obrázků.



Obr. G.13: Kontrola fáze.

10. Měření odstupů signálu od šumu S/N . Na přípravku nastavte deemfáze vypnuto. Na vstup přípravku připojte generátor a na výstup milivoltmetr a osciloskop. Na generátoru nastavte frekvenci $f = 1$ kHz a efektivní napětí $U_1 = 1,1$ V. Toto napětí zvyšujte, dokud nedojde k limitaci. Z milivoltmetru si zaznamenejte hodnotu. Poté odpojte generátor a zaznamenejte si hodnotu šumu a spočítejte poměr v dB.

$S = \dots\dots\dots$ mV

$N = \dots\dots\dots$ μ V

$S/N = \dots\dots\dots$ (absolutní hodnota)

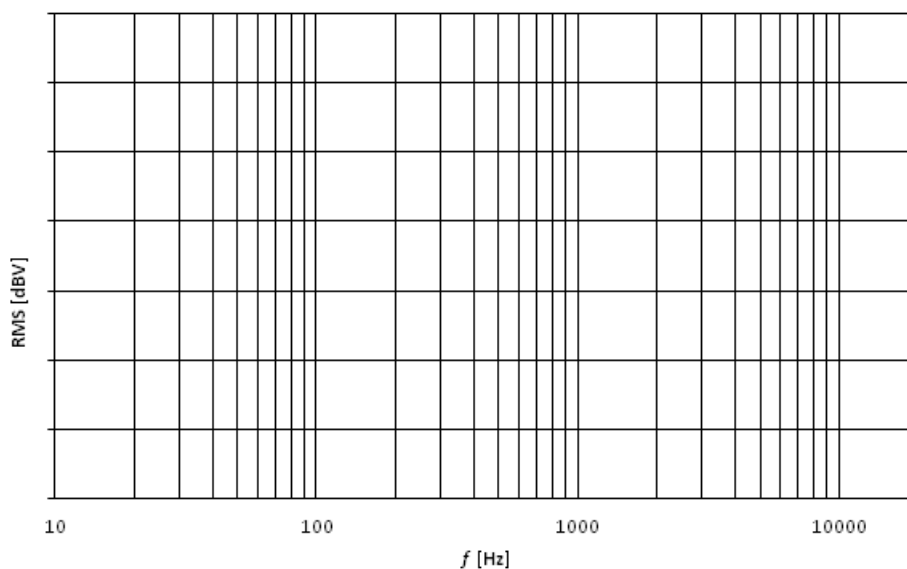
$S/N = \dots\dots\dots$ dB (v logaritmické míře)

11. Měření harmonického zkreslení a THD. Na přípravku nastavte deemfáze vypnuto. Na vstup přípravku připojte generátor a na výstup milivoltmetr. Na generátoru nastavte frekvenci $f = 1$ kHz a efektivní hodnoty napětí podle tab. G.7. Na milivoltmetru stiskněte menu \rightarrow MOD \rightarrow kolečkem nastavte harm. dist. a potvrďte. Kolečkem přepněte možnosti. Dále změňte měření na THD.

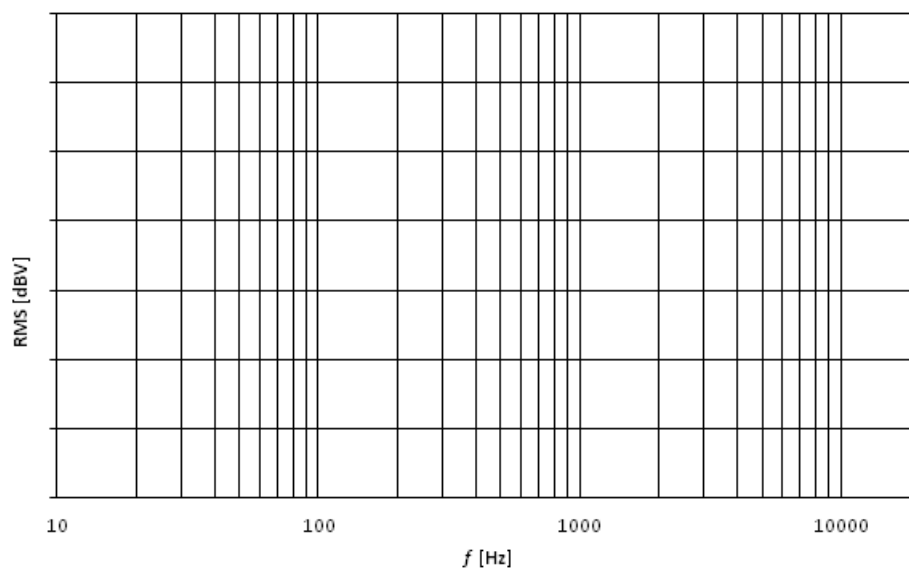
Tab. G.7: Harmonické zkreslení a THD.

U_1 [mV]	U_2 [mV]	k_2 [%]	k_3 [%]	$THD + N$ [%]
1100				
900				
700				
500				
300				

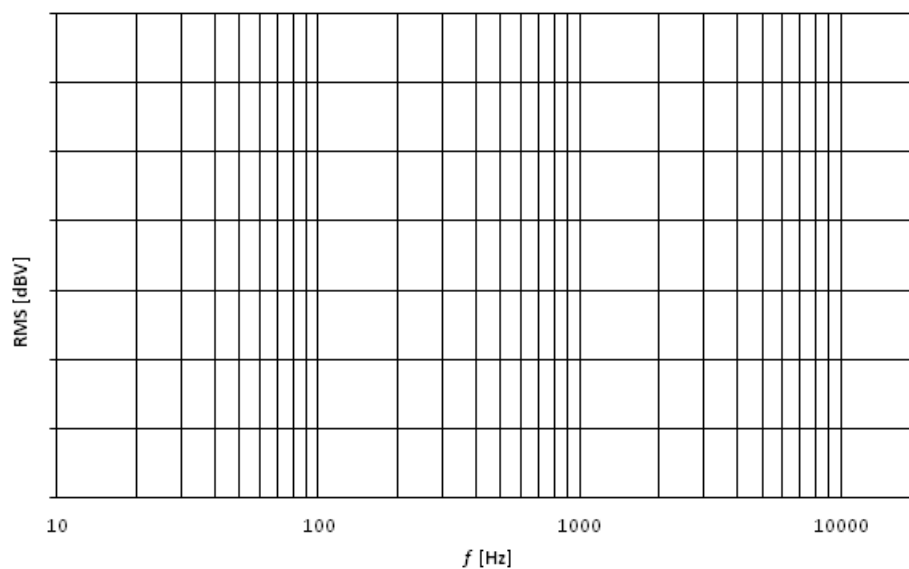
12. Měření kmitočtové charakteristiky audio analyzátozem. Výstup audio analyzátoru připojte na vstup přípravku a výstup přípravku připojte na vstup audio analyzátoru. Nastavení audio analyzátoru: stiskněte tlačítko GEN (mělo by být vše vypnuto) na displeji zvolte (šipkami doprava/doleva) FUNCTIONS -> NEXT PAGE -> SWEEP (pokud nesvítí, tak tlačítko ANL a vše vypnout). Nastavení SWEEP: Mode: FREQ->RMS, Meas. Time: 1 ms, Unit ampl: dBV, Ref value: 1V, Start: 10 Hz a 300 mV, Stop: 20 kHz, Spacing: Logaritmick, Points: 50, Meas. Delay: 0 ms. Pak stiskněte tlačítko GEN, zvolit šipkami CONFIG -> Output On. Tlačítko Graph -> CH1 (1) -> Single (5) -> šipkami zvolit Y AXIS -> AUTO SCALING (nebo vhodně nastavte osu Y). Zde si zobrazte a zakreslete kmitočtové charakteristiky. Vyberte si jednu z EQ 1, EQ 2 a deemfázi.



Obr. G.14: Modulová kmitočtová charakteristika EQ 1.



Obr. G.15: Modulová kmitočtová charakteristika EQ 2.



Obr. G.16: Modulová kmitočtová charakteristika deemfáze.

Použité měřicí přístroje

GEN disk AVP & Marutech CD generator

DVD přehrávač DVD Pioneer DV-585

GEN nízkofrekvenční funkční generátor Agilent 33220A

NMV nízkofrekvenční milivoltmetr Grundig MV100

NZ napájecí zdroj Diametral

OSC digitální osciloskop Agilent Technologies DSO3102A

ANA audio analyzátor Rohde & Schwarz UP350

měřený přípravek „DSP procesor“

propojovací vodiče 2x CINCH – CINCH a 1x BNC – BNC, 2x redukce BNC – CINCH

Závěr

H VÝSLEDKY MĚŘENÍ

H.1 10-pásmový EQ

Tab. H.1: Výsledky měření kmitočtové modulové charakteristiky EQ 1 (Rock a Pop).

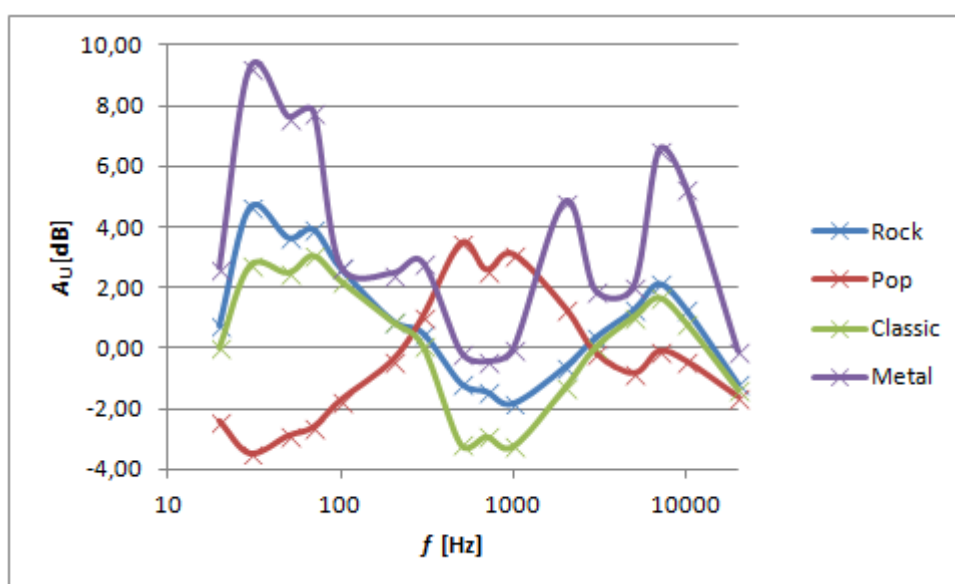
EQ		ROCK		POP	
f [Hz]	U_1 [mV]	U_2 [mV]	A_U [dB]	U_1 [mV]	A_U [dB]
20	383	416	0,72	291	-2,39
30	320	544	4,61	215	-3,45
50	394	597	3,61	283	-2,87
70	392	613	3,88	291	-2,59
100	402	544	2,63	330	-1,71
200	402	445	0,88	384	-0,40
300	390	412	0,48	440	1,05
500	392	342	-1,19	584	3,46
700	390	330	-1,45	525	2,58
1000	392	317	-1,84	560	3,10
2000	392	364	-0,64	457	1,33
3000	390	405	0,33	384	-0,13
5000	392	452	1,24	357	-0,81
7000	392	499	2,10	388	-0,09
10000	392	453	1,26	374	-0,41
20000	396	345	-1,20	330	-1,58

Příklad výpočtu modulu přenosu:

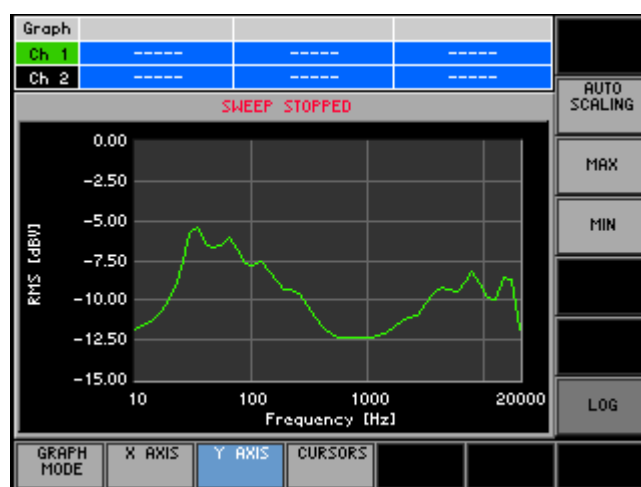
$$A_U = 20 \log \frac{U_2}{U_1} = 20 \log \frac{416}{383} = 0,72 \text{ dB} \quad (\text{H.1})$$

Tab. H.2: Výsledky měření kmitočtové modulové charakteristiky EQ 1 (Classic a Metal).

EQ		CLASSIC		METAL	
f [Hz]	U_1 [mV]	U_2 [mV]	A_U [dB]	U_1 [mV]	A_U [dB]
20	383	384	0,02	520	2,66
30	320	438	2,73	926	9,23
50	394	525	2,49	947	7,62
70	392	557	3,05	960	7,78
100	402	520	2,24	550	2,72
200	402	445	0,88	534	2,47
300	390	394	0,09	540	2,83
500	392	272	-3,17	386	-0,13
700	390	279	-2,91	371	-0,43
1000	392	270	-3,24	391	-0,02
2000	392	338	-1,29	684	4,84
3000	390	392	0,04	485	1,89
5000	392	442	1,04	497	2,06
7000	392	475	1,67	832	6,54
10000	392	432	0,84	722	5,31
20000	396	339	-1,35	392	-0,09



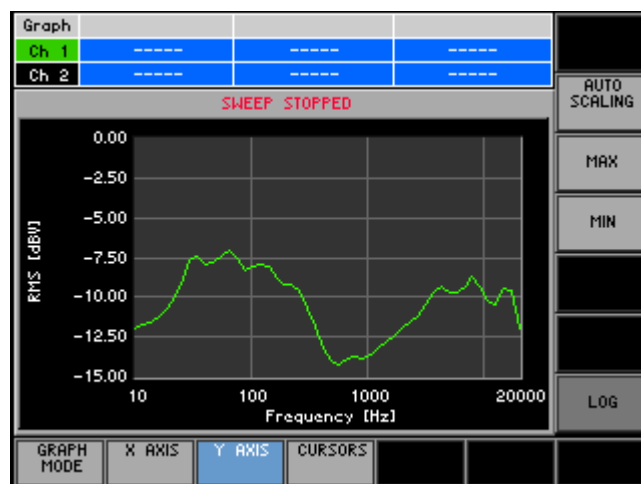
Obr. H.1: Výsledné kmitočtové modulové charakteristiky EQ 1.



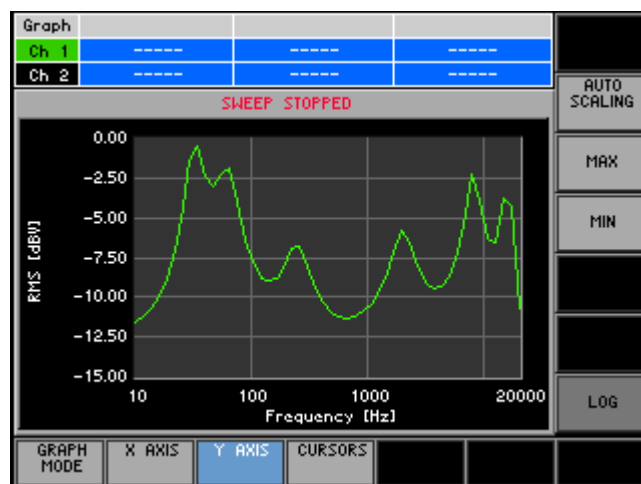
Obr. H.2: Kmitočtová modulová charakteristika EQ 1 Rock.



Obr. H.3: Kmitočtová modulová charakteristika EQ 1 Pop.



Obr. H.4: Kmitočtová modulová charakteristika EQ 1 Classic.



Obr. H.5: Kmitočtová modulová charakteristika EQ 1 Metal.

H.2 1-pásmový EQ

Tab. H.3: Výsledky měření kmitočtové modulové charakteristiky EQ 2 pro činitele jakosti $Q = 0,2; 0,4; 0,6$.

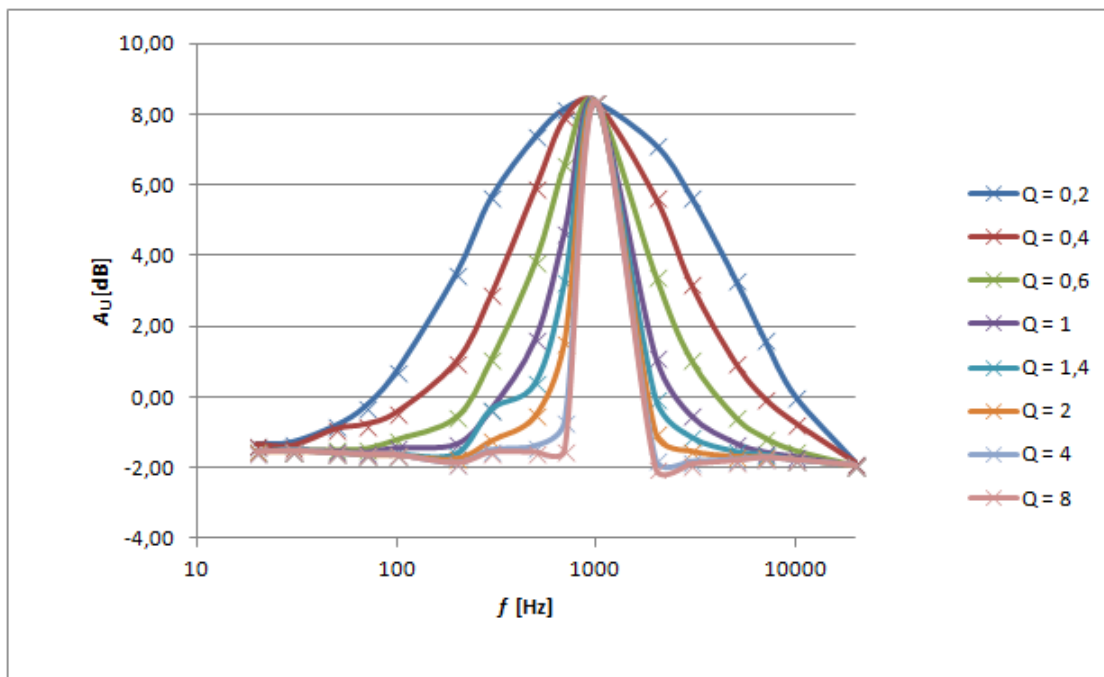
Q		0,2		0,4		0,6	
f [Hz]	U_1 [mV]	U_2 [mV]	A_U [dB]	U_1 [mV]	A_U [dB]	U_1 [mV]	A_U [dB]
20	274	235	-1,33	235	-1,33	230	-1,52
30	299	258	-1,28	255	-1,38	252	-1,49
50	294	268	-0,80	265	-0,90	248	-1,48
70	294	285	-0,27	269	-0,77	249	-1,44
100	304	330	0,71	289	-0,44	265	-1,19
200	305	456	3,49	342	0,99	286	-0,56
300	297	570	5,66	415	2,91	336	1,07
500	299	700	7,39	592	5,93	466	3,85
700	297	762	8,18	739	7,92	634	6,59
1000	299	783	8,36	783	8,36	783	8,36
2000	303	690	7,15	581	5,65	451	3,45
3000	301	580	5,70	436	3,22	341	1,08
5000	299	440	3,36	335	0,99	281	-0,54
7000	296	358	1,65	295	-0,03	260	-1,13
10000	297	298	0,03	273	-0,73	250	-1,50
20000	297	240	-1,85	240	-1,85	238	-1,92

Tab. H.4: Výsledky měření kmitočtové modulové charakteristiky EQ 2 pro činitele jakosti $Q = 1; 1,4; 2$.

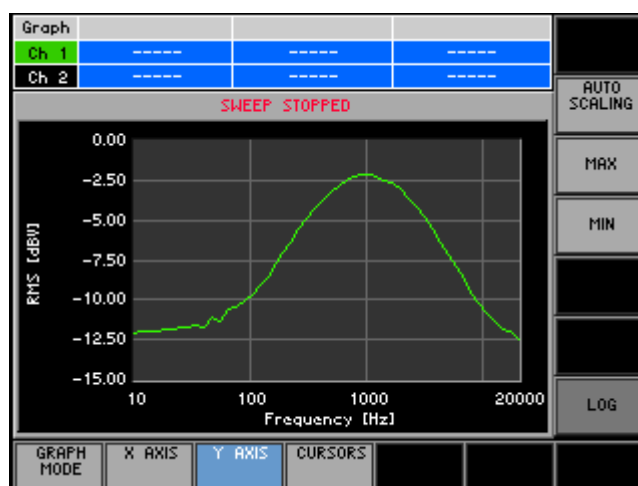
Q		1		1,4		2	
f [Hz]	U_1 [mV]	U_2 [mV]	A_U [dB]	U_1 [mV]	A_U [dB]	U_1 [mV]	A_U [dB]
20	274	230	-1,52	230	-1,52	230	-1,52
30	299	252	-1,49	252	-1,49	251	-1,52
50	294	247	-1,51	246	-1,55	246	-1,55
70	294	246	-1,55	244	-1,62	244	-1,62
100	304	258	-1,43	253	-1,60	252	-1,63
200	305	262	-1,32	254	-1,59	250	-1,73
300	297	286	-0,33	286	-0,33	258	-1,22
500	299	362	1,66	314	0,43	282	-0,51
700	297	509	4,68	433	3,27	356	1,57
1000	299	783	8,36	783	8,36	783	8,36
2000	303	346	1,15	302	-0,03	270	-1,00
3000	301	284	-0,50	265	-1,11	253	-1,51
5000	299	258	-1,28	251	-1,52	247	-1,66
7000	296	248	-1,54	246	-1,61	244	-1,68
10000	297	245	-1,67	243	-1,74	243	-1,74
20000	297	238	-1,92	238	-1,92	238	-1,92

Tab. H.5: Výsledky měření kmitočtové modulové charakteristiky EQ 2 pro činitele jakosti $Q = 4; 8$.

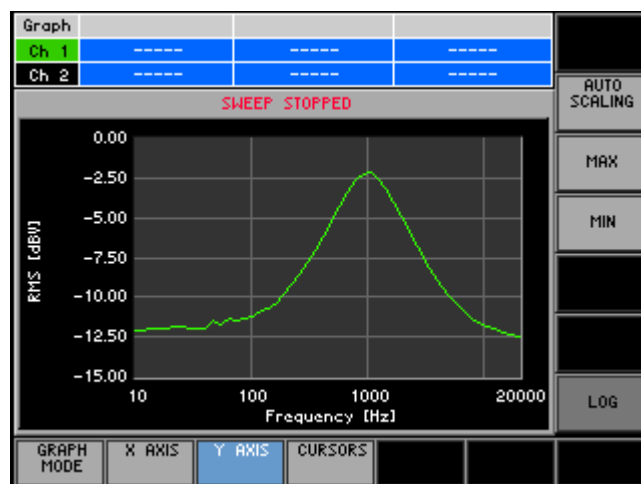
Q		4		8	
f [Hz]	U_1 [mV]	U_2 [mV]	A_U [dB]	U_1 [mV]	A_U [dB]
20	274	229	-1,56	229	-1,56
30	299	251	-1,52	251	-1,52
50	294	245	-1,58	245	-1,58
70	294	244	-1,62	244	-1,62
100	304	252	-1,63	252	-1,63
200	305	246	-1,87	246	-1,87
300	297	250	-1,50	248	-1,57
500	299	255	-1,38	250	-1,55
700	297	274	-0,70	250	-1,50
1000	299	783	8,36	783	8,36
2000	303	247	-1,77	240	-2,02
3000	301	244	-1,82	242	-1,90
5000	299	244	-1,77	243	-1,80
7000	296	243	-1,71	243	-1,71
10000	297	242	-1,78	242	-1,78
20000	297	238	-1,92	238	-1,92



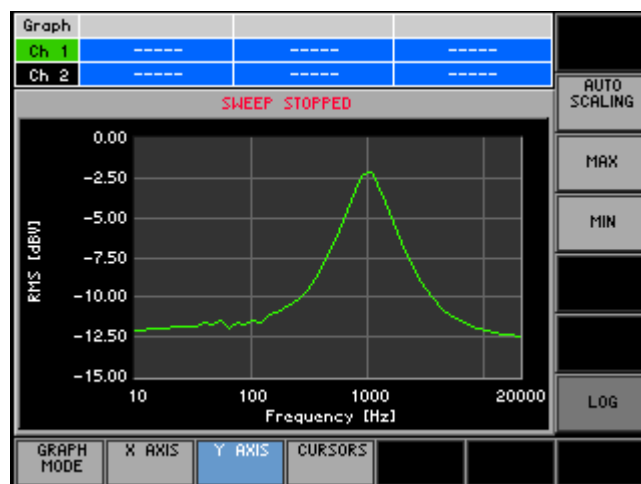
Obr. H.6: Výsledné kmitočtové modulové charakteristiky EQ 2.



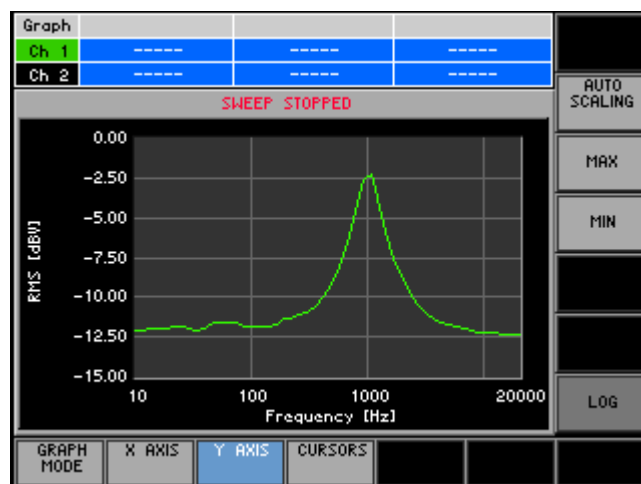
Obr. H.7: Kmitočtová modulová charakteristika EQ 2 pro činitele jakosti $Q = 0,2$.



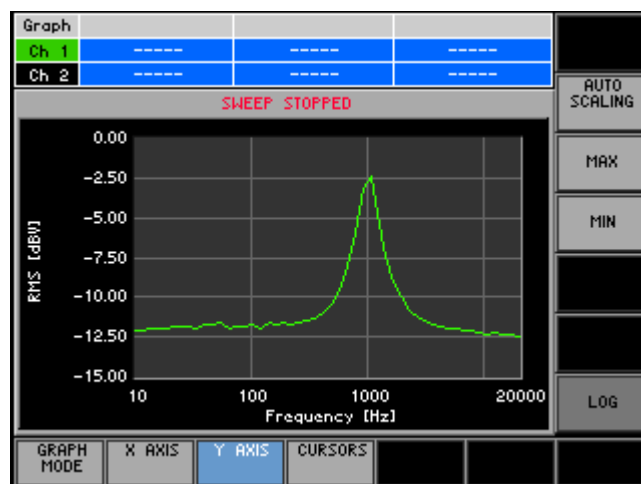
Obr. H.8: Kmitočtová modulová charakteristika EQ 2 pro činitele jakosti $Q = 0,4$.



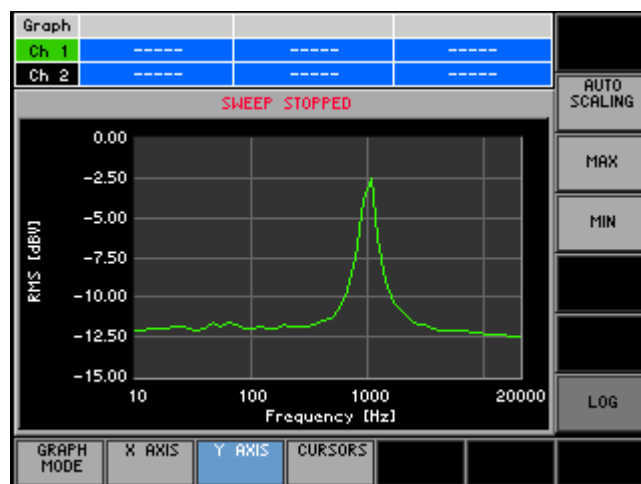
Obr. H.9: Kmitočtová modulová charakteristika EQ 2 pro činitele jakosti $Q = 0,6$.



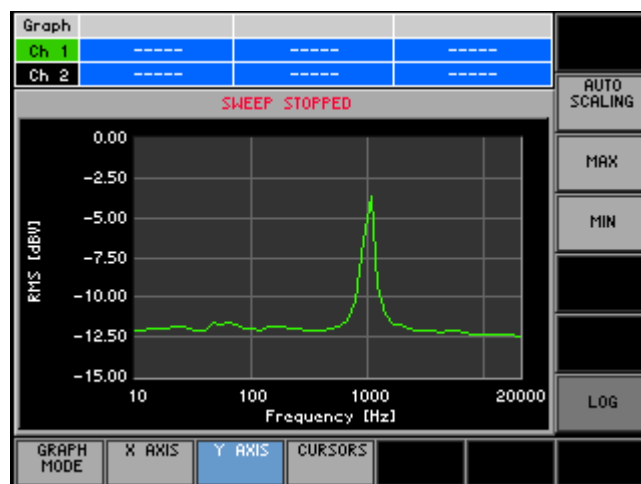
Obr. H.10: Kmitočtová modulová charakteristika EQ 2 pro činitele jakosti $Q = 1$.



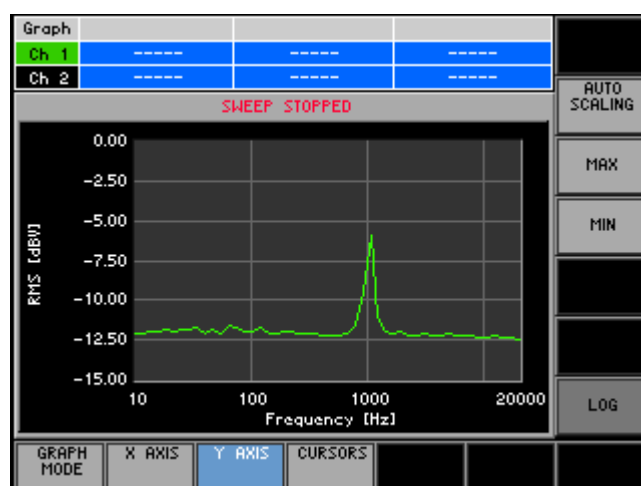
Obr. H.11: Kmitočtová modulová charakteristika EQ 2 pro činitele jakosti $Q = 1, 4$.



Obr. H.12: Kmitočtová modulová charakteristika EQ 2 pro činitele jakosti $Q = 2$.



Obr. H.13: Kmitočtová modulová charakteristika EQ 2 pro činitele jakosti $Q = 4$.

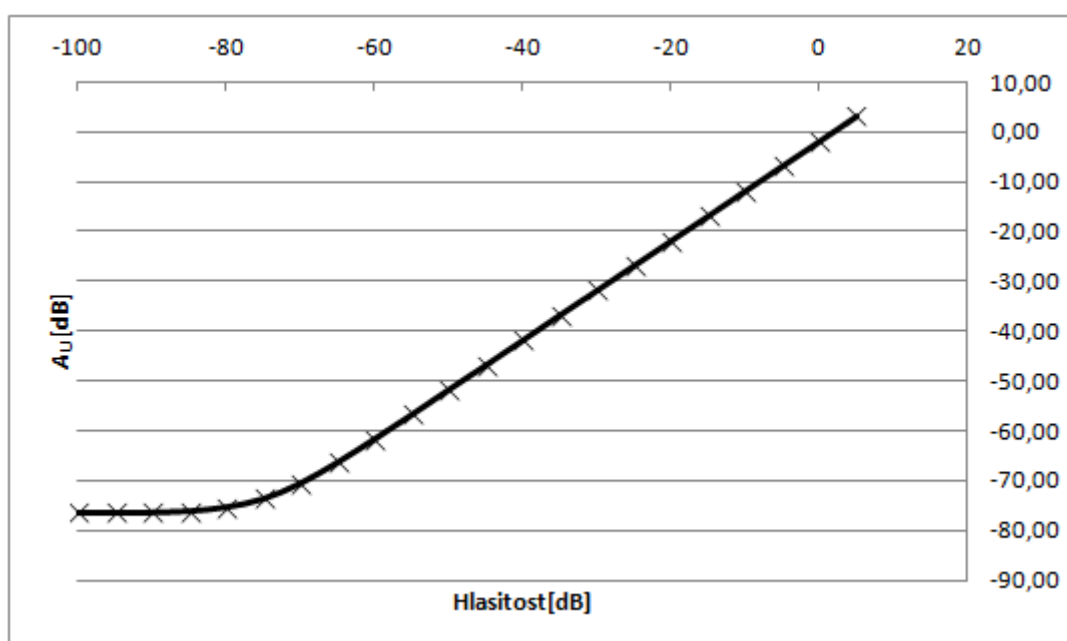


Obr. H.14: Kmitočtová modulová charakteristika EQ 2 pro činitele jakosti $Q = 8$.

H.3 Převodní charakteristika hlasitosti

Tab. H.6: Výsledky měření převodní charakteristiky hlasitosti.

Hlasitost [dB]	U_1 [mV]	U_2 [mV]	A_U [dB]
5	500	728	3,26
0	1000	818	-1,74
-5	1000	460	-6,74
-10	1000	259	-11,73
-15	1000	145	-16,77
-20	1000	81,8	-21,74
-25	1000	46	-26,74
-30	1000	25,9	-31,73
-35	1000	14,6	-36,71
-40	1000	8,18	-41,74
-45	1000	4,6	-46,74
-50	1000	2,6	-51,70
-55	1000	1,46	-56,71
-60	1000	0,832	-61,60
-65	1000	0,484	-66,30
-70	1000	0,299	-70,49
-75	1000	0,209	-73,60
-80	1000	0,173	-75,24
-85	1000	0,158	-76,03
-90	1000	0,153	-76,31
-95	1000	0,152	-76,36
-100	1000	0,151	-76,42

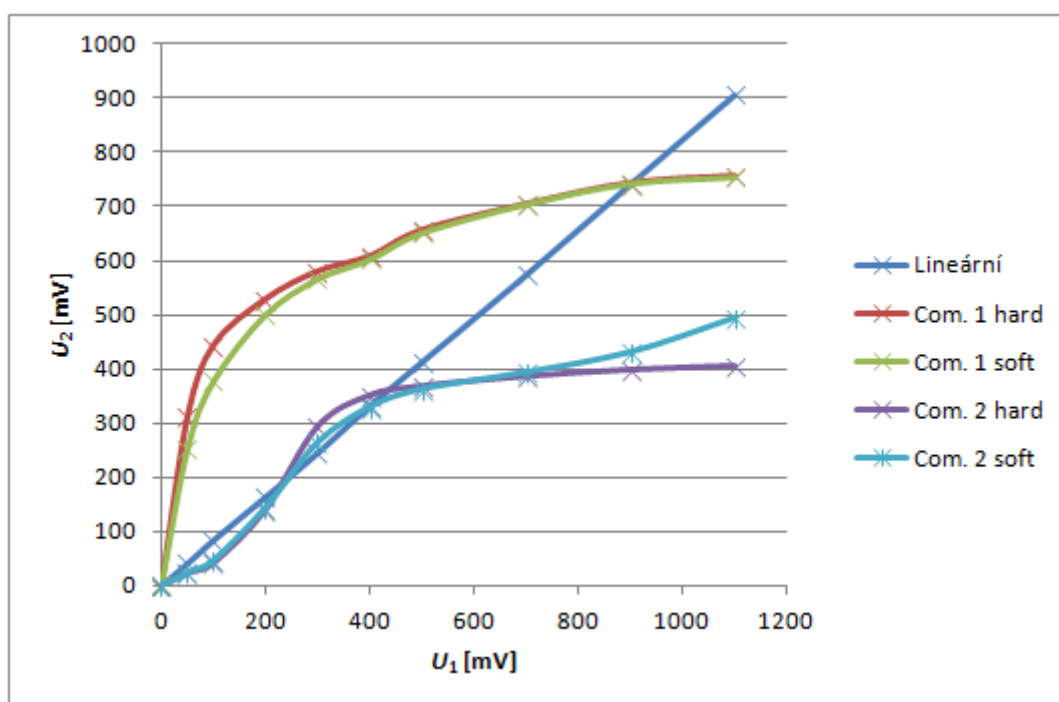


Obr. H.15: Výsledná převodní charakteristika hlasitosti.

H.4 Převodní charakteristiky

Tab. H.7: Výsledky měření převodní charakteristiky.

převodní char.	lineární	compress 1		compress 2	
		hard	soft	hard	soft
U_1 [mV]	U_2 [mV]	U_2 [mV]	U_2 [mV]	U_2 [mV]	U_2 [mV]
1100	906	756	754	405	494
900	741	743	742	398	431
700	574	704	704	386	394
500	413	656	651	368	363
400	332	608	602	351	330
300	245	580	566	294	265
200	164	529	500	141	145
100	84	444	377	43	48
50	41	312	252	24	25



Obr. H.16: Výsledné převodní charakteristiky.

H.5 Zpoždění mezi kanály

Tab. H.8: Výsledky měření zpoždění mezi kanály.

zpoždění [vzorků]	vypoč. t [μs]	změřeno [μs]	přičtení t [μs]	výsledek [μs]	rozdíl [μs]
20	417	270	0	270	147
60	1250	1120	0	1120	130
100	2083	60	2000	2060	23
200	4167	20	4000	4020	147
500	10417	300	10000	10300	117
1000	20833	700	20000	20700	133
2000	41667	470	40000	40470	1197

Příklad výpočtu zpoždění mezi kanály:

$$t = \text{zpoždění} \frac{1}{f_{vz}} = 20 \frac{1}{48000} = 417 \mu s \quad (\text{H.2})$$

Příklad výpočtu přičtení času, pokud je zpoždění větší (x krát větší) než perioda signálu použitého k měření (perioda tohoto signálu je 500 Hz):

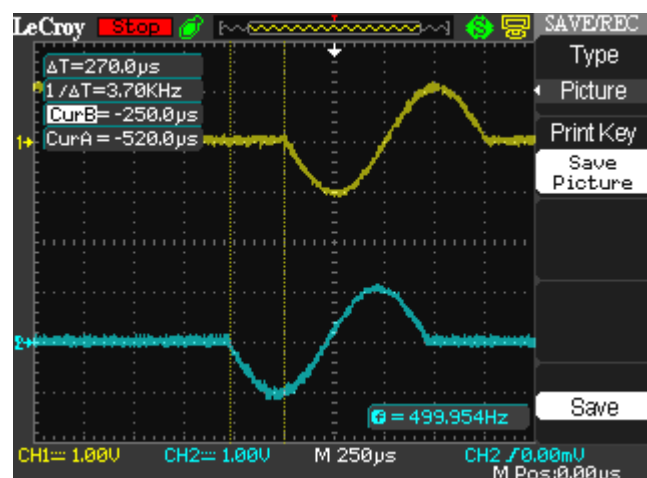
$$\Delta t = x \frac{1}{f_{\text{signál}}} = 0 \frac{1}{500} = 0 \mu s \quad (\text{H.3})$$

Příklad výpočtu výsledného času:

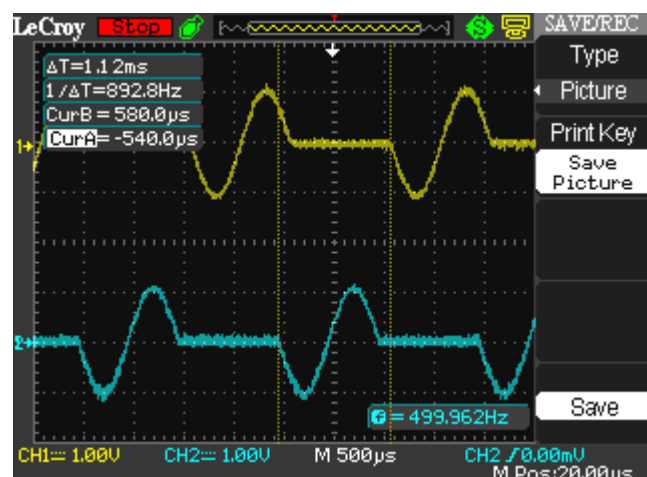
$$t = t + \Delta t = 270 + 0 = 270 \mu s \quad (\text{H.4})$$

Příklad výpočtu rozdílu mezi vypočtenou a naměřenou hodnotou:

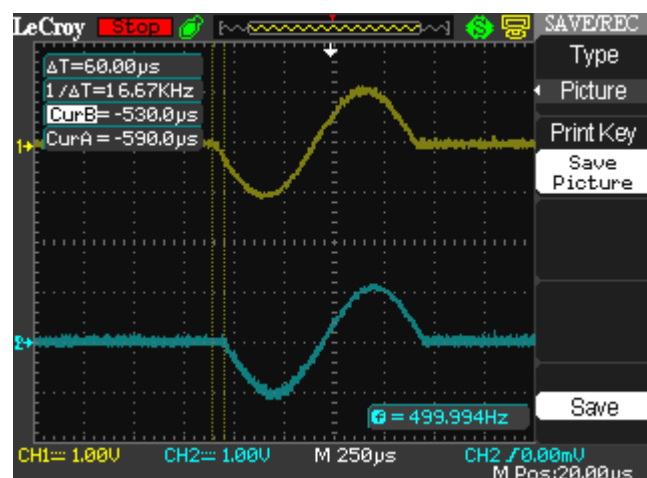
$$t = t_{\text{vypočteno}} - t_{\text{změřeno}} = 417 + 270 = 147 \mu s \quad (\text{H.5})$$



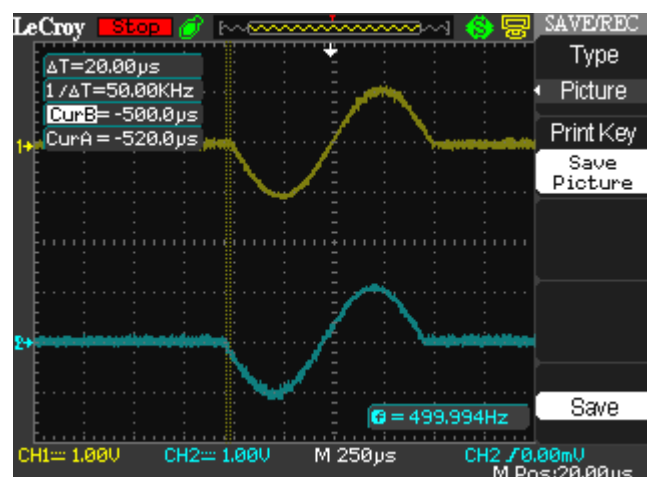
Obr. H.17: Měření zpoždění 20 vzorků mezi kanály.



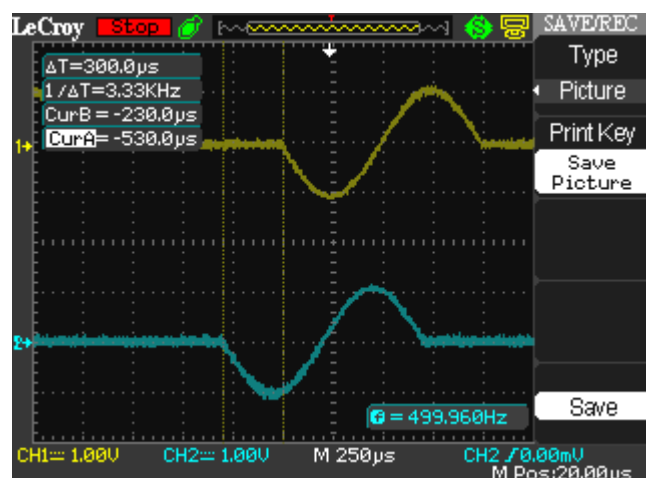
Obr. H.18: Měření zpoždění 60 vzorků mezi kanály.



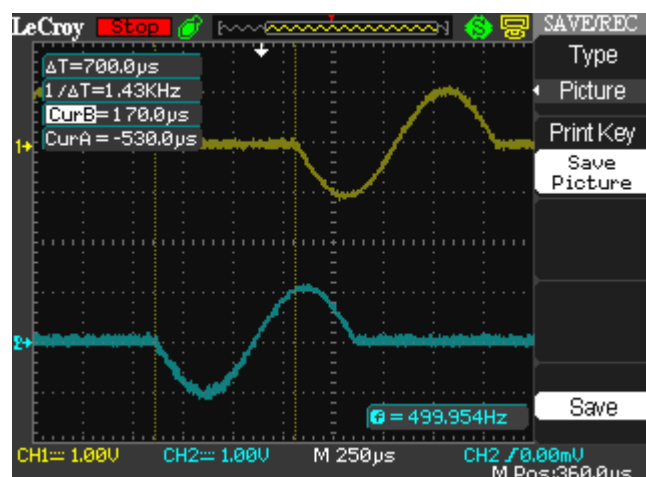
Obr. H.19: Měření zpoždění 100 vzorků mezi kanály.



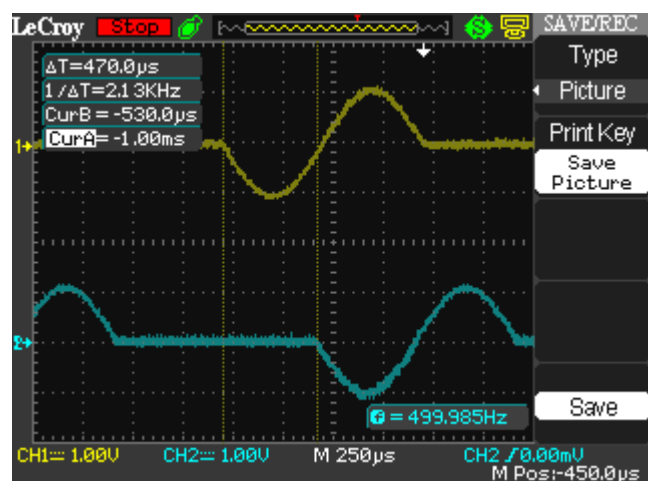
Obr. H.20: Měření zpoždění 200 vzorků mezi kanály.



Obr. H.21: Měření zpoždění 500 vzorků mezi kanály.



Obr. H.22: Měření zpoždění 1000 vzorků mezi kanály.

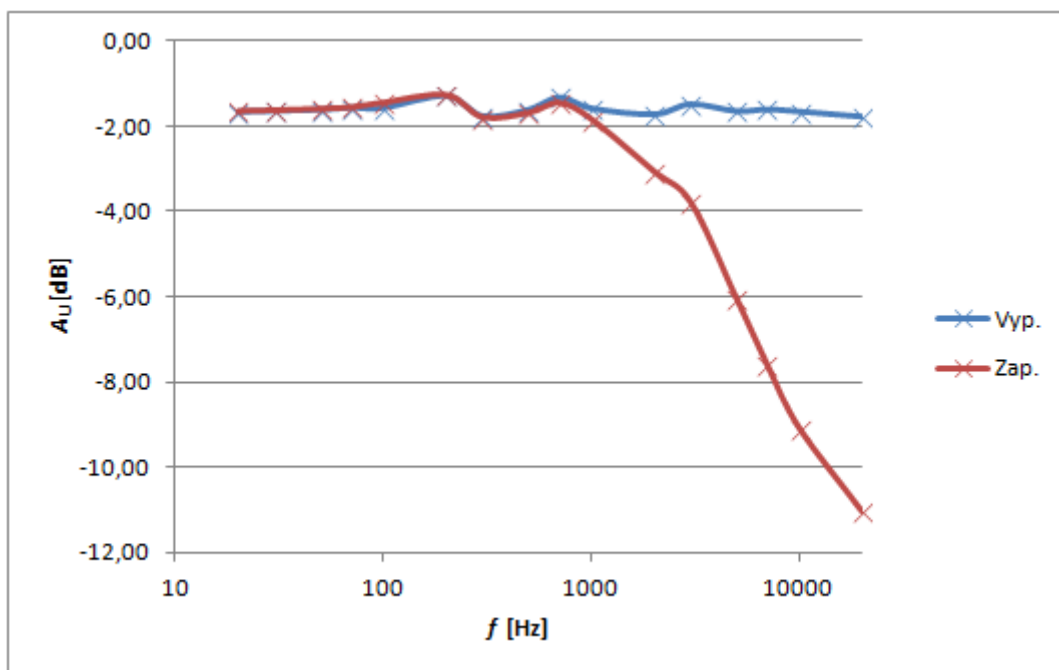


Obr. H.23: Měření zpoždění 2000 vzorků mezi kanály.

H.6 Deemfáze

Tab. H.9: Výsledky měření kmitočtové modulové charakteristiky deemfáze.

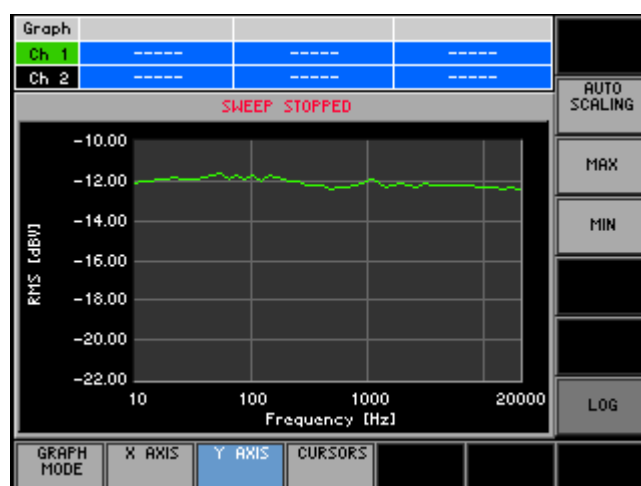
Deemphase		Vypnuto		Zapnuto	
f [Hz]	U_1 [mV]	U_2 [mV]	A_U [dB]	U_1 [mV]	A_U [dB]
20	950	785	-1,66	785	-1,66
30	990	820	-1,64	820	-1,64
50	990	823	-1,60	823	-1,60
70	990	827	-1,56	827	-1,56
100	985	823	-1,56	833	-1,46
200	972	840	-1,27	839	-1,28
300	998	814	-1,77	811	-1,80
500	987	820	-1,61	812	-1,70
700	967	832	-1,31	817	-1,46
1000	965	805	-1,57	780	-1,85
2000	1000	820	-1,72	702	-3,07
3000	975	823	-1,47	630	-3,79
5000	985	815	-1,65	490	-6,06
7000	974	810	-1,60	406	-7,60
10000	980	810	-1,65	344	-9,09
20000	977	796	-1,78	274	-11,04



Obr. H.24: Výsledná kmitočtová modulová charakteristika deemfáze.



Obr. H.25: Kmitočtová modulová charakteristika deemfáze zapnuta.

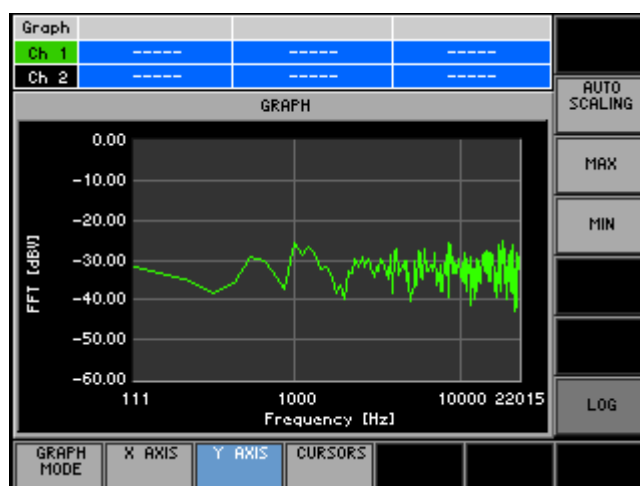


Obr. H.26: Kmitočtová modulová charakteristika deemfáze vypnuta.

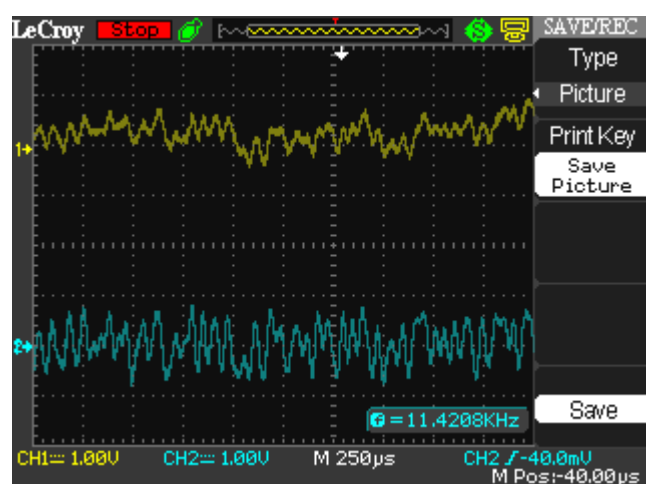
H.7 Generátor šumu



Obr. H.27: Spektrum růžového šumu.

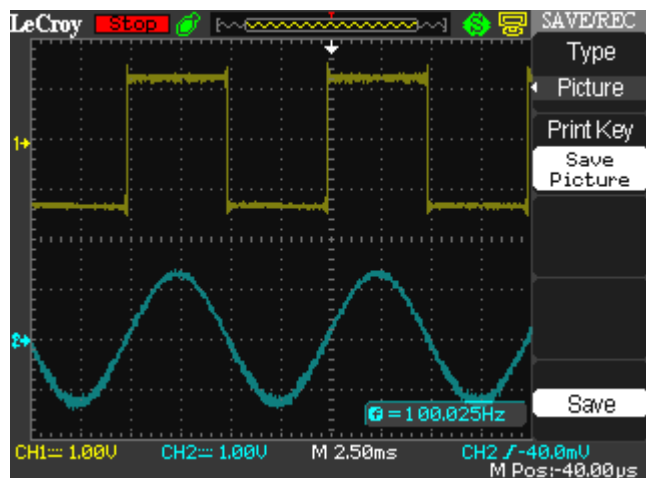


Obr. H.28: Spektrum bílého šumu.

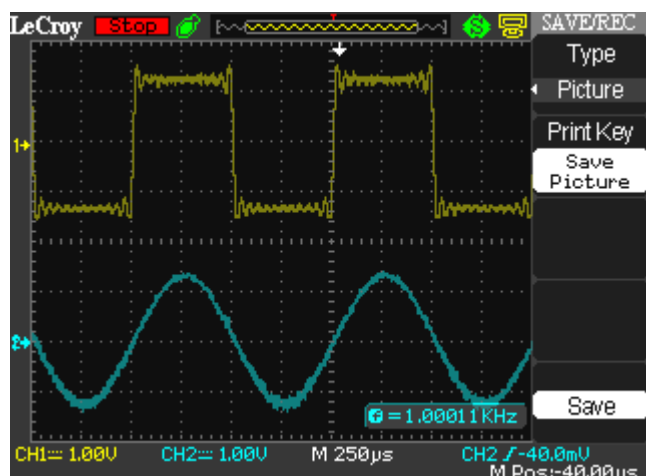


Obr. H.29: Zobrazení šumu na osciloskopu.

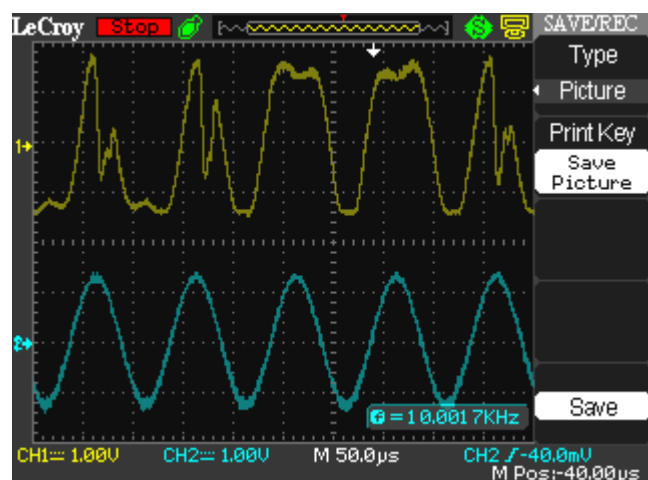
H.8 Generátor průběhů



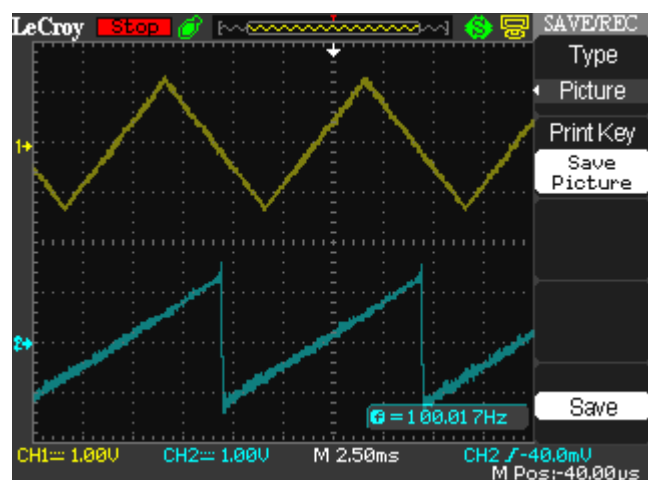
Obr. H.30: Obdélník, sinus frekvence $f = 100$ Hz.



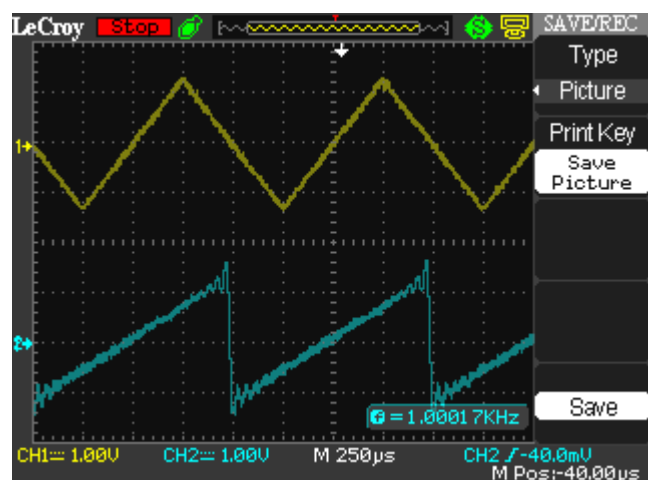
Obr. H.31: Obdélník, sinus frekvence $f = 1$ kHz.



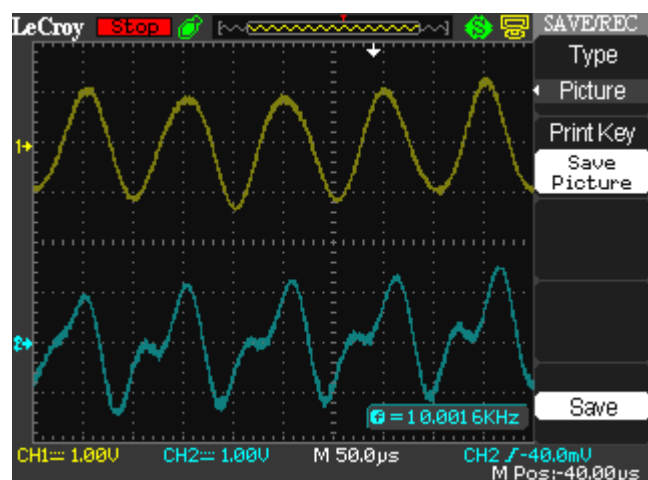
Obr. H.32: Obdélník, sinus frekvence $f = 10$ kHz.



Obr. H.33: Trojúhelník, pila frekvence $f = 100$ Hz.

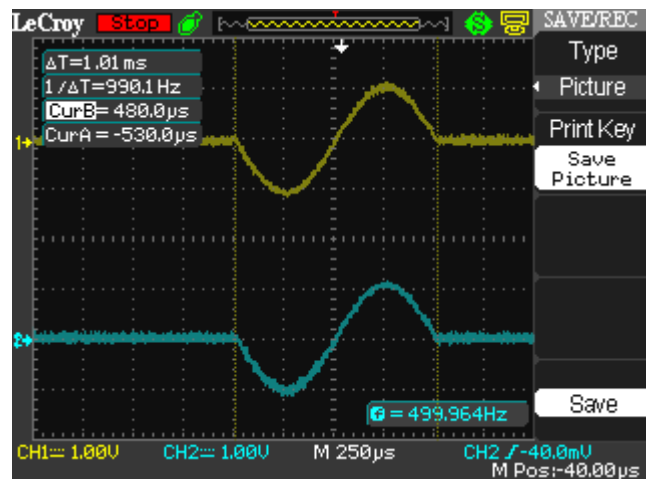


Obr. H.34: Trojúhelník, pila frekvence $f = 1$ kHz.



Obr. H.35: Trojúhelník, pila frekvence $f = 10$ kHz.

H.9 Kontrola fáze



Obr. H.36: Kontrola fáze.

H.10 Měření S/N

$$S = 916 \text{ mV}$$

$$N = 186 \mu\text{V}$$

$$S/N = 5005$$

$$S/N = 74 \text{ dB}$$

H.11 Měření harmonického zkreslení a THD

Tab. H.10: Výsledky měření harmonického zkreslení a THD.

U_1 [mV]	U_2 [mV]	k_2 [%]	k_3 [%]	$THD + N$ [%]
1100	900	0,0124	0,002	0,028
900	737	0,012	0,0021	0,026
700	573	0,0076	0,0005	0,025
500	409	0,0067	0,0015	0,021
300	246	0,0034	0,0035	0,036

I OBSAH PŘÍLOŽENÉHO CD

- text diplomové práce
- vzorový protokol
- DSP procesor - soubory programů pro DSP procesor
 - deemfaze
 - EQ_1
 - EQ_10
 - hlasitost
 - prevod_char
 - signal
 - sum
 - zpozdeni
- eagle - soubory návrhu schémat zapojení a DPS
 - DSP procesor
 - mikrokontroler
- mikrokontroler - soubory programu pro mikrokontrolér