

Oponentní posudek disertační práce

Autor práce: **Ing. Lukáš Mičulka**

*Department of Computer Systems, Faculty of Information Technology, Brno
University of Technology*

Název práce:

Methodology for FT systems design into limited implementation area in FPGA

Předmětem předložené práce je metodologie návrhu počítačových systémů odolných proti poruchám realizovaným jako SOC (System On Chip) prostřednictvím volně programovatelné elektronické struktury (obvodu) FPGA. Návrh předpokládá jak permanentní (permanent) poruchy trvale znemožňující správnou funkci struktury, tak přechodné (transient) poruchy, které jednorázově naruší obsah interních paměťových prvků realizujícího obvodu. Oprava přechodné poruchy (resp. chyby způsobené touto poruchou) může být provedena buď statickým maskováním (např. realizovaným TMR v jednotlivých modulech systému označovaných jako PRM (Partial Reconfigurable Module) nebo částečnou dynamickou rekonfigurací obvodu, tj. využitím redundantních modulů PRM pro tento účel určených. Oprava omezeného počtu trvalých poruch je založena na použití odolných architektur využívajících po poruše menšího množství HW zdrojů než původní architektura. Vadná část obvodu pak již není dále využívána. Částečná dynamická rekonfigurace je založena na využití (v práci navrženého) zdokonaleného řadiče rekonfigurace (GPDRC), který disponuje předkompilovanými „náhradními“ konfiguracemi (tj. bitstreamy) FPGA uloženými v externí paměti. V předložené disertační práci je též popsána testovací platforma pro snadné testování a ověření kvality navrhovaných FPGA systémů se zvýšenou odolností proti poruchám. Rovněž jsou uvedeny výsledky vybraných experimentů a markovské spolehlivostní modely umožňující vypočítat odhady spolehlivostních ukazatelů navrhovaných obvodů.

Práce je strukturována následovně. První kapitola je úvod a druhá a třetí kapitola jsou věnovány vymezení základních použitých principů a pojmů v dané oblasti počítačové vědy včetně referencí na aktuální odpovídající publikace. Na základě takto provedeného přehledu *state of the art* jsou pak ve čtvrté kapitole formulovány cíle disertační práce spolu s motivací pro takto definované cíle. Pátá a šestá kapitola jsou jádrem předložené disertační práce. V páté kapitole jsou přehledně popsány hlavní principy navržené metodologie návrhu FT systémů realizovaných jako SOC prostřednictvím FPGA, tj. zejména základní uvažovaná struktura obvodu, náhradní konfigurace obvodu a jejich aktivace prostřednictvím dynamického rekonfiguračního řadiče GPDRC s použitím náhradních bitstreamů. V šesté kapitole jsou podrobněji řešeny některé dílčí aspekty návrhu. Sedmá kapitola pak obsahuje popis implementace řadiče rekonfigurace a některé výsledky získané testováním prototypové implementace technikou injekce přechodných poruch typu SEU (Single Event Upset). Osmou kapitolou je pak závěr.

Cíle stanovené v předložené disertační práci lze považovat v plné míře za splněné. Byla navržena originální metodologie pro návrh FPGA obvodů se zvýšenou spolehlivostí. Autor prokázal vědeckou kvalifikaci mimo jiné též propojením technicko-návrhářského přístupu s vědecky exaktními metodami popisu a analýzy navrhovaných obvodů.

Práce je psána anglicky a po formální stránce je zpracována velmi srozumitelně a pečlivě. Velká pozornost byla věnována obrázkům a tabulkám. Práce obsahuje po formální

stránce jen drobné chyby a překlepy. Rovněž autorova angličtina je dobře čitelná a svědčí o jeho publikační zkušenosti. V práci jsem nenalezl žádné věcné ani formální chyby.

K předložené disertační práci mám následující otázky, na které by měl autor reagovat v průběhu obhajoby:

1. Jaké typy FT architektur lze využít v rámci navržené metodiky pro opravy trvalých poruch?
2. Navržená metodika předpokládá realizaci celého FT systému (přesněji jeho řídicí počítačové části) v rámci jediného obvodu FPGA (nanejvýše GPDRC a externí paměť pro bitstreamy náhradních konfigurací by mohly být externí a „zodolněné“ proti vnějším impaktům). Soustředění veškeré logiky systému (SOC) geometricky blízko sebe ale zvyšuje nebezpečí násobné poruchy ze společné příčiny (CMF – Common Mode Failure). Jak by fungoval navrhovaný mechanismus opravy chyby při výskytu více poruch najednou?
3. Je navrhovaná metodika návrhu FT systému univerzální vzhledem ke struktuře FPFA, tj. lze ji aplikovat na obvody od různých výrobců?
4. Bylo by možné v rámci obhajoby uvést (či alespoň odhadnout) nějakou praktickou aplikaci (aplikace) FT počítačového řídicího systému využívající výhody realizace jako SOC na bázi FPGA?

Závěr:

Námět práce odpovídá oboru disertace a je velmi aktuální z hlediska současného stavu počítačové vědy. Výsledek předložené disertační práce lze považovat za původní. Práce dokumentuje vědeckou erudici a široký přehled autora v oblasti počítačové vědy a inženýrství. Kvalita publikací doktoranda je velmi dobrá a odpovídá úrovni obvyklé pro udělení titulu Ph.D v oblasti počítačových věd.

Proto **práci doporučuji k obhajobě** a dále doporučuji následné udělení titulu Ph.D v souladu s příslušnými ustanoveními zákona ČR o vysokých školách. Dále doporučuji publikaci komprimované disertace ve vybraném vědeckém časopisu, příkladně Microprocessors and Microsystems.

V Plzni 18.11.2017

Doc. Ing. Stanislav Racek, CSc.
Katedra informatiky a výpočetní techniky
Fakulta aplikovaných věd ZČU
Univerzitní 22, 30614 Plzeň