

VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

Fakulta elektrotechniky
a komunikačních technologií

DIPLOMOVÁ PRÁCE

Brno, 2017

Bc. Jan Galajda



VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

BRNO UNIVERSITY OF TECHNOLOGY

FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH TECHNOLOGIÍ

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION

ÚSTAV RADIOELEKTRONIKY

DEPARTMENT OF RADIO ELECTRONICS

VÝKONOVÝ ZESILOVAČ V PÁSMU L

POWER AMPLIFIER FOR L BAND

DIPLOMOVÁ PRÁCE

MASTER'S THESIS

AUTOR PRÁCE

AUTHOR

Bc. Jan Galajda

VEDOUCÍ PRÁCE

SUPERVISOR

Ing. Tomáš Urbanec, Ph.D.

BRNO 2017

Diplomová práce

magisterský navazující studijní obor **Elektronika a sdělovací technika**

Ústav radioelektroniky

Student: Bc. Jan Galajda

ID: 154723

Ročník: 2

Akademický rok: 2016/17

NÁZEV TÉMATU:

Výkonový zesilovač v pásmu L

POKYNY PRO VYPRACOVÁNÍ:

Seznamte se s koncepcí vysokofrekvenčních výkonových zesilovačů, pracujících v segmentu frekvencí od 1,3 do 1,5 GHz s výkonovým ziskem 20 dB a s výstupním výkonem P1dB 45 dBm. Zaměřte se na metody dosahování maximální hodnoty výstupního výkonu při přenosu modulovaného signálu s šířkou pásma od 100 kHz do 3 MHz s hodnotou PAR (peak-to-average ratio) 9 dB, s maximální přípustnou hodnotou ACPR (adjacent-channel-power ratio) 50 dB. Vytvořte model zesilovače ve vhodném vývojovém prostředí a navrhnete jeho schéma.

Navrhnete kompletní schéma zesilovače včetně jeho napájecích a stabilizačních obvodů, navrhnete desku plošných spojů. Zhotovte prototyp navrženého zesilovače, změřte jej a interpretujte a vyhodnoťte dosažené parametry. Ověřte stabilitu zesilovače a soustředte se na změření jeho disponibilního výstupního výkonu při buzení datovým pseudo random signálem modulovaným 64-QAM s šířkami pásma od 100 kHz do 3 MHz, s PAR 9 dB při hodnotě ACPR maximálně 50 dB, a dále pak na změření celkové účinnosti zesilovače. Na závěr změřte disponibilní výstupní výkon zesilovače a jeho účinnost, dosažené za stejných podmínek, ale se vřazeným modulem RFPAL (RF Power Amplifier Linearizer).

DOPORUČENÁ LITERATURA:

[1] BOWICK, Ch. RF circuit design. 2nd ed. London: Newnes. ISBN: 978-0-7506-8518-4.

[2] Maxim Integrated. SC1894 225MHz to 3800MHz RF Power Amplifier Linearizer (RFPAL) [online]. 2014 [cit. 20.6.2016]. Dostupné na [www: https://datasheets.maximintegrated.com/en/ds/SC1894.pdf](https://datasheets.maximintegrated.com/en/ds/SC1894.pdf).

Termín zadání: 6.2.2017

Termín odevzdání: 16.5.2017

Vedoucí práce: Ing. Tomáš Urbanec, Ph.D.

Konzultant: Kalina Ladislav

prof. Ing. Tomáš Kratochvíl, Ph.D.
předseda oborové rady

UPOZORNĚNÍ:

Autor diplomové práce nesmí při vytváření diplomové práce porušit autorská práva třetích osob, zejména nesmí zasahovat nedovoleným způsobem do cizích autorských práv osobnostních a musí si být plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č.40/2009 Sb.

ABSTRAKT

Tato práce se zabývá návrhem výkonového zesilovače pro pásmo L. Návrh zesilovače je nejprve podložen nutným teoretickým základem problematiky VF výkonových zesilovačů. Po prostudování dostupných koncepcí výkonových zesilovačů je jako vhodný typ vybrán doherty zesilovač. Při jeho návrhu je brán ohled na linearitu a účinnost. K simulaci je použit program AWR. Zesilovač je následně realizován a jsou zjištěny jeho parametry. Naměřené výsledky jsou diskutovány a zhodnoceny. Tato práce předkládá kompletní návrh lineárního doherty zesilovače pro moderní komunikační systémy.

KLÍČOVÁ SLOVA

Doherty zesilovač, výkonový zesilovač, lineární zesilovač, pásmo L, CREE, AWR, CGHV27030S, MMG3006NT1

ABSTRACT

This work is focused on design of L band power amplifier. First, the design of the amplifier is substantiated by necessary theoretical basics of RF power amplifiers. Then, after comparison of available RF power amplifiers concepts, the doherty power amplifier is chosen as a suitable type. Design of the amplifier is focused on the linearity and efficiency. AWR design program is used for simulation of the amplifier. Amplifier is then realized and parameters are measured. Measured results are then discussed and evaluated. This work proposes design of the linear doherty amplifier for modern communications systems.

KEYWORDS

Doherty amplifier, power amplifier, linear amplifier, L band, CREE, AWR, CGHV27030S, MMG3006NT1

GALAJDA, J. *Výkonový zesilovač v pásmu L*. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, Ústav radioelektroniky, 2017. 74 s., 21 s. příloh. Diplomová práce. Vedoucí práce: Ing. Tomáš Urbanec, PhD., Ing. Karel Daněk, PhD.

PROHLÁŠENÍ

Prohlašuji, že svoji diplomovou práci na téma Výkonový zesilovač v pásmu L jsem vypracoval samostatně pod vedením vedoucího diplomové práce a s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny citovány v práci a uvedeny v seznamu literatury na konci práce.

Jako autor uvedené diplomové práce dále prohlašuji, že v souvislosti s vytvořením této diplomové práce jsem neporušil autorská práva třetích osob, zejména jsem nezasáhl nedovoleným způsobem do cizích autorských práv osobnostních a/nebo majetkových a jsem si plně vědom následků porušení ustanovení § 11 a následujících zákona č. 121/2000 Sb., o právu autorském, o právech souvisejících s právem autorským a o změně některých zákonů (autorský zákon), ve znění pozdějších předpisů, včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č. 40/2009 Sb.

V Brně dne

.....

(podpis autora)

PODĚKOVÁNÍ

Děkuji panu doktorovi Karlovi Daňkovi ze společnosti Racom za odborné vedení a čas, který mi věnoval při pomoci s realizací této práce. Dále děkuji pedagogickému vedoucímu panu doktorovi Tomášovi Urbancovi za odborné rady a pedagogický dozor. Nakonec bych chtěl poděkovat své sestře Janě Galajdové za pomoc s kontrolou mé diplomové práce.

Experimentální část této diplomové práce byla realizována na výzkumné infrastruktuře
vybudované v rámci projektu CZ.1.05/2.1.00/03.0072

Centrum senzorických, informačních a komunikačních systémů (SIX)
operačního programu Výzkum a vývoj pro inovace.

OBSAH

Úvod	1
1 Teoretický úvod	2
1.1 Základní parametry VF výkonového zesilovače	2
1.1.1 Širokopásmovost.....	2
1.1.2 Zisk	3
1.1.3 Účinnost.....	4
1.1.4 P _{xdB} , IP ₃ a IM ₃	4
1.1.5 ACPR.....	5
1.1.6 Paměťový efekt VF zesilovače	6
1.1.7 AM-AM a AM-PM charakteristiky zesilovače	6
1.1.8 Stabilita	6
1.2 Třídy zesilovačů.....	7
1.2.1 Třída A.....	7
1.2.2 Třída B	7
1.2.3 Třída AB	8
1.2.4 Třída C	8
1.3 Topologie výkonových zesilovačů	9
1.3.1 Jednostupňový zesilovač.....	9
1.3.2 Vyvážený zesilovač	9
1.3.3 Doherty zesilovač	10
1.4 Materiály VF výkonových tranzistorů.....	13
1.4.1 Si LDMOS	13
1.4.2 GaAs	13
1.4.3 SiC GaN.....	13
1.5 Simulační program AWR	14
2 Návrh Doherty zesilovače	16
2.1 Výběr aktivního prvku	16
2.2 Návrh hlavního zesilovače.....	17
2.3 Návrh špičkového zesilovače.....	22

2.4	Návrh zapojení doherty zesilovače	24
2.5	Návrh budiče.....	28
2.6	Návrh obvodu bias sekvenceru	30
3	Realizace a měření	33
3.1	Měření obvodu bias sekvenceru	33
3.2	Měření obvodu budiče	35
3.3	Měření doherty zesilovače	38
4	Závěr	41
	Literatura	42
	Seznam symbolů, veličin a zkratk	43
A	Návrh Hlavního zesilovače	44
A.1	Schéma IMN hlavního a špičkového zesilovače	44
A.2	Schéma OMN hlavního zesilovače.....	45
A.3	AM-AM charakteristika hlavního zesilovače	46
A.4	AM-PM charakteristika hlavního zesilovače.....	46
B	Návrh špičkového zesilovače	47
B.1	Schéma OMN špičkového zesilovače.....	47
B.2	AM-AM charakteristika špičkového zesilovače.....	48
B.3	AM-PM charakteristika špičkového zesilovače	48
C	Návrh doherty zesilovače	49
C.1	Schéma wilkinsonova děliče.....	49
C.2	Kompletní schéma doherty zesilovače	50
C.3	DPS doherty zesilovače	51
C.4	Osazovací plán doherty zesilovače	52
C.5	Seznam součástek doherty zesilovače	53
C.6	Výkres chladiče doherty zesilovače.....	55
C.7	AM-AM charakteristika doherty zesilovače.....	56
C.8	AM-PM charakteristika doherty zesilovače	56
C.9	ACPR doherty zesilovače	57
C.10	Změřené ACPR při střední frekvenci 1300MHz	57
C.11	Změřené ACPR při střední frekvenci 1400MHz	58
C.12	Změřené ACPR při střední frekvenci 1450MHz	58

D	Návrh podpůrných obvodů	59
D.1	Schéma zapojení budiče.....	59
D.2	DPS budiče	60
D.3	Osazovací plán budiče	60
D.4	Seznam součástek budiče.....	61
D.5	Výkres chladiče budiče	62
D.6	DPS bias sekvenceru.....	63
D.7	Osazovací plán bias sekvenceru	63
D.8	Seznam součástek bias sekvenceru.....	64

SEZNAM OBRÁZKŮ

Obr. 1.1 - Ekvivalentní obvod (a) vstupu (b) výstupu tranzistoru, převzato z [1].....	2
Obr. 1.2 - Popis dvojbranu pomocí S parametrů	3
Obr. 1.3 - Blokové schéma jednostupňového zapojení VF zesilovače, převzato z [2]	4
Obr. 1.4 - Ilustrace P1dB a IP3 bodu zesilovače	5
Obr. 1.5 - Základní pracovní třídy zesilovače	8
Obr. 1.6 - Blokové schéma vyváženého zesilovače.....	10
Obr. 1.7 - Schéma doherty zesilovače	10
Obr. 1.8 - Charakteristika dohertyho zesilovače, (a) Převodní charakteristika, (b) PAE11	
Obr. 1.9 - Kompenzace zkreslení v doherty zesilovači, převzato z [5]	12
Obr. 1.10 - Systémový návrh v programu AWR pro měření ACPR zesilovače.....	15
Obr. 2.1 - Převodní charakteristika tranzistoru CGHV27030S	17
Obr. 2.2 - Průběh S11 hlavního zesilovače MA	18
Obr. 2.3 - Průběh Rolletova činitele stability K hlavního zesilovače MA	18
Obr. 2.4 - Schéma zapojení v programu AWR při Load-Pull simulaci MA	19
Obr. 2.5 - Load-Pull simulace hlavního zesilovače na odstupné úrovni signálu.....	20
Obr. 2.6 - Load-Pull simulace hlavního zesilovače na maximální úrovni signálu	21
Obr. 2.7 - Schéma bias obvodu drainu MA	21
Obr. 2.8 - Simulace S parametrů bias obvodu drainu MA	22
Obr. 2.9 - Průběh S11 špičkového zesilovače	23
Obr. 2.10 - Průběh Rolletova činitele stability K špičkového zesilovače PA	23
Obr. 2.11 - Load-Pull simulace špičkového zesilovače při maximálním výkonu	24
Obr. 2.12 - Zapojení wilkinsonova děliče.....	25
Obr. 2.13 - S parametry wilkinsonova děliče po optimalizaci.....	25
Obr. 2.14 - Zapojení doherty zesilovače v programu AWR.....	26
Obr. 2.15 - Průběh modulace zátěže hlavního zesilovače	26
Obr. 2.16 - Průběh účinnosti PAE dohertyho zesilovače	27
Obr. 2.17 - Zapojení budiče v programu AWR.....	29
Obr. 2.18 - Simulované S parametry budiče.....	30
Obr. 2.19 - Schéma bias sekvenceru.....	31
Obr. 3.1 - Průběh pracovních napětí při zapnutí bias sekvenceru	33

Obr. 3.2 - Průběh pracovních napětí při vypínání bias sekvenceru	34
Obr. 3.3 - Realizovaný bias sekvencer	34
Obr. 3.4 - Změřené S parametry budiče.....	35
Obr. 3.5 - Měření výstupní úrovně signálu budiče	36
Obr. 3.6 - Měření ACPR budiče na střední frekvenci 1400MHz	37
Obr. 3.7 - Realizovaný budič bez chladiče	37
Obr. 3.8 - S parametry doherty zesilovače.....	38
Obr. 3.9 - Konstelační diagram testovacího signálu na výstupu doherty zesilovače.....	39
Obr. 3.10 - Realizovaný doherty zesilovač bez chladiče	40

SEZNAM TABULEK

Tabulka 1.1 - Porovnání technologií LDMOS a GaN, převzato z [6]	14
Tabulka 2.1 - Požadované parametry zesilovače	16
Tabulka 2.2 - Přehled nalezených tranzistorů s výraznějším vybraným tranzistorem ...	16
Tabulka 2.3 – Přehled parametrů MMIC zesilovače MMG3006NT1	29
Tabulka 3.1 - Změřené parametry budiče	37
Tabulka 3.2 - Změřené parametry doherty zesilovače s připojeným budičem	40

ÚVOD

S rozvojem telekomunikačních systémů jsou kladeny stále větší nároky na vlastnosti výkonových zesilovačů v těchto systémech. S nástupem pokročilých modulačních technik, které umožňují uspokojit neustále se zvětšující požadavky uživatelů, je nutné zpracovávat signály s velkým poměrem špičkového k střednímu výkonu. To sebou přináší zvýšené požadavky na linearitu a účinnost výkonových zesilovačů. Při jejich návrhu je nutné najít správný kompromis mezi vysokou účinností, která je nutná k ekonomickému provozování zesilovače, a dobrou linearitou, která umožní zesilovat signály moderních komunikačních technologií, jako je například LTE a WiMAX. Za tímto účelem již byla popsána řada různých přístupů návrhu vysokofrekvenčních výkonových zesilovačů, z nichž každý přístup je vhodný pro různé konkrétní aplikace. Tato práce si proto vytyčila za cíl zmapovat používané typy zesilovačů a na základě získaných informací následně vybrat vhodnou koncepci výkonového zesilovače a takový zesilovač navrhnout a experimentálně ověřit jeho vlastnosti. Hlavní snahou je zachovat co největší jednoduchost návrhu při dodržení požadavků na linearitu a účinnost zesilovače. Dále je snaha využívat co nejmodernějších prvků, které jsou v současnosti dostupné, aby navržený zesilovač bylo možné použít jako základ pro další vývoj. Z toho důvodu je v práci snaha upřednostňovat postupy a materiály, které představují současné trendy v návrhu VF výkonových zesilovačů. V první části práce je čtenář seznámen se základními teoretickými principy vysokofrekvenčních výkonových zesilovačů. Na jejich základě je ve druhé části práce navržen doherty zesilovač pomocí programu AWR. V poslední části práce je zesilovač realizován a jsou změřeny a diskutovány jeho parametry.

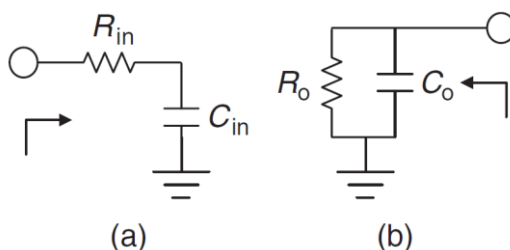
1 TEORETICKÝ ÚVOD

Jak již bylo zmíněno, při návrhu vysokofrekvenčního výkonového zesilovače je největším problémem zvolit vhodný kompromis mezi efektivitou a linearitou. Při návrhu je třeba brát v úvahu řadu různých hledisek, která mají různě velký dopad na výsledné vlastnosti zesilovače. Následující kapitoly mají za úkol seznámit čtenáře s teoretickými základy výkonových zesilovačů. Nejprve budou probrány obecné vlastnosti a konvenční třídy zesilovačů. Následuje stručný přehled nejběžnějších topologií výkonových zesilovačů s detailnějším popisem topologie typu Doherty, které je v současnosti díky výhodným vlastnostem při zpracovávání signálů s velkým PAR (Peak to Average Ratio), používaných v moderních telekomunikačních systémech, věnována zvýšená pozornost. Na závěr budou stručně probrány nejpoužívanější materiály výkonových tranzistorů a představen simulační program AWR.

1.1 Základní parametry VF výkonového zesilovače

1.1.1 Širokopásmovost

Širokopásmovost zesilovače může být definována na základě sledování mnoho různých parametrů, jakými jsou například zisk, výstupní úroveň výkonu nebo účinnost. Obecně lze při uvažování vstupní impedance a výstupní admitance tranzistoru, viz Obr. 1.1, vyjádřit širokopásmovost na vstupu a výstupu vztahy (1.1) a (1.2):



Obr. 1.1 - Ekvivalentní obvod (a) vstupu (b) výstupu tranzistoru, převzato z [1]

$$\frac{\Delta f_{IN}}{f_0} = \omega_0 R_{IN} C_{IN} \quad (1.1)$$

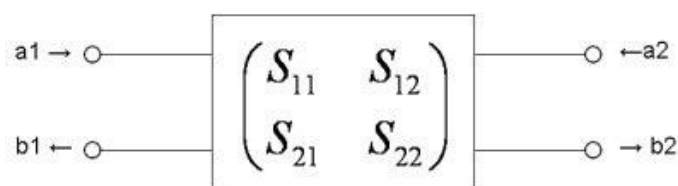
$$\frac{\Delta f_{OUT}}{f_0} = \omega_0 R_O C_O \quad (1.2)$$

kde f_0 značí střední frekvenci. Z uvedených vztahů je patrné, že širokopásmovost tranzistoru je dána jeho vstupním a výstupním odporem a kapacitami. Úpravou těchto

parametrů je tedy možné měnit i širokopásmovost zesilovače.

1.1.2 Zisk

Obecně je zisk definován jako podíl hodnoty sledované veličiny na výstupu a hodnoty sledované veličiny na vstupu. VF zesilovače se definují pomocí tří základních druhů zisku, a to provozního zisku G_T , výkonového zisku G_P a dostupného zisku G_A , které jsou definovány vztahy (1.3), (1.4) a (1.5). Tyto výkony lze určit pomocí S parametrů dvojbranu, viz Obr. 1.2:



Obr. 1.2 - Popis dvojbranu pomocí S parametrů

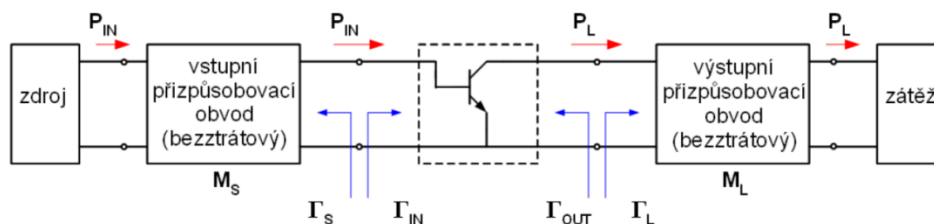
$$G_T = \frac{\text{výkon na výstupu}}{\text{výkon ve zdroji}} = \frac{|S_{21}|^2(1 - |\Gamma_S|^2)(1 - |\Gamma_L|^2)}{|(1 - S_{11}\Gamma_S)(1 - S_{22}\Gamma_L)|^2} \quad (1.3)$$

$$G_P = \frac{\text{výkon na výstupu}}{\text{výkon na vstupu}} = \frac{|S_{21}|^2(1 - |\Gamma_S|^2)}{(1 - |\Gamma_{IN}|^2)|(1 - S_{22}\Gamma_L)|^2} \quad (1.4)$$

$$G_A = \frac{\text{výkon v obvodu}}{\text{výkon ve zdroji}} = \frac{|S_{21}|^2}{(1 - |S_{11}|^2)(1 - |S_{22}|^2)} \quad (1.5)$$

kde Γ_{IN} je činitel odrazu na vstupu tranzistoru, Γ_{OUT} je činitel odrazu na výstupu tranzistoru, Γ_S je činitel odrazu vstupního přizpůsobovacího obvodu, který vidí tranzistor na svém vstupu, a Γ_L je činitel odrazu výstupního přizpůsobovacího obvodu, který vidí tranzistor na svém výstupu.

Situaci pro přehlednost zobrazuje Obr. 1.3:



Obr. 1.3 - Blokové schéma jednostupňového zapojení VF zesilovače, převzato z [2]

1.1.3 Účinnost

Důležitým parametrem výkonových zesilovačů je jeho účinnost. Rozlišujeme dva hlavní druhy účinnosti. Prvním druhem je přidaná výkonová účinnost, označovaná zkratkou PAE, která je definována vztahem (1.6):

$$PAE = \frac{P_{out\ RF} - P_{in\ RF}}{P_{DC}} \quad (1.6)$$

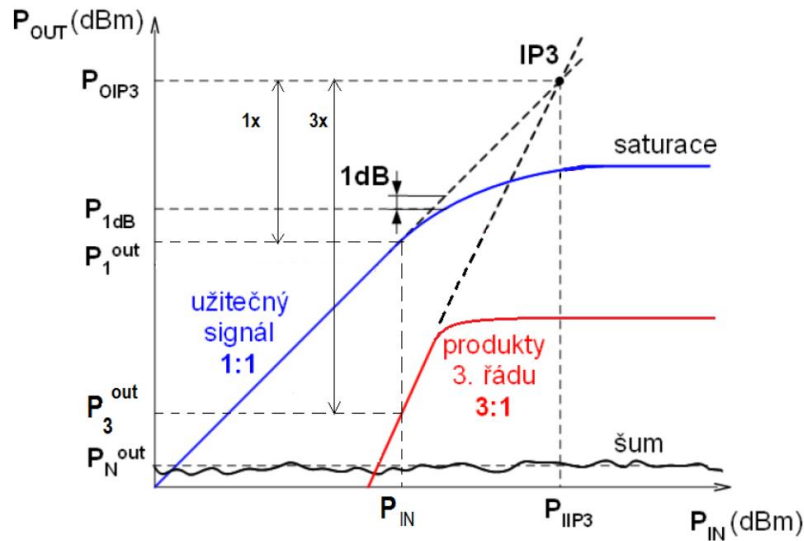
Tato účinnost zohledňuje výkon budicího signálu na vstupu zesilovače. Dalším druhem je výkonová účinnost η , definována vztahem (1.7):

$$\eta = \frac{P_{out\ RF}}{P_{DC}} \quad (1.7)$$

V následujících kapitolách bude často zmiňován termín efektivita či účinnost. Pokud nebude výslovně určeno jinak, bude se tímto termínem vždy myslet přidaná výkonová účinnost PAE.

1.1.4 P_{1dB}, IP₃ a IM₃

Pro základní určení linearity zesilovače je jednou z nejčastěji používaných metod bod x-decibelové komprese. Tento bod udává, při jaké úrovni buzení poklesne zisk o x-decibelů od jeho hodnoty v lineárním režimu. Obr. 1.4 ilustruje tuto situaci pro bod P_{1dB}, tedy pro pokles lineárního zisku o 1 dB. Obzvláště u výkonových zesilovačů, kde je snaha dosáhnout co nejvyššího výstupního výkonu, je běžně používán také bod P_{3dB}, tedy pokles o 3 dB.



Obr. 1.4 - Ilustrace P1dB a IP3 bodu zesilovače

Pokud na vstup zesilovače přivedeme dva signály o dvou různých frekvencích f_1 a f_2 , objeví se na výstupu nejen tyto dva zesílené signály, ale také intermodulační produkty na frekvencích $mf_1 \pm nf_2$, kde koeficienty m a n udávají řád intermodulačního produktu. Nejkritičtější bývá produkt třetího řádu, označovaný jako IM3. Jeho úroveň v decibelové míře vztažené k úrovni nosné je dán vztahem (1.8):

$$\text{IM3(dBc)} = 10 \log \left(\frac{P_{2f_2-f_1}}{P_{f_2}} \right) = 10 \log \left(\frac{P_{2f_1-f_2}}{P_{f_1}} \right) \quad (1.8)$$

Parametr IP3 udává virtuální bod, kdy by se v zesilovači s ideální převodní charakteristikou rovnala úroveň intermodulačního produktu třetího řádu úrovni základního výstupního signálu. Tento bod je zobrazen na obr. 1.4. Z výše uvedeného vyplývá, že parametr IP3 by měl nabývat co největší hodnoty, což značí nízké zkreslení v důsledku vzniku IM3 produktů.

1.1.5 ACPR

Častým parametrem udávajícím lineární projev zesilovače v radiokomunikačním systému je poměr výkonu v hlavním vysílacím kanálu k výkonu v sousedním kanálu, anglicky ACPR (Adjacent Channel Power Ratio). ACPR je dáno vztahem (1.9):

$$\text{ACPR} = \frac{\text{spektrální výkonová hustota v hlavním kanálu}}{\text{spektrální výkonová hustota v přidruženém kanálu}} \quad (1.9)$$

Tento parametr umožňuje přímo posoudit, zda zesilovač splňuje požadavky daného systému na spektrální masku. Rozestup mezi hlavním a sousedním kanálem a další údaje jsou dány konkrétním použitým systémem.

1.1.6 Paměťový efekt VF zesilovače

Zisk ideálního zesilovače je dán pouze funkcí výkonu vstupního signálu. U reálného zesilovače se však lze setkat s tzv. paměťovým jevem. Ten může být způsoben změnou teploty, kolísáním napájecího napětí, zpožděním signálu nebo parazitní kapacitou mezi drain a source tranzistoru. Paměťový jev může způsobit např. asymetrii intermodulačních produktů, což má za následek obtížnou linearizaci zesilovače, například pomocí digitálního předzkreslovače. Proto je při návrhu výkonového zesilovače vhodné paměťové jevy minimalizovat. Toho lze docílit například snížením zvlnění napájecího napětí kondenzátory v bias obvodu zesilovače, stabilizací teploty nebo kompenzací parazitních kapacit zesilovače.

1.1.7 AM-AM a AM-PM charakteristiky zesilovače

Nelineární chování zesilovače může být znázorněno pomocí AM-AM a AM-PM charakteristik. Tyto charakteristiky také často slouží jako popis chování nelineárního dvojbranu v simulačních programech a jejich pomocí lze tak simulovat chování zesilovače například v systémovém návrhu, který umožňuje měřit systémové parametry, jako je například ACPR. Proto je žádoucí pochopit, co tyto charakteristiky znázorňují.

AM-AM charakteristika udává míru amplitudového zkreslení způsobeného amplitudovou změnou v systému. Nejčastěji zobrazuje závislost výstupní úrovně signálu na vstupní úrovni signálu a v tomto případě je tedy svým průběhem shodná s křivkou pro určení bodu P_{dB} na Obr. 1.4. Při použití modulovaného signálu má toto zkreslení vliv na výstupní uspořádání konstelačního diagramu, a to zejména pro amplitudové modulace, jako jsou QAM, AM apod.

AM-PM charakteristika udává míru fázového zkreslení způsobeného amplitudovou změnou v systému. Nejčastěji udává rozdíl fáze vstupního a výstupního signálu v závislosti na úrovni vstupního budícího signálu. Fázový rozdíl vzniká v důsledku nelinearity aktivního prvku, změnou teploty, kolísáním napájecího napětí, vícecestným šířením signálu atd. Fázové zkreslení má podobně jako AM-AM zkreslení vliv na výstupní uspořádání konstelačního diagramu, a to zejména pro signály s fázovou modulací, jako je QPSK, FM apod.

1.1.8 Stabilita

Vysokofrekvenční zesilovač je ze své podstaty náchylný na rozkmitání, které může nastat v důsledku přítomnosti odpovídající kladné zpětné vazby. Na stabilitu zesilovače a zabránění vzniku oscilací je proto nutné brát při návrhu velký ohled. Vznik oscilací může v krajním případě vést až ke zničení drahého aktivního prvku výkonového zesilovače.

Zesilovač může vykazovat podmíněnou nebo nepodmíněnou stabilitu. Při podmíněné stabilitě jsou dány impedance, které mohou být připojeny na výstup zesilovače, aniž by došlo k jeho rozkmitání. Pokud je na výstup připojena jiná impedance, může dojít ke vzniku oscilací. Podmíněnou stabilitu lze proto tolerovat pouze v takových případech, kdy lze zaručit, že dojde k připojení pouze povolené impedance. V oblastech, kde není připojená impedance specifikována, tedy zpravidla ve frekvenčních oblastech

mimo pracovní pásmo zesilovače, je nutné zajistit nepodmíněnou stabilitu. To platí jak pro vyšší kmitočty než je horní hranice pracovního pásma zesilovače, tak i pro ty nižší. Například pro zesilovač pracující v pásmu L se klasicky garantuje stabilita od desítek MHz až po desítky GHz.

Ke zjištění stability dvojbranu lze použít Rolletův činitel stability K . Ten je definován vztahem (1.10). Pro zaručení bezpodmínečné stability musí nabývat hodnoty větší než 1.

$$K = \frac{1 + |S_{11}S_{22} - S_{12}S_{21}|^2 - |S_{11}|^2 - |S_{22}|^2}{2|S_{12}||S_{21}|} \quad (1.10)$$

1.2 Třídy zesilovačů

Jedním ze základních rozdělení zesilovačů je jejich specifikace podle pracovní třídy. Toto rozdělení vychází z nastavení pracovního bodu zesilovače, které mimo jiné určuje klidový proud tranzistoru a jeho úhel otevření, tedy jaká část vlny na vstupu otevírá tranzistor a je tak zesílená převedena na jeho výstup. Se třídou zesilovače úzce souvisí i dva důležité parametry, linearita a efektivita.

1.2.1 Třída A

Zesilovač ve třídě A má úhel otevření θ 360° . Přenáší tedy celou vlnu na vstupu zesilovače, jak je zobrazeno na Obr. 1.5. Toho je dosaženo umístěním pracovního bodu P přibližně do poloviny převodní charakteristiky, tedy klidový proud tranzistorem je přibližně polovina maximálního proudu. Tato třída tudíž z vlastní podstaty vykazuje zanedbatelné zkreslení signálu a tedy velmi vysokou linearitu. Zásadní nevýhoda této třídy spočívá v její velmi nízké teoretické účinnosti, způsobené velkým klidovým proudem, která tak teoreticky dosahuje hodnoty maximálně 25%, v reálném obvodu pak hodnoty ještě nižší, okolo 10 – 20%. Z tohoto důvodu se pro výkonové zesilovače volí tato třída jen výjimečně ve speciálních případech.

1.2.2 Třída B

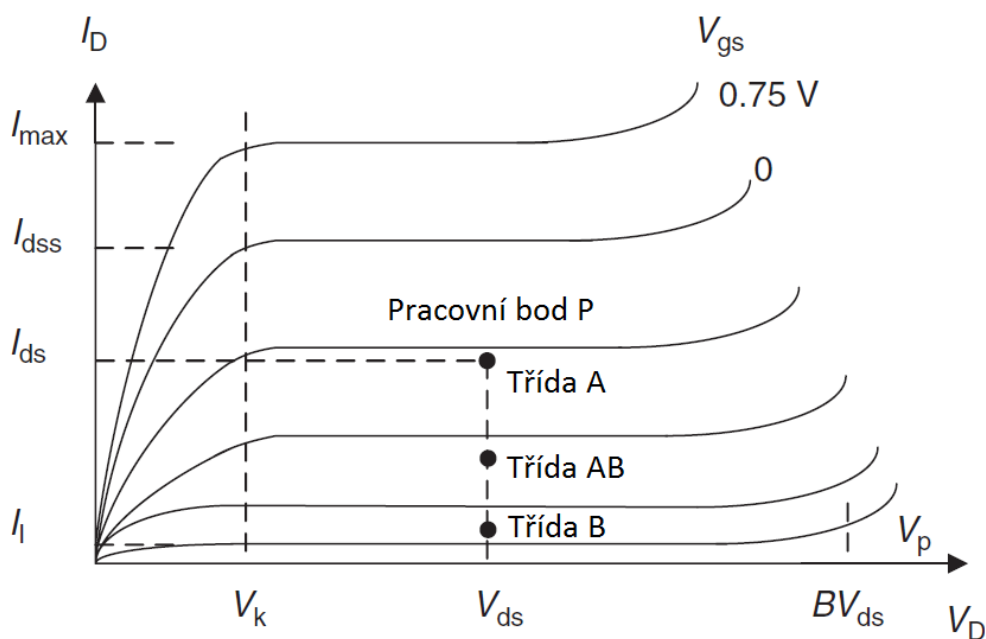
U této třídy je úhel otevření přesně θ 180° . Přenáší se tak pouze polovina vlny na vstupu, jak je zobrazeno na Obr. 1.5. Pracovní bod tranzistoru je umístěn do takového místa převodní charakteristiky, kde se tranzistor začíná otevírat. Klidový proud je tak nulový, což má za následek nárůst teoretické účinnosti na hodnotu až 78,5%. Problémem je nižší linearita, způsobená přenosem jen jedné půlvlny budícího signálu. Nejběžnějším zapojením je takzvaná push-pull konfigurace, kde se zesilovač skládá ze dvou tranzistorů ve třídě B, kdy jeden zpracovává kladnou a druhý zápornou půlvlnu vstupního signálu. Linearita zesilovače je tak výrazně vylepšena, nicméně zde dochází k přechodovému zkreslení v momentu, kdy se jeden z tranzistorů začíná zavírat a druhý otevírat a jejich vodivost je tedy malá.

1.2.3 Třída AB

Pokud je pracovní bod tranzistoru zvolen tak, že jeho úhel otevření je větší než u třídy B a menší než u třídy A, pak pracuje tranzistor ve třídě AB, viz Obr. 1.5. Malý budící signál je tak zesílen nezkresleně a velký budící signál je pak zesílen obdobně jako u třídy B. Tato třída je tedy kompromisem mezi linearitou třídy A a účinností třídy B. Z tohoto důvodu je velmi často použita u takzvaných single-ended výkonových zesilovačů, tedy zesilovačů s jedním hlavním výkonovým tranzistorem.

1.2.4 Třída C

Při zvolení úhlu otevření θ menší než 180° , kdy tranzistor otevírá méně než jedna polovina periody budícího signálu, hovoříme o třídě C. Z toho vyplývá, že klidový proud bude podobně jako u třídy B nulový. Zesilovač v této třídě zesiluje v podstatě pouze impulsy, proto vykazuje vysokou nelinearitu. Této třídy je s výhodou používáno pro zesilování signálů s konstantní obálkou, FM, PM a podobně, kde není vyžadována vysoká linearita zesilovače. Výhodou je velký teoretická účinnost, která se může blížit až k hodnotě 100 %, v reálném obvodu pak typicky 70-80 %.



Obr. 1.5 - Základní pracovní třídy zesilovače

1.3 Topologie výkonových zesilovačů

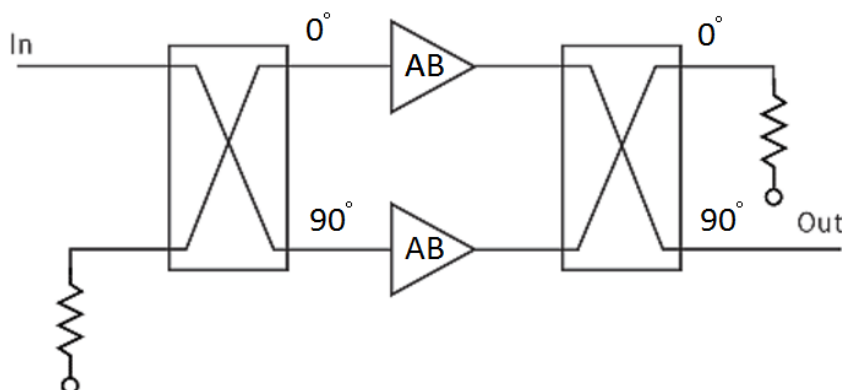
Při návrhu výkonového zesilovače je k dispozici několik různých topologií, z nichž každá se hodí na určitý druh aplikace. V systému, s nímž počítá tato práce, je požadováno lineární zesílení signálů vyznačujících se velkým PAR. To je zásadní požadavek, který se nejvíce projeví při volbě topologie výkonového zesilovače. Signály s velkým PAR sebou také přinášejí požadavek na rozumnou efektivitu na odstupné úrovni výstupního signálu od jeho špičkové hodnoty, danou právě hodnotou PAR. Proto je nutné vybrat takovou topologii, která bude mít potenciál poskytnout dobrou linearitu a zároveň bude vykazovat rozumnou hodnotu efektivity na odstupné (střední) hodnotě signálu. Následující část práce se proto snaží porovnat možné zapojení zesilovačů vybrat takové, které budou co nejvýhodněji splňovat zadané požadavky.

1.3.1 Jednostupňový zesilovač

Nejjednodušším možným zapojením je zapojení s jedním tranzistorem, tak jako na obr. 1.3. U výkonových tranzistorů bývá pracovní bod nejčastěji nastaven do pracovní třídy AB, v případě speciální aplikace je pak možné nastavit tranzistor i do jiných speciálních tříd. Výsledné parametry zesilovače jsou zde dány pouze nastavením tranzistoru a jeho přizpůsobovacích obvodů. Výhodou tohoto zapojení je obvykle málo rozsáhlý obvodový návrh. Nicméně při použití signálu s velkým PAR trpí takto zapojený zesilovač nízkou efektivitou na odstupné úrovni od špičkové hodnoty. U třídy AB se například typická PAE na odstupné úrovni 9 dB, tedy při použití signálu s PAR 9 dB, pohybuje okolo 10-15 %. Tento problém nabývá na důležitosti s rostoucí úrovní vysílaného signálu, kdy je velká část energie přeměňována v teplo. Tato topologie zesilovače tak není ideální pro zpracovávání velkých výkonů při použití signálu s velkým PAR, nebo tam, kde je kladen velký důraz na účinnost, např. kvůli omezené kapacitě napájecího zdroje, nebo při vysoké výkonové úrovni signálu.

1.3.2 Vyvážený zesilovač

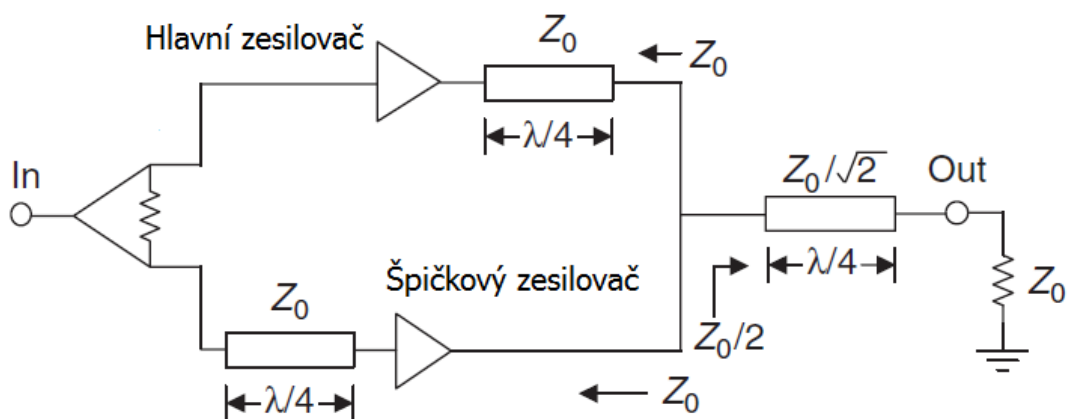
Vyvážený zesilovač se skládá ze dvou identických tranzistorů nastavených zpravidla do třídy AB a dvojicí děličů/slučovačů výkonu na vstupu, respektive na výstupu, které mají za úkol rovnoměrně rozdělit signál, tedy s poklesem -3 dB v každé větvi, a přivést jej na vstup tranzistorů. Schéma vyváženého zesilovače je zobrazeno na Obr. 1.6. Oba tranzistory jsou zpravidla přizpůsobeny pro rovný průběh zisku a nízké šumové číslo, vysokou účinnost a dobrou stabilitu. Pokud selže jeden z tranzistorů, poklesne sice celkový zisk zesilovače o 6 dB, ale zesilovač zůstane funkční. Proto je vyvážený zesilovač častou volbou v aplikacích, u kterých je nutná vysoká odolnost a spolehlivost. Vykazuje velmi dobrou širokopásmovost ve smyslu vyrovnaného zisku, PAE a díky použití hybridních děličů na vstupu a výstupu také dobrou stabilitu a poměr stojatých vln PSV oproti použití obyčejného jednostupňového zesilovače.



Obr. 1.6 - Blokové schéma vyváženého zesilovače

1.3.3 Doherty zesilovač

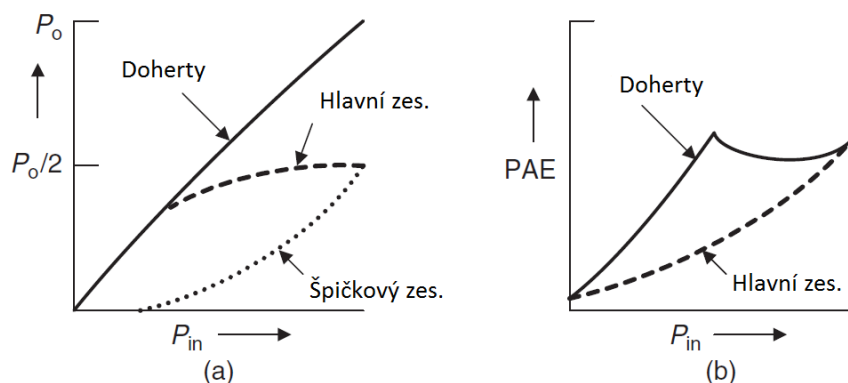
Princip Doherty zesilovače je znám již od roku 1936, kdy byla tato koncepce zesilovače patentována a pojmenována dle svého objevitele W. H. Dohertyho. V poslední době dochází ke znovuobjevování tohoto zesilovače pro jeho výhodné vlastnosti při zpracování signálů s velkým PAR. Základním principem je synchronizovaná součinnost zesilovačů ve dvou různých třídách, nejčastěji AB a C, které jsou na výstupech vzájemně zkombinovány pomocí výstupního obvodu, který zároveň zajistí modulaci zátěže v závislosti na vybuzení zesilovače. Principiální schéma Dohertyho zesilovače je zobrazeno na Obr. 1.7.



Obr. 1.7 - Schéma doherty zesilovače

Signál na vstupu je nejprve rozdělen děličem výkonu a přiveden na vstup hlavního a špičkového zesilovače se vzájemně posunutou fází o 90 stupňů. Hlavní zesilovač je u klasického dohertyho zapojení nastaven do třídy AB a špičkový ve třídě C tak, aby byl při buzení malou úrovní signálu zavřený. Pokud je na vstup takto zapojeného zesilovače přiveden signál s malou úrovní, signál je zesilován pouze hlavním zesilovačem a špičkový zesilovač zůstává uzavřen. Hlavní zesilovač pak díky impedančnímu invertoru vidí na svém výstupu impedanci přibližně $100\ \Omega$. Se zvyšující se úrovní signálu se hlavní

tranzistor dostává do režimu saturace a špičkový tranzistor se otevírá. To má za následek pokles impedance, kterou hlavní tranzistor vidí na svém výstupu, ze $100\ \Omega$ na $50\ \Omega$. Dochází tedy k modulaci zátěže. Klasické zapojení doherty zesilovače vykazuje dvě špičky efektivity, viz Obr. 1.8, jednu způsobenou přechodem hlavního zesilovače do režimu saturace, umístěnou přibližně na 6 dB odstupu od špičkové hodnoty výkonu, a druhou při saturaci špičkového zesilovače. To je jedna ze zásadních vlastností, která činí tuto topologii zesilovače výhodnou pro zpracování signálu s velkým PAR.

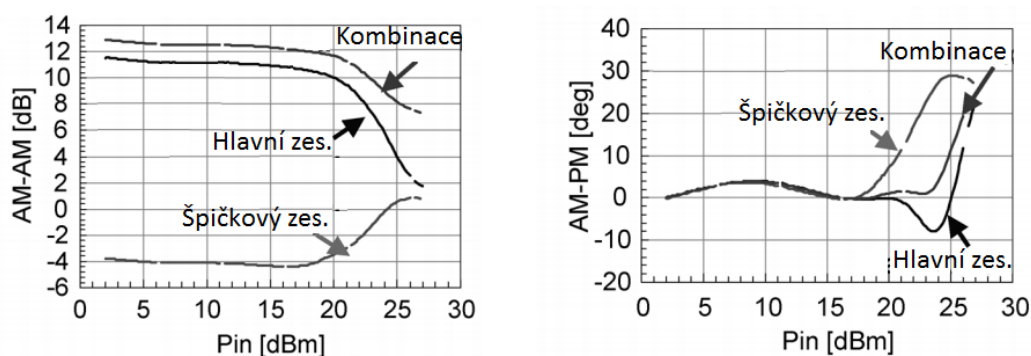


Obr. 1.8 - Charakteristika dohertyho zesilovače, (a) Převodní charakteristika, (b) PAE

Impedance zátěže hlavního a špičkového zesilovače je dána vztahem (1.11):

$$Z_M = \frac{Z_O}{0.5[1 + I_P/I_M]} ; Z_P = 0.5Z_O[1 + I_P/I_M] \quad (1.11)$$

Proměnná Z_O značí impedanci zátěže doherty zesilovače, proměnné I_P a I_M pak značí proud špičkového, respektive hlavního zesilovače. Tyto proudy jsou silně závislé na vstupním budícím výkonu. Vhodně nastavenou součinností hlavního a špičkového zesilovače může být významně vylepšena linearita zesilovače. Obr. 1.9 zobrazuje kompenzaci AM-AM a AM-PM zkreslení díky rozdílným třídám zesilovačů. To je spolu s vyšší efektivitou hlavní výhodou oproti klasickému vyváženému zesilovači.



Obr. 1.9 - Kompenzace zkreslení v doherty zesilovači, převzato z [5]

V současné době je díky intenzivnímu výzkumu dohertyho zesilovače k dispozici již mnoho variant zapojení pro kompenzaci nevýhod, které s sebou přináší základní zapojení zesilovače. K těmto nevýhodám patří především úzkopásmový charakter zesilovače (širokopásmovost typicky menší než 10 %) daný výstupním kombinačním obvodem. Druhá hlavní nevýhoda klasického zapojení je způsobena špičkou efektivity na odstupné úrovni signálu 6 dB. V moderních systémech jsou používány signály s PAR mnohem větší hodnoty než 6 dB, běžně tato hodnota přesahuje i 12 dB. Proto je často nutné vhodnou úpravou zapojení posunout špičku efektivity na odstupné úrovni signálu na hodnoty odpovídající použitému PAR.

Problém širokopásmovosti dohertyho zesilovače byl s úspěchem řešen v [7] a [8]. Tyto práce představují jako klíčový faktor v dosažení vyšší širokopásmovosti nahrazení mikropáskového výstupního obvodu tzv. obvodem s kvazi-soustředěnými parametry. Nevýhodou tohoto řešení je komplexnější návrh zesilovače, a tedy obtížnější implementace reálného obvodu. Druhý problém, vylepšení efektivity při větších PAR, je možné vyřešit několika způsoby. V [9] je představena topologie dohertyho zesilovače využívající dva špičkové zesilovače, které mají za následek vznik další špičky efektivity. Zároveň je zde větší prostor pro vyrovnání AM-AM a AM-PM charakteristik, a tím dosažení větší linearity zesilovače. Nevýhodou je mimo vyšší ceny dané použitím tranzistoru navíc především obtížný návrh způsobený nutností sladit komplexní chování trojice výkonových tranzistorů. Pro úplnost je dobré dodat, že existují dva typy zapojení dohertyho zesilovače se třemi aktivními prvky. Původní starší návrh počítal s postupnou saturací hlavního a dvojice špičkových zesilovačů. V tomto zapojení byl tedy hlavní zesilovač značně zatěžován, což vedlo k jejich rozdílné výkonové dimenzaci. Modifikované zapojení, představené společností NXP, počítá s použitím trojice identických tranzistorů, které dosahují saturace ve stejný moment, a každý z nich tedy poskytuje při maximálním vybuzení stejný výkon.

Obecně lze říci, že při návrhu dohertyho zesilovače má návrhář k dispozici širokou škálu způsobů jak dosáhnout požadovaných vlastností, ať je to širokopásmovost, linearita nebo účinnost. Tato práce si nicméně klade za cíl poskytnout především základní návrh, na který bude možné navazovat s dalším vývojem, a proto i s ohlednutím k nulové zkušenosti s návrhem dohertyho zesilovače bylo rozhodnuto upřednostnit základní zapojení dohertyho zesilovače a zjistit tak experimentálně jeho limity.

1.4 Materiály VF výkonových tranzistorů

V dnešní době je k dispozici několik typů tranzistorů využívající různé materiály. Každý materiál má své výhody a nevýhody, se kterými je nutné při návrhu počítat s ohledem na konkrétní aplikaci, ve které bude výkonový zesilovač použit. Následující kapitola stručně popisuje v současnosti tři nejrozšířenější materiály používané ve VF výkonových tranzistorech, a to LDMOS, GaAs a GaN.

1.4.1 Si LDMOS

Je výkonovou verzí MOSFET tranzistorů. Zkratka LDMOS pochází z anglického Laterally-Diffused-MOS. Tranzistory využívající tento materiál se zpravidla používají na frekvencích nepřesahujících 3 GHz. Vyznačují se vysokým průrazným napětím, a to až 70 V. Dosahují vysokých výstupních výkonů v řádu stovek wattů. Výkonový zisk se typicky pohybuje okolo hodnoty 10 dB. Nejčastěji se LDMOS tranzistory používají v keramických pouzdrech, ale je možné použít i levnou variantu s plastovými pouzdry. Zesilovače používající LDMOS tranzistory jsou často používány v BTS a dalších telekomunikačních zařízeních.

1.4.2 GaAs

Tranzistory využívající jako materiál Galium Arsenid je oproti LDMOS tranzistorům možné využít pro aplikace pracující na frekvencích až několik desítek GHz. Jsou tak často používány v mikrovlnných integrovaných obvodech (MMIC). Nevýhodou oproti LDMOS tranzistorům je nižší průrazné napětí, a tím pádem nižší možný výstupní výkon. Opět jsou k dostání v keramických i levnějších plastových pouzdrech.

1.4.3 SiC GaN

V poslední době je nejintenzivněji vyvíjeným materiálem pro výkonové tranzistory Galium Nitrid. V kombinaci s karbidem křemíku vykazují tyto tranzistory výbornou tepelnou vodivost a velkou výkonovou hustotu, čímž jsou vhodné i pro výrobu integrovaných obvodů. Oproti LDMOS vykazují lepší efektivitu a je možné je použít i pro frekvence v řádu desítek GHz. Vyznačují se také nízkým šumovým číslem, a to až polovičním oproti obdobným GaAs tranzistorům. Použití tak naleznou také v LNA aplikacích. Jejich v podstatě jedinou nevýhodou je cena, která je prozatím stále o něco vyšší než u obdobných LDMOS tranzistorů. Nicméně s postupujícím vývojem je i tento rozdíl stále zmenšován. Do budoucna lze proto předpokládat dominanci technologie GaN oproti ostatním technologiím. Tabulka 1.1 porovnává technologie Si LDMOS a SiC GaN.

Tabulka 1.1 - Porovnání technologií LDMOS a GaN, převzato z [6]

	Si LDMOS	SiC GaN
Průrazné napětí BV [V]	75	175
Maximální frekvence [GHz]	3	>12
Maximální teplota [°C]	225	250
Zakázaný pás [eV]	1,1	3,4
Průrazné el. pole [V/μm]	25	300
Rychlost elektronu [m/s]	1×10^5	1.5×10^5

1.5 Simulační program AWR

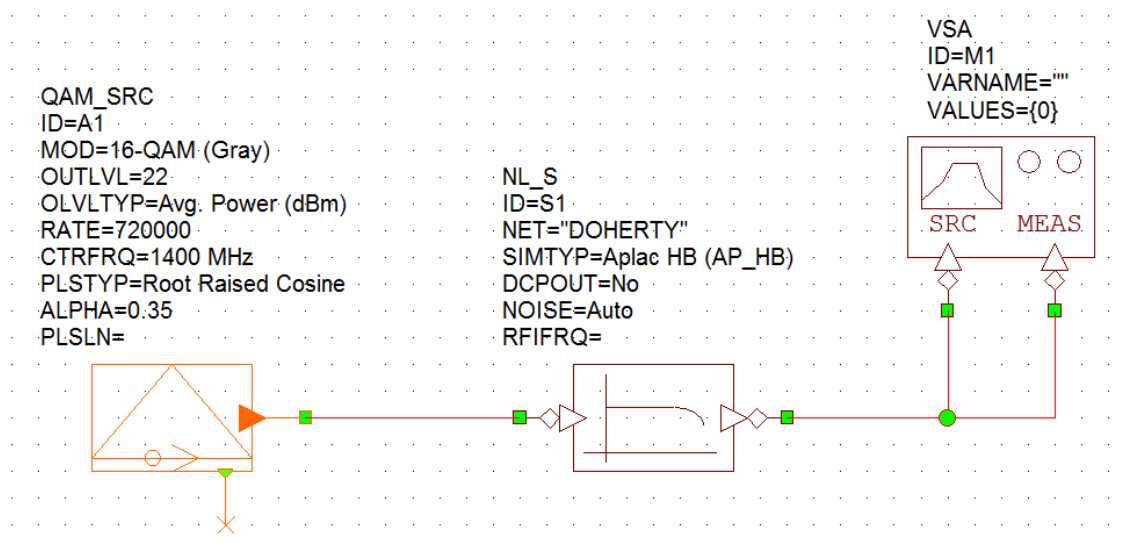
Při návrhu zesilovače bude použit simulátor mikrovlnných obvodů AWR Microwave office. Tento program umožňuje kompletní návrh mikrovlnných obvodů od obvodové simulace po systémový návrh a layout. Simulace na úrovni jednotlivých obvodů probíhá pomocí Harmonic Balance (HB) analýzy. Tato analýza pracuje ve frekvenční oblasti, což na rozdíl od časových solverů vede k vyšší rychlosti simulace. Základ HB analýzy tvoří 1. Kirchhoffův zákon napsaný pro frekvenční oblast. Nejprve je obvod rozdělen na lineární a nelineární části kvůli zrychlení výpočtu, protože lineární části lze řešit přímo ve frekvenční oblasti. Poté je proveden prvotní odhad výchozích napětí V . Následuje iterační proces, který je možný shrnout do třech kroků:

1. Na základě napětí V je ve frekvenční oblasti vypočítán proud v lineárních blocích I_{lin} .
2. Odhadnutá napětí V jsou převedeny do časové oblasti, nejčastěji pomocí FFT, a pomocí nich jsou v časové oblasti vyhodnoceny proudy nelineárních bloků I_{nonlin} . Získané proudy jsou následně převedeny zpět do frekvenční oblasti.
3. Na základě 1. Kirchhoffova zákona je zkontrolováno, zda je součet proudů v obvodu roven nule, tedy dokud neplatí, že $\varepsilon = I_{lin} + I_{nonlin} = 0$. Pokud tato podmínka není splněna, pak je pomocí některé iterační metody upraveno výchozí napětí V a proces je vrácen do bodu 1.

Tyto tři kroky jsou následně opakovány tak dlouho, dokud není dosaženo konvergence, tedy dokud chyba ε není dostatečně malá. V tomto okamžiku jsou známy všechny napětí a proudy simulovaného obvodu v ustáleném stavu.

Simulace systémového návrhu probíhá v programu AWR v časové oblasti pomocí jednotlivých bloků systémového řetězce. K dispozici jsou bloky generování modulovaného signálu, bloky pro vyhodnocení a měření systémových parametrů na způsob virtuálního spektrálního analyzátoru apod. Pro návrh výkonových zesilovačů je k dispozici k tomu určený blok NL_S, který extrahuje AM-AM a AM-PM charakteristiky zesilovače, navrženého na úrovni obvodového návrhu a pomocí nich popisuje chování

zesilovače v systémovém řetězci. Takto lze změřit parametry jako ACPR, EVM a další. Obr. 1.10 zobrazuje zapojení systémového řetězce pro měření parametru ACPR v programu AWR.



Obr. 1.10 - Systémový návrh v programu AWR pro měření ACPR zesilovače

2 NÁVRH DOHERTY ZESILOVAČE

Na základě teoretické části práce byl vybrán dohertyho zesilovač jako nejvhodnější typ pro aplikaci v systému, který bude zpracovávat signály s velkým PAR. Jako technologie aktivního prvku byla upřednostněna moderní technologie SiC GaN, která mimo další své výhody poskytuje vyšší dosažitelnou efektivitu než technologie LDMOS. Následující kapitoly popisují podrobný návrh dohertyho zesilovače. Nejprve je na základě znalosti požadovaných parametrů vybrán vhodný aktivní prvek. Následně je pomocí simulačního programu AWR vytvořen model zesilovače a navrženo jeho schéma. Před samotným návrhem je vhodné zmínit jisté předpoklady. Na odstupné úrovni signálu je linearita efektivita dána díky uzavření špičkového zesilovače prakticky pouze parametry hlavního zesilovače. Na maximální úrovni signálu je nicméně chování dohertyho zesilovače mnohem více komplexní a optimální činitel odrazu je nutné nalézt na základě simulací a optimalizací programem AWR.

2.1 Výběr aktivního prvku

Navrhovaný doherty zesilovač bude využívat dvojice identických tranzistorů, u nichž bude pouze nastavena jiná pracovní třída, což mimo jiné přináší výhodu ve snadnějším návrhu a realizaci. Výběr prvku přímo vychází z požadavků na zesilovač, které shrnuje Tabulka 2.1.

Tabulka 2.1 - Požadované parametry zesilovače

P1dB [dBm]	45
Frekvence [GHz]	1,3-1,5
Zisk [dB]	20
ACPR [dBc]	<-50
PAR [dB]	9

Na základě těchto parametrů bylo vybráno několik tranzistorů různých výrobců, které by bylo možné v zesilovači použít. Při jejich výběru byl kromě jejich vlastností brán ohled i na jejich cenu a dostupnost nelineárního modelu, který je nutný pro provedení nelineární simulace v programu AWR Microwave Office. Nalezené tranzistory jsou uvedeny v Tabulka 2.2. Pro vyhledání ceny byla použita webová stránka Octopart.com.

Tabulka 2.2 - Přehled nalezených tranzistorů s výraznějším vybraným tranzistorem

Výrobce	Označení	P _{SAT} [W]	Frekvence [GHz]	U _{DS} [V]	Model	Cena [CZK]
CREE	CGHV27015S	15	DC-6	50	Ano	900
CREE	CGHV27030S	30	DC-6	50	Ano	1300
CREE	CGH40025	25	DC-6	28	Ano	3000
MACOM	NPT1012B	25	DC-4	28	Ne	4000
AMPLEON	CLF1G0060-30	30	DC-6	50	Ano	3500

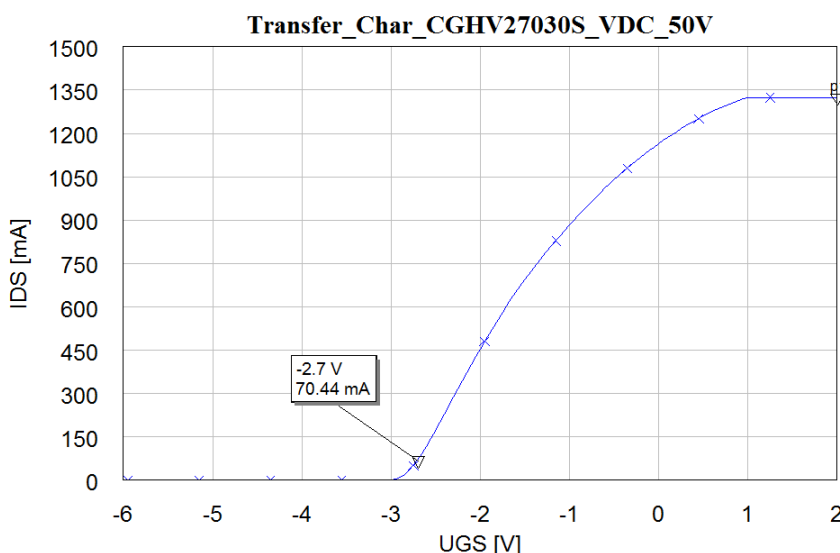
Po zvážení všech hledisek byl jako nejvhodnější vybrán tranzistor CGHV27030S od výrobce CREE. Díky plastovému pouzdru je jeho cena téměř poloviční než obdobné tranzistory od ostatních výrobců, které využívají dražší keramická pouzdra. Nutno podotknout, že daní za levnější pouzdro je především horší schopnost odvádět teplo oproti pouzdru keramickému. Proto bude nutné zesilovač vybavit odpovídajícím druhem chlazení, které zajistí dostatečný odvod tepla z pouzder tranzistorů.

Tranzistor CGHV27015S, tedy patnácti wattová varianta vybraného tranzistoru, by poskytoval potřebný výkon jen při saturaci obou tranzistorů, což by vedlo k obtížnému hledání kompromisního řešení mezi linearitou a efektivitou doherty zesilovače, protože by byl návrh přizpůsobovacích obvodů omezen jen na několik možných impedancí, které by umožnily tranzistoru poskytnout potřebný výkon.

Také je třeba podotknout, že požadovaný zisk 20 dB je na doherty zesilovač příliš vysoký. Zisk doherty zesilovače se pohybuje typicky na hodnotách okolo 10-15 dB, přičemž relativně nízký zisk je dán dělením a slučováním signálů na vstupu a výstupu a použitými třídami dílčích zesilovačů. Při návrhu je proto počítáno s použitím budiče na vstupu doherty zesilovače a požadovaný zisk byl snížen na 14 dB.

2.2 Návrh hlavního zesilovače

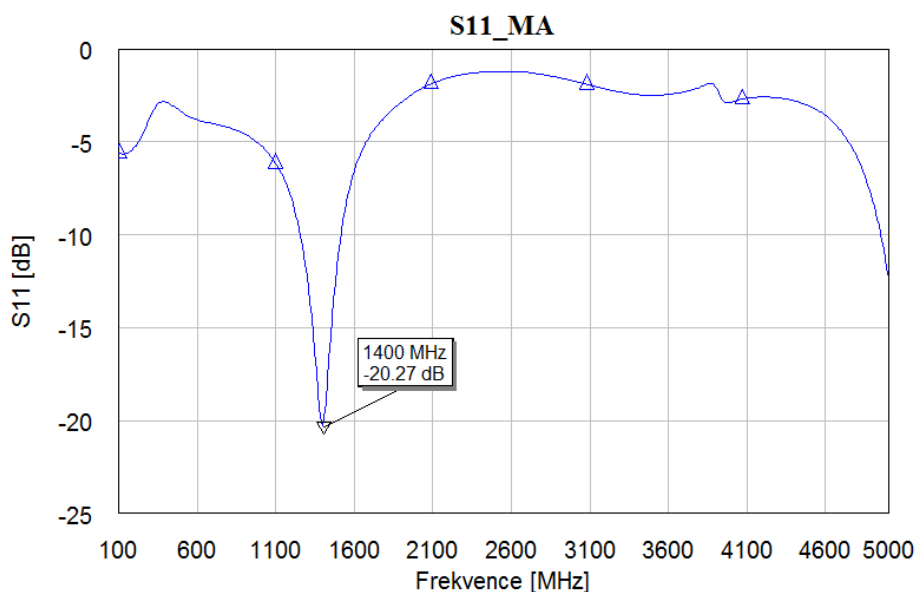
Návrh doherty zesilovače bude využívat substrát ROGERS 4350B. Hlavní zesilovač (MA) bude, jak již bylo zmíněno, pracovat ve třídě AB. Prvním krokem při návrhu je tedy zvolení výchozího pracovního bodu tranzistoru, od kterého se bude odvíjet pozdější optimalizace pro nalezení vhodného pracovního bodu. K tomuto účelu byla nejprve za pomoci nelineárního modelu tranzistoru změřena jeho převodní charakteristika, která je zobrazena na Obr. 2.1.



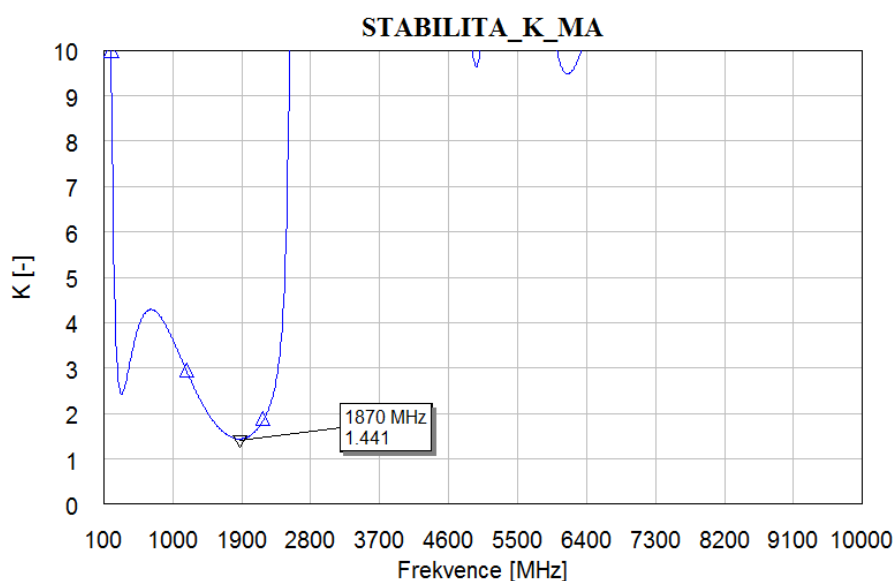
Obr. 2.1 - Převodní charakteristika tranzistoru CGHV27030S

Pracovní bod je na základě převodní charakteristiky nastaven záporným předpětím -2,7 V na gate tranzistoru do třídy AB. Dalším krokem je stabilizace a vstupní

přizpůsobení tranzistoru za pomoci vstupního přizpůsobovacího obvodu (IMN). Vstupní přizpůsobení je řešeno komplexně sdruženými činiteli odrazu. Stabilizační prvky v přizpůsobovacím obvodu byly zvoleny dle doporučení výrobce, viz [3], tedy byl vložen RC člen a dále paralelní kombinace odporů do RF cesty a odpor do bias obvodu pro gate. Tyto prvky mají za úkol zajistit bezpodmínečnou stabilitu zesilovače, a to v rozsahu od 100 MHz do 10 GHz, přičemž problém se stabilitou se vyskytuje spíše na nižších kmitočtech. Výsledný průběh S_{11} a Rolletova činitele K hlavního zesilovače zobrazuje Obr. 2.2, respektive Obr. 2.3. Schéma IMN je pak zobrazeno v příloze A.1.

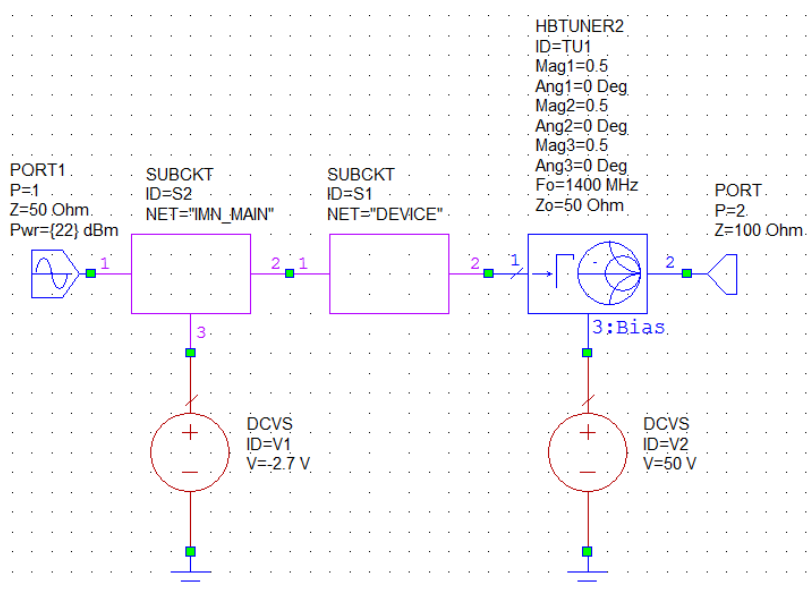


Obr. 2.2 - Průběh S_{11} hlavního zesilovače MA

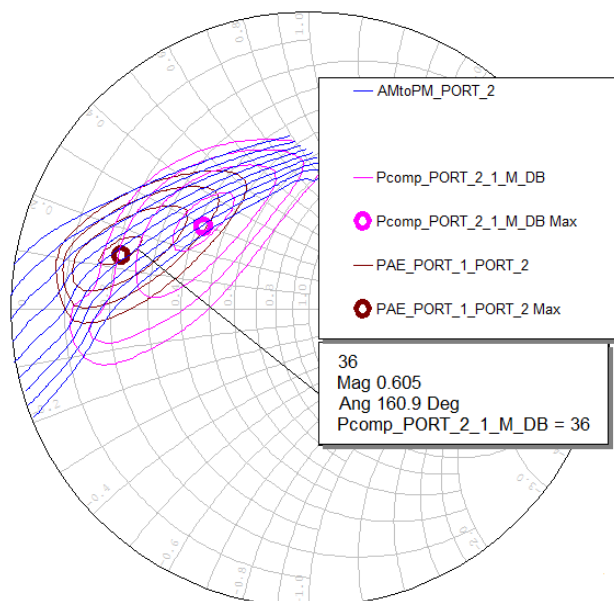


Obr. 2.3 - Průběh Rolletova činitele stability K hlavního zesilovače MA

Po stabilizaci a přizpůsobení vstupu tranzistoru je možné přistoupit k návrhu výstupního přizpůsobovacího obvodu (OMN). Prvním krokem je určení požadované maximální výstupní úrovně hlavního zesilovače. Díky zvolenému tranzistoru je k dispozici dostatečná rezerva výkonu, a tím i volnost volby této hodnoty, nicméně je nutné volit ji s ohledem na další parametry zesilovače, jako jsou účinnost, linearita a podobně. Jako výchozí je tedy zvolen maximální výstupní výkon hlavního zesilovače 20 W, 43 dBm. Z toho vyplývá, že špičkový tranzistor bude muset poskytnout přibližně 12 W, což je 40,8 dBm. Na 9 dB odstupě od maximální hodnoty pak bude muset hlavní tranzistor poskytnout výstupní úroveň 36 dBm. Se znalostí těchto dat byla následně provedena Load-Pull simulace hlavního zesilovače, která spočívala v rozmítání činitele odrazu na výstupu a sledování změny důležitých parametrů, konkrétně výstupní úrovně, efektivity a fázového zkreslení. Na odstupné úrovni signálu určuje linearitu a účinnost doherty zesilovače nejvíce jeho hlavní zesilovač, proto je nutné při jeho návrhu vycházet z požadavků na tyto parametry. Schéma zapojení Load-Pull simulace v programu AWR hlavního zesilovače pro odstupnou úroveň signálu je zobrazeno na Obr. 2.4 a samotný výsledek simulace na Obr. 2.5. Podobvod DEVICE v tomto schématu značí použitý nelineární model tranzistoru. Při Load-Pull simulaci v programu AWR byla použit blok HBTUNER2, který umožňuje definování činitele odrazu na více harmonických a zároveň nahrazuje bias obvod drainu, tedy odděluje DC a RF část zesilovače. V našem případě byla druhá harmonická přizpůsobena podle doporučení v [4]. Load-Pull simulace pak byla provedena pro první harmonickou na střední frekvenci frekvenčního rozsahu, a sice 1400 MHz.



Obr. 2.4 - Schéma zapojení v programu AWR při Load-Pull simulaci MA



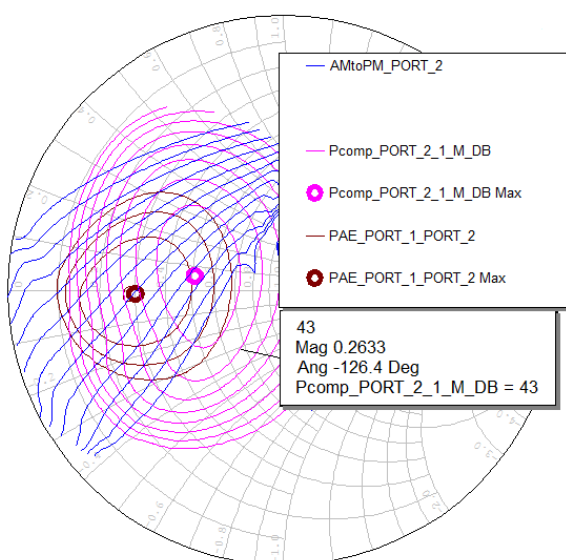
Obr. 2.5 - Load-Pull simulace hlavního zesilovače na odstupné úrovni signálu

Z výsledku vidíme, že křivka pro požadovanou výstupní úroveň 36 dBm poskytuje mnoho možných činitelů odrazu, což umožňuje docílit minimalizaci fázového zkreslení a maximalizaci efektivity. Je vhodné připomenout, že hlavní zesilovač na odstupné úrovni signálu vyžaduje díky topologii doherty zesilovače přizpůsobení k impedanci 100Ω .

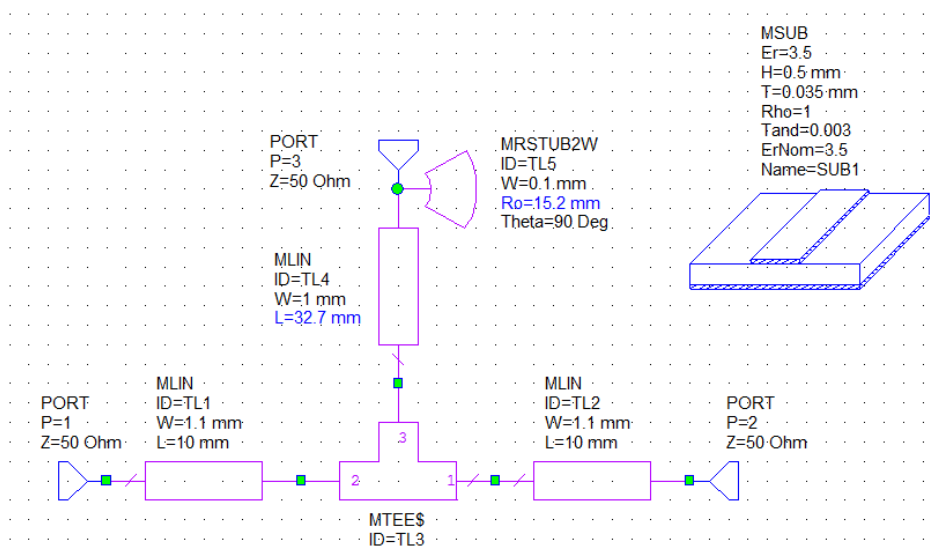
Obdobně byla Load-Pull simulace provedena i pro maximální hodnotu výstupního výkonu, viz Obr. 2.6. Na maximální hodnotě výkonu vyžaduje hlavní zesilovač přizpůsobení k 50Ω . Na základě těchto dvou Load-Pull simulací byl vybrán vhodný činitel odrazu budoucího OMN, který poskytuje nejlepší kompromis mezi požadovanými výstupními úrovněmi, nízkým fázovým zkreslením a efektivitou. Následně byl za pomoci programu AWR zkonstruován výstupní přizpůsobovací obvod. Ten byl s ohledem na výkon hlavního zesilovače vytvořen pomocí úseků mikropáskového vedení s blokovacím kondenzátorem pro DC složku. Schéma navrženého OMN, včetně bias obvodu, je zobrazeno v příloze A.2.

Poslední fází návrhu hlavního zesilovače je návrh jeho bias obvodů na gate a drain tranzistoru. Bias obvod má za úkol přivést DC napětí a zároveň zabránit pronikání RF signálu do DC části zesilovače. Bias obvod pro gate lze navrhnout snadno pomocí vysokoohmového vedení, typicky o hodnotě $>100\Omega$. To vede na použití velmi tenkého mikropáskového vedení, proto je tento přístup vhodný jen pro bias obvod gate tranzistoru, kde teče malý DC proud. Naproti tomu bias obvod pro drain výkonového tranzistoru musí zvládnout DC proud v řádech jednotek ampér, v tomto případě hlavního zesilovače proud přibližně 1,4A. Proto je jeho návrh realizován pomocí $\lambda/4$ vedení v kombinaci s kapacitním pahýlem, což zaručí, že i přes použití nízkoohmového vedení RF signál uvidí vysokou impedanci a nepronikne tak do DC části zesilovače. Schéma bias obvodu drain hlavního zesilovače je zobrazeno na Obr. 2.7, výsledek simulace jeho S parametrů pak na Obr. 2.8. Výsledné bias obvody pro gate i drain jsou následně ještě osazeny kondenzátory pro filtraci případného proniknuvšího RF signálu a vyhlazení napájecího napětí. Tím je hlavní zesilovač navržen. AM-AM a AM-PM charakteristika je zobrazena v přílohách A.3 a A.4. Na průběhu charakteristiky AM-AM vidíme, že zesilovač na

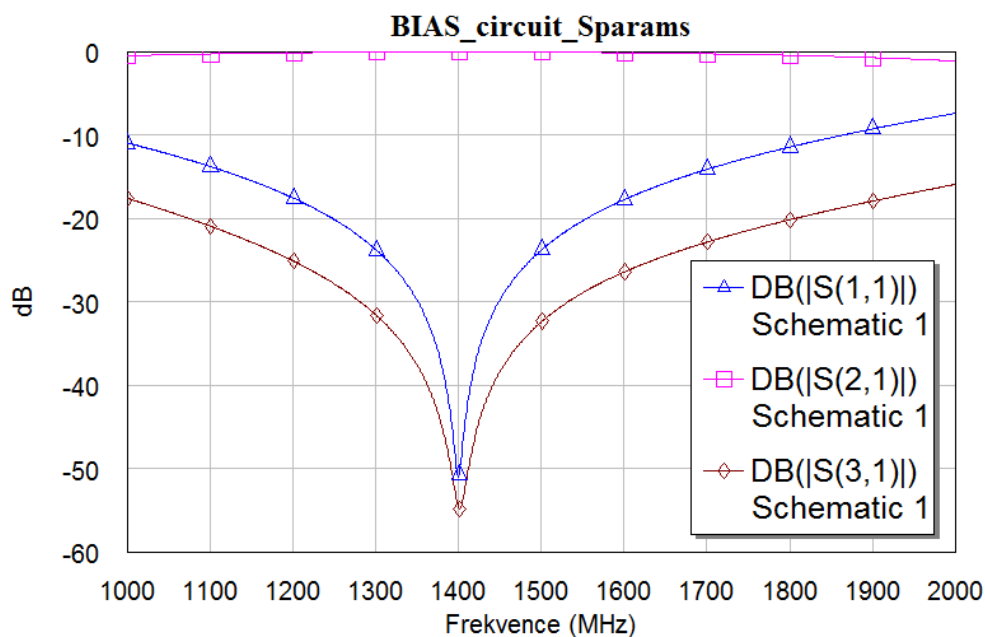
střední frekvenci 1400 MHz poskytuje požadovaný výkon 43 dBm. Na mezních frekvencích pracovního pásma zesilovače se nicméně výstupní výkon liší přibližně o 1 dB od výkonu na střední frekvenci. Pro lepší vyrovnaní zisku bylo proto potřeba provést optimalizaci výstupního přizpůsobovacího obvodu. Charakteristika AM-PM vykazuje relativně nízké fázové zkreslení na celém pracovním pásmu zesilovače.



Obr. 2.6 - Load-Pull simulace hlavního zesilovače na maximální úrovni signálu



Obr. 2.7 - Schéma bias obvodu drainu MA

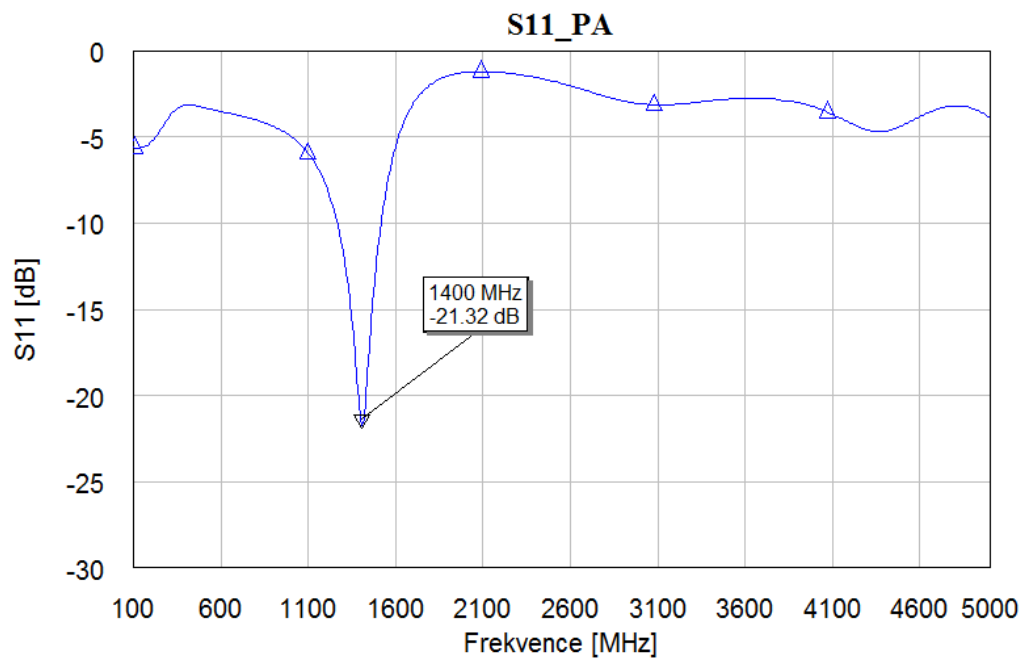


Obr. 2.8 - Simulace S parametrů bias obvodu drainu MA

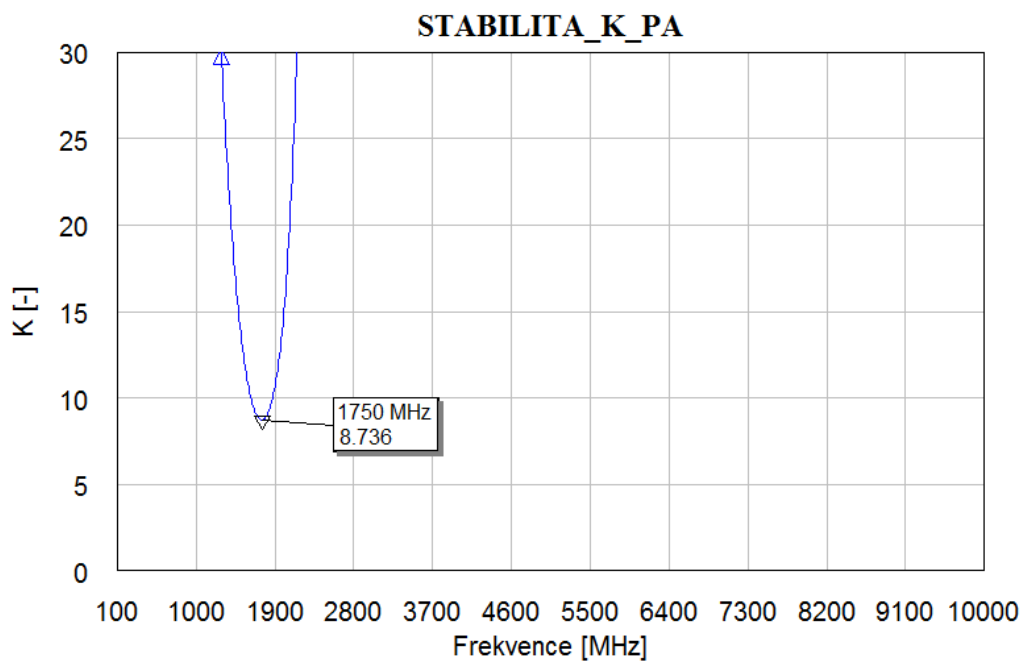
2.3 Návrh špičkového zesilovače

Špičkový zesilovač, jak již bylo zmíněno, pracuje ve třídě C. Při jeho návrhu byl použit v podstatě stejný vstupní přizpůsobovací obvod a stabilizační prvky. Průběh S_{11} a činitele stability K je zobrazen na Obr. 2.9, respektive Obr. 2.10. Také byly použity stejné bias obvody pro gate a drain tranzistoru. Návrh špičkového zesilovače se tak omezí jen na návrh jeho výstupního přizpůsobovacího obvodu. Špičkový zesilovač bude dodávat při maximálním vybuzení výkon přibližně 12 W.

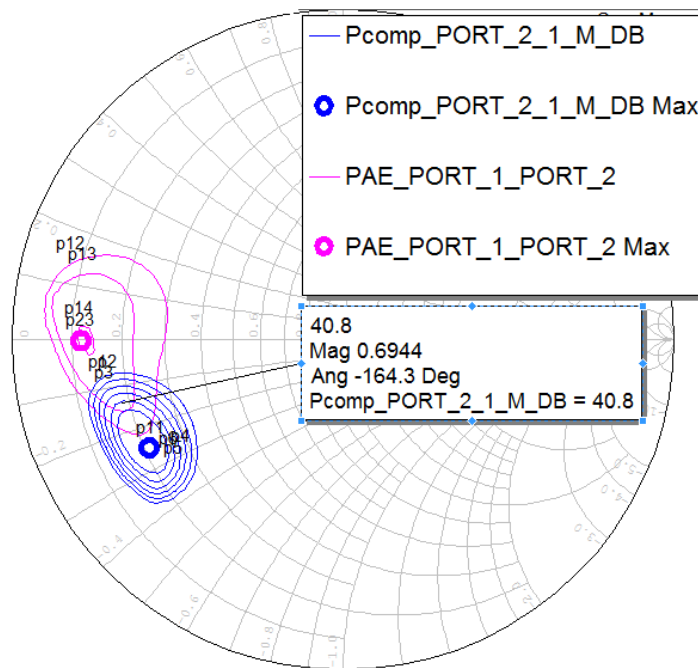
Na odstupné úrovni budícího signálu musí být tranzistor uzavřen, aby nedocházelo k úniku signálu a tím k poklesu efektivity. Z toho vychází nastavení jeho pracovního bodu. Ten je nastaven přivedením záporného předpětí -4 V na gate tranzistoru. Následně je provedena Load-Pull simulace. Využívá stejného zapojení jako u hlavního zesilovače na Obr. 2.4, samozřejmě s pozměněným záporným předpětím na gate -4 V. Výsledek je zobrazen na Obr. 2.11. Na základě této simulace je opět určen optimální činitel odrazu, zaručující požadovanou výstupní úroveň, efektivitu a nízké fázové zkreslení a následně je zkonstruován výstupní přizpůsobovací obvod, který je zobrazen v příloze B.1, AM-AM a AM-PM charakteristiky špičkového zesilovače jsou zobrazeny v přílohách B.2 a B.3. Zesilovač poskytuje v saturaci výkon přibližně 41 dBm, přičemž při buzení signálem na odstupné úrovni 9 dB, tedy při P_{in} 21 dBm, je prakticky zcela uzavřen. Jeho fázové zkreslení je vlivem nastavení pracovního bodu do třídy C mnohem vyšší než u hlavního zesilovače.



Obr. 2.9 - Průběh S11 špičkového zesilovače



Obr. 2.10 - Průběh Rolletova činitele stability K špičkového zesilovače PA

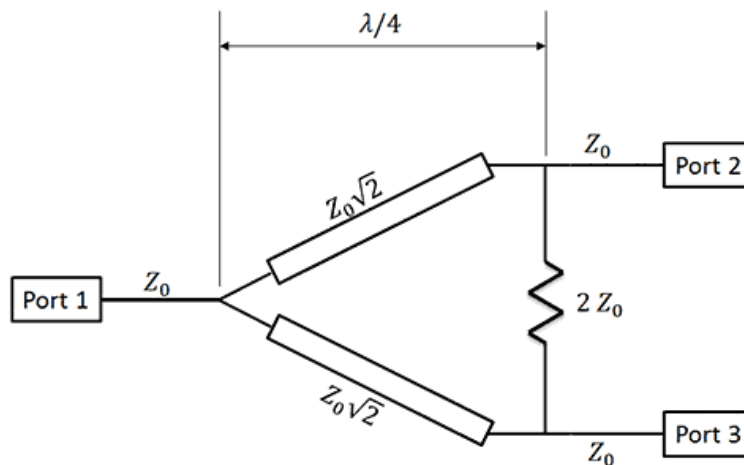


Obr. 2.11 - Load-Pull simulace špičkového zesilovače při maximálním výkonu

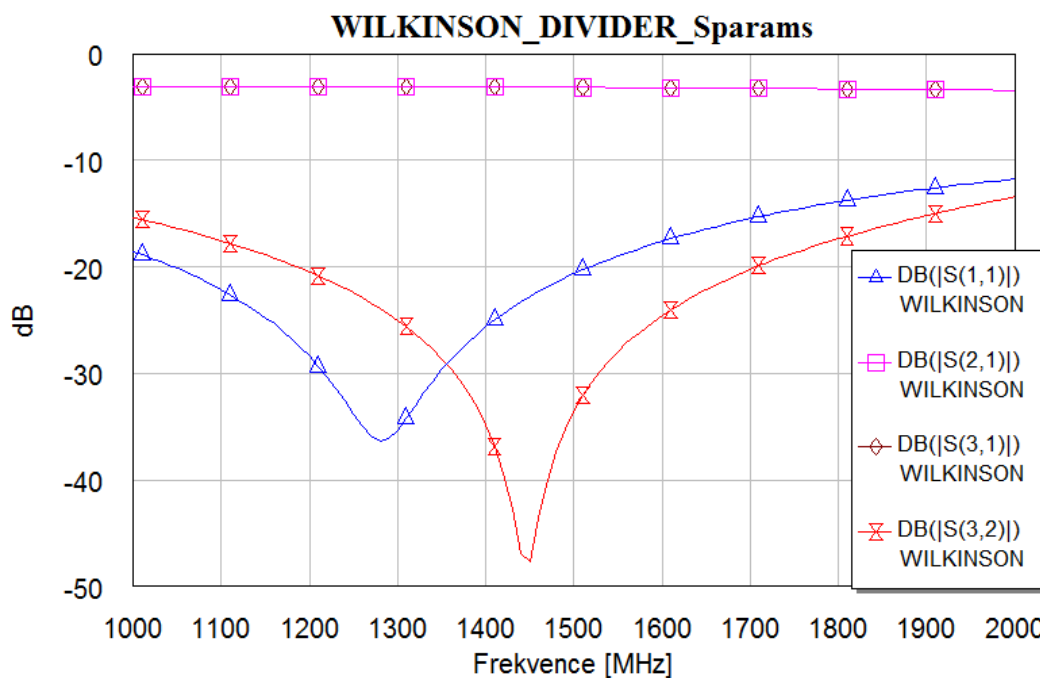
2.4 Návrh zapojení doherty zesilovače

Po návrhu jednotlivých zesilovačů následuje jejich zapojení do doherty topologie. To znamená, že je třeba vhodně rozdělit a vůči sobě fázově posunout vstupní signály dílčích zesilovačů a následně jejich výstupní signály opět vhodně sloučit.

Pro rozdělení signálu na vstupu doherty zesilovače byl použit jednoduchý wilkinsonův dělič výkonu. Ten na principu čtvrtvlnného transformátoru stejnoměrně rozděluje signál do dvou cest, tedy s poklesem výkonu v každé výstupní větvi o 3 dB vůči úrovni na jeho vstupu. Jednoduché schéma wilkinsonova děliče zobrazuje Obr. 2.12. Z obrázku je patrné, že se dělič skládá ze dvou úseků vedení $\lambda/4$ o impedanci $Z_0\sqrt{2}$, což pro klasický $50\ \Omega$ vede na impedanci $70,7\ \Omega$. Vedení jsou následně propojeny rezistorem $2Z_0$, tedy $100\ \Omega$. Dělič byl v programu AWR optimalizován s důrazem na co nejrovnoměrnější rozdělení signálu. Simulované S parametry děliče jsou na Obr. 2.13, výsledné zapojení děliče v programu AWR pak v příloze C.1. Před vstup špičkového zesilovače je ještě nutné doplnit úsek vedení, který signál posune o přibližně 90° vůči signálu na vstupu hlavního zesilovače.

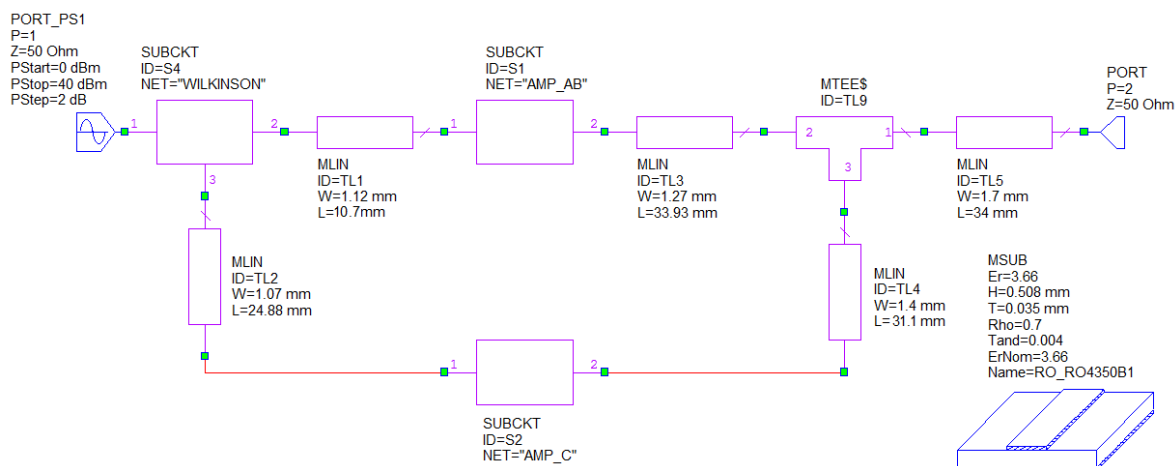


Obr. 2.12 - Zapojení wilkinsonova děliče



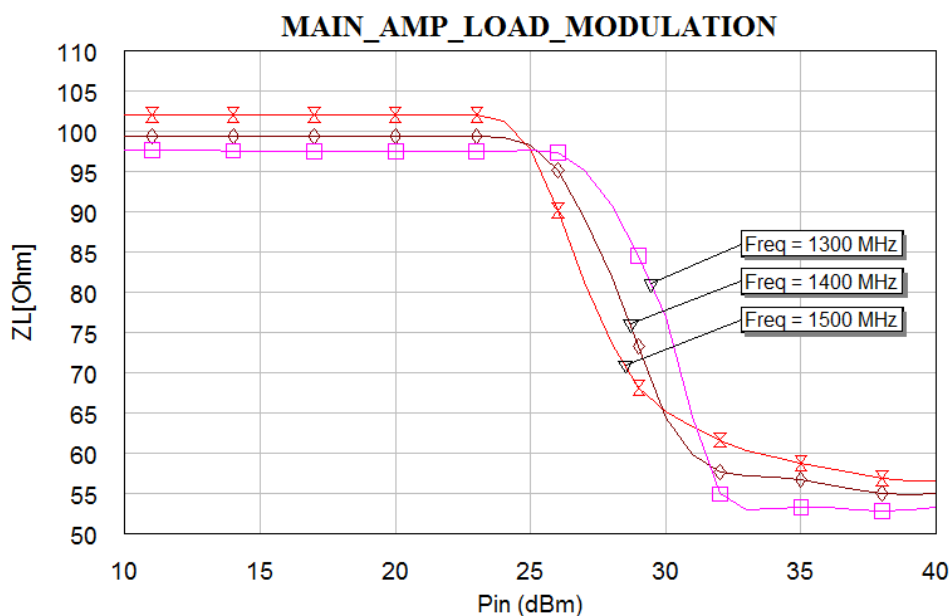
Obr. 2.13 - S parametry wilkinsonova děliče po optimalizaci

Na výstupu je pro modulaci zátěže použit jednoduchý impedanční invertor, který se skládá ze dvou úseků $\lambda/4$ vedení TL3 a TL5 o impedanci $50\ \Omega$, respektive $35,35\ \Omega$. Tím je zajištěna změna impedance zátěže pro hlavní zesilovač za předpokladu, že je špičkový zesilovač na odstupné úrovni výkonu budícího signálu zcela uzavřen. Posledním úkolem je doplnění zesilovače o kompenzační $50\ \Omega$ vedení TL1 a TL4, která mají za úkol doladit fázi signálu špičkového zesilovače tak, aby se ve výstupním kombinačním uzlu vhodně sčítal se signálem hlavního zesilovače. Výsledné zapojení doherty zesilovače pro simulaci programem AWR je na Obr. 2.14.



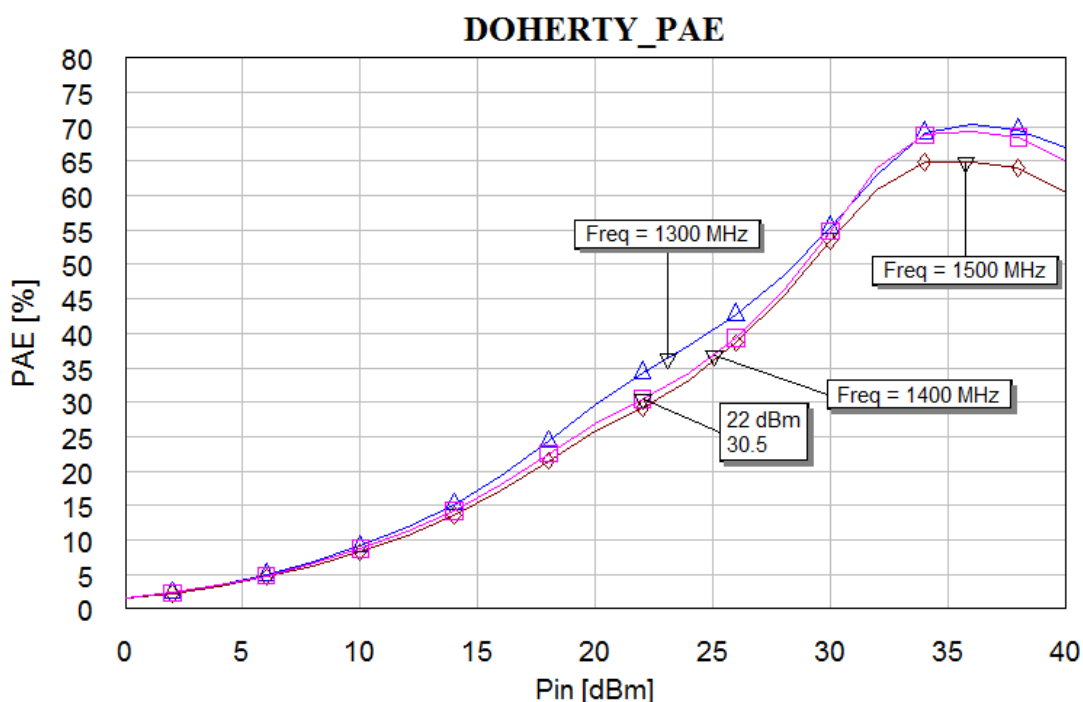
Obr. 2.14 - Zapojení doherty zesilovače v programu AWR

Takto zapojený zesilovač je následně podroben optimalizaci pro vyrovnání parametrů na celém frekvenčním rozsahu. Rozmítanými elementy jsou kompenzační vedení TL1 a TL4, pracovní body jednotlivých tranzistorů a činitelé odrazu výstupních přizpůsobovacích obvodů dílčích zesilovačů. Simulace ukázala, že velký vliv na výsledné parametry zesilovače měla mimo optimalizaci OMN jednotlivých zesilovačů také změna délky kompenzačních vedení TL1 a TL4, a to především na vyrovnání AM charakteristik zesilovače. Doladěním pracovních bodů pak bylo dosaženo vylepšení systémového parametru ACPR o přibližně 5 dB. Po optimalizaci byl zesilovač podroben finálnímu simulacím. Nejprve byla ověřena funkčnost modulační zátěže hlavního zesilovače vlivem změny vstupního výkonu, jak zobrazuje Obr. 2.15.



Obr. 2.15 - Průběh modulační zátěže hlavního zesilovače

Dle očekávání dochází k transformaci impedance zátěže ze $100\ \Omega$ na $50\ \Omega$ vlivem otevírání špičkového tranzistoru. Nedokonalost modulace je způsobena neúplným uzavřením špičkového tranzistoru na odstupné úrovni budícího signálu. Dále byly zjištěny AM-AM a AM-PM charakteristiky, které jsou zobrazeny v přílohách C.7 a C.8. Navržený zesilovač vykazuje po optimalizaci vyrovnanou převodní charakteristiku na celém frekvenčním rozsahu. P1dB bod byl zjištěn na výstupní úrovni výkonu přibližně 45,5 dBm, což umožňuje provozovat zesilovač i při špičkových hodnotách signálu v lineární části převodní charakteristiky. Fázové zkreslení, zjištěné pomocí AM-PM charakteristiky, je menší než 12 stupňů při špičkové hodnotě výstupního výkonu. Dále byla simulována účinnost PAE doherty zesilovače v závislosti na vstupním výkonu. Výsledek je zobrazen na Obr. 2.16. Jako poslední byl simulován pomocí systémového návrhové prostředí AWR VSS parametr ACPR. Pro měření byl použit použit signál s modulací 16-QAM a symbolovou rychlostí 720 kBd, filtr alpha 0.35. Odstup kanálů v systému byl nastaven na 1 MHz. Zapojení pro simulaci je zobrazeno na Obr. 1.10 a simulovaný výsledek pro frekvence 1300, 1400 a 1500 MHz v příloze C.9. Z výsledků simulace vyplývá, že zesilovač na střední hodnotě výstupního výkonu vykazuje ACPR nižší než -39 dB na střední frekvenci 1400 MHz a nižší než -37 dB na mezních frekvencích pracovního rozsahu zesilovače. To je pro výkonový zesilovač poměrně dobrá hodnota.



Obr. 2.16 - Průběh účinnosti PAE dohertyho zesilovače

Navržený Doherty zesilovač vykazuje na celém frekvenčním rozsahu účinnost větší než 55 % při maximální úrovni budícího signálu 31 dBm, a především účinnost větší než 30 % na odstupné úrovni 9 dB od maximální úrovně budícího signálu, tedy 22 dBm. Doherty zesilovač tak vykazuje dobrou účinnost při buzení signály s vysokým PAR. Komplettní schéma doherty zesilovače je zobrazeno v příloze C.2. Posledním krokem

návruhu je vytvoření DPS zesilovače. K tomuto účelu byl použit layout editor zabudovaný v programu AWR. Výhodou je jeho provázanost s obvodovým návrhovým prostředím, kdy jsou jednotlivé úseky mikropáskového vedení a použité součástky automaticky transformovány do layout editoru. DPS byla navrhována s ohledem na možnost ladění parametrů zesilovače. Byly proto přidány úseky $50\ \Omega$ vedení na vstupy a výstupy obou dílčích tranzistorů a vstupního děliče výkonu, což umožňuje možnost změřit jejich parametry nezávisle na zbytku obvodu. Dále byla v okolí přizpůsobovacích obvodů umístěna zemící plocha, takže bude možné obvody upravovat přidáním paralelních ladících kondenzátorů. Úseky vedení fázových kompenzačních vedení a výstupního slučovače výkonu jsou kritické svojí délkou, proto byly k těmto vedením přidány nezapojené meandry, které mohou být využity pro úpravu fázování jednotlivých signálů v zesilovači prodloužením těchto vedení. Zvláštní pozornost musela být věnována odvodu tepla z výkonových tranzistorů. Použité plastové pouzdro těchto tranzistorů vykazuje poměrně vysoký teplotní odpor a je tedy nutné zabezpečit, aby se spojila chladicí ploška padu maximální možnou plochu se spodní vrstvou mědi na desce plošných spojů, kde bude přimontován chladič. Za tímto účelem byly přidány termální prokovy v místě chladicí plošky. Výsledný návrh DPS je zobrazen v příloze C.3, osazovací plán v příloze C.4, seznam součástek v C.5 a výkres chladiče zesilovače v příloze C.6. Tím je návrh doherty zesilovače kompletní.

2.5 Návrh budiče

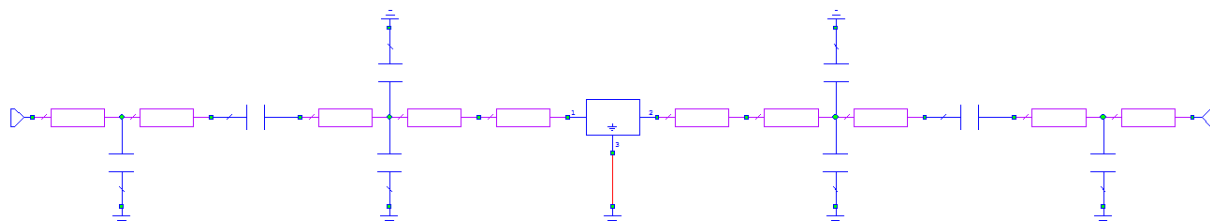
Navržený doherty zesilovač vykazuje výkonový zisk pouze 14 dB, nesplňuje tedy požadovanou hodnotu 20 dB. Z tohoto důvodu je nutné před doherty zesilovač vložit budič, který zaručí splnění zadaného minimálního zisku zesilovače. Budič bude muset vykazovat dobrou linearitu, aby nezkrusoval signál ještě před samotným zpracováním doherty zesilovačem. Jeho špičkový výstupní výkon bude muset být pro dostatečné vybuzení doherty zesilovače přibližně 32 dBm. Efektivita nebude tak důležitá jako u výkonového stupně, proto bude možné použít třídu A/AB, což bude mít pozitivní dopad na linearitu budiče.

Návrh lze realizovat dvěma způsoby. První možností je navrhnout kompletně nový zesilovač, tedy vybrat tranzistor, zhotovit přizpůsobovací a bias obvody a provést simulace a optimalizace. Výhodou tohoto přístupu je volnost ve zvolení parametrů budiče. Nevýhodou je časová náročnost návrhu. Druhou možností je použití hotového MMIC obvodu zesilovače. Výhodou je možnost použít v podstatě hotový zesilovač, který je nutné jen doladit několika kondenzátory na jeho vstupu a výstupu a přivést k němu stejnosměrné napájecí napětí. Nevýhodou je omezenost v parametrech budiče, danými použitým MMIC, nicméně na trhu je v současné době celá řada zesilovačů umožňující svými parametry použití v mnoha aplikacích. Po zvážení výhod a nevýhod obou přístupů bylo rozhodnuto, že bude pro budič použit již hotový MMIC. Po prostudování nabídky dostupných zesilovačů zbyl v podstatě jediný zesilovač, který splňuje požadavky na dobrou linearitu a výstupní výkon, a to MMIC zesilovač MMG3006NT1 vyráběný společností NXP. Jeho vlastnosti shrnuje tabulka 2.3. Cena byla opět ověřena webovou stránkou Octopart.com.

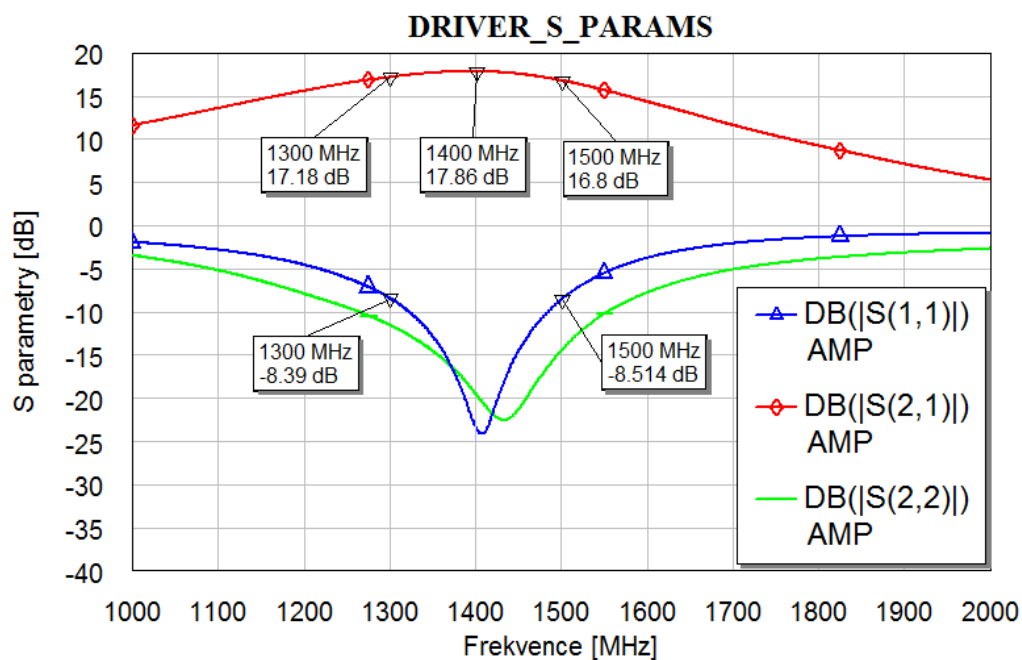
Tabulka 2.3 – Přehled parametrů MMIC zesilovače MMG3006NT1

Frekvenční rozsah [MHz]	Zisk [dB]	P1dB [dBm]	OIP3 [dBm]	třída	U _{cc} [V]	Cena [CZK]
400-2400	17.5	33	49	A	+5	160

Zesilovač je již interně přizpůsobený k $50\ \Omega$ a jeho návrh tak již spočívá jen v naladění zesilovače pomocí kondenzátorů na správný frekvenční rozsah, v našem případě 1300-1500 MHz. Zesilovač má již také hotové napájecí obvody, proto vyžaduje pouze připojení definovaného napájecího napětí +5 V na příslušné vývody. Při návrhu bylo vycházeno především z datasheetu zesilovače [10] a jeho doporučeného zapojení. Nejprve bylo nutné zesilovač za pomoci programu AWR naladit na příslušnou frekvenci. Za tímto účelem jsou na stránkách výrobce k dispozici změřené S parametry zesilovače. Pomocí simulace byly tedy optimalizovány pozice a hodnoty ladících kondenzátorů. Zapojení budiče v programu AWR je na Obr. 2.17, simulované S parametry pak na Obr. 2.18. Z výsledků je patrné, že zesilovač dle simulace vykazuje malosignálové zesílení přibližně 17 dB na celém pracovním frekvenčním rozsahu 1300-1500 MHz. To dalece přesahuje požadavek na minimální zisk 6 dB.



Obr. 2.17 - Zapojení budiče v programu AWR



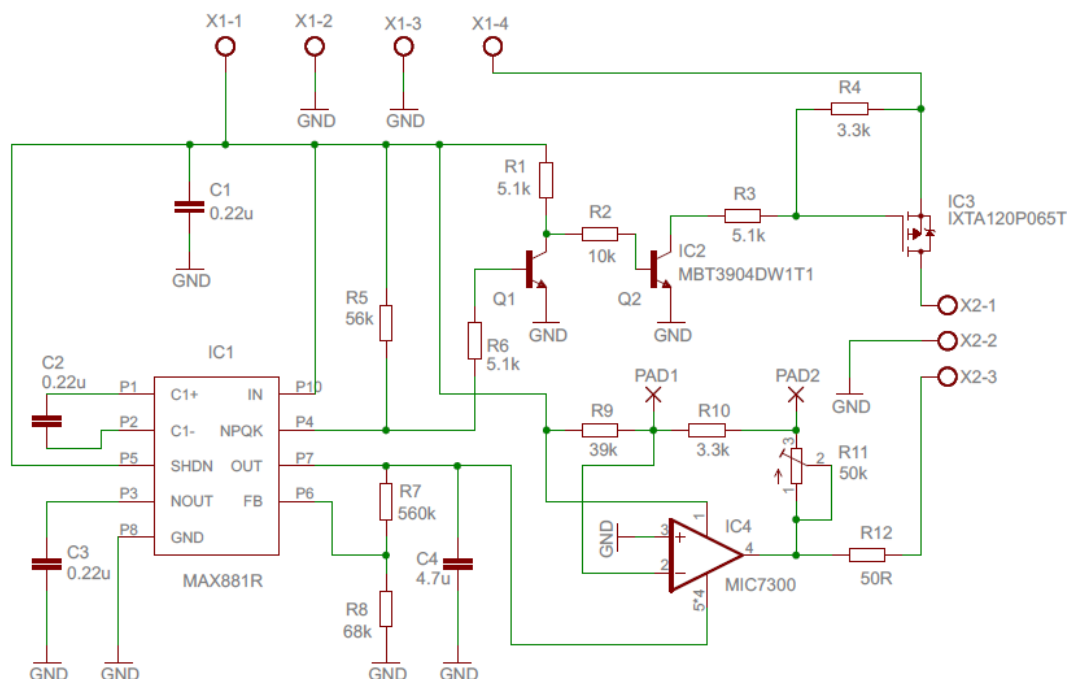
Obr. 2.18 - Simulované S parametry budiče

Obvod budiče byl nakonec dle doporučení výrobce doplněn o pasivní součástky, konkrétně byl vložen odpor R1 na napájecí vstup bias obvodu zesilovače a blokovací cívka L1 na výstup zesilovače. Následně byly ještě doplněny filtrační kondenzátory v napájecí větvi a několik nulových odporů pro možnost měření protékajícího proudu. Výsledné zapojení zesilovače je v příloze D.1. Posledním krokem je vytvoření DPS zesilovače. K tomuto účelu byl využit návrhový program Cadsoft Eagle. Budič bude umístěn na substrátu ROGERS 4350B. Dle parametrů substrátu bylo navrženo vedení o impedanci 50 Ω . Zvýšenou pozornost bylo třeba věnovat odvedení tepla z pouzdra integrovaného zesilovače. Za tímto účelem byly v místě chladičové plošky pouzdra zesilovače umístěny termální prokovy, které se starají o odvod tepla z pouzdra na spodní stranu DPS, která je dále spojena s chladičem. Navržená DPS budiče je zobrazena v příloze D.2, osazovací plán v příloze D.3 a seznam součástek v příloze D.4. Výkres chladiče je zobrazen v příloze D.5. Tím je návrh budiče hotov.

2.6 Návrh obvodu bias sekvenceru

Vzhledem k použití tranzistorů s technologií GaN je nutné zajistit správnou časovou sekvenci přivedení napájecích napětí na elektrody gate a drain. GaN tranzistor je při nulovém napětí na své gate elektrodě téměř plně otevřen. Kdyby proto bylo napájecí napětí přivedeno nejprve na jeho drain, tekl by do tranzistoru v podstatě zkratový proud. To by samozřejmě vedlo k jeho destrukci. Proto je nutné nejprve přivést na elektrodu gate

záporné předpětí, kterým se tranzistor přivře. Až poté je možné připojit napětí na elektrodu drain. K zajištění tohoto postupného nastavení pracovního bodu tranzistoru bylo nutné vytvořit pro každý z výkonových tranzistorů samostatný bias sekvencer. Výrobce tranzistorů CREE pro své GaN tranzistory poskytuje kompletní schéma zapojení bias sekvenceru s ověřenou funkcí, které bylo použito i pro námi navrhovaný doherty zesilovač. Schéma je zobrazeno na Obr. 2.19:



Obr. 2.19 - Schéma bias sekvenceru

Hlavní komponentou bias sekvenceru je integrovaný obvod MAX881R výrobce Maxim Integrated. Obvod je přímo navržen pro řízení bias sekvenceru GaAs a GaN tranzistorů. Obsahuje interní nábojovou pumpu, která poskytuje potřebné záporné napětí pro operační zesilovač IC4 a zároveň na svém výstupu generuje signál, který otevírá spínací P-MOSFET a spíná tak proud drainem tranzistoru. Tyto jevy se odehrávají postupně, tedy nejprve je přivedeno záporné napětí k operačnímu zesilovači, který začne dodávat záporné předpětí na gate GaN tranzistoru. Dle katalogového listu obvodu MAX881R [13] je následně se zpožděním 1ms generován na výstupu NPQK obvodu IC1 signál, který otevře spínací tranzistor IC3. Záporné předpětí lze nastavit odporovým trimrem R11 ve zpětné vazbě operačního zesilovače. Oproti původnímu zapojení uvedenému v [11] byl zvýšen odpor trimru z původních 20 kΩ na 50 kΩ. Původní zapojení počítalo s nastavením záporného předpětí tranzistoru maximálně do hodnoty okolo -3 V, v navrženém doherty zesilovači je ale nutné přivést pro špičkový tranzistor předpětí okolo -4 V, proto musel být zvýšen odpor ve zpětné vazbě operačního zesilovače. Ve zpětné vazbě jsou dále připraveny dva vývody PAD1 a PAD2 pro připojení termistoru, a obvod tak umožňuje teplotní stabilizaci pracovního bodu. Výrobce CREE udává, že pro zachování konstantního proudu drainem je vhodné doladovat záporné předpětí na gate

tranzistoru v poměru $0,4 \text{ mV}/^{\circ}\text{C}$. V našem případě je tento termistor nezapojen, protože pro zkušební provoz prototypové desky není nutný a zbytečně by zvyšoval složitost návrhu DPS doherty zesilovače.

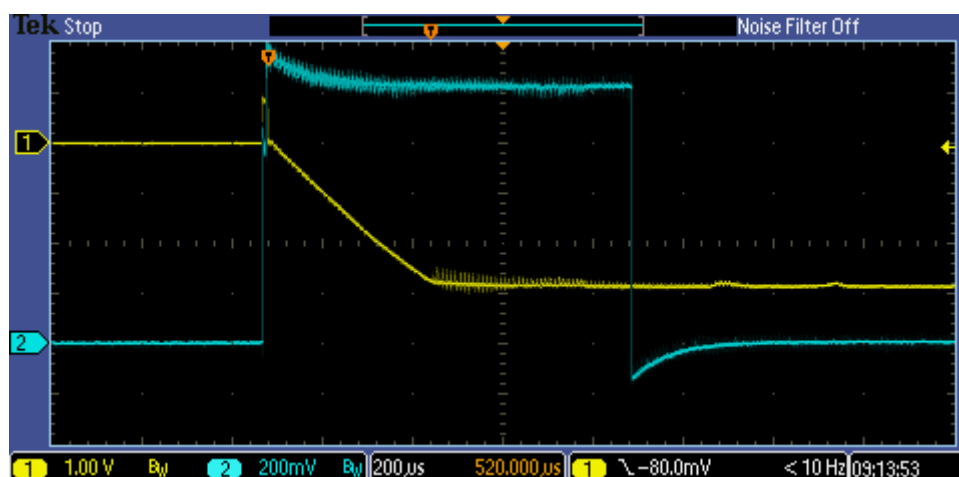
Posledním krokem je kontrola úbytku napětí na spínacím tranzistoru IC3. Výrobce udává hodnotu odporu R_{ds} tranzistoru v otevřeném stavu o hodnotě $10 \text{ m}\Omega$. Tranzistor CGHV23030S má dle křivky na Obr. 2.1 saturační proud drainem přibližně $1,3 \text{ A}$, Dle Ohmova zákona je proto na spínacím tranzistoru maximální možný úbytek napětí 13 mV a ztrátový výkon 17 mW . Tyto hodnoty jsou dle katalogového listu tranzistoru [12] přijatelné a spínací tranzistor bude možné použít i pro napájení navrženého doherty zesilovače. Opět byla vytvořena DPS v programu Cadsoft Eagle, která je uvedena v příloze D.6, osazovací plán v příloze D.7 a seznam použitých součástek pak v příloze D.8. Návrh bias sekvenceru je tímto hotový.

3 REALIZACE A MĚŘENÍ

3.1 Měření obvodu bias sekvenceru

Nejprve byla ověřena funkce obvodu bias sekvenceru. Obvod byl připojen k napájecímu napětí +5 V a trimrem R11 byl zjištěn pracovní rozsah záporných předpětí, které dokáže obvod poskytnout. Díky zvýšení hodnoty trimru oproti katalogovému zapojení byl rozsah zvětšen z udávaných 0 až -3 V na 0 až -4,6 V. Obvod tedy splňuje požadavky na použití v navrženém doherty zesilovači, kde je dle simulace nutné přivést na gate špičkového zesilovače předpětí -4 V. Zvýšený rozsah navíc poskytuje dostatek prostoru pro případnou úpravu pracovních bodů dílčích zesilovačů. Trimr R11 by měl být víceotáčkový, aby umožňoval jemné nastavení záporného předpětí.

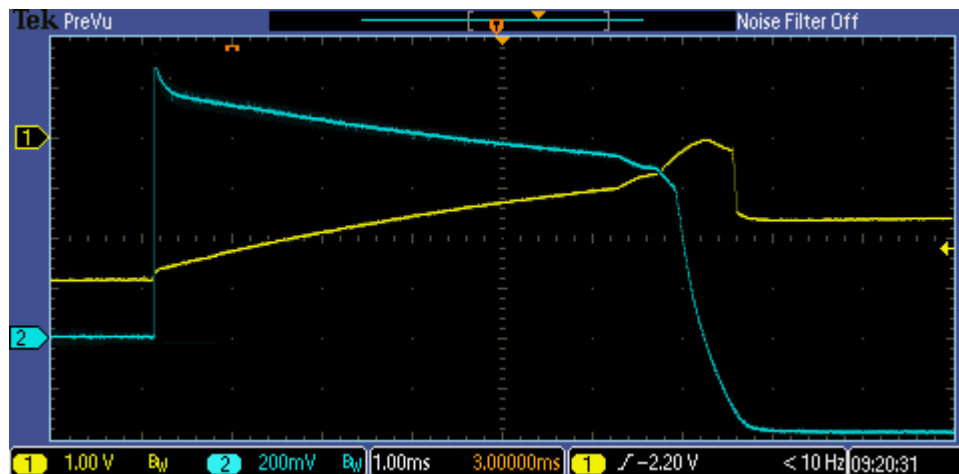
Dalším krokem bylo ověření postupného spínání pracovních napětí. K tomuto účelu byl použit osciloskop, kde kanál 1 osciloskopu zobrazoval průběh napětí na svorce X2-3, tedy průběh záporného předpětí, a kanál 2 zobrazoval řídicí signál na výstupu NPQK obvodu IC1, který spíná P-MOSFET IC3. Osciloskop byl nastaven do režimu single capture, trigger byl nastaven na sestupnou hranu na kanálu 1. Po přivedení napájecího napětí +5 V byl zaznamenán průběh napětí na obou kanálech, viz Obr. 3.1.



Obr. 3.1 - Průběh pracovních napětí při zapnutí bias sekvenceru

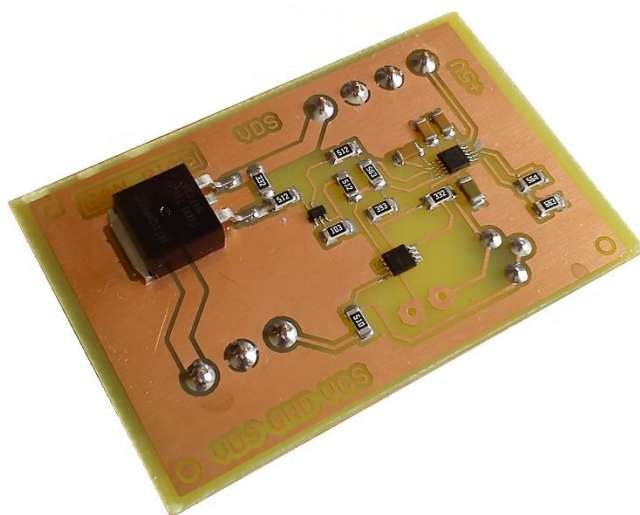
Z obrázku je patrné, že po přivedení napájecího napětí je okamžitě generován signál na výstupu NPQK (kanál 2), který otevře tranzistor Q1 a tím dojde k zavření spínacího tranzistoru IC3. Současně je nastaveno záporné předpětí (kanál 1). Po uplynutí přibližně 0,8 ms je signál na výstupu NPQK překlopen na nízkou úroveň, což vede k uzavření tranzistoru Q1 a otevření spínacího tranzistoru IC3. Obvod tedy pracuje podle očekávání a zabráňuje zkratovému proudu drainem výkonového tranzistoru při nulovém předpětí na jeho gate elektrodě.

Posledním úkolem je kontrola správné sekvence vypínání bias sekvenceru. Zde musí dojít nejprve k uzavření spínacího tranzistoru IC3 a až poté je možné vypnout záporné předpětí na gate výkonového tranzistoru. Změřený průběh napětí pomocí osciloskopu je zobrazen na Obr. 3.2:



Obr. 3.2 - Průběh pracovních napětí při vypínání bias sekvenceru

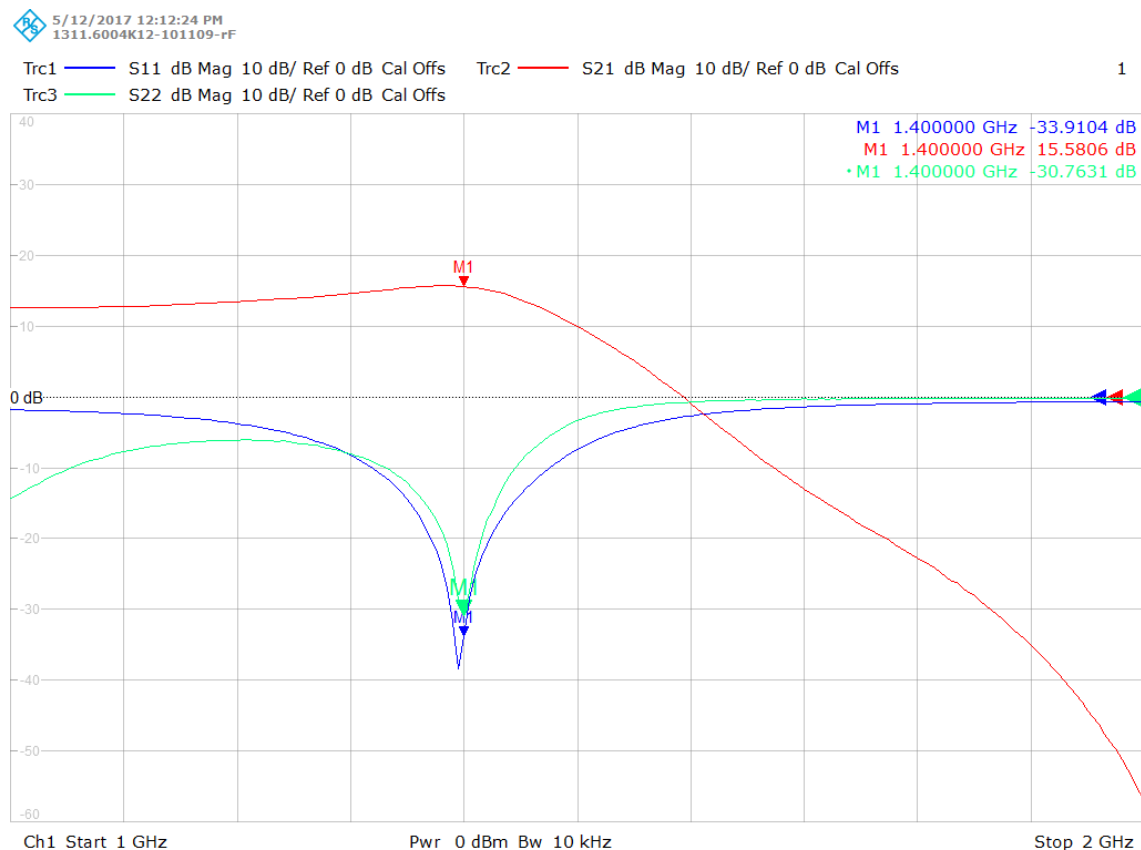
Opět je potvrzena správná činnost sekvenceru. Navržený bias sekvencer tedy splňuje požadavky na bezpečné zapnutí a vypnutí GaN tranzistoru a je možné jej připojit k doherty zesilovači. Obr. 3.3 zobrazuje realizovaný bias sekvencer.



Obr. 3.3 - Realizovaný bias sekvencer

3.2 Měření obvodu budiče

Měření budiče proběhlo nejprve na vektorovém obvodovém analyzátoru, kde byly zjištěny jeho malosignálové S parametry, tedy S parametry při výstupní úrovni signálu budiče v jeho lineárním režimu. Na vstup budiče byl přiveden RF signál s úrovní 0 dBm. Změřené S-parametry vykazovaly mírnou odchylku od požadované střední frekvence, kdy došlo k posunutí na nižší frekvenci, pravděpodobně vlivem vzniku parazitních kapacit daných výrobou, tolerancí součástek a nepřesností simulace programem AWR. Proto byl budič drobnou úpravou kondenzátorů, zapojených paralelně k RF cestě, naladěn na střední frekvenci 1400 MHz. Změřené S parametry budiče jsou zobrazeny na Obr. 3.4:

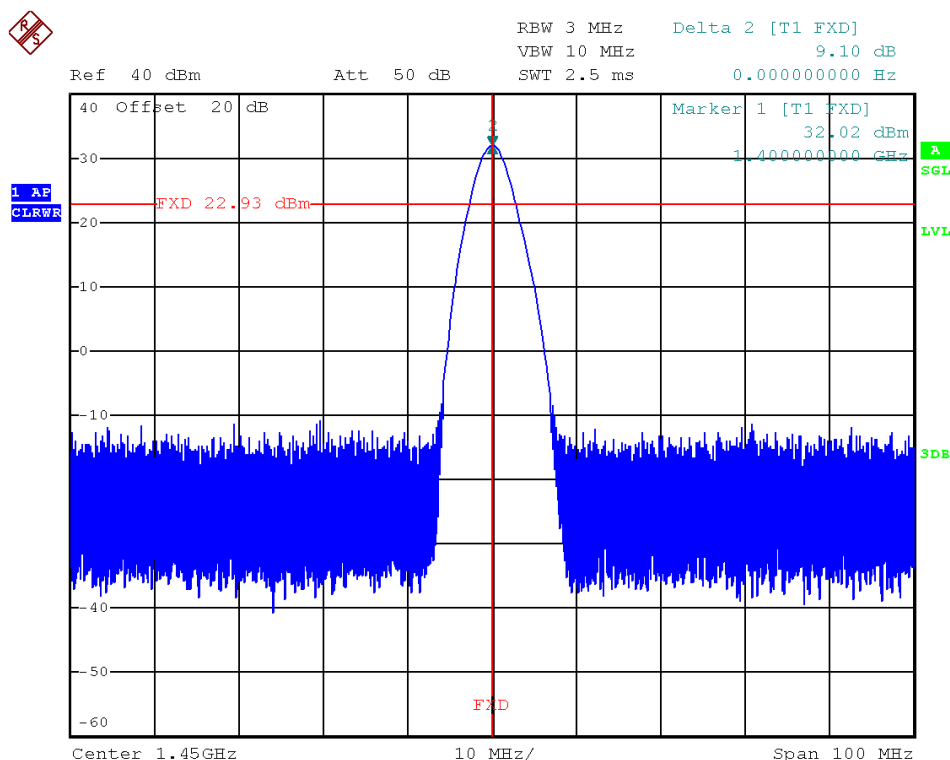


Obr. 3.4 - Změřené S parametry budiče

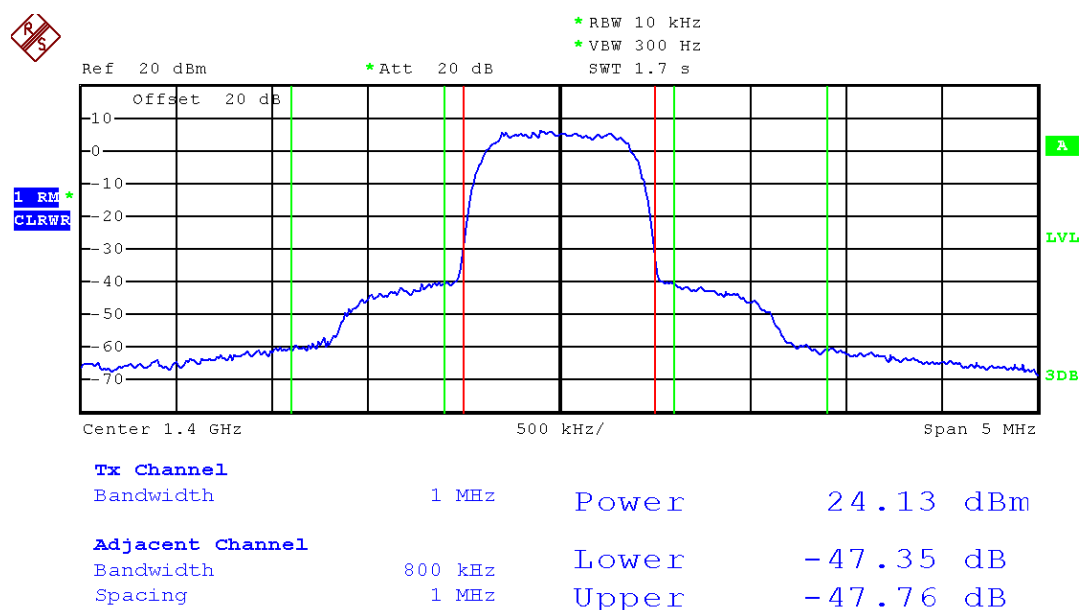
Z výsledku je zřejmé, že se podařilo budič naladit na požadovanou střední frekvenci 1400 MHz. Malosignálový zisk budiče je v maximu přibližně 15,6 dBm, tedy o 2 dB nižší, než uváděla simulace. Tato odchylka může být způsobena vznikem parazitních kapacit při výrobě, použitím reálných součástek namísto ideálních použitých při simulaci, rozdílným nastavením pracovního bodu rezistorem R1 oproti bodu, při kterém byly výrobcem měřeny S parametry zesilovače a podobně. Dosažený zisk je nicméně stále dostačující pro aplikaci buzení doherty zesilovače. Zisk bohužel klesá směrem k vyšším frekvencím, a tak se na frekvenci 1500 MHz blíží hodnotě 10 dB. Po konzultaci

s vedoucím práce a z časových důvodů byla tato skutečnost tolerována s tím, že následné měření doherty zesilovače proběhne pro nižší frekvence od 1300 do 1450 MHz. Nutno podotknout, že po dalším ladění kondenzátory lze předpokládat vykompenzování poklesu zisku i na vyšších frekvencích.

Dalším krokem měření bylo zjištění bodu jednadiciblové komprese a linearity budiče ve smyslu zjištění parametru ACPR. Budič by měl vykazovat lineární chování alespoň do té míry, aby nedocházelo k významnému předzkreslení vstupního signálu výkonového zesilovače. Parametr ACPR budiče proto musí vykazovat nižší hodnoty, než je očekáváno od výkonového stupně. Měření bodu jednadiciblové komprese bylo realizováno pomocí přivedení RF signálu na vstup budiče a zjištění poklesu zisku dle úrovně signálu na výstupu budiče. Měření výstupní úrovně signálu pomocí spektrálního analyzátoru je zobrazeno na Obr. 3.5. Takto byl zkontrolován bod P1dB na celém uvažovaném frekvenčním rozsahu 1300-1450 MHz. Bod P1dB je na celém frekvenčním rozsahu vyšší než 32 dBm, což je více než hodnota předpokládaná pro maximální vybuzení doherty zesilovače. Parametr ACPR byl pro celý frekvenční rozsah lepší než -45.8 dB při střední hodnotě výkonu v kanálu přibližně 24 dBm, měření ilustruje Obr. 3.6. Předpokládaný parametr ACPR doherty zesilovače se pohybuje okolo -40 dB, a lze tedy prohlásit, že budič je dostatečně lineární. Pro testování byl použit signál s modulací 64-QAM, modulačním filtrem s alfa 0,35 a symbolovou rychlostí 720 kSps. Zjištěný PAR signálu se pohyboval okolo 8 dB. Hlavní kanál měl šířku pásma 1 MHz, postranní kanály pak 800 kHz, odstup postranních kanálů byl 1 MHz. Tyto požadavky a volba testovacího signálu byly konzultovány s vedoucím práce a voleny s ohledem na vyvíjený komunikační systém, pro který je určen navržený doherty zesilovač.



Obr. 3.5 - Měření výstupní úrovně signálu budiče

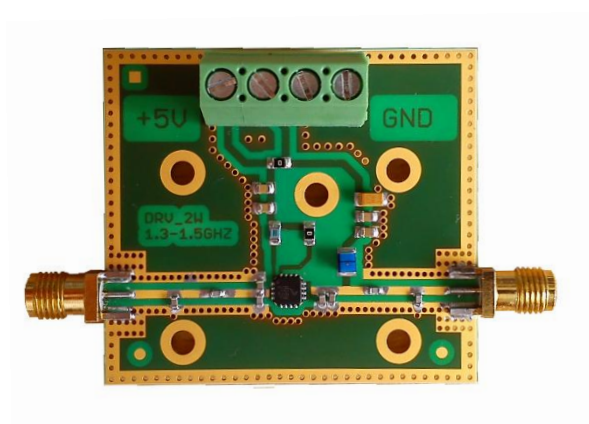


Obr. 3.6 - Měření ACPR budiče na střední frekvenci 1400MHz

Tím je měření budiče hotové. Změřené hodnoty shrnuje Tabulka 3.1. Na jejich základě lze prohlásit, že budič lze použít pro buzení doherty zesilovače, aniž by měl budič negativní vliv na linearitu koncového stupně. Realizovaný budič je zobrazen na Obr. 3.7.

Tabulka 3.1 - Změřené parametry budiče

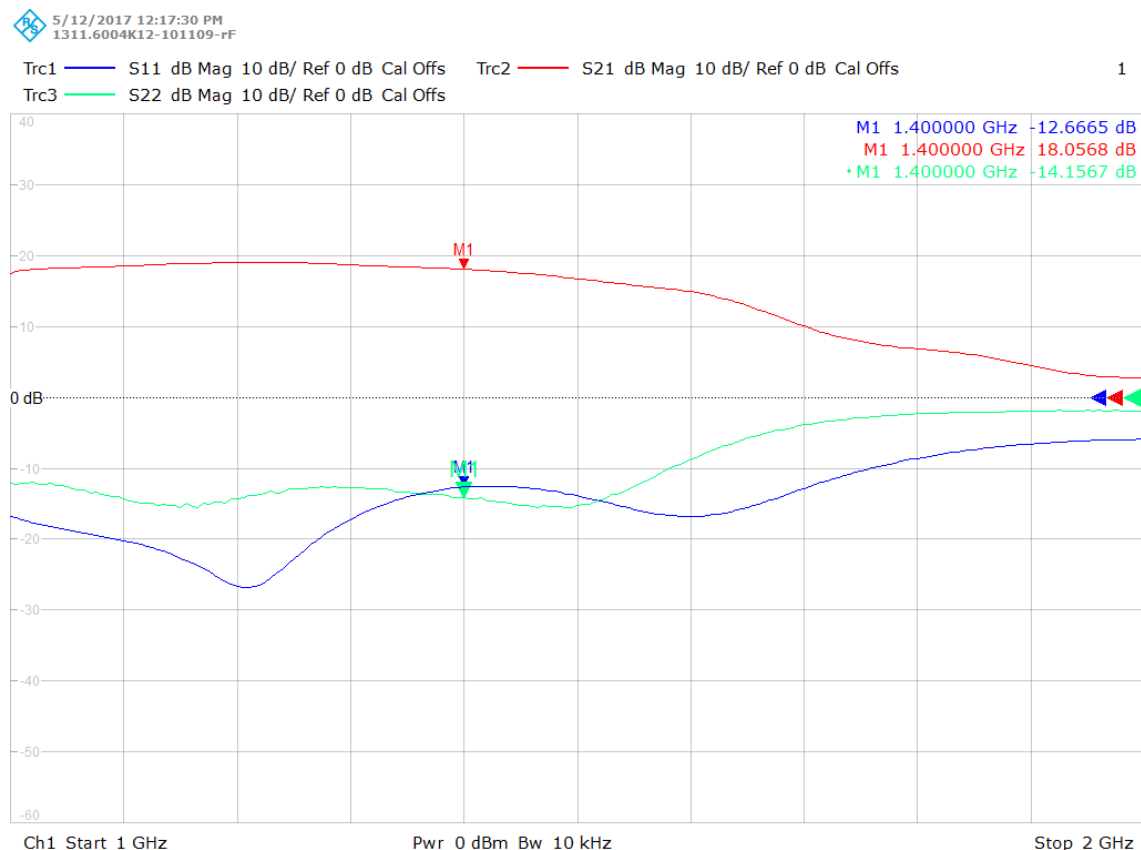
Frekvence [MHz]	1300	1350	1400	1450
P1dB [dBm]	32.3	32.3	32.4	32.0
ACPR _L [dB]	-47.01	-47.12	-47.35	-45.82
ACPR _U [dB]	-47.43	-47.56	-47.76	-46.51



Obr. 3.7 - Realizovaný budič bez chladiče

3.3 Měření doherty zesilovače

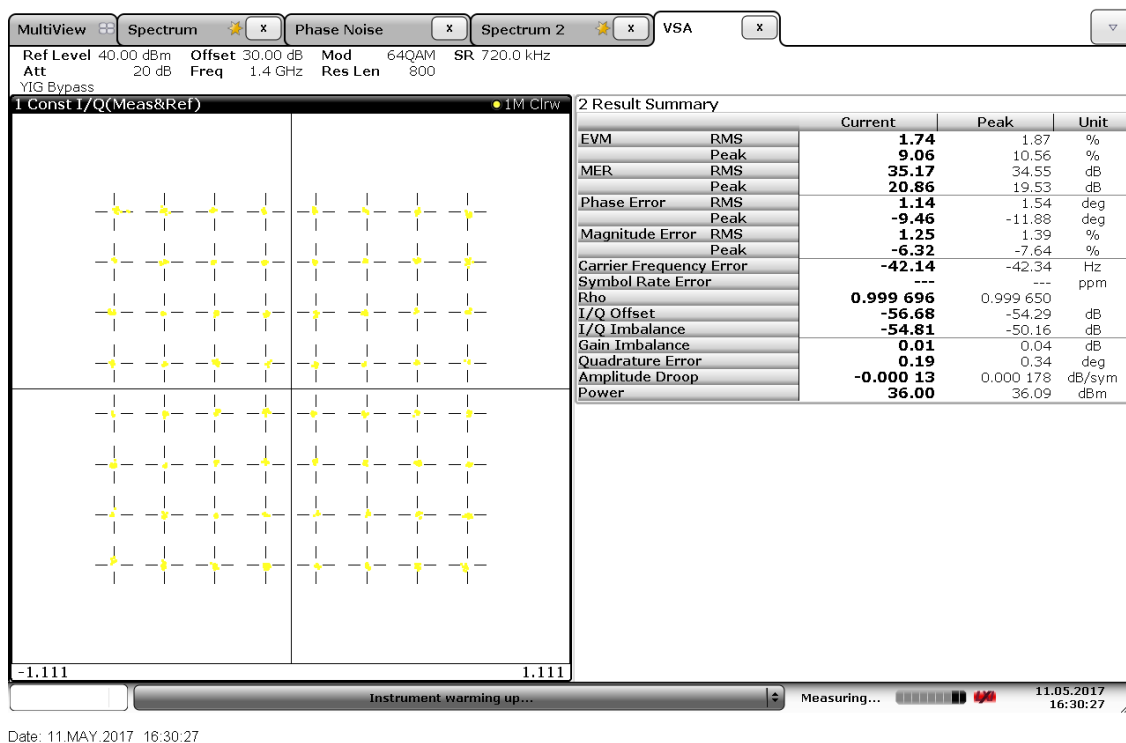
Po ověření funkčnosti podpůrných obvodů je možné změřit samotný doherty zesilovač. Prvním krokem měření je přednastavení záporného předpětí na bias sekvencerech pro hlavní i špičkový zesilovač. Na vstup doherty zesilovače je následně předřazen budič a připojeny bias sekvencery. Na výstup zesilovače je připojena umělá zátěž s útlumem 30 dB. Ta chrání měřicí vstup spektrálního analyzátoru před příliš vysokou úrovní signálu a pro případ rozkmitání zesilovače. V této konfiguraci je doherty zesilovač připraven k měření a je možné jej zapnout. Nejprve byly změřeny malosignálové parametry doherty zesilovače bez předřazeného budiče, které jsou zobrazeny na Obr. 3.8.



Obr. 3.8 - S parametry doherty zesilovače

Z výsledků je podstatný především malosignálový zisk zesilovače, který dosahuje hodnoty přibližně 18 dB na frekvenci 1400 MHz. Vstupní i výstupní přizpůsobení je na celém frekvenčním rozsahu menší než -10 dB, což je hodnota značící dobré přizpůsobení. Malosignálové S parametry zesilovače nemají příliš vypovídající hodnotu o jeho komplexním chování, protože postihují chování zesilovače pouze při vybuzení signálem o malé úrovni. Proto byl v dalším kroku zesilovač doplněn budičem a připojen ke

spektrálnímu analyzátoru a na vstup měřeného systému byl přiveden konkrétní testovací signál. Ten měl stejné parametry, jako při měření budiče. Po zobrazení signálu spektrálním analyzátozem byl jemným laděním nalezen optimální pracovní bod obou tranzistorů. Sledovanými parametry byly ACPR, hodnota středního výkonu v hlavním kanále a příkon indikovaný napájecím zdrojem, který nepřímo indikoval účinnost zesilovače. Experimentálně bylo určeno, že nejkritičtější je z pohledu všech tří hlavních parametrů pracovní bod špičkového zesilovače. Bylo pozorováno, že pokud se jeho pracovní bod posouval blíže třídě B, tedy pokud se zesilovač více pootevíral, klesal parametr ACPR a snižovala se dle očekávání celková účinnost doherty zesilovače, tedy zvyšoval se příkon indikovaný zdrojem. Tento trend pokračoval až do určité chvíle, kdy se začal parametr ACPR zhoršovat, respektive stoupat. Laděním byl tedy nalezen optimální pracovní bod špičkového zesilovače, který představoval kompromis mezi linearitou a účinností zesilovače. Tomuto pracovnímu bodu odpovídalo záporné předpětí -3.6 V. Následovalo ladění pracovního bodu hlavního zesilovače, které však nevedlo na zásadní zlepšení sledovaných parametrů, a proto bylo záporné předpětí ponecháno ve výchozí hodnotě -2.8 V. Následně byla zaznamenána spektra signálu včetně změření ACPR na třech hlavních frekvencích 1300, 1400 a 1450 MHz. Změřené průběhy jsou zobrazeny v přílohách C.10 C.11 a C.12. Ze získaných průběhů je patrné, že parametr ACPR je po optimalizaci pracovních bodů dílčích zesilovačů na všech hlavních frekvencích lepší než -40 dB při střední hodnotě výkonu v hlavním kanálu 36dBm. Je tedy přibližně o 1 dB lepší než dle výsledku simulace v programu AWR. Zisk celého systému, tedy budiče i doherty zesilovače je přibližně 31 dB na všech měřených frekvencích. Zesilovač tedy splňuje požadavek na minimální zisk 20 dB. Pro zajímavost byl ještě zobrazen konstelační diagram testovacího signálu se střední frekvencí 1400 MHz na výstupu doherty zesilovače, který je zobrazen na Obr. 3.9 :



Obr. 3.9 - Konstelační diagram testovacího signálu na výstupu doherty zesilovače

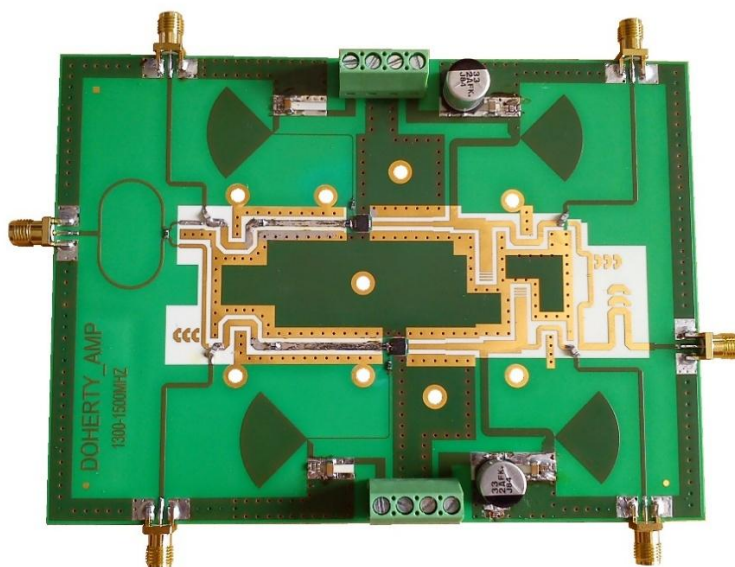
Konstelační diagram je opatřen tabulkou se změřenými parametry jako EVM, výkon v kanálu atd. Získané hodnoty dokazují dobrou linearitu navrženého zesilovače.

Dalším krokem bylo změření účinnosti na odstupné úrovni signálu, tedy při výstupním výkonu 36dBm. Na vstup zesilovače byl přiveden jednoduchý signál o jedné nosné s odpovídající úrovni signálu a byl sledován příkon indikovaný na napájecím zdroji. Dle vztahu (1.6) je pak vypočítána účinnost PAE. Zjištěná účinnost se na všech měřených frekvencích pohybovala zhruba na hodnotě 22%. Její pokles oproti výsledkům simulace je způsoben především snížením záporného předpětí špičkového tranzistoru, který tak není na odstupné úrovni signálu zcela uzavřen.

Tabulka 3.2 - Změřené parametry doherty zesilovače s připojeným budičem

Frekvence [MHz]	1300	1400	1450
ACPR _L [dB]	-43,18	-41,25	-40,58
ACPR _U [dB]	-43,08	-40,97	-40,48
Výkonový zisk [dB]	31,6	31,47	31,38
PAE _{BO} [%]	24,1	22,8	22,1

Naměřené parametry zesilovače sumarizuje Tabulka 3.2. Z výsledků je patrné, že navržený zesilovač vykazuje dobrou linearitu při přenosu modulovaných signálů a splňuje požadavky na zisk. Po konzultaci s vedoucím práce byl z časových důvodů vynechán bod měření s předřazeným blokem předzkreslovače RF PAL. Zesilovač nedodržuje požadované pracovní pásmo 1300 – 1500 MHz, a to z důvodu nepřesného naladění budiče i samotného doherty zesilovače. Nicméně chyba v pracovním pásmu je pouze přibližně 50 MHz, a lze tedy předpokládat, že po dalším ladění obvodu budiče a doherty zesilovače by tento nedostatek měl být odstraněn. Tímto je měření doherty zesilovače dokončeno. Samotný realizovaný doherty zesilovač je zobrazen na Obr. 3.10



Obr. 3.10 - Realizovaný doherty zesilovač bez chladiče

4 ZÁVĚR

Tato diplomová práce si vytyčila za cíl návrh a realizaci lineárního výkonového zesilovače v pásmu L. Nejprve byl vypracován teoretický rozbor, který popsal nejdůležitější jevy a vlastnosti popisující problematiku vysokofrekvenčních výkonových zesilovačů. Čtenář tak získal nutný teoretický základ pro pochopení řešeného problému. Byla provedena rešerše existujících typů výkonových zesilovačů. S ohledem na požadavky kladené na navrhovaný komunikační systém byl jako nejvhodnější typ vybrán doherty zesilovač. Svými parametry je tento typ zesilovače vhodný pro použití při lineárním zpracování signálů s velkým PAR, které budou použity v navrhovaném komunikačním systému, jehož bude doherty zesilovač součástí. Práce také obsahuje krátký přehled v současnosti nejpožívanějších materiálů výkonových tranzistorů.

Další část práce se zabývá detailním návrhem doherty zesilovače pomocí programu AWR. Návrhu předchází průzkum dostupných výkonových prvků a výběr vhodného tranzistoru pro požadovanou aplikaci. Vzhledem ke snaze používat při návrhu moderní a perspektivní prvky je rozhodnuto použít tranzistory s technologií GaN. Poté je popsán návrh dílčích částí zesilovače a jejich propojení do topologie doherty. Pomocí simulací a následných optimalizací jsou upraveny parametry zesilovače s ohledem na požadovanou linearitu, účinnost a disponibilní výstupní výkon. Na základě výsledků simulace je rozhodnuto o předřazení budiče pro zajištění požadovaného zisku. Jako budič byl vybrán MMIC obvod, který splňoval požadavky na výstupní výkon a linearitu. Posledním kokem byl návrh bias sekvenceru, který má za úkol spínat a vypínat výkonový GaN tranzistor ve správném časovém sledu a tím jej chránit před zničením.

V poslední části práce byly obvody realizovány a byly změřeny jejich vlastnosti. Experimentálně byla ověřena funkčnost obvodu bias sekvenceru a po drobné úpravě i obvodu budiče. Budič vykazoval výrazný pokles zisku na frekvenci 1500 MHz, nicméně po konzultaci s vedoucím práce byly jeho vlastnosti uznány jako dostačující a měření se zaměřilo na menší frekvenční pásmo 1300-1450 MHz. Následovalo změření celého navrženého řetězce. Bylo zjištěno, že po drobné úpravě pracovního bodu špičkového zesilovače v doherty struktuře dosahuje navržený systém výborné linearity při použití v navrhovaném telekomunikačním systému. Dosažený zisk je plně dostačující. Po změření účinnosti PAE na odstupné úrovni signálu bylo zjištěno její zhoršení oproti výsledkům simulace. Toto zhoršení bylo způsobeno především úpravou pracovního bodu špičkového zesilovače. Zjištěná účinnost je nicméně po konzultaci s vedoucím práce považována za dostatečnou. V práci bylo po domluvě s vedoucím práce vypuštěno měření s předřazeným předzkreslovačem RF PAL. Z tohoto důvodu byl tolerován nižší dosažený parametr ACPR, než bylo uvedeno v zadání.

Z dosažených výsledků lze konstatovat, že se podařilo navrhnout zesilovač, který vykazuje velmi dobrou linearitu při zpracování signálů s velkým PAR. Navržený zesilovač využívá moderní prvky a materiály a díky návrhu DPS, pojatého jako vývojový kit, jej lze použít pro další vývoj a výzkum topologie doherty zesilovačů.

LITERATURA

- [1] BAHL, I. J. *Fundamentals of RF and microwave transistor amplifiers*. Hoboken, N.J.: Wiley, 2009. 678 s, ISBN 978-0-470-39166-2.
- [2] HANUS, Stanislav a Jiří SVAČINA. *Vysokofrekvenční a mikrovlnná technika: Přednášky*. Vyd. 2., dopl. Brno: VUT FEKT, 2002, 210 s. ISBN 80-214-2222-X.
- [3] CREE. Katalogový list CGHV27030S [Online]. 2013 [cit. 2016-12-11]. Dostupné z: <http://www.wolfspeed.com/downloads/dl/file/id/258/product/159/cghv27030s.pdf>
- [4] HALLBERG, William, Mustafa OZEN, David GUSTAFSSON, Koen BUISMAN a Christian FAGER. *A Doherty Power Amplifier Design Method for Improved Efficiency and Linearity*[online]. 2016, , 13 [cit. 2016-12-13]. DOI: 10.1109/TMTT.2016.2617882. ISBN 10.1109/TMTT.2016.2617882. Dostupné z: <http://ieeexplore.ieee.org/document/7726022/>
- [5] TAKENAKA, Isao, Kohji ISHIKURA, Hidemasa TAKAHASHI, Kouichi HASEGAWA, Takashi UEDA, Toshimichi KURIHARA, Kazunori ASANO a Naotaka IWATA. *A Distortion-Cancelled Doherty High-Power Amplifier Using 28-V GaAs Heterojunction FETs for W-CDMA Base Stations* [online]. 2016, , 8 [cit. 2016-12-13]. DOI: 10.1109/TMTT.2006.883606. ISBN 10.1109/TMTT.2006.883606. Dostupné z: <http://ieeexplore.ieee.org/document/4020491/>
- [6] *NXP goes with GaN* [online]. [cit. 2016-12-13]. Dostupné z: <https://www.compoundsemiconductor.net/article/88567-nxp-goes-with-gan.html>
- [7] SHI, Weimin, Songbai HE, Fei YOU, Haiping XIE, Gideon NAAH, Qiang-An LIU a Qirong LI. The Influence of the Output Impedances of Peaking Power Amplifier on Broadband Doherty Amplifiers. *IEEE Transactions on Microwave Theory and Techniques* [online]. , 1-12 [cit. 2017-04-27]. DOI: 10.1109/TMTT.2017.2673822. ISSN 0018-9480. Dostupné z: <http://ieeexplore.ieee.org/document/7874096/>
- [8] SHICHANG CHEN. New output combiner design for broadband Doherty power amplifier. In: *2016 IEEE International Conference on Computational Electromagnetics (ICCEM)* [online]. IEEE, 2016, s. 391-393 [cit. 2017-04-27]. DOI: 10.1109/COMPEM.2016.7588582. ISBN 978-1-4673-9678-3. Dostupné z: <http://ieeexplore.ieee.org/document/7588582/>
- [9] ROBERTS, Michael James. Understanding the 3 level Doherty. In: *2016 46th European Microwave Conference (EuMC)* [online]. IEEE, 2016, s. 1357-1361 [cit. 2017-04-27]. DOI: 10.1109/EuMC.2016.7824604. ISBN 978-2-87487-043-9. Dostupné z: <http://ieeexplore.ieee.org/document/7824604/>
- [10] NXP. Katalogový list NXP MMG3006N1 [Online]. 2014 [cit. 2017-05-11]. Dostupné z: <http://www.nxp.com/assets/documents/data/en/data-sheets/MMG3006NT1.pdf>
- [11] NITRONEX. Katalogový list Nitronex Gan Biasing [Online]. 2015 [cit. 2017-05-11]. Dostupné z: https://www.researchgate.net/publication/280623564_Nitronex_GaN_Biasing_App_Note
- [12] OIXYS. Katalogový list OIXYS IXTA12P065T [Online]. 2014 [cit. 2017-05-11]. Dostupné z: [http://ixapps.ixys.com/Datasheet/DS100026B\(IXTA-TH-TP120P065T\).pdf](http://ixapps.ixys.com/Datasheet/DS100026B(IXTA-TH-TP120P065T).pdf)
- [13] MAXIM INTEGRATED. Katalogový list MAXIM MAX881R [Online]. 2004 [cit. 2017-05-11]. Dostupné z: <https://datasheets.maximintegrated.com/en/ds/MAX881R.pdf>

SEZNAM SYMBOLŮ, VELIČIN A ZKRATEK

<i>ACPR</i>	Adjacent channel power ratio, podíl spektrální výkonové hustoty v sousedním kanálu.
IMN	Input Matching network, vstupní přizpůsobovací obvod
IP3	3. Order Intercept Point, bod zahrazení 3. řádu
<i>K</i>	Rolletův činitel stability.
MA	Main amplifier, hlavní zesilovač
OMN	Output Matching network, výstupní přizpůsobovací obvod
P _{xdB}	Bod x-decibelové komprese
PAE	Power Added Efficiency, přidaná výkonová účinnost
PA	Peak Amplifier, špičkový zesilovač
PSV	Poměr stojatých vln
PAR	Peak to Average Ratio, poměr špičkové ku střední hodnotě
RF	Radio Frequency, Vysokofrekvenční
EVM	Error Vector Magnitude
PAL	Power Amplifier Linearizer, linearizér výkonového zesilovače
DPS	Deska plošných spojů
MMIC	Monolithic microwave integrated circuit, monolitický mikrovlnný integrovaný obvod